

## 九、定时与多路复用电路

为提高传输信道的利用率,通常采用多路复用(Multiplex)技术,将若干路信息综合于同一信道进行传送。目前常用的复用方式主要有三类:频分复用(FDM)、时分复用(TDM)和码分复用(CDM)。对于现代通信系统,目前多采用 TDM 和 CDM。

分复用是将信道按时间加以分割,各路话音抽样信息依一定的次序轮流地占用某一时段(或时隙),从而实现多路复用。

在程控数字交换系统中,为提高传输速率和交换容量,通常采用 PCM 复用方式。对于 PCM 基群系统,目前国际上有两种复用方式:30/32 路帧结构与 24 路帧结构。我国采用 30/32 路结构方式,即一帧占  $125\mu\text{s}$ ,分为 32 个时隙(TS0—TS31),而只传送 30 路话音编码信息。CCITT G.732 建议对基群(一次群)规定的技术数据如表 9-1 所列。

表 9-1 PCM 基群的主要技术参数

| 参 数 \ 制 式           | 30/32 路制式   | 24 路制式               |
|---------------------|-------------|----------------------|
| 话音频带(Hz)            | 300— 3400   | 300— 3400            |
| 抽样率(kHz)            | 8           | 8                    |
| 量化层数                | 256         | 256                  |
| 压缩律                 | A 律(A=87.6) | $\mu$ 律( $\mu=255$ ) |
| 编码位数/抽样             | 8           | 8                    |
| 单路数码率(kb/s)         | 64          | 64                   |
| 帧长( $\mu\text{s}$ ) | 125         | 125                  |
| 时隙/帧                | 32          | 24                   |
| 话路/帧                | 30          | 24                   |
| 复用码流速率(kb/s)        | 2048        | 1544                 |

对 30/32 路制式,帧长为  $125\mu\text{s}$ ,帧频为 8kHz,一帧包含 32 个时隙,每时隙为 8 比特,占  $3.9\mu\text{s}$ ,显然每帧共有 256 位码,码长为  $0.488\mu\text{s}$ 。其中 TS1—TS15、TS17—TS31 时隙依次传送第 1—30 路话音各自的 8 位编码组;TS0 传送供接收端作路序标志用的帧同步码等信息;TS16 传送各路控制、线路信号与复帧同步码。如图 9-1 所示。显然,每路码率为 64kb/s,复用码流速率为 2048kb/s。

在数字通信中经常需要将编码数字信号复用成更高速率的群路信号,以适应各种信道或介质的传输能力。数字复用技术就是实现多路数字信号按时分复用方式汇接成为一路复合数字信号(群路信号)。这种实现过程通常称为复接,其逆过程称为分接(去复用),完成复接、分接全过程就是“复用”(MUX—Multiplex)。

如前所述,目前传送数字电话主要采用 PCM 通信方式。国际上现已广泛应用的复用制式有两种,一种是以 24 路作为一个基群;另一种是以 30/32 路为一个基群。在这两种基群制式的基础上,如同频分多路复用那样,PCM 复用设备也按复用路数和速率划分成群路等

级,在各个等级上将数个低速群路信号复接成一个高速群路信号。为此形成了两类复用等级:北美和日本采用以 24路为基础的 1.544Mb/s 基群 (T1)、6.312Mb/s 二次群 (T2) … 等制式,及欧洲和我国采用以 30 路为基础的 2.048Mb/s 基群 (E1)、8.448Mb/s 二次群 (E2) … 等制式。近些年来,为适应光纤通信发展的需要,美国提出了同步光纤网 (SONET) 标准,之后 CCITT 也形成了同步数字系列 (SDH) 建议,其复用等级为 51.84Mb/s、155.52Mb/s、622.08Mb/s、2.448Gb/s … 等。如表 9-2 所示。

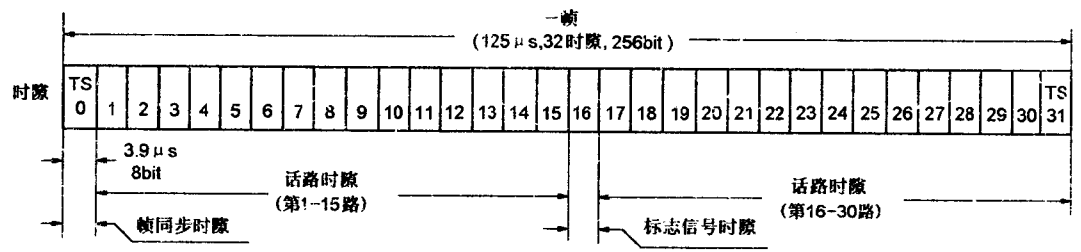


图 9-1 PCM30/32 复用制式的帧结构

表 9-2 PCM 群路复用等级

| 制式<br>等级 | 欧洲、中国     |      | 北美、日本     |          | SONET<br>速率 (Mb/s) | SDH<br>速率 (Mb/s) |
|----------|-----------|------|-----------|----------|--------------------|------------------|
|          | 速率 (Mb/s) | 话路数  | 速率 (Mb/s) | 话路数      |                    |                  |
| 基群       | 2.048     | 30   | 1.544     | 24       | 1.544              | 2.048            |
| 二次群      | 8.448     | 120  | 6.312     | 96       |                    |                  |
| 三次群      | 34.368    | 480  | 32.064    | 480 (日)  | 51.84              |                  |
|          |           |      | 44.736    | 672 (美)  |                    |                  |
| 四次群      | 139.264   | 1920 | 97.728    | 1440 (日) | 155.52             | 155.52           |
|          |           |      | 274.176   | 4032 (美) |                    |                  |
| 五次群      | 564.992   | 7680 | 397.200   | 5760 (日) | 466.56             |                  |
| 更高次群     | ⋮         | ⋮    | ⋮         | ⋮        | 622.08             | 622.08           |
|          |           |      |           |          | 933.12             |                  |
|          |           |      |           |          | 1244.16            |                  |
|          |           |      |           |          | 1866.24            |                  |
|          |           |      |           |          | 2488.32            | 2488.32          |
|          |           |      |           |          | ⋮                  | ⋮                |

由于定时和复用集成电路与整机要求密切相关,因而目前国际上公开销售的这类电路较少。在本部分主要介绍时隙分配电路及我国自行设计的几种 PCM 基群、二次群和三次群专用集成电路。

# 比特率产生电路

MC14411

## 简要说明

该电路是 MOTOROLA 公司生产的比特率产生电路。外接晶体的内部振荡器作时钟源,经外部可控的分频电路提供多种速率的方波输出。在打印设备、终端与数据通信设备及微机系统中广泛用做可选择的频率源。其基本特性为:

- (1) 外接晶体频率为 1.8432MHz。
- (2) 可同时输出 十六种不同速率的方波, 占空比为 50%。
- (3) 外部两个输入端控制内部四种分频比。
- (4) 输出电平与 TTL 兼容。
- (5) 电源 +5V
- (6) 工艺 COMS
- (7) 封装 DIP-24PIN

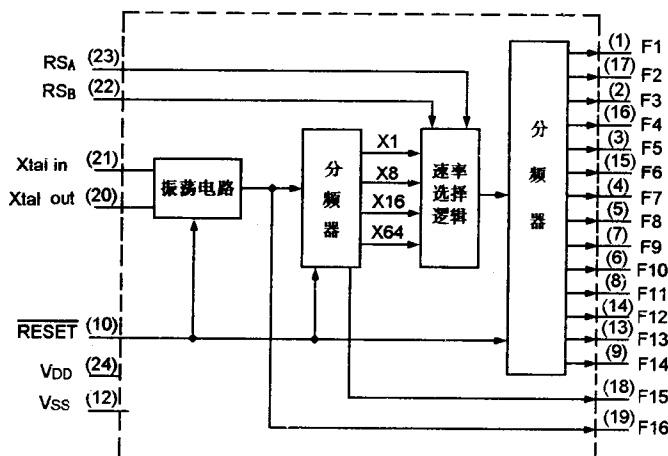
## 引出端排列

|       |    |    |                 |
|-------|----|----|-----------------|
| F1    | 1  | 24 | VDD             |
| F3    | 2  | 23 | RS <sub>B</sub> |
| F5    | 3  | 22 | RS <sub>A</sub> |
| F7    | 4  | 21 | Xtal in         |
| F8    | 5  | 20 | Xtal out        |
| F10   | 6  | 19 | F16             |
| F9    | 7  | 18 | F15             |
| F11   | 8  | 17 | F2              |
| F14   | 9  | 16 | F4              |
| RESET | 10 | 15 | F6              |
| NC    | 11 | 14 | F12             |
| Vss   | 12 | 13 | F13             |

## 引出端符号说明

|          |                                                                   |                 |                   |
|----------|-------------------------------------------------------------------|-----------------|-------------------|
| F1 ~ F16 | 输出端 1 ~ 16                                                        | Xtal in         | 晶振输入端, 若外接时钟由该端输入 |
| RESET    | 复位输入, 当 RESET=0 时, 输出端 F1 ~ F14=0, F15 ~ F16=1; 当 RESET=1 时, 正常工作 | RS <sub>B</sub> | 速率选择 B            |
|          |                                                                   | RS <sub>A</sub> | 速率选择 A            |
|          |                                                                   | V <sub>DD</sub> | 正电源 (+5V)         |
| NC       | 空                                                                 | V <sub>SS</sub> | 地                 |
| Xtal out | 晶振输出端                                                             |                 |                   |

## 功能框图



电路的功能说明

在该电路的Xtalin和Xtalout 接入频率为1.8432MHz的晶体，内部振荡电路产生1.8432 MHz的时钟信号，该时钟经缓冲后在F16端输出。第一级分频器对时钟信号进行分频产生第二级分频器所需的四种频率信号，并在F15端输出时钟的二分频信号(921.6 kHz)。速率选择逻辑由输入端RS<sub>B</sub>和RS<sub>A</sub>控制在第一级分频器提供的四种频率中选择一种作为第二级分频器的输入信号。第二级分频器对输入信号分频，在输出端F1 ~ F14输出十四种速率不同、占空比均为50%的方波。各输出端频率及RS<sub>B</sub>、RS<sub>A</sub>的选择作用见下表。

若使用外部时钟，则将时钟信号由Xtalin端接入。

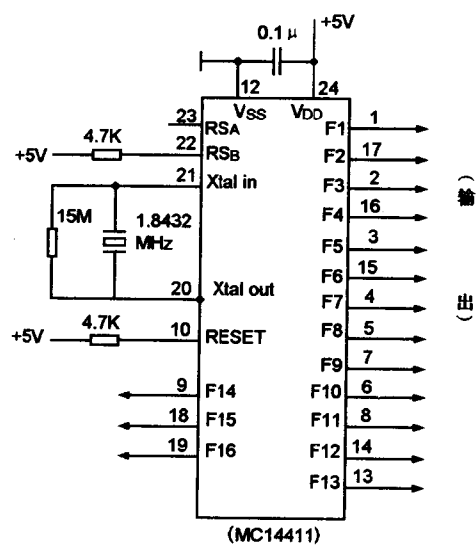
| 输出<br>端名 | 输 出 速 率 (Hz) |         |         |         |
|----------|--------------|---------|---------|---------|
|          | × 64         | × 16    | × 8     | × 1     |
| F1       | 614.4 k      | 153.6 k | 76.8 k  | 9600    |
| F2       | 460.8 k      | 115.2 k | 57.6 k  | 7200    |
| F3       | 307.2 k      | 76.8 k  | 38.4 k  | 4800    |
| F4       | 230.4 k      | 57.6 k  | 28.8 k  | 3600    |
| F5       | 153.6 k      | 38.4 k  | 19.2 k  | 2400    |
| F6       | 115.2 k      | 28.8 k  | 14.4 k  | 1800    |
| F7       | 76.8 k       | 19.2 k  | 9600    | 1200    |
| F8       | 38.4 k       | 9600    | 4800    | 600     |
| F9       | 19.2 k       | 4800    | 2400    | 300     |
| F10      | 12.8 k       | 3200    | 1600    | 200     |
| F11      | 9600         | 2400    | 1200    | 150     |
| F12      | 8613.2       | 2153.3  | 1076.6  | 134.5   |
| F13      | 7035.2       | 1758.8  | 879.4   | 109.9   |
| F14      | 4800         | 1200    | 600     | 75      |
| F15      | 921.6k       | 921.6k  | 921.6k  | 921.6k  |
| F16      | 1.843 M      | 1.843 M | 1.843 M | 1.843 M |

| RS <sub>B</sub> | RS <sub>A</sub> | 速 率  |
|-----------------|-----------------|------|
| 0               | 0               | × 1  |
| 0               | 1               | × 8  |
| 1               | 0               | × 16 |
| 1               | 1               | × 64 |

主要电参数(T<sub>A</sub>=25℃)

| 特 性    | 符 号              | 最小值   | 典型值  | 最大值   | 单 位 |
|--------|------------------|-------|------|-------|-----|
| 电源电压   | V <sub>DD</sub>  | +4.75 | +5.0 | +5.25 | V   |
| 输入时钟频率 | f <sub>L</sub>   |       |      | 1.85  | MHz |
| 输出上升时间 | t <sub>PLH</sub> |       | 70   | 200   | ns  |
| 输出下降时间 | t <sub>PLH</sub> |       | 70   | 200   | ns  |

## 典型应用线路



# 时隙分配电路

TP3155

## 简要说明

该电路是 NATIONAL SEMICONDUCTOR 公司生产的时隙分配电路。可以产生 TP3050 和 TP3060 等系列所需的编解码帧同步信号,适用于程控交换设备和通信系统。电路基本特性有:

- (1) 最多可控制 8 个 PCM 编解码 - 滤波器。
- (2) 发送和接收时隙分配相互独立。
- (3) 时隙分配通过串行控制接口写入一个 8bit 控制字完成。
- (4) 电源 +5V
- (5) 功耗 5mW
- (6) 工艺 CMOS
- (7) 封装 DIP-20PIN

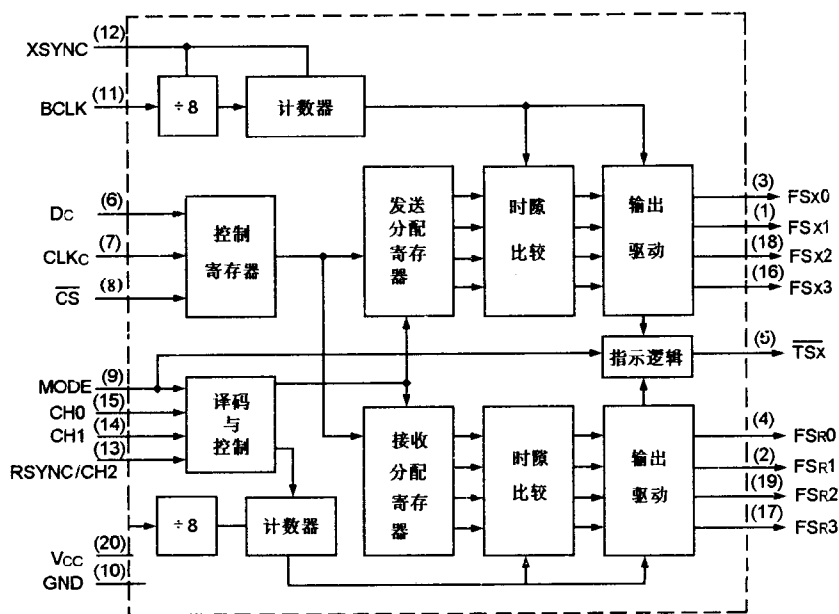
## 引出端排列

|      |    |    |           |
|------|----|----|-----------|
| FSx1 | 1  | 20 | VCC       |
| FSR1 | 2  | 19 | FSR2      |
| FSx0 | 3  | 18 | FSx2      |
| FSR0 | 4  | 17 | FSR3      |
| TSx  | 5  | 16 | FSx3      |
| Dc   | 6  | 15 | CH0       |
| CLKc | 7  | 14 | CH1       |
| CS   | 8  | 13 | RSYNC/CH2 |
| MODE | 9  | 12 | XSYNC     |
| GND  | 10 | 11 | BCLK      |

## 引出端符号说明

|                                       |                   |                 |                            |
|---------------------------------------|-------------------|-----------------|----------------------------|
| FS <sub>x</sub> 0 ~ FS <sub>x</sub> 3 | 4 路发送帧同步信号输出      | MODE            | 方式选择输入                     |
| FS <sub>R</sub> 0 ~ FS <sub>R</sub> 3 | 4 路接收帧同步信号输出      | GND             | 地                          |
| TS <sub>x</sub>                       | 发送时隙指示            | BCLK            | 位时钟输入                      |
| D <sub>c</sub>                        | 串行控制字输入           | XSYNC           | 发送 TS0 的帧同步脉冲输入            |
| CLK <sub>c</sub>                      | 控制接口时钟输入          | RSYNC/CH2       | 接收 TS0 的帧同步脉冲输入或时隙分配选择字的高位 |
| CS                                    | 控制接口选通            | V <sub>cc</sub> | 正电源 (+5V)                  |
| CH1, CH0                              | 与 CH2 共同组成时隙分配选择字 |                 |                            |

## 功能框图



电路功能说明

TP3155 可以为 TP3050 和 TP3060 等系列的PCM编解码-滤波器提供所需的发送和接收帧步信号。其内部包含有接收和发送时隙计数器、控制寄存器、解码控制逻辑、发送和接收时隙分配寄存器、时隙比较器、输出驱动等功能单元。

TP3155 的时隙分配工作是通过向串行控制接口写入 8bit 控制字进行的。串行控制接口的时序关系与编解码-滤波器的时序一致,可由这些编解码 滤波器产生。其中,CS 为控制接口选通信号输入,低电平有效。CLK<sub>C</sub>为位移时钟,在其下降沿把 D<sub>C</sub> 的数据写入控制寄存器。

控制字为 8bit, 组成为:

|                |                |    |    |    |    |    |    |
|----------------|----------------|----|----|----|----|----|----|
| $\overline{X}$ | $\overline{R}$ | T5 | T4 | T3 | T2 | T1 | T0 |
|----------------|----------------|----|----|----|----|----|----|

其中,T5 ~ T0 指示分配的时隙号,按 T5 ~ T0 二进制值表示时隙 0 ~ 时隙 31。 $\overline{X}$ 、 $\overline{R}$  为方式选择,当  $\overline{X}=0$ , 选择发送; $\overline{R}=0$ , 选择接收。

MODE 为方式选择。若 MODE=1, 工作于方式 1。此时发送、接收时隙分配可不同以<sub>r</sub>FS<sub>r</sub>0 ~ FS 3 的输出均参照 RS<sub>x</sub>NC, FS<sub>x</sub>0 ~ FS 3 的输出均参照 XSYNC。CH0、CH1 用来选择输出通路,其二进值分别选择 FS<sub>x</sub>0(或 FS<sub>r</sub>0) ~ FS<sub>x</sub>3(或 FS<sub>r</sub>3)。若 MODE=0, 工作于方式 2,接收和发送的时隙分配均参照 XSYNC。这时,用 CH0、CH1、CH2 选择输出通路。当 CH2=0,按 CH1、CH0 的二进值选择 FS<sub>x</sub>0 ~ FS<sub>x</sub>3; 当 H2=1,按 CH1、CH0 的二进值选择 FS<sub>r</sub>0 ~ FS<sub>r</sub>3。

TS<sub>x</sub> 为发送时隙指示,在任一有效发送时隙 TS<sub>x</sub> 输出低电平。

主要电参数

(1) 直流特性

| 特 性   | 符号              | 最小值 | 典型值  | 最大值   | 单位 |
|-------|-----------------|-----|------|-------|----|
| 电源电压  | V <sub>CC</sub> | 480 | +5.0 | +5.25 | V  |
| 电源电流  |                 |     | 1    | 1.5   | mA |
| 输入高电平 | V <sub>IH</sub> | 2.0 |      |       | V  |
| 输入低电平 | V <sub>IL</sub> |     |      | 0.7   | V  |
| 输出高电平 | V <sub>OH</sub> | 2.4 |      |       | V  |
| 输出低电平 | V <sub>OL</sub> |     |      | 0.4   | V  |

(2) 交流特性

| 特 性                         | 符号               | 最小值 | 最大值 | 单位 |
|-----------------------------|------------------|-----|-----|----|
| BCLK, CLK <sub>C</sub> 时钟周期 | t <sub>PC</sub>  | 480 |     | ns |
| 写数据建立时间                     | t <sub>SDC</sub> | 50  |     | ns |
| 写数据保持时间                     | t <sub>HCD</sub> | 50  |     | ns |
| TS <sub>x</sub> 下降延迟时间      | t <sub>DNL</sub> |     | 140 | ns |
| TS <sub>x</sub> 上升延迟时间      | t <sub>DTH</sub> | 30  | 140 | ns |
| 时钟输入上升时间                    | t <sub>PC</sub>  |     | 50  | ns |
| 时钟输入下降时间                    | t <sub>PC</sub>  |     | 50  | ns |

### (3) 极限参数

| 参 数  | 符号       | 最小值     | 最大值          | 单位 |
|------|----------|---------|--------------|----|
| 电源电压 | $V_{CC}$ |         | +7.0         | V  |
| 各端电压 | V        | GND-0.3 | $V_{CC}+0.3$ | V  |
| 工作温度 | $T_A$    | -25     | +125         | ℃  |
| 贮存温度 | $T_{MB}$ | -65     | +150         | ℃  |

# PCM 基群定时与同步电路

# THPT001

## 简要说明

THPT001 是清华大学、北京华环电子公司研制的 PCM 基群定时和同步集成电路。它主要包括: (1) 发端定时与分频单元, 若外接译码电路, 可以得到 PCM 基群 (30/32 路) 所需要的各时隙、帧与复帧定位信号; (2) 产生帧同步、复帧同步与告警信号, 并将其插入 2.048Mb/s PCM 码流中; (3) 码流汇集后进行循环冗余校验 (CRC) 编码和 HDB3 编码; (4) 由外部时钟提取电路提供接收端时钟脉冲, 产生分频序列, 若外接译码电路, 可得到收端所需要的各时隙、帧与复帧定位信号; (5) 将单极性 HDB3 码译为 NRZ 码, 进行帧同步与复帧同步识别、判决和失步检测, 以建立收、发码流间的同步关系; (6) 读出帧与复帧失步对端告警信号; (7) 进行 CRC 复帧同步和 CRC 校验, 提供 CRC 错误与误码率输出信息。此外, 该电路还包含多种功能选择与控制单元, 使其应用更加方便、灵活。这种专用集成电路适于 PCM 基群 (30/32 路) 电话终端机、中继系统及其它时分多路复用设备应用。其基本特性为:

(1) 符合 CCITT G.732 G.703、G.706 建议。

(2) 实现 CCITT 最新建议的 CRC 系统。

(3) 独立的发、收两部分集成于单片内。

(4) 可同步或异步工作。

(5) 可以用于时钟低于 2.048MHz 的一般复用系统。

(6) 与单片 PCM 编解码器接口方便。

(7) 帧同步和复帧同步信号可以片内插入或外接插入。剩余比特可自由使用。

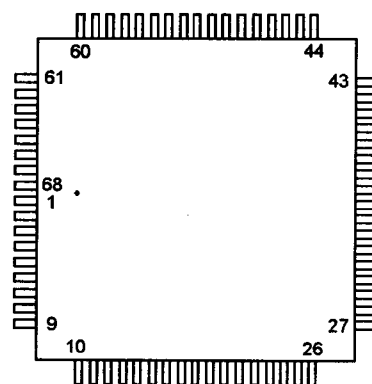
(8) 电源 +5V

(9) 功耗 <450mW

(10) 工艺 CMOS

(11) 封装 PLCC-68PIN

## 引出端排列



## 引出端符号说明

| 引出端 | 符 号             | 引出端 | 符 号             | 引出端 | 符 号             |
|-----|-----------------|-----|-----------------|-----|-----------------|
| 1   | V <sub>ss</sub> | 24  | TSMRA           | 47  | IN1             |
| 2   | T128K           | 25  | TRA             | 48  | V <sub>ss</sub> |
| 3   | T64K            | 26  | V <sub>DD</sub> | 49  | ALMO            |
| 4   | T32K            | 27  | TE2             | 50  | V-P2            |
| 5   | T16K            | 28  | TE1             | 51  | V-P3            |
| 6   | T8K             | 29  | TCRCTL          | 52  | V-P4            |
| 7   | T4K             | 30  | ODDCTL          | 53  | RSTT8           |

## 引出端符号说明(续)

| 引出端 | 符 号             | 引出端 | 符 号             | 引出端 | 符 号             |
|-----|-----------------|-----|-----------------|-----|-----------------|
| 8   | T2K             | 31  | C-P             | 54  | CODE2           |
| 9   | T1K             | 32  | SMCTL           | 55  | CODE1           |
| 10  | T500            | 33  | RESET           | 56  | V <sub>DD</sub> |
| 11  | TD8             | 34  | V <sub>SS</sub> | 57  | S500            |
| 12  | V <sub>SS</sub> | 35  | TEST            | 58  | S1K             |
| 13  | OUT11           | 36  | RCRCTL          | 59  | S2K             |
| 14  | OUT21           | 37  | HORL            | 60  | S4K             |
| 15  | OUT22           | 38  | SELECT          | 61  | V <sub>DD</sub> |
| 16  | OUT12           | 39  | SYNC            | 62  | RD8             |
| 17  | V <sub>DD</sub> | 40  | SMSYNC          | 63  | R4K             |
| 18  | TCLK            | 41  | RA              | 64  | R8K             |
| 19  | NRZ             | 42  | SMRA            | 65  | R16K            |
| 20  | START           | 43  | BER3            | 66  | R32K            |
| 21  | V-P1            | 44  | V <sub>SS</sub> | 67  | R64K            |
| 22  | NC              | 45  | RCLK            | 68  | R128K           |
| 23  | TAIS            | 46  | IN2             |     |                 |

TCLK——发端时钟输入,通常为 2.048MHz 方波。

T128K——发端 128kHz 方波(半占空)输出。

T64K——发端 64kHz 方波(半占空)输出。

T32K——发端 32kHz 方波(半占空)输出。

T16K——发端 16kHz 方波(半占空)输出。

T8K——发端 8kHz 方波(半占空)输出。

T4K——发端 4kHz 方波(半占空)输出。

T2K——发端 2kHz 方波(半占空)输出。

T1K——发端 1kHz 方波(半占空)输出。

T500——发端 500Hz 方波(半占空)输出。

TD8——发端每第 8 时隙正脉冲输出。

NRZ——发送数字话数码与信令码输入,可片内插入帧与复帧同步等附加码,然后进行 HDB3 编码。

OUT11,OUT21——第一组 HDB3 码输出(半占空)。

OUT12,OUT22——第二组 HDB3 码输出(半占空),与 OUT11,OUT21 相同。

RCLK——收端时钟输入,通常为 2.048MHz 方波。

R128K——收端 128kHz 方波(半占空)输出。

R64K——收端 64kHz 方波(半占空)输出。

R32K——收端 32kHz 方波(半占空)输出。

R16K——收端 16kHz 方波(半占空)输出。

R8K——收端 8kHz 方波(半占空)输出。

R4K——收端 4kHz 方波(半占空)输出。

S4K——收端 4kHz 方波(半占空)输出。

S2K——收端 2kHz 方波(半占空)输出。

S1K——收端 1kHz 方波(半占空)输出。

S500——收端 500Hz 方波(半占空)输出。

RD8——收端每第 8 时隙正脉冲输出。

IN1、IN2——接收单极性 HDB3 码输入。

CODE1——NRZ 收码,与定时一致。

CODE2——NRZ 收码,同 CODE1,但超前一 时隙。

RSTTB——主帧同步后,出现于收偶帧第一比特的负脉冲。

START——同步输入,复位发定时分频链,低电平有效。

TAIS——发告警插入控制(AIS)输入,若 TAIS=1,则该电路发送全 1 码,供测试、告警用。

TRA——对端帧失步告警(A1 码)发送控制,若 TSMRA=1,发该对端告警。

TSMRA——对端复帧失步告警(A2 码)发送控制,若为 1,发该对端告警。

TE1——发送第一子复帧 CRC 的 E1 比特控制,若 TE1=1,则 E1=0,表示前 8 帧有误。

TE2——发送第二子复帧 CRC 的 E2 比特控制,若 TE2=1,则 E2=0,表示后 8 帧有误。

TARCTL——CRC 发送控制,若 TCRCTL=0,禁发 CRC。

SMCTL——F0-TS16 写入方式控制。若 SMCTL=1,为片内写入;若 SMCTL=0,则为片外输入。

ODDCTL——奇帧 TS0 写入方式控制。若 ODDCTL=1,为片内写入;若 ODDCTL=0,则为片外输入。

RCRCTL——CRC 接收控制,若 RCRCTL=0,禁收 CRC。

HORL——帧失步判决门限选择。若 HORL=1,采用高门限;若 HORL=0,采用 CCITT 建议的低门限。

SELECT—— $1 \times 10^{-3}$  误码统计时间选择。若 SELECT=1,为 4 秒;若 SELECT=0,为 1 秒。

SYNC——主帧失步告警输出(告警时为 1;正常时为 0)。

SMSYNC——复帧失步告警输出(告警时为 1;正常时为 0)。

RA——对端帧失步告警输出。

SMRA——对端复帧失步告警输出。

BER3——读码率( $1 \times 10^{-3}$ )告警。

ALMO——串行输出对端告警 RA、SMRA,误码率( $1 \times 10^{-3}$ )、( $1 \times 10^{-6}$ ),CRC 错误 1ms、信息 1、信息 2、CRC 错误 1S,无 CRC 及 CRC 对端告警 E1、E2 等信息。

RESET——复位输入,正常工作时接“1”。

TEST——正常工作时接“1”。

V<sub>DD</sub>——正电源,接 +5V。

V<sub>SS</sub>——地。

C-P——测试控制点(输入)。

V-P1、V-P2、V-P3、V-P4——测试观察点(输出)。

NC——空。

### 电路的功能说明

该电路内的收发两部分电路完全独立,接通电源即可进入工作状态。工作方式可通过引出端控制,电路功能符合 CCITT 有关建议。

发端电路对输入的发端时钟(TCLK 端,2048kHz)进行分频,向话路提供发定时信号、帧与复帧定时信号。此分频链可由外部(START端)输入的负脉冲同步。各单片编解码器的输出码可“线与”在一起再加上信令码(从NRZ端)输入,片内插入帧定位信号,其它信号还可随话路信号一起送入该电路。含各种帧定位信号、话路码、信令码的合路信号经CMT编码器编码,再经HDB3编码器编码,得到单极性的HDB3码,经驱动后可接变压器输出。帧结构服从G.732、G.704、G.706标准,CRC编码算法满足G.706,生成多项式为: $X^4+X+1$ 。

收端电路接收单极性的HDB3码,并对输入的接收时钟(RCLK端,2048kHz)分频得到与码同步的帧及复帧定时。该电路将HDB3码译为NRZ码,并经帧同步、复帧同步、CRC复帧同步电路进行同步丢失与恢复判决,从相应引出端输出判决结果。收码同时还经译码电路译码,并由CRC比特监测电路统计出1秒误码信息。误码检测电路根据对定位帧信号错误的统计得到 $1 \times 10^3$ 误码指示,对CRC译码后的1ms信息统计得到 $1 \times 10^{-6}$ 误码指示。码流中的对端告警、信令复帧对端告警在相应引脚上给出。

### 主要电参数

| 特 性                      | 符 号       | 最小值  | 典型值  | 最大值  | 单位 |
|--------------------------|-----------|------|------|------|----|
| 电源电压                     | $V_{DD}$  | +4.0 | +5.0 | +7.0 | V  |
| 高电平输入电压                  | $V_{IH}$  | 2.0  |      |      | V  |
| 低电平输入电压                  | $V_{IL}$  |      |      | 1.0  | V  |
| 高电平输出电压( $I_{OH}=-4mA$ ) | $V_{OH}$  | 4.6  |      |      | V  |
| 低电平输出电压( $I_{OL}=4mA$ )  | $V_{OL}$  |      |      | 0.25 | V  |
| 上升沿(负载为 $1k\Omega$ )     | $t_r$     |      |      | 10   | ns |
| 下降沿(负载为 $1k\Omega$ )     | $t_f$     |      |      | 10   | ns |
| 工作电流                     | $I_{DD}$  |      |      | 90   | mA |
| 工作温度                     | $T_A$     | -5   |      | +50  | ℃  |
| 贮存温度                     | $T_{stg}$ | -20  |      | +70  | ℃  |

# PCM 二、三次群复接电路

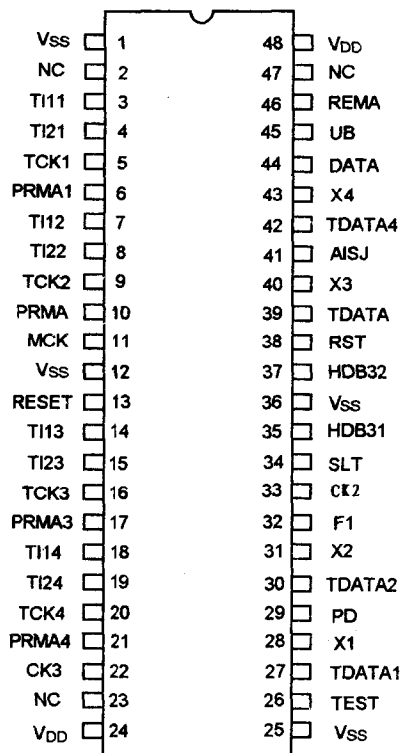
# THMT001A

## 简要说明

THMT001A 是清华大学、北京华环电子公司设计的 PCM 二、三次群数字复接电路。其内包含主时钟分频、分相、发时序形成、合路、发信息流HDB3编码、4个支路的HDB3解码、减小抖动的码速调整、缓冲存储及支路信号消失时的固定塞入率调整等功能单元。主要用于光纤数字通信终端机作为二、三次群复接设备。其基本特性为:

- (1) 具有二次群或三次群复接等级(模式)选择功能。
- (2) 对于二次群,主时钟频率为 8448kHz,容差为  $\pm 30\text{PPM}$ ,支路时钟频率为 2048kHz,容差为  $\pm 50\text{PPM}$ ;对于三次群,主时钟频率为 34368kHz,容差为  $\pm 20\text{PPM}$ ,支路时钟频率为 8448kHz,容差为  $\pm 30\text{PPM}$ 。
- (3) 输入、输出接口采用 HDB3 码。
- (4) 提供对局告警插入、告警控制功能。
- (5) 各种接口与性能符合 CCITT G.742、G.751、G.703、G.823 等建议。
- (6) 输入、输出接口电平满足 TTL、HCMOS 器件的要求。
- (7) 电源 +5V
- (8) 工艺 CMOS
- (9) 封装 DIP-48PIN

## 引出端排列



## 引出端符号说明

|                 |                                                                                        |       |                                                                                        |
|-----------------|----------------------------------------------------------------------------------------|-------|----------------------------------------------------------------------------------------|
| V <sub>ss</sub> | 地 (0V)。                                                                                | TCK2  | 第二支路提取定时输入。定时信号占空比 50%。对于三次群支路频率为 8448kHz $\pm$ 30PPM, 对于二次群支路频率为 2048kHz $\pm$ 50PPM。 |
| TI11            | 第一支路 HDB3+ 输入。                                                                         | PRMA2 | 当输入为“0”时表示第二支路数据故障, 这时支路的复接相关时隙发“1”。同时内部作一固定率码速调整使其传输时钟频率在允许容差范围内。                     |
| TI21            | 第一支路 HDB3- 输入。                                                                         | MCK   | 主时钟输入, 占空比 50%。对于二次群主时钟频率为 8448kHz $\pm$ 30PPM, 对于三次群主时钟频率为 34368kHz $\pm$ 20PPM。      |
| TCK1            | 第一支路提取定时输入。定时信号占空比 50%。对于三次群支路频率为 8448kHz $\pm$ 30PPM, 对于二次群支路频率为 2048kHz $\pm$ 50PPM。 | RESET | 测试用输入端, 工作时接 V <sub>DD</sub> 。                                                         |
| PRMA1           | 当输入为“0”时表示第一支路数据故障, 这时支路的复接相关时隙发“1”。同时内部作一固定率码速调整使其传输时钟频率在允许容差范围内。                     | TI13  | 第三支路 HDB3+ 输入。                                                                         |
| TI12            | 第二支路 HDB3+ 输入。                                                                         |       |                                                                                        |
| TI22            | 第二支路 HDB3- 输入。                                                                         |       |                                                                                        |

## 引出端符号说明(续)

|          |                                                                                                                       |
|----------|-----------------------------------------------------------------------------------------------------------------------|
| TI23     | 第三支路 HDB3- 输入。                                                                                                        |
| TCK3     | 第三支路提取定时输入。定时信号占空比 50%。对于三次群,支路频率为 $8448\text{kHz} \pm 30\text{PPM}$ ,对于二次群,支路频率为 $2048\text{kHz} \pm 50\text{PPM}$ 。 |
| PRMA3    | 当输入为“0”时表示第三支路数据故障,这时支路的复接相关间隙发“1”。同时内部作一固定率码速调整使其传输时钟频率在允许容差范围内。                                                     |
| TI14     | 第四支路 HDB3+ 输入。                                                                                                        |
| TI24     | 第四支路 HDB3- 输入。                                                                                                        |
| TCK4     | 第四支路提取定时输入。定时信号占空比 50%。对于三次群支路频率为 $8448\text{kHz} \pm 30\text{PPM}$ ,对于二次群支路频率为 $2048\text{kHz} \pm 50\text{PPM}$ 。   |
| PRMA4    | 当输入为“0”时表示第四支路数据故障,这时支路的复接相关间隙发“1”。同时内部作一固定率码速调整使其传输时钟频率在允许容差范围内。                                                     |
| CK3      | 测试用输出端。                                                                                                               |
| TEST     | 测试用输入端。工作时接 $V_{DD}$ 。                                                                                                |
| TDATA1   | 第一支路 NRZ 码输出。                                                                                                         |
| X1       | 第一支路归零码输出(HDB3+ 与 HDB3- 之和)。                                                                                          |
| PD       | 用于外部 VCO 的鉴相信号输出,VCO 输出连到 CK2。                                                                                        |
| TDATA2   | 第二支路 NRZ 码输出。                                                                                                         |
| X2       | 第二支路归零码输出(HDB3+ 与 HDB3- 之和)。                                                                                          |
| F1       | 帧频信号输出,其上升沿为第一子帧开始时间。                                                                                                 |
| CK2      | 外部锁相环的时钟信号输入,该时钟受 PD 控制。对于二次群时钟频率是 $2048242\text{Hz}$ ,对于三次群时钟频率是 $8448600\text{Hz}$ 。                                |
| SLT      | 用于复接等级选择。SLT 为“0”时选择二次群,SLT 为“1”时选择三次群。                                                                               |
| HDB31    | HDB3+ 输出(8M 或 34M)。                                                                                                   |
| HDB32    | HDB3- 输出(8M 或 34M)。                                                                                                   |
| RST      | 测试用输入端,工作时接 $V_{DD}$ 。                                                                                                |
| TDATA3   | 第三支路 NRZ 码输出。                                                                                                         |
| X3       | 第三支路归零码输出(HDB3+ 与 HDB3- 之和)。                                                                                          |
| AIS      | 测试用输出端。                                                                                                               |
| TDATA4   | 第四支路 NRZ 码输出。                                                                                                         |
| X4       | 第四支路归零码输出(HDB3+ 与 HDB3- 之和)。                                                                                          |
| DATA     | 显示用发送数据输出。                                                                                                            |
| UB       | 在多路复接器帧结构中,该输入信号是国际预 控制比特。                                                                                            |
| REMA     | 多路复接设备的对局告警比特输入。                                                                                                      |
| NC       | 空。                                                                                                                    |
| $V_{DD}$ | 正电源(+5V)。                                                                                                             |

## PCM 二、三次群分接电路

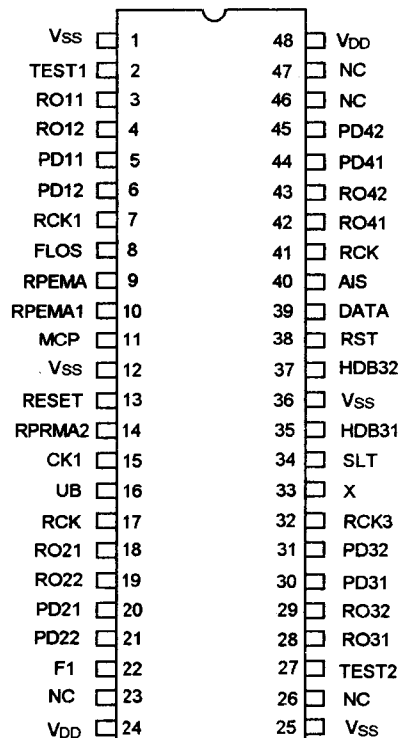
## THMR001

### 简要说明

THMR001 是清华大学、北京华环电子公司设计的 PCM 二、三次群数字分接电路。其内包含主时钟分频、分相、收时序形成、接收码 HDB3 解码、同步检测、同步保护与检验、同步指示及 4 个异步支路的分路、去码速调整、缓冲存取、支路时钟鉴相信号产生、及支路 HDB3 编码等功能单元。通常与 THMT001A 配合使用,构成光纤数字通信的二、三次复用设备。其基本特性为:

- (1) 具有二次群或三次群分接等级(模式)选择功能。
- (2) 对于二次群,主时钟频率为  $8448\text{kHz} \pm 30\text{PPM}$ , 支路时钟频率为  $4096\text{kHz}$ ; 对于三次群,主时钟频率为  $34368\text{kHz} \pm 20\text{PPM}$ , 支路时钟频率为  $16896\text{kHz}$ 。
- (3) 输入、输出接口采用 HDB3 码。
- (4) 与 THMT001A 一起采用减小码速调整输出抖动的专利技术,使最大峰峰值小于 3% 单位间隔,符合 CCITT G.823 建议。
- (5) 提供对局告警、帧失步与告警指示及各支路鉴相信号输出。
- (6) 各种接口与性能符合 CCITT G.742、G.751、G.703、G.823 等建议。
- (7) 输入、输出接口电平满足 TTL、HCMOS 器件的要求。
- (8) 电源 +5V
- (9) 工艺 CMOS
- (10) 封装 DIP-48PIN

### 引出端排列



### 引出端符号说明

|          |                                                            |        |                                                                                                                  |
|----------|------------------------------------------------------------|--------|------------------------------------------------------------------------------------------------------------------|
| $V_{ss}$ | 地 (0V)。                                                    | FLOS   | 帧定位丢失输出指示 (不管信号有无), 低电平为失步。                                                                                      |
| TEST1    | 测试用输入端, 工作时接 $V_{DD}$ 。                                    | RPEMA  | 对局告警输出, 高电平有效。                                                                                                   |
| RO11     | 第一支路 HDB3+ 输出, 必须经过缓冲器连接到变压器。                              | RPRMA1 | 在输入数据丢失情况下, 由外部电路产生的告警信号输入端, 此告警信号低电平有效, 用来产生 RPRMA2 和 AIS 信号。                                                   |
| RO12     | 第一支路 HDB3- 输出, 必须经过缓冲器连接到变压器。                              | MCP    | 来自定时提取的主时钟输入, 占空比 50%。对于二次群频率为 $8448\text{kHz} \pm 30\text{PPM}$ , 对于三次群频率为 $34368\text{kHz} \pm 20\text{PPM}$ 。 |
| PD11     | 提供给第一支路锁相环的鉴相输入信号。                                         | RESET  | 测试用输入端, 工作时接 $V_{DD}$ 。                                                                                          |
| PD12     | 提供给第一支路锁相环的鉴相输入信号。                                         | RPRMA2 | 在输入数据没有丢失时, 帧定位丢失的告警输出, 低电平有效。                                                                                   |
| RCK1     | 被锁相环恢复的第一支路时钟输入, 锁相环的 VCO 受 PD11 和 PD12 相位差控制, 频率是支路频率的两倍。 |        |                                                                                                                  |

## 引出端符号说明(续)

|          |                                                          |
|----------|----------------------------------------------------------|
| CK1      | 测试用输出端,工作时开路。                                            |
| UB       | 国际留用比特。                                                  |
| RCK2     | 被锁相环恢复的第二支路时钟输入。锁相环的 VCO 受 PD21 和 PD22 相位差控制,频率是支路频率的两倍。 |
| RO21     | 第二支路 HDB3+ 输出,必须经过缓冲器连接到变压器。                             |
| RO22     | 第二支路 HDB3- 输出,必须经过缓冲器连接到变压器。                             |
| PD21     | 提供给第二支路锁相环的鉴相输入信号。                                       |
| PD22     | 提供给第二支路锁相环的鉴相输入信号。                                       |
| F1       | 帧频信号输出,其上升沿为第一子帧开始时间。                                    |
| TEST2    | 测试用输入端,工作时接 $V_{DD}$ 。                                   |
| RO31     | 第三支路 HDB3+ 输出,必须经过缓冲器连接到变压器。                             |
| RO32     | 第三支路 HDB3- 输出,必须经过缓冲器连接到变压器。                             |
| PD31     | 提供给第三支路锁相环的鉴相输入信号。                                       |
| PD32     | 提供给第三支路锁相环的鉴相输入信号。                                       |
| RCK3     | 被锁相环恢复的第三支路时钟输入。锁相环的 VCO 受 PD31 和 PD32 相位差控制,频率是支路频率的两倍。 |
| X        | 主码流 HDB3+ 和 HDB3- 输出。                                    |
| SLT      | 分接等级选择。SLT 为“0”时,选择为二次群;SLT 为“1”时选择为三次群。                 |
| HDB31    | 经外部电路均衡、极性变换和缓冲器的 HDB3+ 输入。                              |
| HDB32    | 经外部电路均衡、极性变换和缓冲器的 HDB3- 输入。                              |
| RST      | 测试用输入端,工作时接 $V_{DD}$ 。                                   |
| DATA     | 输入数据的 HDB3 译码输出。                                         |
| AIS      | 输入信号或帧定位信号丢失时告警指示输出,低电平有效。                               |
| RCK4     | 被锁相环恢复的第四支路时钟输入。锁相环的 VCO 受 PD41 和 PD42 相位差控制,频率是支路频率的两倍。 |
| RO41     | 第四支路 HDB3+ 输出,必须经过缓冲器连接到变压器。                             |
| RO42     | 第四支路 HDB3- 输出,必须经过缓冲器连接到变压器。                             |
| PD41     | 提供给第四支路锁相环的鉴相输入信号。                                       |
| PD42     | 提供给第四支路锁相环的鉴相输入信号。                                       |
| NC       | 空。                                                       |
| $V_{DD}$ | 正电源(+5V)。                                                |

## 简要说明

MTR2301 是清华大学设计的二、三次群复接与分接电路。它是 THMT001A、THMR001 的换代产品, 将复接、分接功能合一, 具有多种接口与监控功能, 应用灵活, 并为网络管理提供远端与近端环回诊断能力。该电路设有控制端, 可从上得到与 THMT001A、THMR001 相同的所有输入、输出关系。主要用于光纤数字通信系统复用设备中。其基本特性为:

- (1) 具有二次群或三次群复、分接等级(模式)选择功能。
- (2) 对于二次群, 发、收主时钟频率为  $8448\text{kHz} \pm 30\text{PPM}$ , 支路时钟频率为  $2048\text{kHz}$ ; 对于三次群, 主时钟频率为  $34368\text{kHz} \pm 20\text{PPM}$ , 支路时钟频率为  $8448\text{kHz}$ 。
- (3) 各支路输入、输出接口均为 HDB3 码; 总信码输入、输出接口可为 HDB3、NRZ 或经扰码后的 NRZ 码(任选)。
- (4) 采用减少抖动专利技术, 使支路输出抖动指标明显优于国外同类产品。
- (5) 电路内提供对端告警输入与输出、远端与近端环回控制、帧失步告警、AIS 检测输出与总误码监测等多种控制、监测和告警功能。
- (6) 各种接口与性能符合 CCITT G.742、G.751、G.703、G.823 等建议。
- (7) 输入、输出接口电平满足 TTL、HCMOS 器件的要求。
- (8) 电源 +5V
- (9) 工艺 CMOS
- (10) 封装 QFP-100PIN

## 引出端排列

