

全国高等教育自学考试



微型计算机及其接口技术自学辅导

[2001年版]

组编 / 全国高等教育自学考试指导委员会
主编 / 孙德文



经济科学出版社

全国高等教育自学考试

微型计算机及其接口技术自学辅导

全国高等教育自学考试指导委员会组编

孙德文 主编

经济科学出版社

责任编辑:杨 静
责任校对:杨晓莹
版式设计:代小卫
技术编辑:邱 天

微型计算机及其接口技术自学辅导

全国高等教育自学考试指导委员会组编

孙德文 主编

经济科学出版社出版、发行 新华书店经销

社址:北京海淀区阜成路甲 28 号 邮编:100036

总编室电话:88191217 发行部电话:88191540

网址:www.esp.com.cn

电子邮件:esp@esp.com.cn

世界知识印刷厂印刷

787×1092 16 开 9 印张 150000 字

2001 年 5 月第一版 2001 年 5 月第一次印刷

印数:00001—10000 册

ISBN 7-5058-2633-6/F·2025 定价:13.70 元

(图书出现印装问题,本社负责调换)

(版权所有 翻印必究)

图书在版编目(CIP)数据

微型计算机及其接口技术自学辅导 / 孙德文主编; 全国高等教育自学考试指导委员会组编. - 北京: 经济科学出版社, 2001. 4

ISBN 7-5058-2633-6

I. 微... II. ①孙... ②全... III. 微型计算机 - 高等教育 - 自学考试 - 自学参考资料 IV. TP36

中国版本图书馆 CIP 数据核字 (2001) 第 15044 号

编 者 的 话

本书作为全国高等教育自学考试指定教材——《微型计算机及其接口技术》的自学辅导书,既为自学考生分析各章的知识点及重点与难点,又提供了大量的考试辅导内容。

全书分三部分:第一部分是分章节辅导,内容包括基本概念和名词定义,知识点和重点难点讲解,以及教材中习题题解;第二部分是模拟试卷及题解,提供了两套模拟试卷,并给出了参考题解;第三部分是实验指导,给出了自考大纲中指定的四个实验的实验指导。

本书的特点是:

1. 紧扣自考大纲及指定教材,突出“三基”——基本理论、基本概念的分析以及基本技能的培训,并通过实例阐述有关概念和有关方法;

2. 着重于重点和难点内容的辅导,同时对教材中由于各种原因而阐述不够明确的内容进行必要的补充;

3. 对教材中每章末的习题进行分析、解答,使考生能更好地掌握有关的知识点。

由于编者水平有限,加上编写时间较匆促,书中论述疏漏与不足之处必然存在,殷切希望广大读者指正。

编者

2001年4月

24861100

前 言

为了完善高等教育自学考试教育形式,促进高等教育自学考试的发展,我们组织编写了全国高等教育自学考试自学辅导书。

自学辅导书以全国考委公布的课程自学考试大纲为依据,以全国统编自考教材为蓝本,旨在帮助自学者达到学习目标,顺利通过国家考试。

自学辅导书是高等教育自学考试教育媒体的重要组成部分,我们将根据专业的开考情况和考生的实际需要,陆续组织编写、出版文字、音像等多种自学媒体,由此构成与大纲、教材相配套的、完整的自学媒体系统。

全国高等教育自学考试指导委员会

2000年5月

目 录

第一部分 分章节辅导

第1章 微型计算机概论	(3)
1.1 基本概念和名词定义	(3)
1.2 习题题解	(3)
第2章 80X86 微处理器	(5)
2.1 基本概念和名词定义	(5)
2.2 知识点及重点、难点讲解	(5)
2.3 习题题解	(15)
第3章 存储器及其接口	(23)
3.1 基本概念和名词定义	(23)
3.2 知识点及重点、难点讲解	(23)
3.3 习题题解	(33)
第4章 输入输出与中断	(37)
4.1 基本概念和名词定义	(37)
4.2 知识点及重点、难点讲解	(37)
4.3 习题题解	(48)
第5章 并行接口	(53)
5.1 基本概念和名词定义	(53)
5.2 知识点及重点、难点讲解	(53)
5.3 习题题解	(58)
第6章 定时器/计数器电路	(63)
6.1 基本概念和名词定义	(63)
6.2 知识点及重点、难点讲解	(63)
6.3 习题题解	(68)
第7章 串行接口	(71)
7.1 基本概念和名词定义	(71)
7.2 知识点及重点、难点讲解	(71)
7.3 习题题解	(79)
第8章 模拟接口	(82)

8.1	基本概念和名词定义	(82)
8.2	知识点及重点、难点讲解	(82)
8.3	习题题解	(85)
第9章	人机接口	(89)
9.1	基本概念和名词定义	(89)
9.2	知识点及重点、难点讲解	(89)
9.3	习题题解	(93)
第10章	微机系统实用接口知识	(95)
10.1	基本概念和名词定义	(95)
10.2	知识点及重点、难点讲解	(95)
10.3	习题题解	(97)

第二部分 模拟试卷及题解

模拟试卷(1)	(105)
模拟试卷(2)	(109)
模拟试卷(1)题解	(112)
模拟试卷(2)题解	(115)

第三部分 实验指导

实验1	8255A 并行接口	(121)
实验2	8253 定时器/计数器实验	(126)
实验3	A/D 转换实验	(129)
实验4	打印机接口实验	(134)

第一部分 分章节辅导

第 1 章 微型计算机概论

本章主要介绍有关微型计算机系统的基本概念，以及微型计算机系统的组成及结构特点，在此基础上以微处理器、微型计算机和微型计算机系统三个层面上引出微机系统总线结构的概念。

1.1 基本概念和名词定义

必须掌握有关微型计算机系统组成的基本术语的定义，包括微处理器、微型计算机、微型计算机系统、单片机、单板机、个人计算机等。

对微型计算机的总线结构和微处理器典型结构的概念要很好理解。

1.2 习题题解

1. 解释题：

(1) 微处理器

解：指由一片或几片大规模集成电路组成的中央处理器。

(2) 微型计算机

解：指以微处理器为基础，配以内存储器以及输入输出接口电路和相应的辅助电路构成的裸机。

(3) 微型计算机系统

解：指由微处理器配以相应的外围设备及其它专用电路、电源、面板、机架以及足够的软件而构成的系统。

(4) 单片机

解：把构成一个微型计算机的一些功能部件集成在一块芯片之中的计算机。

(5) 单板机

解：把微处理器、RAM、ROM以及一些接口电路，加上相应的外设（如键盘、7段显示器等）以及监控程序固件等安装在一块印刷电路板上所构成的计算机系统。

2. 请简述微机系统中三种总线的区别及联系。

解：对一个具有一定规模的微型计算机系统而言，有三类总线，一种是微型计算机中CPU芯片与内存储器和I/O接口电路之间信息传输的公共通路，这是片总线；一种是构成微型计算机系统的各模块之间信息传输的公共通路，这是内总线，又称系统总线、微机总线

和板级总线；第三种是一个微型计算机系统同另一个微型计算机系统之间，或者一个微型计算机系统同仪器、仪表之间信息传输的公共通路，这是外总线，又称通信总线。通常内总线是芯片总线经缓冲后映射而得。

第 2 章 80X86 微处理器

本章是本课程的主要内容之一，主要讲述典型的微处理器 8086 的内部结构，引脚信号和总线时序，在理解和掌握 8086 结构和特性的基础上，进一步了解 80386~Pentium III 微处理器的结构和特点。至于微处理器的指令系统在本课程中仅作为 CPU 的一个特性进行概括性的介绍。本章的重点是掌握 8086 微处理器主要引脚信号的功能和应用；难点是理解 8086 总线的基本时序关系。

2.1 基本概念和名词定义

要掌握的基本概念是：执行部件（EU）和总线接口部件 BIU 的作用、标志寄存器 FR 中各状态位、控制位的作用、双重总线的作用、最小方式与最大方式的区别、基本总线周期——读周期与写周期的分析、8086 系统中逻辑地址的来源以及 20 位物理地址的形成方法、存储器分段、微机系统中软件（指令）与硬件（引脚信号）的关系。

要识记和领会的基本名词定义有：逻辑地址、物理地址、寻址方式、溢出、指令周期、总线周期、时钟周期、空闲周期、等待周期、描述子、选择子、饱和运算。MMX、SSE、SEC、乱序执行、推测执行等。

2.2 知识点及重点、难点讲解

2.2.1 8086 微处理器的结构

一、8086 微处理器的结构特点

8086 微处理器被设计为两个独立的功能部件——执行部件 EU 和总线接口部件 BIU，在大多数的情况下，能使大部分的取指令和执行指令重叠进行。取指令所需的时间隐含在上一指令的执行之中，提高了微处理器的利用率和整个系统的执行速度。

二、8086 的寄存器结构

1. 必须领会 14 个 16 位寄存器的功能，并能熟练应用。

2. 必须领会标志寄存器 FR 的功能，特别是如下几位——AF（辅助进位标志）是指 D_3 向 D_4 有无进位或借位（不论是 8 位操作或 16 位操作）；PF（奇偶校验位，是指低 8 位数据中 1 的个数奇偶性）（不论是 8 位操作或 16 位操作）；OF（溢出标志）仅对带符号数运算有意义。

3. 必须注意通用寄存器的隐含用法，对输入输出而言最重要的是 DX、AL 和 AX，AL 和 AX 是 IN 指令的目的操作数，也是 OUT 指令的源操作数；当端口地址为 16 位（大于 8 位）时，必须用 DX 作为端口地址寄存器。

三、8086 系统中的存储器分段与物理地址的形成

1. 掌握 16 位字在字节编址的内存中存放的规则——低位字节存放在低地址单元，高位字节存放在高地址单元，如图 2-1 所示。图中 16 位字为 1234H，存放在内存地址为 23000H 和 23001H 两个内存单元中，16 位字中的低 8 位 34H 存放在低地址（23000H）单元，高 8 位 12H 存放在高地址（23001H）单元。在程序中该 16 位字 1234H 在内存单元中的地址用 23000H 表示。

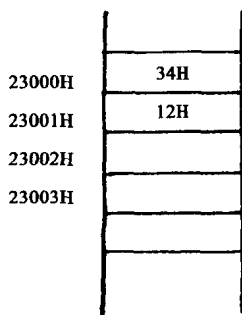


图 2-1

2. 领会 8086 系统中存储器分段的概念。8086 是 16 位微处理器，内部 ALU 是 16 位的，只能进行 16 位数的运算，而内存的地址是 20 位的，如果指令中采用 20 位地址表示，ALU 无法对 20 位地址进行运算，因此必须对 1MB 的内存进行分段，把内存分为长度为 64KB 的一个一个逻辑单位。这样，一个内存单元的 20 位物理地址可以用两个逻辑地址——16 位的段基值（段起始地址的前 16 位，存放在对应的段寄存器中）和 16 位的段内偏移量（由指令给出）表示。

3. 掌握在不同的内存操作中，逻辑地址的形成方法：（1）指令存放在代码段中，地址由 CS:IP 表示；（2）堆栈数据存放在堆栈段中，地址由 SS:SP 表示；（3）通用数据读写时，内存操作数地址为 DS:EA（EA、有效地址，为指令中给出的内存的偏移地址；（4）通用数据读写时，若内存的 EA 中含 BP（基址指针），则内存操作数在 SS 中，其地址为 SS:EA；（5）字符串操作中，源操作数为 [DS:SI]，目的操作数为 [ES:DI]。

2.2.2 8086 微处理器的引脚功能

一、有关引脚信号的一些基本知识

1. 识记一个引脚信号首先必须弄清该信号是高电平有效还是低电平有效，特别是对控制信号，识记其有效电平是至关重要的。例如“读控制”信号 \overline{RD} 、“写控制”信号 \overline{WR} 等，都为低电平有效信号，只有在 \overline{RD} 信号线为低电平时，才能将数据总线上的数据读入 CPU；同样，只有在 \overline{WR} 信号线为低电平时，才能将数据总线上的数据写入指定的内存单元或 I/O 端口。低电平有效信号以信号的标识符（如 RD, WR）上方加一横线（即 \overline{RD} 、 \overline{WR} ）表示之。而“地址锁存允许”信号 ALE 为高电平有效信号。

在 8086CPU 中，高电平有效信号为：READY（等待状态控制）、RESET（复位）、

NMI (不可屏蔽中断请求)、INTR (可屏蔽中断请求)、HOLD (保持请求)、HLDA (保持响应)、ALE (地址锁存允许) 等; 低电平有效信号: \overline{RD} 、 \overline{WR} 、 \overline{TEST} (等待测试控制)、 \overline{DEN} (数据允许)、 \overline{INTA} (中断响应)、 \overline{LOCK} (总线优先权锁定控制) 等。

2. 必须了解引脚信号是输入信号、输出信号还是双向信号。在 8086CPU 中输出信号线是 CPU 用来控制内存或 I/O 接口工作的信号线, 如 \overline{RD} 、 \overline{WR} 、 \overline{DEN} 、 \overline{HLDA} 、 \overline{INTA} 等; 输入信号线是为 CPU 进行数据传输的内存和端口, 或多处理器系统中的外部处理器向 CPU 传送的控制信息 (或状态信息); 用来控制 CPU 工作的信号线, 如 READY、NMI、INTR、HOLD、 \overline{TEST} 等。另外, 还有一些双向信号线如 $AD_0 \sim AD_{19}$ 在传送数据信息时为双向线; 请求/允许总线访问控制信号 $\overline{RQ}/\overline{GT}_0$ 和 $\overline{RQ}/\overline{GT}_1$ 也为双向线, 用作输入时为“请求总线访问” \overline{RQ} , 用作输出时为“允许总线访问” \overline{GT} 。

3. 输出信号线还有是否是“三态”的区别。所谓“三态”信号是指输出电平除“高电平”和“低电平”外, 还有第三种状态——“高阻态”, 处于“高阻态”的输出信号同外部负载连接时相当于信号“开路”——物理上是“连接”的、逻辑上是“断开”的。8086CPU 的输出信号中 $AD_0 \sim AD_{15}$ 、 $A_{16}/S_3 \sim A_{19}/S_6$ 、 \overline{BHE}/S_7 、 \overline{RD} 、 \overline{WR} 、 M/\overline{IO} 、 DT/\overline{R} 、 \overline{DEN} 、 \overline{LOCK} 以及 S_2 、 S_1 、 S_0 都是“三态”信号线。

4. 存储器/I/O 控制信号 M/\overline{IO} 又是另一种表示方式的信号线, M/\overline{IO} 线为高电平时, 表示 CPU 进行的是存储器读或写操作, M/\overline{IO} 线为低电平时, 表示 CPU 进行的是 I/O 设备的读或写操作。在 8086 的引脚信号线中属于这一类的信号线还有 MN/\overline{MX} (最小/最大方式控制) 和 DT/\overline{R} (数据发送/接收)。

二、8086 中的主要引脚信号

1. 双重总线的概念。

8086 微处理器有 21 个引脚是分时分用的双重总线, 即 $AD_0 \sim AD_{15}$ 、 $AD_{16}/S_3 \sim AD_{19}/S_6$ 以及 \overline{BHE}/S_7 。这 21 条引脚在每个总线周期开始 (T_1) 时, 用来输出需寻址访问的内存或 I/O 端口的地址信号以及“高 8 位数据总线允许”信号 \overline{BHE} ; 而在其余时间 ($T_2 \sim T_4$) 用来传输 8086 同内存或 I/O 端口之间所传送的数据 $D_0 \sim D_{15}$ 以及输出 8086 的有关状态信息 $S_3 \sim S_7$ 。

注意 $D_0 \sim D_{15}$ 是双向总线, \overline{BHE} 在 8086 中使数据总线的高 8 位 $D_8 \sim D_{15}$ 在读或写操作中有效。

$A_0 \sim A_{19}$ 20 条地址线可全部用来寻址内存单元, 内存可有 $1M (2^{20})$ 个地址, 而 I/O 端口地址最多用 16 条地址线 $A_0 \sim A_{15}$ 来寻址, I/O 端口可有 $64K (2^{16})$ 个地址, 通常 I/O 端口用 8 位地址线 $A_0 \sim A_7$ 来寻址, 这样 I/O 端口有 $256 (2^8)$ 个地址。

2. 8086 的两种工作方式。

8086 微处理器有两种工作方式——最小方式和最大方式, 由 8086 的 33 号引脚 MN/\overline{MX} (最小/最大方式) 所接的电平高低决定, $MN/\overline{MX} = \text{“H”}$ 为最小方式, $MN/\overline{MX} = \text{“L”}$ 为最大方式。

在最小方式时, 系统所需要的主要控制信号由 8086 直接发出, 构成一个单处理器系统。

在最大方式时, 系统所需要的主要控制信号不是由 8086 直接发出的, 而是由一个总线控制器 8288 发出, 8288 根据 8086 送给 8288 的 3 条总线周期状态信号 $\overline{S_2}$ 、 $\overline{S_1}$ 、 $\overline{S_0}$ 的不同编码输出相应的控制信号 \overline{MRDC} (存储器读命令)、 \overline{MWTC} (存储器写命令)、 \overline{IORC} (I/O

读命令)、 \overline{IOWC} (I/O 写命令) 以及 \overline{INTA} (中断响应)。构成多处理器和协处理器系统。

要求了解最小方式和最大方式下 8086 的系统配置图。

3. 8086 的控制总线。

在 8086 微处理器同内存储器 and I/O 接口的连接中, 控制信号线的正确连接是至关重要的, 因此必须深刻理解常用控制信号的功能, 以便在接口技术中正确应用。

在 8086 的控制总线中, 有一部分控制总线在不同的工作模式下, 传送不同的控制信号, 例如 29 号引脚在最小方式下为 \overline{WR} (写控制) 信号, 在最大方式下为 \overline{LOCK} (总线优先权锁定控制) 信号。在接口电路的设计中, 应首先确定 8086 的工作方式。

在最小方式下, 8086 微处理器的主要控制信号为: M/\overline{IO} (存储器/I/O 控制)、 \overline{WR} (写控制)、 \overline{RD} (读控制)、ALE (地址锁存允许)、INTR (可屏蔽中断请求)、NMI (不可屏蔽中断请求)、 \overline{INTA} (中断响应) 和 RESET (系统复位)。

三、指令与引脚信号的关系

本课程是一门软硬件密切结合的课程, 在学习本章内容时, 要特别注意软件与硬件的相互依存的关系, 两者的关系可归纳为:

软件 (指令) 的功能是通过硬件 (引脚) 信号起作用的;

硬件 (引脚) 信号是由软件 (指令) 产生的。

下面从两个方面来说明软件与硬件关系。

1. 硬件 (引脚) 信号是由软件 (指令) 产生的。

在 8086CPU 同内存或 I/O 接口中 M/\overline{IO} 、 \overline{RD} 、 \overline{WR} 、 DT/\overline{R} 、 \overline{DEN} 、ALE 是十分重要的控制信号线, 这些信号线的有效电平是由相应指令产生的。

(1) M/\overline{IO} (存储器/I/O 控制) 为高电平由存储器读或写指令 MOV 产生, 而 M/\overline{IO} 为低电平由输入/输出指令 IN 或 OUT 产生;

(2) \overline{RD} (读控制) 为低电平 (有效电平) 由存储器读指令 MOV AL/AX, [EA] (AL/AX 表示 AL 或 AX, EA 为内存有效地址) 或输入指令 IN 产生;

(3) \overline{WR} (写控制) 为低电平 (有效电平) 由存储器写指令 MOV [EA], AL/AX, 或输出指令 OUT 产生;

(4) DT/\overline{R} (数据发送/接收) 的高电平信号由存储器写 MOV [EA], AL/AX, 或输出指令 OUT 产生, 而 DT/\overline{R} 的低电平信号由存储器读指令 MOV AL/AX, [EA], 或输入指令 IN 产生;

(5) \overline{DEN} (数据允许) 与 ALE (地址锁存允许) 的有效电平信号 (\overline{DEN} 为低电平, ALE 为高电平) 由存储器访问及输入/输出指令产生。

2. 软件 (指令) 的功能是通过硬件 (引脚) 信号起作用的。

指令是程序员要求计算机执行特定操作的命令, 通常一条指令对应一种特定操作, 但是 CPU 要按指令要求完成指定的操作, 必须由 CPU 的信号引脚按序发出一条列的有效电平信号, 因此, CPU 接受一条指令后, 经指令译码器译码后, 通过“定时与控制电路”产生相应的有效信号。

例 1: 指令 MOV [2000H], AL 执行时, 为存储器写操作, 将 AL 寄存器中 8 位数据写入偏移地址为 2000H 的内存单元中。CPU 总线周期由 4 个时钟周期组成, 在这 4 个时钟周期期间 CPU 分别产生如下硬件信号以实现该指令规定的存储器写操作。

T₁ 周期

地址数据线 AD₀~AD₁₅、地址/状态总线 A₁₆/S₃~A₁₉/S₆ 以及 $\overline{\text{BHE}}/\text{S}_7$ 这 21 条引脚输出 20 位地址信息 A₁₉~A₀ = DS: 2000H, 设 DS = 3000H, 则地址为 32000H, $\overline{\text{BHE}}$ = 高电平 (无效), 因为 MOV [2000H], AL 为字节操作 (源操作数为 AL) 且内存地址为 32000H, 为偶地址, 由低 8 位数据线传送。

地址锁存允许引脚 ALE 输出高电平 (有效) 信号, 用作地址锁存器的锁存允许信号。

存储器/I/O 控制引脚 $\overline{\text{M}}/\overline{\text{IO}}$ 输出高电平信号, 用以指示该指令为存储器操作指令;

T₂ 周期

A₁₆/S₃~A₁₉/S₆ 以及 $\overline{\text{BHE}}/\text{S}_7$ 这 5 条引脚输出状态信号 S₇~S₃, ALE 为低电平 (无效), $\overline{\text{M}}/\overline{\text{IO}}$ 保持为高电平。

AD₀~AD₇ (低 8 位) 输出 8086CPU 中 AL 内的 8 位数据, 因是写操作, 所以 AL 上的数据送上 8 位数据线。

$\overline{\text{WR}}$ 引脚输出低电平 (有效), 用以指示该指令为写指令, 该信号送到存储器芯片, 对被选中的单元进行写操作。

T₃ 周期

8086CPU 将 AD₀~AD₇ 上的数据写入内存地址为 32000H 单元。

注意, 作为一个完整的总线周期, 还有一个 T₄ 周期, 完成数据的写入。

例 2: 指令 IN AL, 80H 执行时, 为输入操作, 将端口地址为 80H 的寄存器中的数据读入 AL, 为完成这一输入操作, 执行 IN AL, 80H 时, CPU 相应产生如下引脚信号:

T₁ 周期

A₀~A₇ = 80H, $\overline{\text{BHE}}$ = 高电平 (无效电平), ALE = 高电平 (有效电平), $\overline{\text{M}}/\overline{\text{IO}}$ 低电平;

T₂ 周期

ALE = 低电平 (无效电平), $\overline{\text{M}}/\overline{\text{IO}}$ 保持为低电平, $\overline{\text{RD}}$ 引脚输出低电平 (有效电平);

T₃ 周期

在上述硬件信号作用下, 允许在地址为 80H 的端口将 8 位数据向数据总线传送, 数据总线 D₀~D₇ = [80H];

T₄ 周期

完成数据的输入操作。

从上述两个例子可清楚地说明软件 (指令) 的功能是怎样通过硬件 (引脚信号) 来实现的。

四、8088 微处理器同 8086 微处理器引脚信号的区别

8088 微处理器是准 16 位处理器, 外部数据总线只有 8 条, 因此 8088 只有 8 条地址数据双重总线 AD₀~AD₇, A₈~A₁₅ 单一地址线。由于 8088 只有低 8 位数据总线, 无高 8 位数据总线, 因此“总线高允许线” $\overline{\text{BHE}}/\text{S}_7$ 也不复存在。此外, 8088 处理器的存储器与 I/O 控制线为 $\text{IO}/\overline{\text{M}}$ (即 $\text{IO}/\overline{\text{M}}$ = “L” 为存储器操作, $\text{IO}/\overline{\text{M}}$ = “H” 为 I/O 操作)。

2.2.3 8086 微处理器的总线时序

在微机系统的设计中, 了解总线上有关信号的时间关系是至关重要的, 这就是总线操作的时序问题, 是本章的难点。