

数字通信电路及原理概要

沈持衡 编

福建科学技术出版社

一九八六年·福州

数字通信电路及原理概要

沈持衡 编

*

福建科学技术出版社出版

(福州得贵巷27号)

福建省新华书店发行

福建新华印刷厂印刷

开本787×1092毫米 1/32 9印张 173千字

1986年1月第1版

1986年1月第1次印刷

印数: 1—1,530

书号: 15211·41 定价: 1.85元

目 录

第一章 逻辑系统

一、概述	(1)
二、或门	(2)
三、与门	(4)
四、非电路或反相器	(7)
五、禁止电路	(9)
六、异或逻辑门	(10)
七、狄摩根定律	(12)
八、二极管——晶体管逻辑门 (DTL)	(15)
九、改良型 (集成电路) DTL门	(22)
十、扇一出	(25)
十一、相接逻辑	(28)
十二、高阈值逻辑门 (HTL)	(29)
十三、晶体管——晶体管逻辑门 (TTL)	(30)
十四、电阻——晶体管逻辑门 (RTL)	(34)
十五、直接耦合晶体管逻辑门 (DCTL)	(35)
十六、传输延迟	(36)
十七、金属氧化物半导体场效应晶体管 (MOS- FET) 逻辑电路	(38)

第二章 数字系统

一、时序数字系统	(42)
二、一位存储器	(43)
三、钟控S—R触发器	(44)
四、各种触发器	(46)
五、空翻情况	(49)
六、主从型J—K触发器	(50)
七、D型触发器	(51)
八、T型触发器	(52)
九、总结	(52)
十、移位寄存器	(53)
十一、移位寄存器的环行计数器	(57)
十二、波纹计数器	(57)
十三、除以N的计数器(非同步型)	(60)
十四、比较器	(61)
十五、数字——模拟变换器	(64)
十六、模拟——数字变换器	(70)

第三章 脉冲调制

一、取样定理	(77)
二、脉幅调制	(81)
三、PAM系统的通信总信道频宽	(84)
四、自然取样法	(87)
五、平顶取样法	(89)
六、均衡	(93)

七、用保持法使信号还原·····	(94)
八、串话问题·····	(95)
九、脉时调制·····	(100)
十、产生PTM信号的方法·····	(101)
十一、在PTM系统中的串话问题·····	(105)
十二、收、发两地的同步问题·····	(108)
十三、PTM系统中的同步法·····	(109)

第四章 脉码调制

一、信号的量化·····	(111)
二、量化误差·····	(114)
三、压缩与扩展·····	(116)
四、脉码调制·····	(125)
五、二进制数字的电的表示法·····	(128)
六、PCM系统的结构·····	(129)
七、实用PCM调制器的实例·····	(130)
八、实用PCM调制器的工作程序·····	(134)
九、同步作用·····	(141)

第五章 增量调制及其与脉码调制的比较

一、增量调制·····	(150)
二、增量调制的限制·····	(153)
三、实际增量调制系统·····	(154)
四、积分增量调制器·····	(155)
五、用电流开关控制的DM系统·····	(156)
六、自适应增量调制·····	(158)

七、实用自适应增量调制器和解调器·····	(159)
八、DM系统的多路传输制·····	(161)
九、在一个时槽中传输两路数据·····	(162)
十、DM系统的信噪比·····	(164)
十一、PCM系统的信噪比·····	(166)
十二、热噪声对PCM系统的影响·····	(168)
十三、热噪声对DM系统的影响·····	(169)
十四、PCM和DM系统的比较·····	(171)

第六章 编码检错

一、概述·····	(174)
二、奇偶监督编码·····	(175)
三、模2运算及其电路·····	(176)
四、线性代数码·····	(178)
五、代数码的简例·····	(180)
六、差错纠正法：校正矢·····	(181)
七、代数码编码和检错·····	(183)
八、循环码·····	(185)
九、循环码的译码法·····	(191)
十、卷积码·····	(201)
十一、编码与未编码信号在传输时所产生的差错的 比较·····	(211)

第七章 数字信号的传输

一、数字信号的传输方式·····	(214)
二、二进制数的传输方式及其功率频谱密度·····	(215)

三、移幅键控·····	(218)
四、移频键控·····	(222)
五、移相键控·····	(225)
六、用积分器提高信噪比的基本概念·····	(227)
七、误码率·····	(230)
八、最佳滤波器·····	(233)
九、匹配滤波器·····	(237)
十、相关接收法·····	(240)
十一、各种数字传输法的误码率·····	(242)
十二、四相的移相键控·····	(249)
十三、编码信号误码率的计算·····	(252)

附录

〔A〕一些网络定理

一、归一化功率·····	(255)
二、功率频谱与功率频谱密度·····	(257)
三、传递函数 $H(f)$ 对功率频谱密度的影响·····	(261)
四、在非周期性信号中，其输出信号的频谱与输入 信号频谱的关系·····	(262)
五、单位冲激函数对网络的影响·····	(263)
六、卷积定理·····	(264)
七、派氏 (Parseval) 定理·····	(265)

〔B〕电子电路

一、运算放大器·····	(267)
二、二进制加法·····	(270)

三、乘法器.....	(274)
------------	-------

第一章 逻辑系统

一、概 述

在逻辑系统中，只有真伪两态。这两态或称是、非、高、低（指电位态），有、无（指脉冲），开、关，阴、阳，正、负。如以数字表示，则为1与0态。因此，此处所采用的，为通用于数字系统中的二进制数。在电路中，皆以电平表示这两态。例如以 $V(1)$ 表示1态，以 $V(0)$ 表示0态。若以高电平表示 $V(1)$ ，低电平表示 $V(0)$ ，则称正逻辑；反之，如以低电平表示 $V(1)$ ，高电平表示 $V(0)$ ，则称负逻辑，如图1—1所示。

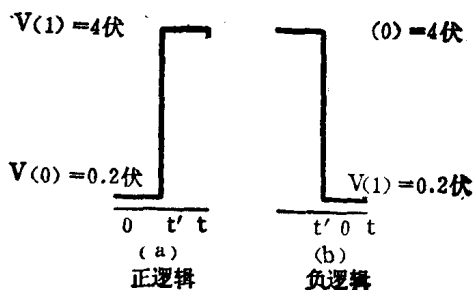


图1·1

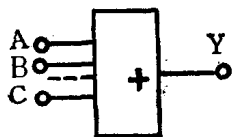
图1·1中的正负交换时间以 t' 表示。若高压或低压时间只产生于 $t' \sim t$ 时间内，则称它为脉冲。

电位受噪声影响后，其高低电平会发生变化，例如能在 4 ± 1 伏，以及 0.2 ± 0.2 伏之间变化。图1·1中，不用0伏表示 $V(0)$ ，是因为这类电位常由另一晶体管供给的缘故。当此管截止时，其输出为高电位（如4伏之类），当接通时（饱和）其输出为0.2伏的低电位，而不为0伏。实际上，为了简便，皆写为0伏。

门电路能执行开、关或接、断工作，故广泛用于逻辑系统中，基本的门电路为或门、与门和非门。

二、或门 (OR Gate)

或门有两个或两个以上的输入端，一个输出端。其定义为：若其输入有一端或一端以上为1态时，其输出即为1态。其逻辑符号和真值表如图1·2所示。



$$Y = A + B + \dots + N$$

(a) 或门标准符号

入		出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(b) 或门真值表

图1·2

图1·2中的Y式读为Y等于A或B…或N，这或门的布尔

代数的加法基本法则为：

$$\left. \begin{array}{l} 0+0=0 \\ 0+1=1 \\ 1+0=1 \\ 1+1=1 \end{array} \right\} \quad (1.1)$$

或门电路可用二极管构成，如图 1·3 所示，图中采用负逻辑，即 $V(0)=5$ 伏， $V(1)\simeq 0$ 伏， $V_R=5$ 伏（ V_R 为电源电压）。

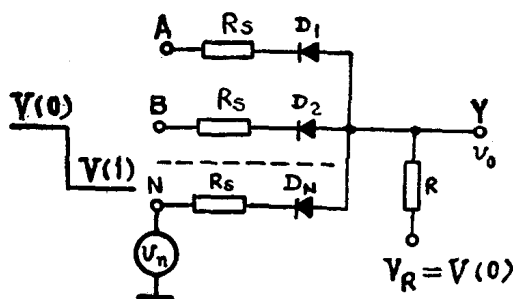


图1·3

当输入 $A, B, \dots, N$ 皆为 5 伏时，各二极管 D 断路， Y 的输出为 5 伏的 0 态，当任一端或两端以上的输入为 $V(1)=0$ 伏时，至少有一个二极管 D 通路， Y 点电压为二极管的正向 0.7 伏（低），看作 1 态（略去各二极管的内阻和信号源电阻 R_s ）。

如用正逻辑，则接法如图 1·4，这时，用 $V(1)=5$ 伏， $V(0)\simeq 0$ 伏， $V_R=V(0)=0$ 伏。

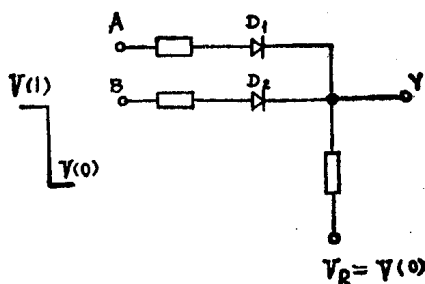


图1·4

当 A 、 B 的任一或两个输入为 $V(1) = 5$ 伏时，任一个二极管(D)或两个 D 管通路， Y 的电位为 5 伏，即为 $V(1)$ ；当 A 、 B 的二端皆为 0 伏时， D_1 、 D_2 管皆断路，使 Y 点输出为 0 伏，即 $V(0)$ 为 0 态。

或门的布尔公式，由于 A 、 B 和 C 皆只能为 1 或 0，故下列在布尔代数中的应用公式，皆易于证明：

$$\text{结合律: } A + B + C = (A + B) + C = A + (B + C) \quad (1.2)$$

$$\text{交换律: } A + B = B + A \quad (1.3)$$

$$A + A = A \quad (1.4)$$

$$A + 1 = 1 \quad (1.5)$$

$$A + 0 = A \quad (1.6)$$

三、与门 (And Gate)

与门也有两个或两个以上的输入端，一个输出端。其定

义为：只在其所有输入端皆为1时，其输出才为1，其逻辑符号及其真值表如图1.5所示。

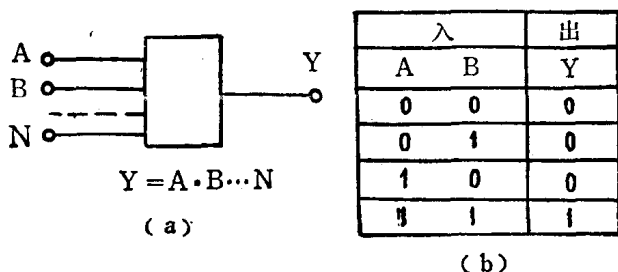


图1.5

图1.5中的公式读为Y等于A与B...与N。这与门适用布尔代数的乘法定则，即：

$$\left. \begin{array}{l} 0 \cdot 0 = 0 \\ 0 \cdot 1 = 0 \\ 1 \cdot 0 = 0 \\ 1 \cdot 1 = 1 \end{array} \right\} (1.7)$$

构成与门的简单电路，也可用二极管构成，如图1.6所示。

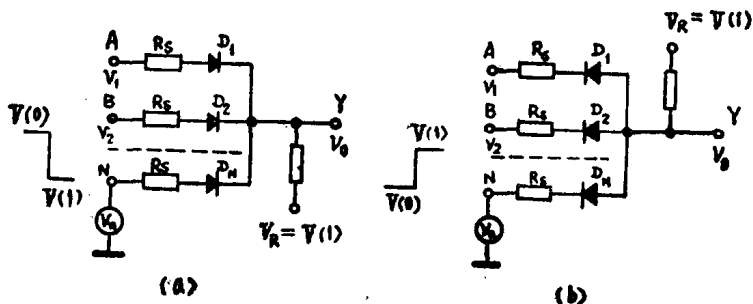


图1.6

图1·6(a)采用负逻辑： $V(0)=5$ 伏， $V(1)\simeq 0$ 伏， $V_x=V(1)=0$ 伏。图1·6(b)采用正逻辑： $V(1)=5$ 伏， $V(0)=0$ 伏， $V_x=V(1)=5$ 伏。现以图1·6(a)为例：假定输入的任一端或全部为 $V(0)=5$ 伏时，任一 D 管或所有 D 管皆接通， Y 点的电位即为5伏 $=V(0)$ 。但若全部输入皆为 $V(1)=0$ 伏时，所有 D 管皆不通，则 Y 点的输出为 $V(1)=0$ 伏，为1态。此外，图1·6(a)的负逻辑与门，即为图1·4的正逻辑或门，而图1·6(b)的正逻辑与门，即为图1·3的负逻辑或门，这可由其构造及真值表看出（由正逻辑换为负时，其0与1互换）。

和与门有关的布尔式如下：

$$\text{结合律： } A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C) \quad (1.8)$$

$$\text{交换律： } A \cdot B = B \cdot A \quad (1.9)$$

$$A \cdot A = A \quad (1.10)$$

$$A \cdot 1 = A \quad (1.10a)$$

$$A \cdot 0 = 0 \quad (1.11)$$

$$\text{分配率： } A \cdot (B + C) = A \cdot B + A \cdot C \quad (1.12)$$

以上各式都可用与门定义及其真值表加以证明。

应用式(1.11)、(1.12)和(1.5)可证

$$A + A \cdot B = A \quad (1.13)$$

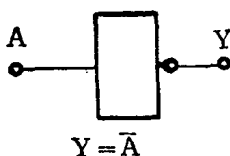
用式(1.12)、(1.9)和(1.5)可证

$$A + B \cdot C = (A + B)(A + C) \quad (1.14)$$

以上两式以后都要用到。

四、非电路 (Not Circuit) 或反相器 (Inverter)

非电路有一端输入，一端输出，用以执行逻辑的否定工作，其定义为：只要非门的输入不为 1 时，其输出才为 1。其逻辑符号为在一个逻辑方块的输入端或输出端，以一小圆表示，如图 1.7(a) 所示，真值表如图 (b) 所示。



(a)

入	出
A	Y
0	1
1	0

(b)

图 1.7

图 1.7 中的式子读为 Y 等于非 A ，而以一划加于 A 上，以表示否定（有时以一撇，如 A' 表示）。

因一个非电路能将一信号反向，而保留其原形，故也称为反相器。

非门的构造如图 1.8 所示，可用一个晶体管构成，该图系用正逻辑。

当 $V_i = V(0) = V_{EE}$ 为低值时，基极 B 点的电位为低值，而 Q 被截止，故 Y 点的 $V_o = V_{CC} = V(1)$ 为高值。而当 $V_i = V(1) = V_{CC}$ 时，电路的各参数被事先计算好，以使 Q 导通，得 $V_o \simeq V_{EE} = V(0) = 0$ 为低值，如图 1.7 的真值表所示。

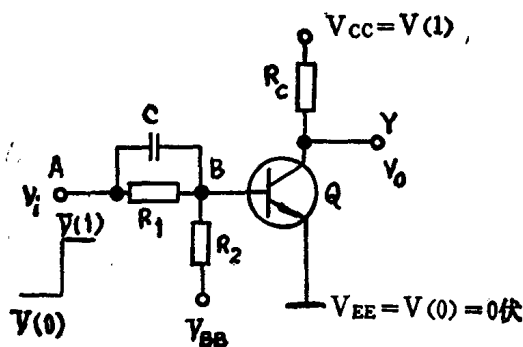


图1·8

现举实例以表示 Q 管导通时的情况。 $V_{CC} = V(1) = 12$ 伏, $V(0) = 0$ 伏, $R_1 = 15k\Omega$, $R_2 = 100k\Omega$, $R_C = 2.2k\Omega$ 。先设 Q 为截止, 而将 $V_i = 12$ 伏加入, 于是, B 的电位应为:

$\frac{12 + 12}{15 + 100} \times 100 - 12 = +8.9$ (伏)。这电压已远足以启动 Q 管, 使其导通达到饱和态。现再设 Q 导通后, $V_{BES} = 0.8$ 伏, 则由图 1·8 得: $I_1 = \frac{12 - 0.8}{15} \approx 0.75$ (毫安), $I_2 = \frac{0.8 - (-12)}{100} \approx 0.13$ (毫安)。故 $I_B = I_1 - I_2 = 0.75 - 0.13 = 0.62$ (毫安), 表示有够大的饱和电流通过。

如详细计算, 可依一般 Q 管特性。设饱和时, $V_{CE} = 0.2$ 伏, 则由图 1·8 得:

$$I_C = \frac{12 - 0.2}{2.2} \approx 5.4 \text{ (毫安)}$$

故若选用 Q 管的 h_{FE} (直流电流增益) 为 30, 则其能使 Q 饱和的最小基极电流应为:

$$I_{B(\min)} = \frac{I_C}{h_{FE}} = \frac{5.6}{30} \approx 0.19 (\text{毫安})$$

但上述已算出, $I_B = 0.62$ (毫安), 已超过 $I_{B(\min)}$ 的值。故知只要选用图中各参数, 且选Q管的 $h_{FE} \geq 30$, 即可使Q导通而饱和。

图1·8中电容器C的作用是改善此反相器的暂态响应, 即在信号迅速变化时 ($0 \rightarrow 1$ 或 $1 \rightarrow 0$), 可以加速基极的少数载流子, 使经C而迅速被移去。

由以上或、与、非门的定义, 可联立导出有关的各布尔式。

$$A = \overline{\overline{A}} \quad (1.15)$$

$$\overline{\overline{A}} + A = 1 \quad (1.16)$$

$$\overline{A} \cdot A = 0 \quad (1.17)$$

$$A + \overline{A} \cdot B = A + B \quad (1.18)$$

式中 $\overline{\overline{A}}$ 为A的否定之否定, 故为A。

例证: 由式(1.16) $B + 1 = 1$, 和 $A \cdot 1 = A$, 故

$$\begin{aligned} A + \overline{A} \cdot B &= A(B + 1) + \overline{A} \cdot B = A \cdot B + A + \overline{A} \cdot B \\ &= (A + \overline{A}) \cdot B + A = B + A \end{aligned}$$

五、禁止 (Inhibit) 电路

如以一个非电路置于与门的一个输入端(s), 则可产生禁止作用。即在 $A = 1, B = 1 \cdots M = 1$, 而 $S = 0$ 时 (如图1·9所示), 则Y输出才为1, 但若 $S = 1$, 则虽 $A, B \cdots M$ 皆为