

华东高校计算机基础教育研究会推荐教材

高职高专

计算机组成与 系统结构

曹义亲 主 编

曾宪文 张 瑜 副主编



中国水利水电出版社
上海交通大学出版社
东南大学出版社

华东高校计算机基础教育研究会推荐教材

计算机组成与系统结构

曹义亲 主编

曾宪文 张瑜 副主编

中国水利水电出版社

上海交通大学出版社

东南大学出版社

内 容 提 要

本书主要介绍计算机各大部件的结构、工作原理、设计方法及组成整机的有关技术,同时讲述了计算机系统结构的基本概念、设计原理、分析方法及发展趋势。具体内容有:计算机系统概述、计算机逻辑部件、运算方法与运算器、存储器系统、指令系统、控制器、输入输出系统、计算机系统结构、计算机系统结构的发展方向。每章后均附有习题。

本书可作为高等职业技术学院、各类专科学校和成人教育计算机有关专业的教材,亦可供高校本科有关专业师生、工程技术人员和其他读者学习使用。

图书在版编目(CIP)数据

计算机组成与系统结构/曹义亲主编. —北京:中国水利水电出版社,2001.5
华东高校计算机基础教育研究会推荐教材

ISBN 7-5084-0607-9

I.计… II.曹… III.电子计算机—系统结构—高等学校—教材 IV.
TP303

中国版本图书馆CIP数据核字(2001)第11194号

书 名	计算机组成与系统结构
作 者	曹义亲 主编 曾宪文 张瑜 副主编
出版、发行	中国水利水电出版社(北京市三里河路6号 100044) 网址: www.waterpub.com.cn E-mail: mchannel@public3.bta.net.cn(万水) sale@waterpub.com.cn
经 售	电话: (010)68359286(万水) 63202266(总机) 68331835(发行部) 全国各地新华书店
排 版	北京万水电子信息有限公司
印 刷	北京北医印刷厂
规 格	787×1092毫米 16开本 17.75印张 433千字
版 次	2001年5月第一版 2001年5月北京第一次印刷
印 数	0001—5000册
定 价	23.00元

凡购买我社图书,如有缺页、倒页、脱页的,本社发行部负责调换

版权所有·侵权必究

前 言

《计算机组成与系统结构》是计算机及其相关专业的专业必修课，在专业教学中起着承前启后的作用，该课程具有知识面广、内容多、难度大、更新快等特点。

为了使学生能建立起计算机整体的概念，为进一步深入学习后续课程打下良好的基础，本书从冯·诺依曼计算机结构五个模块的基本概念与基本结构出发，剖析各部件功能特性及其组成原理和方法，突出信息交换动态特性，力求反映新技术、新动向，以适应计算机技术发展和教学的需要。

全书共分9章。第1章简单论述了计算机硬件的发展及典型结构，介绍了计算机软件系统的划分及计算机的工作过程，使读者对计算机的整体结构有一个概念。第2章介绍了计算机中的常用逻辑部件，为后续章节的学习打下基础。第3章介绍计算机的核心部件中的运算器及其运算方法，使读者对计算机的运算部件、运算规则及运算过程有一个详细的了解。第4章主要介绍存储器系统，重在让读者理解存储器的组成、扩充及与CPU的连接方法，同时介绍了高速缓冲存储器、虚拟存储器等。第5章对计算机的指令系统作了较为详细的论述，使读者对指令格式、指令的寻址方式、指令的分类有一个系统的认识，并对精简指令系统计算机作了简单介绍。第6章主要介绍计算机核心部件中的控制器，从控制器的功能、组成、时序，到原理都作了较为详细的论述，重点介绍了微程序控制器的有关知识。第7章的内容为输入输出系统，介绍了数据传送方式及几类常见的外设。第8章介绍了计算机的系统结构，其核心内容为标量流水技术、向量流水技术和并行处理。第9章简单介绍了计算机系统结构的发展方向，力求使读者对数据流计算机、数据库机和知识库机、归约机的结构特点有一些了解。

本书由曹义亲担任主编，曾宪文、张瑜担任副主编。其中，曹义亲编写第1、4章，曾宪文编写第2、7章，张瑜编写第3、5章，万仲保编写第8、9章，谢剑猛编写第6章。

华东高校计算机基础教育研究会、中国水利水电出版社和华东地区许多高校、出版社的同志对本书的编写和出版给予了大力的支持和帮助，在本书的编写过程中也始终得到华东交通大学、上海电机技术高等专科学校和上海工程技术大学的支持，谨此表示衷心的感谢。

由于作者水平有限，加之时间仓促，错误在所难免，希望各位专家、读者批评指正。

编 者
2001年3月

目 录

前言

1 计算机系统概述	1
1.1 计算机系统的硬件结构	1
1.1.1 冯·诺依曼计算机结构	1
1.1.2 现代计算机结构	2
1.1.3 计算机硬件的典型结构	3
1.1.4 计算机各大功能部件简介	6
1.2 计算机的工作过程	9
1.3 计算机的软件系统	11
1.4 计算机系统的层次结构	12
1.4.1 计算机的层次结构	12
1.4.2 软件与硬件的逻辑等价性	14
1.5 系统结构的评价标准	14
1.5.1 计算机系统的性能指标	14
1.5.2 计算机的成本与价格	15
习题	16
2 计算机逻辑部件	17
2.1 寄存器	17
2.1.1 基本寄存器	17
2.1.2 移位寄存器	18
2.1.3 常用寄存器	19
2.2 计数器	20
2.2.1 二进制计数器	20
2.2.2 非二进制计数器	23
2.2.3 典型计数器举例	25
2.3 编码器和译码器	25
2.3.1 编码器	25
2.3.2 译码器	27
2.3.3 典型译码器举例	28
2.4 总线缓冲器和总线控制器	29
2.4.1 三态电路	29
2.4.2 总线缓冲器	30
2.4.3 总线控制器	30
2.4.4 微型机中的总线系统	30

2.5 时钟发生器.....	31
2.5.1 时序的概念.....	31
2.5.2 时序部件及控制方式.....	33
习题.....	35
3 运算方法与运算器.....	36
3.1 数的小数点表示方法.....	36
3.1.1 定点数的表示方法.....	36
3.1.2 浮点数的表示方法.....	36
3.2 带符号数的表示方法.....	37
3.2.1 原码的表示方法.....	38
3.2.2 补码的表示方法.....	38
3.2.3 反码的表示方法.....	39
3.2.4 移码的表示方法.....	40
3.2.5 真值的四种机器数表示方法——原码、补码、反码和移码.....	40
3.3 运算器.....	40
3.3.1 半加器与全加器.....	40
3.3.2 串行加法器与并行加法器.....	41
3.3.3 算术逻辑单元 (ALU)	43
3.4 定点加减法运算.....	45
3.4.1 原码加减法.....	45
3.4.2 补码加减法.....	45
3.4.3 溢出及判别方法.....	48
3.5 定点乘法运算.....	49
3.5.1 原码一位乘法.....	49
3.5.2 补码一位乘法.....	52
3.5.3 补码二位乘法.....	54
3.6 定点除法运算.....	55
3.6.1 原码一位除法.....	56
3.6.2 补码一位除法.....	59
3.7 浮点算术运算.....	60
3.7.1 浮点加减法运算.....	61
3.7.2 浮点乘除法运算.....	62
习题.....	64
4 存储器系统.....	65
4.1 存储器的基本知识.....	65
4.1.1 存储器的分类.....	65
4.1.2 主存储器的基本结构.....	68
4.1.3 存储器的层次结构.....	71
4.2 半导体存储器.....	73

4.2.1	主存储器的主要技术指标.....	73
4.2.2	动态半导体存储器的刷新.....	74
4.2.3	半导体存储器的组成及寻址.....	76
4.2.4	半导体存储器与 CPU 的连接.....	79
4.2.5	半导体存储器的设计步骤.....	79
4.3	并行主存储器.....	81
4.4	高速缓冲存储器.....	83
4.4.1	高速缓冲存储器的基本结构.....	83
4.4.2	高速缓冲存储器的读写操作.....	85
4.4.3	替换算法.....	85
4.5	虚拟存储器.....	86
4.5.1	页式虚拟存储器.....	86
4.5.2	段式虚拟存储器.....	88
4.5.3	段页式虚拟存储器.....	89
4.6	存储保护.....	89
4.6.1	存储区域保护.....	89
4.6.2	访问方式保护.....	91
	习题.....	91
5	指令系统.....	94
5.1	指令系统.....	94
5.1.1	指令系统的发展.....	94
5.1.2	对指令系统的要求.....	95
5.2	指令格式.....	95
5.2.1	指令格式.....	96
5.2.2	操作码的编码.....	98
5.3	寻址方式.....	99
5.3.1	隐含寻址.....	99
5.3.2	立即寻址.....	100
5.3.3	直接寻址.....	100
5.3.4	寄存器寻址.....	100
5.3.5	间接寻址.....	100
5.3.6	变址寻址.....	101
5.3.7	相对寻址.....	102
5.3.8	基址寻址.....	102
5.4	指令的分类.....	103
5.4.1	数据传送指令.....	103
5.4.2	算术逻辑运算指令.....	103
5.4.3	移位指令.....	104
5.4.4	字符串处理指令.....	104

5.4.5	转移类指令.....	104
5.4.6	堆栈及堆栈操作指令.....	105
5.4.7	输入/输出 (I/O) 指令.....	106
5.4.8	浮点运算指令.....	106
5.4.9	向量与多处理机指令.....	106
5.4.10	控制指令.....	107
5.5	精简指令系统计算机 RISC.....	107
5.5.1	CISC 与 RISC.....	107
5.5.2	RISC 的特点.....	108
	习题.....	109
6	控制器.....	111
6.1	中央处理器的功能与组成.....	111
6.1.1	中央处理器的功能.....	112
6.1.2	中央处理器的结构框图.....	113
6.2	控制器的功能与结构.....	116
6.2.1	控制器的功能.....	116
6.2.2	控制器的结构框图.....	118
6.3	时序.....	121
6.3.1	时序控制方式.....	121
6.3.2	多级时序的建立.....	123
6.3.3	典型的指令周期.....	125
6.4	微程序控制器.....	127
6.4.1	微程序控制器的基本概念.....	127
6.4.2	微程序控制器组成原理.....	128
6.4.3	微程序控制器的设计技术.....	130
6.5	组合逻辑控制器.....	133
6.6	PLA 逻辑控制器.....	135
6.7	系统总线.....	138
6.7.1	总线结构.....	138
6.7.2	总线的控制方式.....	140
6.7.3	总线的通信方式.....	144
	习题.....	145
7	输入输出系统.....	146
7.1	概述.....	146
7.1.1	I/O 系统的功能和组成.....	146
7.1.2	输入输出设备的寻址方式.....	147
7.1.3	输入输出指令.....	148
7.1.4	输入输出接口.....	148
7.2	主机与外设的数据传送方式.....	149

7.2.1	程序查询方式	149
7.2.2	程序中中断方式	149
7.2.3	DMA 输入输出方式	153
7.2.4	通道方式	158
7.2.5	不同传送方式的比较	160
7.3	外围设备	161
7.3.1	输入设备	162
7.3.2	显示器	164
7.3.3	打印机	167
7.3.4	磁盘存储器	168
	习题	174
8	计算机系统结构	175
8.1	标量流水技术	175
8.1.1	控制流及其改变	175
8.1.2	标量流水工作原理	176
8.1.3	流水操作中的主要障碍	180
8.1.4	流水的实现与控制	183
8.1.5	先进的流水技术	198
8.2	向量流水处理	204
8.2.1	向量流水处理	204
8.2.2	向量流水机的基本系统结构	204
8.2.3	向量操作长度控制和向量访问步长	212
8.2.4	向量处理方法	215
8.2.5	增强向量处理性能的方法	216
8.2.6	向量处理性能	220
8.2.7	向量化编译技术	221
8.3	并行处理与多处理机系统	222
8.3.1	并行性的概念	222
8.3.2	并行处理机	223
8.3.3	多处理机系统	226
	习题	238
9	计算机系统结构的发展方向	244
9.1	数据流计算机	244
9.1.1	数据流计算机的基本原理	244
9.1.2	数据流图与数据流程序	248
9.1.3	数据流计算机分类	253
9.1.4	数据流计算机的性能分析	257
9.2	数据库机与知识库机	260
9.2.1	数据库机与知识库机模型	260

9.2.2 数据库机与知识库机系统结构.....	262
9.2.3 典型的数据库机与知识库机.....	263
9.3 归约机.....	266
9.3.1 函数式语言.....	266
9.3.2 归约机的结构特点.....	268
9.3.3 归约机分类.....	270
习题.....	272
参考文献.....	274

计算机系统概述

主题词提要

- 硬件结构
- 工作过程
- 软件系统
- 层次结构
- 评价标准
- 组成部件

1.1 计算机系统的硬件结构

1.1.1 冯·诺依曼计算机结构

美籍匈牙利数学家约翰·冯·诺依曼 (John Von Neumann) 等人于 1946 年在题为《关于电子计算仪器逻辑设计的初步探讨》的报告中, 首次提出了“存储程序控制”的概念。其内容可以概括为以下三点:

第一, 计算机系统由运算器、存储器、控制器、输入器和输出器五大基本部件组成。运算器能进行加、减、乘、除等基本运算及附加操作; 存储器能存放指令和数据, 计算机能区分是指令还是数据; 控制器能自动执行指令; 操作人员可以通过输入器和输出器与主机进行相互通信。

第二, 计算机内部采用二进制来表示指令和数据。每条指令具有一个操作码和一个地址码, 其中的操作码用来表示操作性质, 地址码用来指出操作数在主存储器中的位置。由一串指令组成程序。

第三, 将编好的程序和原始数据送入主存储器中叫做“存储程序控制”。当启动计算机后, 计算机在不需要操作人员干预的情况下, 由程序控制计算机按规定的顺序逐步取出指令, 自动执行指令规定的任务, 这就是“存储程序控制”。

根据“存储程序控制”的概念, 由运算器、存储器、控制器、输入器和输出器五大基本部件组成的计算机称为冯·诺依曼计算机。其典型结构框图如图 1.1 所示, 图中双线箭头表示数据线, 单线箭头表示控制线。

典型的冯·诺依曼计算机的特点是以运算器为中心即输入器在控制器的控制下, 将原始数据和计算步骤(程序)经运算器送入存储器存放, 而运算器处理后的结果又必须送回到存储器, 之后再由存储器经运算器从输出器输出。

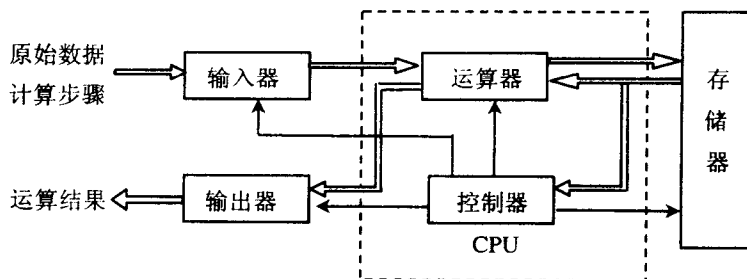


图 1.1 典型的冯·诺依曼计算机结构框图

1.1.2 现代计算机结构

现代计算机转向以存储器为中心，其基本组成框图如图 1.2 所示。

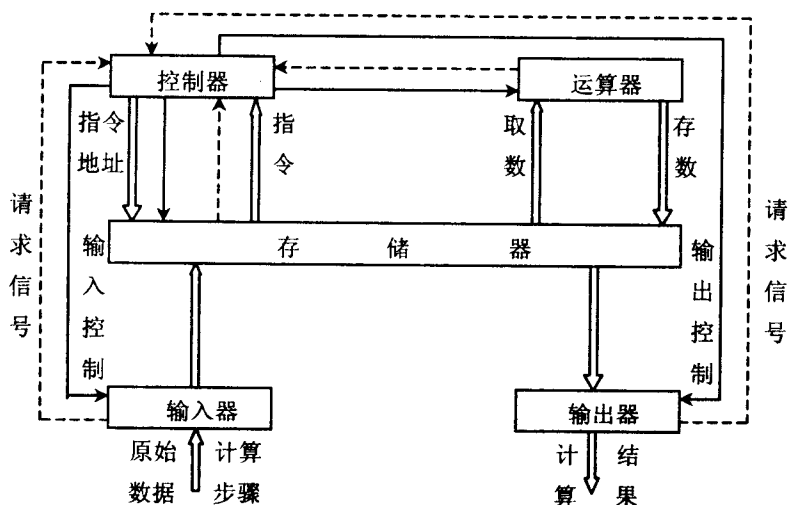


图 1.2 以存储器为中心的计算机基本组成框图

图 1.2 所示结构的计算机，其工作步骤为：首先输入器在控制器的控制下将原始数据和计算步骤输入存储器，其次控制器从存储器读出计算步骤（指令系列），然后控制器控制运算器和存储器依次执行每一个计算步骤（指令），最后，控制器控制输出器以各种方式从存储器输出计算结果。

图 1.1 和图 1.2 所示结构的计算机均由五大部件组成。其中，控制器（Control Unit，简称 CU）和运算器（又称算术逻辑单元 Arithmetic Logic Unit，简称 ALU）在计算机中直接完成信息处理的任任务，合称中央处理器（Central Processing Unit，简称 CPU），输入器和输出器合称输入/输出设备（Input/Output Equipment，简称 I/O 设备），加上主存储器（Main Memory，简称 M·M）构成如图 1.3 所示的现代计算机三大部分结构图。中央处理器和主存储器构成了计算机的主体，称为主机或处理器，相对地又把 I/O 设备叫做外围设备或外部设备，简称外设。于是，计算机又被看成由主机和外设两大部分组成。但无论怎样划分，计算机的五大部件始终是相对独立的子系统，缺一不可。

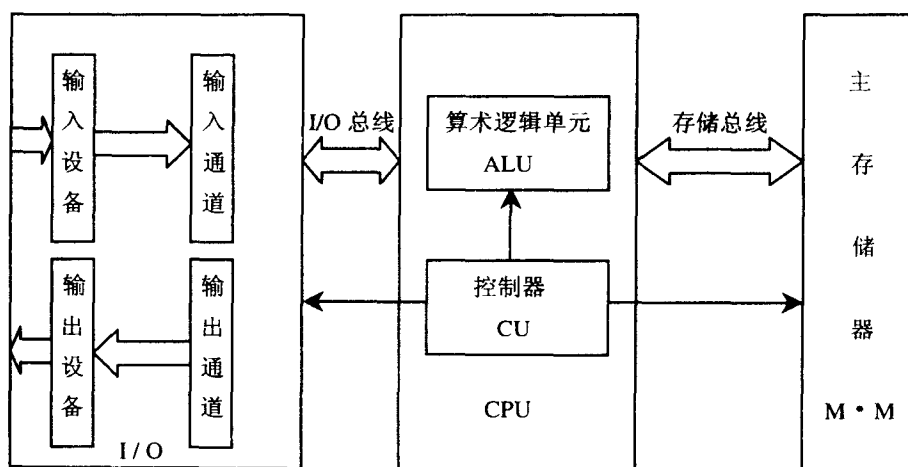


图 1.3 现代计算机三大部分结构图

1.1.3 计算机硬件的典型结构

1. 小型机的总线型结构

(1) CPU 为中心的双总线结构

图 1.4 是以 CPU 为中心的双总线结构。连接 CPU 和主存储器的是存储总线，CPU 通过该总线从主存储器中取出指令和数据，并把处理结果经该总线送回主存储器。CPU 与 I/O 设备交换信息的通路叫输入/输出总线 (I/O 总线)，各种 I/O 设备通过 I/O 接口挂在 I/O 总线上。

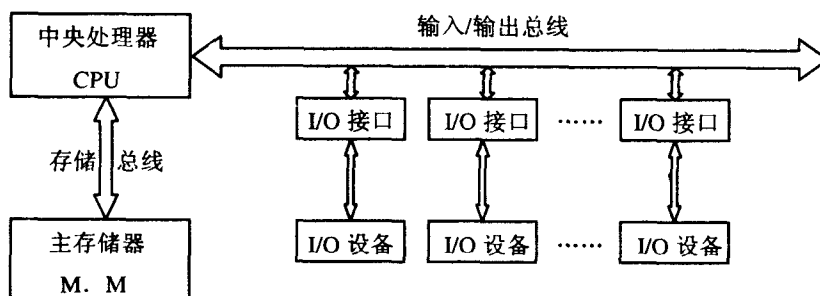


图 1.4 以 CPU 为中心的双总线组成结构图

这种结构的优点是控制线路简单，对 I/O 总线的传输速率相对地可降低一些要求。缺点是 I/O 设备与主存储器之间交换信息一律要经过 CPU，将耗费 CPU 大量时间，降低了 CPU 的工作效率。

(2) 单总线结构

图 1.5 是单总线的计算机系统。中央处理器、主存储器和 I/O 设备 (通过 I/O 接口) 以同等地位挂在系统总线上。CPU 与主存储器、主存储器与 I/O 设备、CPU 与 I/O 设备、I/O

之间均可以通过系统总线交换信息。

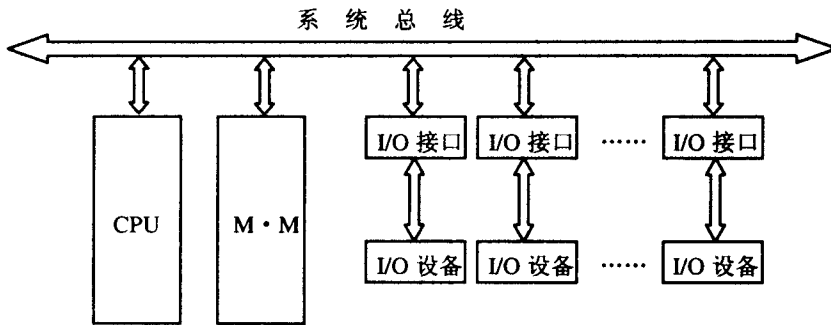


图 1.5 单总线计算机组成结构图

这种结构的优点是各种 I/O 设备的寄存器和主存储器的存储单元可以统一编址，CPU 可以通过统一的传送指令像访问主存储单元一样地访问 I/O 设备。既便于控制，又易于扩充系统需要添置的 I/O 设备。当 I/O 设备与主存储器交换信息时，CPU 还可以继续处理某些不需要访问主存储器或 I/O 设备的工作。缺点是同一时刻只允许挂在单总线上的某一对设备之间互相传递信息，限制了信息传送的吞吐量（或称速率）。此外，单总线控制逻辑比专用的存储总线控制逻辑更为复杂，CPU 通过单总线向主存储器存取信息要比通过存储总线存取稍慢一些。

这种结构广泛用在要求不高的小型计算机和微型计算机中。

(3) 以存储器为中心的双总线结构

图 1.6 是以存储器为中心的双总线结构。

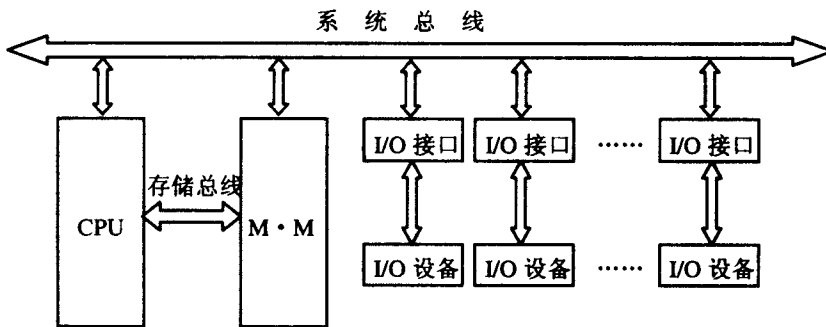


图 1.6 以存储器为中心的双总线计算机组成结构图

这种结构既保持了单总线结构的优点，又在 CPU 和主存储器之间设置了一组高速存储总线，供 CPU 与主存储器交换信息。当主存储器通过存储总线和 CPU 交换信息时，主存储器还可通过系统总线和 I/O 设备交换信息，而不必经过 CPU 控制，既减轻了系统总线的负担，又提高了传输速率。缺点是需要增加硬件。

2. 微型机的一般结构

图 1.7 是微型计算机的一般结构图，尽管把总线按信息类型分成了地址总线 AB (Address

Bus)、数据总线 DB (Data Bus) 和控制总线 CB (Control Bus), 但仍然属于单总线结构。图中将存储器分成两类芯片, 只读存储器 ROM (Read Only Memory) 中固定存放一些系统程序 (如监控程序等), 随机存储器 RAM (Random Access Memory) 用于存储用户程序和一些需要调入调出的系统程序。I/O 接口芯片可以是若干块, 各种 I/O 设备要通过 I/O 接口与总线相连。

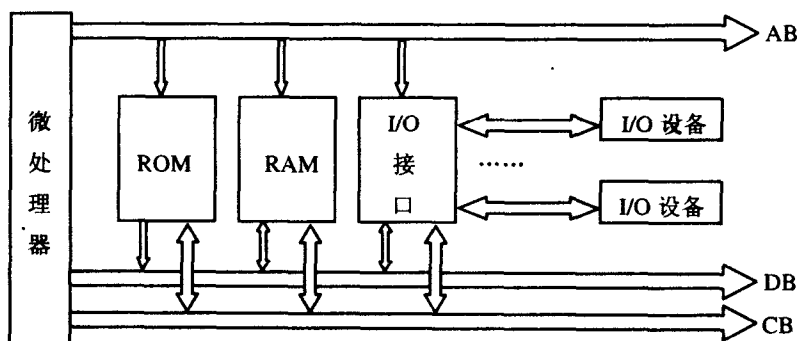


图 1.7 微型机的一般结构图

3. 大中型机的通道型结构

图 1.8 是大、中型计算机的通道型结构, 分主机、通道、I/O 控制器和 I/O 设备四级。

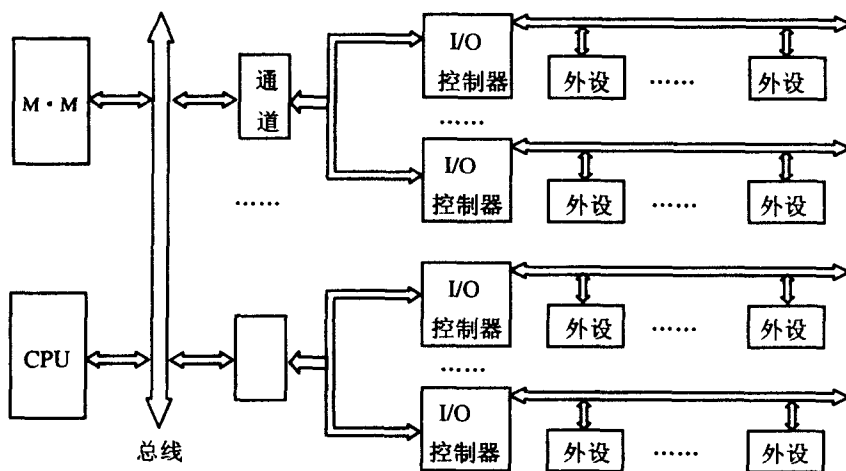


图 1.8 大、中型计算机的通道型结构

组成大、中型计算机的目的是为了扩大系统的功能和提高系统的效率。扩大系统的功能要求配备日益增多的硬件和软件资源, 提高系统的效率则强调合理地管理和调度资源。

软件资源的增多, 信息存储问题就十分突出, 促使由一级存储发展到多级存储, 甚至在主存储器一级也采用多存储体交叉访问技术, 出现了以存储系统为核心的计算机系统结构。

I/O 设备的增多, 信息的输入和输出是另一个突出的问题。众多属于机械运动的慢速 I/O 设备, 其工作速度远远低于快速工作的 CPU。为了解决速度的匹配问题, 在大、中型计算机系统中设计了通道, 利用通道来对 I/O 设备进行管理和控制。

由图 1.8 可见，一台主机可以连接多个通道，一个通道可以管理一台或多台 I/O 控制器，一台 I/O 控制器又可以控制一台或多台 I/O 设备，因此，整个系统就是一台主机连接了一个庞大的外设群，这样的系统结构具有较大的扩展余地。对较小的系统来说，I/O 控制器与 I/O 设备可以合并在一起，再将通道与 CPU 合并成一级，使之成为结合型通道。对较大的系统而言，则可以单独设置通道部件。对更大的系统而言，通道则发展成为具有更强处理功能的外围处理器 PPU (Peripheral Processor Unit)，甚至演变成多处理器系统。

1.1.4 计算机各大功能部件简介

在前面介绍的计算机基本结构中，计算机都可以看成由运算器、控制器、存储器、输入器和输出器五大功能部件组成。下面简单介绍计算机的五大功能部件。

1. 运算器

运算器是一个对数据信息进行加工处理的部件，主要执行算术运算和逻辑运算。

算术运算是按照算术运算规则进行的运算，如加、减、乘、除及其复合运算，但最终都可以归结为加法和移位两个基本操作，因此，通常把加法器看成是运算器的核心部件。逻辑运算一般泛指非算术运算，如逻辑加、逻辑乘、逻辑取反及异或操作等。

寄存器用于存放运算操作数，其中累加器除存放运算操作数外，还用于存放中间结果及最后运算结果。

运算器一次运算二进制数的位数称为字长，它是计算机的重要性能指标。常用的计算机字长有 8 位、16 位、32 位及 64 位。寄存器、累加器及存储单元的长度应与运算器的字长一致或是它的整数倍。现代计算机的运算器中有多个寄存器，称为通用寄存器组。设置通用寄存器组可以减少访问存储器的次数，提高运算器的速度。

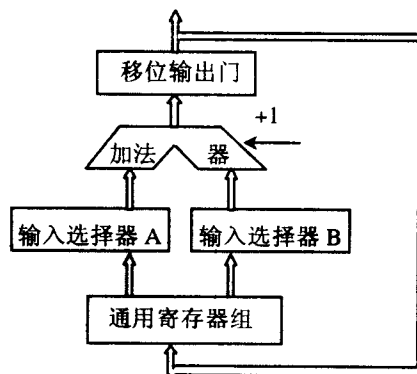


图 1.9 运算器基本结构框图

图 1.9 是由加法器、移位输出门、多路输入选择器和通用寄存器组构成的一种小型机运算器。多路输入选择器可以按控制条件选择参与运算的操作数，移位输出门则用来实现直接传送或移位传送。

功能较强的计算机还配置有专门的乘法部件、除法部件和浮点运算部件等。

2. 控制器

控制器是计算机的指挥中心，它使计算机各部件自动协调地工作。控制器工作的实质就

是解释程序，它每次从存储器读取一条指令，经过分析译码产生一串操作命令发向各个部件，控制各部件动作，使整个机器连续地、有条不紊地运行。

计算机中有两股信息在流动：一股是控制信息，即操作命令，它分散流向各个部件；另一股是数据信息，它受控制信息的控制从一个部件流向另一个部件，边流动边加工处理。

控制信息的发源地是控制器。控制器产生控制信息的依据来自三个方面。一是指令，它存放在指令寄存器中，是计算机操作的主要依据。二是各部件的状态触发器，其中存放反映机器运行状态的有关信息。机器在运行过程中，根据各部件的即时状态决定下一步操作是按顺序执行下一条指令，还是转移执行其他指令，或者转向其他操作。三是时序电路，能产生各种时序信号，使控制器的操作命令被有序地发送出去，以保证整个机器协调地工作，不至于造成操作指令间的冲突或先后次序上的错误。

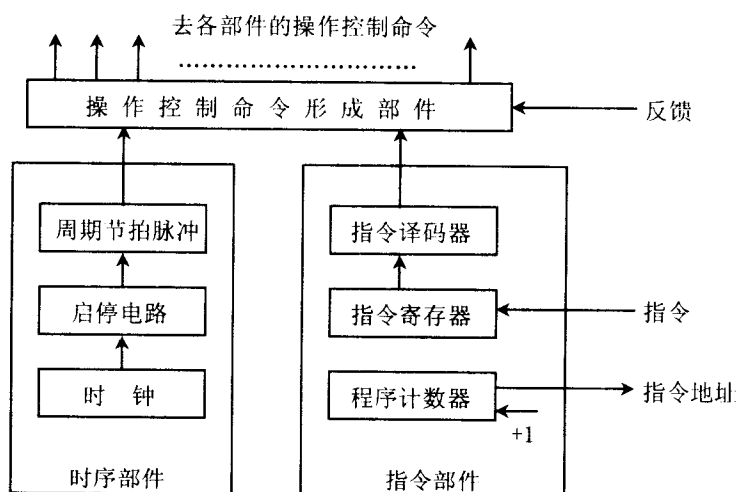


图 1.10 控制器基本框图

图 1.10 是控制器的基本框图。程序的指令一般按顺序执行，控制器采用一个程序计数器（Program Counter）来依次提供指令在存储器中的地址。程序计数器有自动加 1 功能，总是指向下一条将要执行的指令地址。指令取出后，暂时存放在指令寄存器中，以便控制器识别操作的种类和决定操作数的地址，即指令寄存器中指令的操作码部分送指令译码器译码，确定操作码的性质，地址码部分表明操作数的地址。

指令和数据都是用二进制数码形式分区域存放在存储器中，为了能区分从存储器中读出的二进制数码是指令还是数据，可以用下列方法判断：凡由程序计数器提供的存储单元地址中取出的二进制数码是指令，应送到指令寄存器中；凡由指令中地址码部分提供的存储单元地址中取出来的二进制数码是操作数，一般应送到运算器中。

3. 存储器

存储器是用来存储程序和各种数据信息的记忆部件。存储器分为主存储器（简称主存或内存）和辅助存储器（简称辅存或外存）两大类。和 CPU 直接交换信息的是主存。

主存的工作方式是按存储单元的地址存放或读取各类信息，统称访问存储器。主存中汇集存储单元的载体叫存储体，存储体中每个单元能够存放一串二进制码表示的信息，该信息