



面向 21 世纪 课 程 教 材
Textbook Series for 21st Century

数 字 电 路 逻 辑 设 计

(脉冲与数字电路 第三版)

王毓银 主编



高 等 教 育 出 版 社
HIGHER EDUCATION PRESS

面向 21 世纪 课程教材
Textbook Series for 21st Century

数字电路 逻辑设计

(脉冲与数字电路 第三版)

王毓银 主编



高等教育出版社
HIGHER EDUCATION PRESS

图书在版编目(CIP)数据

数字电路逻辑设计：脉冲与数字电路/王毓银主编.

—3版. —北京：高等教育出版社，1999（2001重印）

ISBN 7-04-007730-2

I. 数… II. 王… III. ①数字电路-设计-高等学校-教材②逻辑电路-设计-高等学校-教材 IV. TN792

中国版本图书馆 CIP 数据核字（1999）第 30049 号

数字电路逻辑设计（脉冲与数字电路 第三版）

王毓银 主编

出版发行 高等教育出版社

社 址 北京市东城区沙滩后街 55 号

电 话 010-64054588

网 址 <http://www.hep.edu.cn>

邮政编码 100009

传 真 010-64014048

经 销 新华书店北京发行所

印 刷 中国科学院印刷厂

开 本 787×960 1/16

版 次 1984 年 9 月第 1 版

1999 年 9 月第 3 版

印 张 30.75

印 次 2001 年 1 月第 2 次印刷

字 数 560 000

定 价 25.70 元

凡购买高等教育出版社图书，如有缺页、倒页、脱页等质量问题，请在所购图书销售部门联系调换。

版权所有 侵权必究



面向 21 世纪课程教材



普通高等教育“九五”
国家教委重点教材



主 编 简 介

王毓银 1939年生人，江苏省南通市人。

1963年毕业于北京邮电学院无线电系，其后在北京邮电学院无线电系任教。1985年调至北京邮电学院分院任无线电工程系主任。长期从事数字电路的教学与科研工作。现为北京联合大学信息学院首席教授，享受政府特殊津贴。现任教育部高等学校工科电工课程教学指导委员会电子技术与电子线路课程指导小组委员。

1989年被授予北京市劳动模范。

主要著作有：

《脉冲与数字电路》（一、二版）

高等教育出版社，1985年、1992年出版

获国家教育委员会第三届全国普通高等学校优秀教材一等奖、教育部第三届科学技术进步三等奖。

第三版修订说明

《数字电路逻辑设计》是《脉冲与数字电路》(第二版)教材的修订版。

《数字电路逻辑设计》是为了适应“两个转变”,面向21世纪深化教学内容和课程体系的改革,提高教学质量的要求,而修订编写的。在修订时,从我国绝大多数普通高等院校本科教学改革具体情况出发,力求充分保持原教材的基本特色,基本内容要符合原国家教育委员会颁发的课程教学基本要求,同时要处理好教材内容更新和基础内容相对稳定的关系;处理好先进性和适用性的关系,立足于打好基础,同时又要培养具有不断吸取新技术的能力。

数字技术是当前发展最快的学科之一,数字逻辑器件已从60年代的小规模集成电路(SSI)发展到目前的中、大规模集成电路(MSI、LSI)及超大规模集成电路(VLSI)。相应地,数字逻辑电路的设计方法在不断地演变和发展,由原来单一的硬件逻辑设计发展成三个分支,即硬件逻辑设计(中、小规模集成器件)、软件逻辑设计(软件组装的LSI和VSI,如微处理器、单片机等)及兼有二者优点的专用集成电路(ASIC)设计。

由于“数字电路逻辑设计”是一门技术基础课程,为此,在修订本书时,有如下考虑:

1. 重点应该放在基本概念和基本方法上。逻辑代数基本定律、组合逻辑和时序逻辑的概念仍是分析和设计数字系统的基础,也是设计大规模集成芯片的基础,尽管中、大规模集成电路已成为数字系统的主体,但小规模集成电路仍是各种类型数字系统中不可缺少的部分,因此,作为数字技术的入门课程,本书仍以中、小规模集成电路为主的数字逻辑电路的基础理论、基本电路和基本分析、设计方法为重点。这部分内容是基本内容,修订时保留了第二版中第一、二、四、五、六、七各章的基本内容,仅作了精简。

2. 由于专用集成电路(ASIC)是近期迅速发展起来的新型逻辑器件,尤其是可编程逻辑器件(PLD)已广泛应用于数字系统设计中,这些器件的灵活性和通用性使它们已成为研制和设计数字系统的最理想器件。因此,在修订时删去了第二版中第九章大规模集成电路,改为半导体存储器和可编程逻辑器件(PLD)两章,即第7、8两章。这两章内容主要介绍了大规模集成电路的存储器(PROM、EPROM、EEPROM、RAM等)及PLD(PAL、GAL、EPLD、FPGA等)的工作原理和典型电路结构,并简单介绍了应用这些器件的开发过程,为应用这些器件研制设计数字系统打下基础。

第一版编者的话

本教材是根据1980年6月高等学校工科电工教材编审委员会扩大会议审订的《脉冲与数字电路教学大纲》(草案)编写的,是无线电类专业的技术基础课教材。

本教材以数字集成电路贯穿全篇,突出和加强了数字电路内容,压缩和精简了脉冲电路部分内容。数字电路部分的研究包括两部分内容:一是讨论基本数字集成电路的工作原理和电气特性;二是分析和设计由基本集成单元电路构成逻辑功能较复杂的逻辑电路。在逻辑设计部分仍以小规模集成器件作为基本器件讨论设计方法,但注意到中、大规模器件已逐渐成为数字系统的“积木式”部件,因此本教材中加强了中规模集成电路的介绍和应用,并适当介绍了大规模集成存储器的基本原理和典型应用。脉冲电路部分介绍了脉冲波形产生、变换、整形常用电路的基本原理和主要参数的计算。将分立元件脉冲单元电路和用集成逻辑门构成脉冲单元电路合在一章进行讨论,以期减少基本概念的重复。

在编写时,力求突出重点,使基本概念明确清晰,努力贯彻教材要少而精和理论联系实际的精神。在每章末都附有一定数量的习题,帮助学生加深对课程内容的理解,部分习题有一定深度,以使学生在深入掌握课程内容的基础上扩展知识。

本课程内容讲授学时约85学时,其中有些章节(打*号者)可以根据情况作为自学或选学内容处理。

1979年编者与汪雍、刘元干、黄敦慎等同志合编一本“脉冲与数字电路”讲义,1982年编者对1979年讲义进行了修订。本教材是在1982年讲义基础上,根据高等学校工科电工教材编审委员会电子线路编审小组评审会议的意见修改而成的。在编写过程中,北京邮电学院二系数字技术教研室丁韵玲、章文芝、曲凤英等同志,北京邮电学院分院王启智同志,重庆邮电学院谭孝华同志给予了很大帮助,北方交通大学孙肇燾教授进行了认真细致的复审,在此一并致以诚挚的谢意。

由于编者水平有限,书中难免仍存在错误和不妥之处,殷切希望读者批评指正。

编 者

1984年9月

第二版修订说明

自《脉冲与数字电路》第一版出版至今，已有六年了。在这六年中，电子技术及其应用有了较大发展，突出的是新的器件层出不穷，中、大规模集成器件得到较广泛的应用。

本书第二版是在第一版的基础上，根据国家教育委员会批准的《脉冲与数字电路课程教学基本要求》，考虑到电子技术的发展而进行修订的。

修订版和第一版比较，有以下的变动：

1. 在课程体系上，基本上保持了第一版的体系，作了局部调整。将第一版中第三章逻辑函数及其简化调至第二章，主要考虑逻辑代数这部分内容学生容易接受，同时，可以使“脉冲与数字电路”课程与“电子线路(I)”课程同时并行开设。在部分章节中对内容讲授次序也作了些调整，主要是第五章组合逻辑电路和第七章时序逻辑电路中，结合讲授分析方法，介绍各种中规模集成器件。在讲授设计方法时，把采用LSI和MSI进行设计并列讲授。第八章脉冲单元电路中，将分立元件脉冲电路、逻辑门构成的脉冲电路、集成脉冲电路并行讲授，这样有利于比较，同时避免重复讲述原理。

2. 在课程内容上，增强了CMOS电路和中、大规模集成电路的比例。在第四章逻辑门电路中，将CMOS门电路单独列为一节，增强了CMOS基本原理及外部特性的介绍，增加了CMOS传输门；在第五章组合逻辑电路和第七章时序逻辑电路中，增加了CMOS中规模集成器件的介绍；第六章集成触发器中，增加了CMOS传输门组成的边沿触发器。另外，在第五章和第七章中均增加了利用MSI进行组合逻辑和时序逻辑设计的内容。在第九章大规模集成电路中增加了一节可编程逻辑器件PAL和GAL的内容。PAL和GAL在数字系统设计中越来越得到广泛应用，由于篇幅所限，本书仅介绍了PAL和GAL的基础知识。此外，在内容上削减了TTL器件及利用小规模集成器件进行逻辑设计的内容，减少了分立元件脉冲电路部分的内容。

3. 在叙述上，基本上保持第一版的可读性。

4. 本书仍以数字逻辑的基础理论、基本电路和基本分析、设计方法为重点，由于篇幅和课程学时所限，没有介绍数字系统的设计，有关数字系统的设计，可以在后续课程中进行讲授。

承蒙清华大学刘宝琴副教授认真仔细审阅了修订版原稿，提出了许多宝贵意见，编者在此致以诚挚的谢意。

由于编者水平所限，书中难免存在错误和不妥之处，殷切希望读者批评指正。

编 者

1991年9月

责任编辑	姚玉洁
封面设计	张楠
责任绘图	陈钧元
版式设计	焦东立
责任校对	陈荣
责任印制	宋克学

目 录

第 1 章 绪论	1
1.1.1 数字信号	1
1.1.2 数制及其转换	2
1.1.3 二-十进制代码 (BCD 代码)	6
1.1.4 算术运算与逻辑运算	8
1.1.5 数字电路	9
1.1.6 本课程的任务与性质	9
习题	10
第 2 章 逻辑函数及其简化	11
2.1 逻辑代数	11
2.1.1 基本逻辑	11
2.1.2 基本逻辑运算	13
2.1.3 真值表与逻辑函数	18
2.1.4 逻辑函数相等	20
2.1.5 三个规则	23
2.1.6 常用公式	24
2.1.7 逻辑函数的标准形式	25
2.2 逻辑函数的简化	29
2.2.1 公式化简法 (代数法)	29
2.2.2 图解法 (卡诺图法)	31
2.2.3 逻辑函数的系统简化法	39
习题	47
第 3 章 集成逻辑门	49
3.1 晶体管的开关特性	49
3.1.1 晶体二极管开关特性	49
3.1.2 晶体三极管开关特性	56
3.2 TTL 集成逻辑门	61
3.2.1 晶体管-晶体管逻辑门电路 (TTL)	61
3.2.2 TTL 与非门的主要外部特性	63
3.2.3 TTL 或非门、异或门、三态输出门等	71
3.2.4 其他系列 TTL 门电路	75
3.3 发射极耦合逻辑 (ECL) 门与集成注入逻辑 (I ² L) 电路	78
3.3.1 发射极耦合逻辑 (ECL) 门	78

3.3.2 I ² L 逻辑门	80
3.4 MOS 逻辑门	81
3.4.1 MOS 晶体管	81
3.4.2 MOS 反相器和门电路	84
3.5 CMOS 电路	89
3.5.1 CMOS 反相器工作原理	89
3.5.2 CMOS 反相器的主要特性	89
3.5.3 CMOS 传输门	94
3.5.4 CMOS 逻辑门电路	95
3.5.5 CMOS 电路的锁定效应及正确使用方法	99
习题	102
第 4 章 组合逻辑电路	106
4.1 组合逻辑电路分析	106
4.1.1 全加器	107
4.1.2 编码器	110
4.1.3 译码器	113
4.1.4 数值比较器	121
4.1.5 数据选择器	125
4.1.6 奇偶产生/校验电路	128
4.2 组合逻辑电路设计	130
4.2.1 采用小规模集成器件的组合逻辑电路设计	130
4.2.2 采用中规模集成器件实现组合逻辑函数	136
4.3 组合逻辑电路的冒险现象	145
4.3.1 静态逻辑冒险	146
4.3.2 如何判断是否存在逻辑冒险	147
4.3.3 如何避免逻辑冒险	149
习题	150
第 5 章 集成触发器	155
5.1 基本触发器	155
5.1.1 基本触发器电路组成和工作原理	155
5.1.2 基本触发器功能的描述	156
5.2 钟控触发器	158
5.2.1 钟控 $R-S$ 触发器	158
5.2.2 钟控 D 触发器	159
5.2.3 钟控 $J-K$ 触发器	160
5.2.4 钟控 T 触发器	160
5.2.5 电位触发方式的工作特性	161
5.3 主从触发器	161

5.3.1 主从触发器基本原理	161
5.3.2 主从 $J-K$ 触发器主触发器的一次翻转现象	163
5.3.3 主从 $J-K$ 触发器集成单元	164
5.3.4 集成主从 $J-K$ 触发器的脉冲工作特性	166
5.4 边沿触发器	166
5.4.1 维持-阻塞触发器	167
5.4.2 下降沿触发的边沿触发器	169
5.4.3 CMOS 传输门构成的边沿触发器	172
习题	174
第 6 章 时序逻辑电路	178
6.1 时序逻辑电路概述	178
6.2 时序逻辑电路分析	180
6.2.1 时序逻辑电路的分析步骤	180
6.2.2 寄存器、移位寄存器	183
6.2.3 同步计数器	193
6.2.4 异步计数器	200
6.3 时序逻辑电路设计	206
6.3.1 同步时序逻辑电路设计的一般步骤	206
6.3.2 采用小规模集成器件设计同步计数器	214
6.3.3 采用小规模集成器件设计异步计数器	219
6.3.4 采用中规模集成器件实现任意模值计数(分频)器	223
6.4 序列信号发生器	232
6.4.1 设计给定序列信号的产生电路	232
6.4.2 根据序列循环长度 M 的要求设计发生器电路	235
习题	240
第 7 章 半导体存储器	249
7.1 概述	249
7.1.1 半导体存储器的特点与应用	249
7.1.2 半导体存储器的分类	249
7.1.3 半导体存储器的主要技术指标	250
7.2 顺序存取存储器 (SAM)	250
7.2.1 动态 CMOS 反相器	250
7.2.2 动态 CMOS 移存单元	251
7.2.3 动态移存器和顺序存取存储器 (SAM)	252
7.3 随机存取存储器 (RAM)	254
7.3.1 RAM 结构	254
7.3.2 RAM 存储单元	256
7.3.3 RAM 集成片 HM6264 简介	259

7.3.4 RAM 存储容量的扩展	260
7.4 只读存储器 (ROM)	262
7.4.1 固定 ROM	263
7.4.2 可编程 ROM (PROM)	265
7.4.3 可擦除可编程 ROM (EPROM) 和电可擦可编程 ROM (EEPROM)	266
7.4.4 用 ROM 实现组合逻辑函数	269
7.4.5 EPROM 集成片简介	271
习题	272
第 8 章 可编程逻辑器件及其应用	274
8.1 可编程阵列逻辑 (PAL) 器件	275
8.1.1 现场可编程逻辑阵列 (FPLA) 器件	276
8.1.2 PAL 器件的基本结构	278
8.1.3 PAL 器件的输出和反馈结构	278
8.1.4 PAL 器件编号与典型 PAL 器件介绍	285
8.1.5 PAL 器件的应用	287
8.2 通用逻辑阵列 (GAL) 器件	290
8.2.1 GAL 器件的基本类型	290
8.2.2 PAL 型 GAL 器件	291
8.2.3 PLA 型 GAL 器件	299
8.2.4 GAL 器件的应用	302
8.3 复杂可编程逻辑器件 (CPLD)	303
8.3.1 概述	303
8.3.2 CPLD 的基本结构	304
8.3.3 CPLD 的分区阵列结构	306
8.3.4 典型器件及应用举例	310
8.4 现场可编程门阵列 (FPGA) 器件	322
8.4.1 概述	322
8.4.2 FPGA 器件基本结构	322
8.4.3 可配置逻辑模块 (CLB)	323
8.4.4 可编程 I/O 模块 (IOB)	326
8.4.5 可编程内部互连资源 (ICR)	326
8.4.6 FPGA 的应用举例	328
8.5 可编程逻辑器件的开发	332
8.5.1 低密度 PLD 的开发	332
8.5.2 高密度 PLD 的开发	335
8.5.3 FPGA 器件编程数据的装载	337
8.5.4 ISP-PLD 的编程	339

习题	343
* 第 9 章 逻辑电路的测试和可测性设计	345
9.1 故障诊断与测试集	345
9.1.1 故障模型	345
9.1.2 故障测试集	346
9.1.3 测试码的生成	349
9.2 组合电路的测试生成	351
9.2.1 单路径敏化法	351
9.2.2 布尔差分法	352
9.2.3 多故障的测试码生成	356
9.3 时序电路测试码生成	359
9.3.1 同步时序电路的迭代展开	359
9.3.2 同步时序电路状态表检测序列	361
9.4 可测性设计	367
9.4.1 组合电路的可测性电路结构	368
9.4.2 扫描方式电路设计	371
9.4.3 内建自测试设计	373
习题	377
第 10 章 脉冲单元电路	379
10.1 脉冲信号与脉冲电路	379
10.1.1 脉冲信号	379
10.1.2 脉冲电路	380
10.2 集成门构成的脉冲单元电路	380
10.2.1 施密特触发器	380
10.2.2 单稳态触发器	385
10.2.3 多谐振荡器	393
10.3 555 定时器及其应用	400
10.3.1 555 定时器的电路结构	400
10.3.2 用 555 定时器构成施密特触发器	401
10.3.3 用 555 定时器构成单稳态触发器	402
10.3.4 用 555 定时器构成多谐振荡器	403
习题	405
第 11 章 模数转换器和数模转换器	407
11.1 转换系统	407
11.1.1 数字控制系统	407
11.1.2 数据传输系统	408
11.1.3 自动测试与测量设备	408
11.1.4 多媒体计算机系统	408

11.2 数模转换器(DAC)	409
11.2.1 数模转换原理和一般组成	409
11.2.2 权电阻网络 DAC	410
11.2.3 $R-2R$ 倒 T 形电阻网络 DAC	414
11.2.4 单值电流型网络 DAC	418
11.2.5 DAC 的转换精度与转换速度	419
11.3 模数转换器(ADC)	421
11.3.1 模数转换基本原理	421
11.3.2 并联比较型 ADC	425
11.3.3 逐次逼近型 ADC	427
11.3.4 双积分型 ADC	430
11.4 集成 ADC	433
11.4.1 双积分型集成 ADC	433
11.4.2 逐次逼近型集成 ADC	436
11.4.3 ADC 的转换精度和转换速度	438
习题	439
附录一 半导体集成电路型号命名方法	441
附录二 集成电路主要性能参数	442
附录三 二进制逻辑单元图形符号说明	447
主要参考资料	466
汉英名词术语对照	467

第 1 章 绪 论

脉冲与数字电子技术已经广泛地应用于电视、雷达、通信、电子计算机、自动控制、电子测量仪表、核物理、航天等各个领域。例如，在通信系统中，应用数字电子技术的数字通信系统，不仅比模拟通信系统抗干扰能力强、保密性好，而且还能应用电子计算机进行信息处理和控制在，形成以计算机为中心的自动交换通信网；在测量仪表中，数字测量仪表不仅比模拟测量仪表精度高、测试功能强，而且还易实现测试的自动化和智能化。随着集成电路技术的发展，尤其是大规模和超大规模集成器件的发展，使得各种电子系统可靠性大大提高，设备的体积大大缩小，各种功能尤其是自动化和智能化程度大大提高。全世界正在经历一场数字化信息革命——即用 0 和 1 数字编码来表述和传输信息的一场革命。21 世纪是信息数字化的时代，数字化是人类进入信息时代的必要条件。“数字逻辑设计”是数字技术的基础，是电子信息类各专业的主要技术基础课程之一。

1.1.1 数字信号

在自然界中，存在着许许多多的物理量。例如，时间、温度、压力、速度等，它们在时间和数值上都具有连续变化的特点，这种连续变化的物理量，习惯上称为模拟量。把表示模拟量的信号叫做模拟信号。例如，正弦变化的交流信号，它在某一瞬间的值可以是一个数值区间内的任何值。

还有一种物理量，它们在时间上和数量上是不连续的，它们的变化总是发生在一系列离散的瞬间，它们的数量大小和每次的增减变化都是某一个最小单位的整数倍，而小于这个最小量单位的数值是没有物理意义的。例如，工厂中的生产只能在一些离散的瞬间完成产品，而且产品的个数也只能一个单位一个单位地增减。这一类物理量叫做数字量。把表示数字量的信号叫做数字信号。工作在数字信号下的电路叫做数字电路。

在数字电路中采用只有 0、1 两种数值组成的数字信号。一个 0 或一个 1 通常称为 1 比特，有时也将一个 0 或一个 1 的持续时间称为一拍。对于 0 和 1 可以用电位的低和高来表示，也可以用脉冲信号的无和有来表示。如图 1-1 中，(a) 所示为数字信号 1101110010；(b) 所示是以高电平表示 1、低电平表示 0 的数字信号波形，称为电位型数字信号或称为不归 0 型数字信号；(c) 所示是以有