

工科高等院校电路系列课程教材

数字电路

逻辑设计实验技术

肖冰 郭莉 安德宁 编著

北京邮电大学出版社

北京市教学改革立项研究成果

数字电路与逻辑设计实验技术

肖冰 郭莉 安德宇 编著

北京邮电大学出版社
·北京·

内 容 提 要

本书内容主要包括:数字集成电路的测量技术,数字系统的设计,可编程逻辑器件,数字系统的计算机辅助设计,基本实验,数字系统设计课题,附录部分介绍了数字电路常用的测试仪表(通用示波器、XC-13A型脉冲发生器、数字计数器、逻辑分析仪)。

本书既介绍了数字电路的基本元件、常用仪表和实验技巧,又介绍了可编程器件(PLD)以及电子设计自动化工具(EDA),把先进技术及时引入教学实践环节,内容循序渐进,能引导学生、启发学生的主动性。本书是一本关于数字电路设计与实验的教材,更侧重于指导学生如何做实验,对于那些学过一些基本理论而缺乏实践经验的学生和工程技术人员来说,无疑会给他们以极大的帮助。

本书可作为大学本科和专科院校通信电子工程类各专业的实验教材,也可供从事电子工程技术工作的技术人员参考。

图书在版编目(CIP)数据

数字电路与逻辑设计实验技术/肖冰,郭莉,安德宁编著. —北京:北京邮电大学出版社,2000.7
ISBN 7-5635-0418-4

I. 数... II. ①肖...②郭...③安... III. ①数字电路-实验方法②逻辑设计-实验方法 IV. TN79

中国版本图书馆 CIP 数据核字(2000)第 18214 号

-
- 书 名: 数字电路与逻辑设计实验技术
SHUZI DIANLU YU LUOJI SHEJI SHIYAN JISHU
编 著: 肖冰 郭莉 安德宁
责 任 编 辑: 徐凤琨
出 版 者: 北京邮电大学出版社(北京市海淀区西土城路 10 号)
邮 编: 100876 电 话: 62282185 62283578
网 址: <http://www.buptpress.com>
经 销: 各地新华书店
印 刷: 北京邮电大学印刷厂
印 数: 3001—6000 册
开 本: 787 mm × 1 092 mm 1/16 印张: 12 字数: 289 千字
版 次: 2000 年 7 月第 1 版 2001 年 3 月第 2 次印刷
书 号: ISBN 7-5635-0418-4/TN·188-1
定 价: 18.00 元(全套定价: 90.00 元)
-

工科高等院校电路系列课程教材编委会

主 编 谢浣清

副主编 解月珍

编 委 (按姓氏笔划排序)

上官右霖 张咏梅 肖 冰 陈凌霄

郭 莉 谢浣清 解月珍

前 言

本书是实验教材,注重实验技术和实验方法,着重实验能力的培养。本教材在编写上注意吸收其他同类教材的优点,针对实验独立设课的特点编写而成的。

本书内容主要包括:数字集成电路的测量技术,数字系统的设计,可编程逻辑器件,数字系统的计算机辅助设计,基本实验,数字系统设计课题,附录部分介绍了数字电路常用的测试仪表(通用示波器、XC-13A 型脉冲发生器、数字计数器、逻辑分析仪)。在数字集成电路的测量技术部分,主要讲解数字电路的基本测试方法,不同类型器件在使用中应注意的问题,数字电路实验技巧及常见故障的检测与排除等数字电路的基本实验及测量方法;在组合电路及时序电路中重点讲概念、讲模块,而不讲具体芯片,这样可以使学生在电子设计自动化工具(EDA)进行设计实验时,不受标准的数字芯片的影响或限制。在数字系统设计部分主要介绍现在流行的自顶向下的系统设计方法及描述方法,使学生能更快地掌握使用 EDA 工具。

本教材在实验内容和测试方法上引入了较先进的数字电路设计技术,培养学生掌握和使用新技术的能力,以适应当今技术的飞速发展。为此,本书在编写过程中,对原实验教材(1993 年版)进行了大量的删改,新加了可编程逻辑器件和数字系统的计算机辅助设计两部分。通过这两部分的学习,学生可以初步学会使用硬件描述语言,利用 EDA 工具对可编程逻辑器件进行编程和设计。

实验内容的侧重面由原来的中小规模数字集成电路实验,转为用可编程逻辑器件进行数字逻辑设计及实验。实验内容一般均有必做内容和选做内容,对于实验动手能力强的学生可以在完成必做内容后,再做选做内容。

由于教材内容和实验内容的更新,可以使学生不但学习到了数字电路的基本实验及测量方法,同时还使他们初步掌握了目前数字系统常用的器件使用方法以及先进的设计方法,增强了学生毕业后的适应能力和解决工程实际问题的能力。

本书在编写过程中,北京邮电大学的赵延瑞、张亦华、袁宝库、魏学军及数字电路实验室的各位老师、电路中心的领导均给予了很多的帮助和支持。其中赵延瑞、张亦华、魏学军老师提供了部分数字系统设计课题,袁宝库老师编写了部分数字仪表的内容,魏学军老师试排了部分实验。其中部分内容还参考了南京邮电学院无线电工程系龚建荣老师编写的《可编程专用集成电路及其设计应用》,在此一并致以诚挚的谢意。

作者

2000年4月

目 录

第一章 数字集成电路的测量技术	1
第一节 器件的电气参数测量	1
一、数字集成电路的分类及主要性能	1
二、TTL 与 CMOS 数字集成电路使用规则	2
三、集成门电路外特性的测试	5
第二节 组合电路及显示电路	10
一、门电路	10
二、显示器件	11
三、MSI 组合逻辑电路	12
四、用 PLD 器件设计组合电路	14
第三节 时序电路	14
一、触发器	14
二、MSI 计数器	17
三、MSI 移位寄存器	19
四、用 PLD 器件设计时序电路	20
第四节 时钟产生电路和定时电路	21
一、555 定时器	21
二、集成施密特触发器	22
三、多谐振荡器	23
四、单稳态触发器	26
第五节 模/数、数/模转换及应用	29
一、集成模/数转换器	29
二、集成数/模转换器	31
第六节 数字电路实验技巧及常见故障的检测与排除	35
一、数字电路常见故障及实验技巧	35
二、数字电路常见故障的分析与排除	37

第二章 数字系统的设计	39
第一节 数字系统概述	39
第二节 数字系统设计方法	39
一、自顶向下设计法	39
二、试凑设计法	40
第三节 数字系统设计的描述方法	41
一、方框图	41
二、定时图	42
三、逻辑流程图	42
四、MDS 图	43
五、数字系统设计举例	45
第四节 数字系统的安装与调测	48
一、用标准数字芯片实现数字系统时的安装与调测	48
二、用 PLD 专用集成芯片实现数字系统时的安装与调测	51
第三章 可编程逻辑器件	52
第一节 PLD 的基本概念及发展过程	52
第二节 PLD 器件的基本结构	54
第三节 MAX7000 器件的结构	56
一、MAX7000 器件简介	56
二、MAX7000 器件结构	57
第四章 数字系统的计算机辅助设计	63
第一节 VHDL 语言	63
一、VHDL 语言及构件	63
二、VHDL 语言基础知识	71
三、VHDL 中的常用语句格式	75
四、用 VHDL 语言实现状态机设计	82
第二节 数字系统的计算机辅助设计	84
一、概述	84
二、MAX + PLUS II 软件介绍	84
第五章 实验	92
第一节 实验的要求	92
一、概述	92
二、实验报告的撰写	92
第二节 电路板	93

一、实验用电路板	93
二、EPM7128S 的引脚图及主要电气参数	93
第三节 基本实验	95
实验一 常用数字仪表的使用	95
实验二 逻辑门的外特性测试	96
实验三 CMOS 逻辑门的外特性测试	97
实验四 组合逻辑电路的应用(一)	98
实验五 组合逻辑电路的应用(二)	99
实验六 组合逻辑电路的应用(三)	100
实验七 用 PLD 组成的门电路	101
实验八 可控 4 位代码转换器	102
实验九 用 PLD 实现组合逻辑数据传输系统	105
实验十 用 PLD 实现 4 位全加器	106
实验十一 用 PLD 实现数字比较器	107
实验十二 触发器及其简单应用	108
实验十三 触发器及 MSI 计数器的应用(一)	109
实验十四 触发器及 MSI 计数器的应用(二)	109
实验十五 逻辑分析仪的应用	110
实验十六 MSI 计数器的应用(一)	113
实验十七 MSI 计数器的应用(二)	113
实验十八 MSI 移位寄存器的应用(一)	114
实验十九 MSI 移位寄存器的应用(二)	115
实验二十 用 PLD 芯片设计计数器	116
实验二十一 用 PLD 芯片设计分频器	116
实验二十二 用 PLD 芯片设计串/并行码变换器	117
实验二十三 脉冲分配器	118
实验二十四 数字信号的发送和接收	119
实验二十五 交通信号控制器	120
实验二十六 EPROM 的应用	121
实验二十七 施密特触发器和单稳态触发器	122
实验二十八 多谐振荡器和定时器	123
实验二十九 模/数和数/模转换器的应用(一)	124
实验三十 模/数和数/模转换器的应用(二)	125
第四节 数字系统设计课题	126
课题一 三层电梯控制器	126
课题二 交通灯控制器	127
课题三 数字频率计	128
课题四 乒乓游戏机	128

课题五 数字锁	129
课题六 数字钟	129
课题七 智能函数发生器	130
课题八 双线双工单通道多用通信系统	131
课题九 8×8 点阵显示屏	131
课题十 语音电路应用	134
课题十一 数据采集与监测系统	137
附录 数字电路常用的测试仪表	139
附录(一) V-222 型示波器	139
一、概述	139
二、使用方法	145
三、示波器在数字电路测量中的基本应用	147
附录(二) XC-13A 型脉冲发生器	148
一、用途简介	148
二、脉冲发生器的正确使用方法	152
附录(三) 数字计数器	153
一、概述	153
二、CN3165 型计数器	155
三、1218 型通用计数器	160
附录(四) 逻辑分析仪	164
一、概述	164
二、逻辑分析仪的基本结构	166
三、逻辑分析仪的主要性能	171
四、TEK1230 型逻辑分析仪	171
参考文献	181

第一章 数字集成电路的测量技术

第一节 器件的电气参数测量

一、数字集成电路的分类及主要性能

目前,在数字系统中使用的集成电路主要分为两大类:一类是用双极型半导体器件作为元件的双极型集成逻辑电路;一类是用金属-氧化物-半导体场效应管(Metal-Oxide-Semiconductor Field Effect Transistor,简称 MOSFET)作为元件的 MOS 集成逻辑电路。

常用的数字集成逻辑电路有:

(1) 晶体管-晶体管逻辑电路(Transistor-Transistor Logic,简称 TTL),它包括:

- ① TTL(中速 TTL 或称标准 TTL)。
- ② STTL(肖特基 TTL)。
- ③ LSTTL(低功耗肖特基 TTL)。
- ④ ALSTTL(先进低功耗肖特基 TTL)。

(2) 射级耦合数字逻辑电路(Emitter Coupled Logic,简称 ECL)。

(3) MOS 集成电路,它包括:

- ① PMOS(P 沟道型 MOS 集成电路)。
- ② NMOS(N 沟道型 MOS 集成电路)。
- ③ CMOS(互补型 MOS 集成电路),它包括:
 - CMOS(标准 CMOS4000 系列)。
 - HC(高速 CMOS 系列)。
 - HCT(与 TTL 兼容的 HCMOS 系列)。

根据器件使用环境不同,TTL 系列及 HCMOS 分为 54 系列和 74 系列,如表 1-1 所示。

表 1-1 TTL 及 HCMOS 分类

	系列	工作温度范围(℃)	电源电压(TTL 系列)(V)
军品	54	- 55 ~ + 125	+ 4.5 ~ + 5.5(DC)
民品	74	0 ~ + 70	+ 4.75 ~ + 5.25(DC)

常用的集成逻辑电路有 TTL, ECL 和 CMOS 三种系列,各系列的分类及特点如表 1-2 所示。由表可知,ECL 电路速度快,但是功耗大,抗干扰能力弱,一般用于高速且干扰小的电路中;CMOS 电路静态功耗低,且 MOS 电路线路简单、集成度高,HCMOS 的速度有所提高,故目

前在大规模和超大规模集成电路中应用较广;TTL 界于两者之间,当工作频率不高,又要求使用方便且不易损坏时,可选用 LSTTL。

表 1-2 三种集成电路性能比较

系列	型 号	电源电压(V)	门传输延迟时间(ns)	门静态功耗(mW)
TTL	54/74TTL	$5 \pm 5\%$ (74)	10	10
	54/74LSTTL	$5 \pm 10\%$ (54)	7.5	2
	54/74ALSSTTL		5	1
ECL	CE10K	$-5.2 \pm 10\%$	2	25
	CE100K	$-4.2 \sim -5.5$	0.75	40
CMOS	4 000	3 ~ 18	80 ~ 20	5×10^{-3}
	54/74HC	2 ~ 6	10	2.5×10^{-3}
	54/74HCT	2 ~ 6	10	2.5×10^{-3}

二、TTL 与 CMOS 数字集成电路使用规则

1. TTL 电路使用规则

图 1-1 所示的是 TTL 电路的输入等效电路和输出等效电路(OC 门除外)。熟悉此等效电路对于 TTL 电路的正确使用是非常有用的。

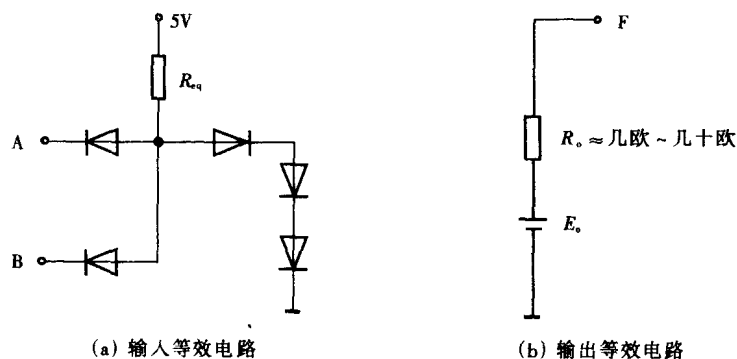


图 1-1 TTL 电路的输入输出等效电路

TTL 电路在使用中应注意以下几个方面:

(1) 电源

① 典型电源电压为 $V_{CC} = +(5 \pm 5\%)V$ (74 系列)。

因为 TTL 电路存在尖峰电流,需要集成电路良好接地,并要求电源内阻要尽可能小,集成电路电源端要接 $10 \sim 100 \mu F$ 左右电容,防止低频干扰。此外,在多个芯片组成的电路中,每隔 $5 \sim 10$ 个集成电路在电源和地之间要加一个 $0.01 \sim 0.1 \mu F$ 高频电容,以防产生高频干扰。

② 数字逻辑电路和强电控制电路要分别接地,避免强电控制电路地线上的干扰。

(2) 输入端

① 输入端不能直接与高于 $+5.5 V$ 和低于 $-0.5 V$ 的低内阻电源连接,否则将损坏芯片。

② 由 TTL 电路的输入等效电路可知:输入端悬空等效于接“1”电平,但在 TTL 时序电路,或在数字系统中,不用的输入端悬空易接受干扰,破坏电路功能,故不用的输入端应根据逻辑功能的要求接地或接至某一固定电压 U ,且 $+2.4\text{ V} < U \leq 5\text{ V}$ 。

③ 如果在输入端串入电阻 R 再接地, R 值的大小直接影响输入 U_i 的逻辑电平值。当 $R \leq 0.22 R_{eq}$ 时,输入端相当于接“0”电平,而当 $R \geq 1.3 R_{eq}$ 时,输入端相当于接“1”电平。

(3) 输出端

① 由 TTL 电路的输出等效电路可知:除 OC 门和三态门以外,TTL 电路的输出端不允许并联使用;否则,不但会使电路逻辑混乱,而且会导致电路损坏。

② 输出端不允许直接接到 5 V 电源或地端,否则会损坏电路。但可以通过电阻与电源相连,提高输出电平。

在电源接通时,不要插拔集成电路,因为电流的冲击可能会造成其永久性损坏。

2. CMOS 电路使用规则

图 1-2 所示是 CMOS 电路的输入等效电路和输出等效电路(OC 门除外)。

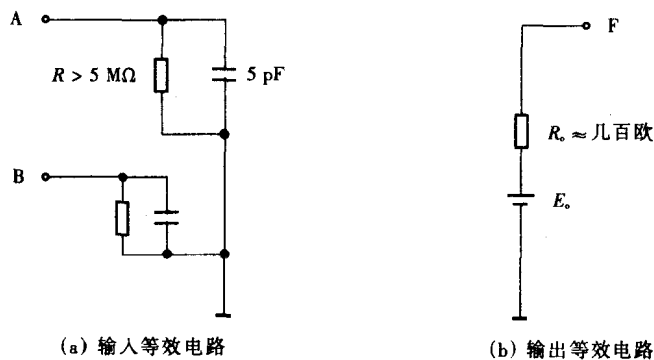


图 1-2 CMOS 电路的输入输出等效电路

CMOS 电路在使用时应注意以下几个方面:

(1) 电源

① 正确连接电源: V_{DD} 应接电源正极, V_{SS} 应接电源负极,不得接反;否则就会造成电路的永久失效。不同的 CMOS 系列,电源电压不同,应根据器件手册,加正确的电源电压。CMOS 器件在不同的电源电压下工作,其输出阻抗、工作频率和功耗也不相同,如果降低 CMOS 的工作电压,必将降低电路的速度或频率指标,设计中必须加以考虑。实验电路中,一般 V_{DD} 接 +5 V,与 TTL 电源电压相同。

② 电路的总功耗是静态功耗与动态功耗之和,CMOS 电路的静态功耗很小,而动态功耗 P 与其工作频率 f 、输出端的负载电容 C_L 和工作电源电压 V_{DD} 有关,其计算公式为

$$P = C_L V_{DD}^2 f$$

(2) 输入端

① 对输入信号 U_i 的要求: $V_{SS} \leq U_i \leq V_{DD}$

由于 CMOS 集成电路的互补特点,造成了在电路内部有一个寄生的可控硅(VS)效应,当

CMOS 集成电路受到某种意外因素激发,如电感、电火花,使 U_i 大于 V_{DD} ,寄生可控硅自锁,从而产生大电流使电路工作不稳定,甚至烧坏器件。

为防止 CMOS 寄生可控硅触发,使用时应满足 $V_{SS} \leq U_i \leq V_{DD}$,同时还要求先加电源电压 V_{DD} ,后加输入信号 U_i ,关机时先拆除 U_i ,后关 V_{DD} 。为防止意外因素激发,应在输入端串接 $1 \sim 10 \text{ k}\Omega$ 保护电阻,将 I_i 瞬态值限制在 1 mA 以下。

② 由 CMOS 输入等效电路可知,CMOS 集成电路不用的多余输入端应接 V_{DD} 或 V_{SS} ,而决不能悬空;否则输出状态不稳定,还会产生大电流,使 IC 失效。以上所说不用的多余输入端,包括没有被使用的但已接通电源的 CMOS 电路的所有输入端。

③ 若输入到 CMOS 集成电路的信号,其上升时间 t_r 和下降时间 t_f 很长时,会使电路功耗增大,并形成瞬态尖峰电流。这个尖峰电流在寄存器、计数器中,可能会引起数据丢失,此时,时钟 CP 必须先经过施密特整形,使 t_r 和 t_f 减小。

(3) 输出端

① 由 CMOS 输出等效电路可知,CMOS 集成电路的输出端不应直接和 V_{DD} 或 V_{SS} 相连;否则,将因拉电流或灌电流过大而损坏器件。另外,除三态门和 OC 门外,也不允许两个 CMOS 器件并联使用。

输出与大电容、大电感直接相接时,将使功耗增加、工作速度下降,严重时损坏电路,为此,应在电路输出和大电容之间串接保护电阻 $R \geq 10 \text{ k}\Omega$,并尽力减小容性负载。同一芯片上相同门的输入端和输出端分别并联,可提高工作速度,增加电路的驱动能力。

② CMOS 驱动能力较 TTL 要小得多,一般 4 000 系列门可直接驱动 2 个低功耗肖特基 TTL 电路,HCMOS 系列门由于采用了双缓冲输出结构,其驱动能力得以提高。但 CMOS 驱动 CMOS 的能力很强,其扇出系数可达 50,考虑到负载电容的影响,CMOS 扇出系数常取 $10 \sim 20$ 为限。

(4) CMOS 电路的保护措施

防止静电击穿是使用 CMOS 电路时应特别注意的问题。为防止击穿,可采取以下措施:

① 焊接、安装 CMOS 集成电路器件时,最好采用低瓦数,例如 20 瓦内热式电烙铁。焊接用工作台不要铺塑料板等易带静电的物体,焊接时间不宜过长,避免外界干扰和静电击穿。

② 通电测试时,若信号源和电路板使用两组稳压电源,则开机时要先接通电路板电源,再给信号源加电;关机时要先使信号源断电,再断开电路板电源。

③ 插拔 CMOS 芯片时要先切断电源。

3. TTL-CMOS 的接口电路

在同一数字系统内,应尽量使用同一种系列的集成电路,例如都用 TTL 集成电路或都用 CMOS 集成电路,以避免相互之间不匹配问题。但是,如果不能避免不同系列的集成电路相互连接时,应注意器件之间相互匹配问题。

(1) TTL 集成电路驱动 CMOS 集成电路

TTL 集成电路驱动 CMOS 集成电路要解决的主要问题是逻辑电平的匹配,因为 TTL 输出高电平的下限值为 2.4 V ,而 CMOS 输入高电平与工作的电源电压有关,即 $U_{ih} = 0.7 V_{DD}$,当 $V_{DD} = 5 \text{ V}$ 时, $U_{ih} = 3.5 \text{ V}$,由此造成逻辑电平不匹配。一般的解决办法是:利用集电极开路的 TTL 门电路,以提高 TTL 电路输出高电平,可以方便灵活地实现 TTL 与 CMOS 集成电路

的连接,其电路如图 1-3 所示。图中的 R_L 是 TTL 集电极开路门的负载电阻,一般取值为几百欧到几兆欧。

(2) CMOS 集成电路驱动 TTL 集成电路

CMOS 集成电路驱动 TTL 集成电路时,应注意 CMOS 集成电路的驱动能力问题,为提高其驱动能力,一般可以加一个接口电路,如图 1-4 所示。门 II 是 CMOS 集成电路缓冲/电平变换器,起缓冲驱动或逻辑电平变换的作用,具有较强的吸收电流的能力,可直接驱动 TTL 集成电路。

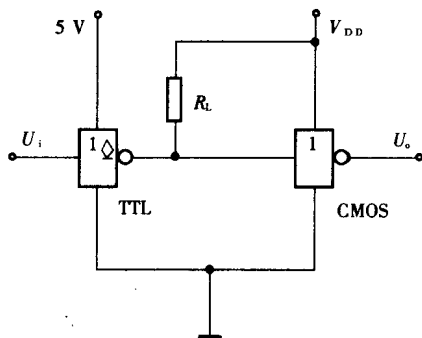


图 1-3 TTL-CMOS 集成电路接口

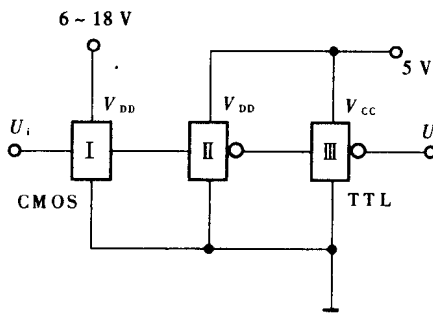


图 1-4 CMOS-TTL 集成电路接口

三、集成门电路外特性的测试

集成门电路的主要外特性包括:电压传输特性 (U_o-U_i)、输入特性 (I_i-U_i)、输出特性 (U_o-I_o)、电源特性 ($I_{CC}-U_i$) 和平均延迟时间 t_{pd} 。测试方法可以用逐点测试法和动态图形法,逐点测试法也叫静态测试法,常用来测试电路静态参数,方法简单,现主要介绍图形法。

1. 集成门电路外特性的图形测试法

图形法是利用示波器的图形显示原理,把被测集成门电路的外特性曲线直接显示在荧光屏上。测试的具体方法是:首先接好测试电路图,然后把外特性的自变量信号(锯齿波或有一定上升下降时间的矩形波)如 U_i 送到示波器的 X 输入,外特性的因变量信号如 U_o 送到示波器的 Y 输入,置示波器于 X-Y 显示挡,调节 X 和 Y 输入垂直灵敏度选择开关和位移旋钮到适当位置,就可在示波器屏幕上显示出被测外特性曲线。为了能从屏幕上得到稳定的特性曲线,在没有特殊要求时,输入信号 U_i 的频率应低一些(1 kHz 左右为好),在需要定量读出主要参数时,在测试前,应使用示波器上提供的校正信号(0.5 V, 1 kHz 的方波),对 X 和 Y 两通道电压灵敏度进行校正。光迹沿水平(X)方向或垂直(Y)方向移动的轨迹长度所代表的电压分别为

$$U_X = L \cdot D_X$$

$$U_Y = H \cdot D_Y$$

式中: L 和 H 分别代表在 U_X 和 U_Y 激励下,光点沿水平方向和垂直方向移动的距离,它们的单位是 div(cm)。

D_X : X 通道(CH1 通道)灵敏度开关所指示的标称值,单位是 V/div(cm)。

D_Y : Y 通道(CH2 通道)灵敏度开关所指示的标称值,单位是 V/div(cm)。

此外,为了准确读数,还应作好 X 方向和 Y 方向零基线的调整,定出坐标原点。方法是:将示波器显示方式开关置于 ALT 挡(交替挡),扫描速度选择开关置于 X-Y 显示挡,将 Y (CH2)输入耦合方式选择开关置于 GND,示波器屏幕上只显示一条横线,即 X 坐标轴。调整 CH2 垂直位移旋钮,将其位置移至与屏幕上某一适当的横刻度线重合,定这个位置为 Y 向零位基线。然后将 CH2 输入耦合方式选择开关置于 DC 挡,再将 X(CH1)输入耦合方式选择开关置于 GND,示波器屏幕上只显示一条竖线,为 Y 坐标轴。调整水平位移旋钮,使该竖线与屏幕上某一适当的纵向刻度线重合,定这个位置为 X 向零位基线,即 Y 坐标轴。X 坐标轴和 Y 坐标轴的交点即为坐标原点。测试时,将 X 和 Y 输入耦合方式选择开关均置于 DC 挡,扫描速度选择开关置于 X-Y 显示挡,此时,屏幕上所显示的图形即为所要测试的外特性曲线。

2. TTL 集成门电路的外特性测试

(1) 输入特性(I_i-U_i)的测试

TTL 输入特性(I_i-U_i)的图形法测试电路如图 1-5 所示。按图形测试法调好测试仪表,按图 1-5 接好测试电路,该电路输入端输入信号为具有一定上升时间的矩形波,且矩形波的低电平 $U_L=0\text{ V}$,高电平 $U_H=3\text{ V}$ 。图中所串电阻 R 应以不影响电路工作为限,通过测试 R 上的压降 U_R ,可以得出门的输入电流 $I_i = \frac{U_R}{R}$ 。

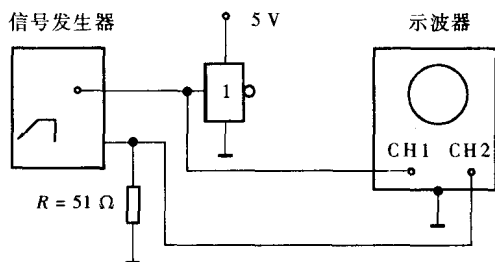


图 1-5 图形法测试 I_i-U_i 特性

由于测试电路中电阻 R 上的电流 I_i 的极性与 TTL 门 I_i 的假设方向相反,因此,测试时应将 Y 显示通道的极性转换开关(即垂直位移旋钮)拉出,使 U_R 反相,这样 I_i-U_i 特性才与假设方向相一致。

图中,由于脉冲信号发生器处于浮地工作,易受外界干扰,使所测 I_i-U_i 特性曲线模糊不清。解决此问题的方法是在电源和地之间并联一滤波电容,并改变稳压电源的电源插头方向,适当加大输入信号的 t_r 。

TTL 输入特性 I_i-U_i 的逐点测试法测试电路如图 1-6 所示。

(2) 电压传输特性(U_o-U_i)的测试

图形法测试电压传输特性(U_o-U_i)的电路如图 1-7 所示。按图形测试法调好测试仪表,按电路图接好测试电路,该电路输入端输入信号为具有一定上升时间的矩形波,且矩形波的低电平 $U_L=0\text{ V}$,高电平 $U_H=3\text{ V}$ (CMOS 门 $U_H=V_{DD}$)。此时,示波器屏幕上的图形即为

U_o-U_i 的特性曲线。

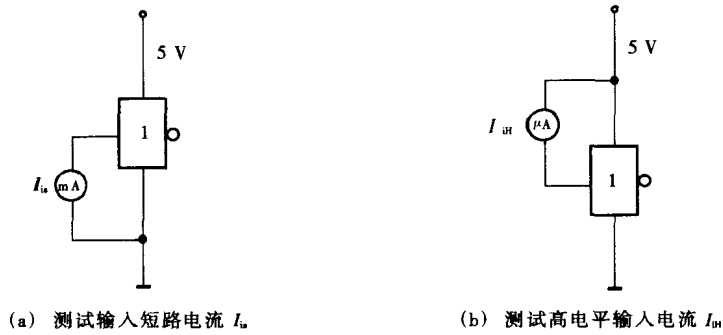


图 1-6 输入电流 I 的测试电路

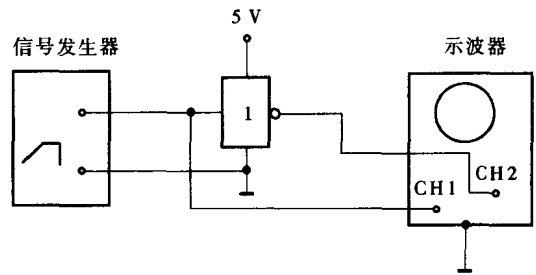


图 1-7 图形法测试 U_o-U_i 特性

从示波器屏幕上观测到的 U_o-U_i 特性曲线上,可以很方便地测出 U_{oH} , U_{oL} , U_{OFF} , U_{ON} , U_T 等参数的具体数值。

在门的输出端加负载后(如图 1-8),可以用图形法近似测出门的带负载能力。

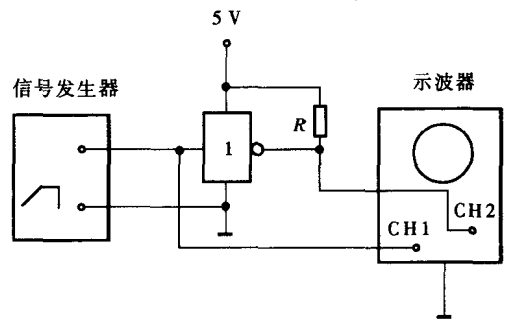


图 1-8 图形法测试灌电流负载能力

图 1-9 是用静态法测试门的电压传输特性,通过改变输入电压及对输出电压的观测,也可以得到 U_{oH} , U_{oL} , U_{OFF} , U_{ON} , U_T 等参数的具体数值,其中 R_1 及 R_2 为门的额定负载,对于 TTL 门 $R_1 = 560 \Omega$, $R_2 = 2 \text{ k}\Omega$,对于 CMOS 门 $R_1 = R_2 = 4.7 \text{ k}\Omega$ 。