

内 容 简 介

本书(下册)为数字电路部分,主要内容包括门电路、逻辑代数、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、数-模和模-数转换、脉冲产生与波形变换等。本书全部讲述集成化数字电子技术。在阐明基本原理和基本概念的同时,适当地增加了大规模集成电路的内容,并对多种中规模集成电路典型产品进行剖析。章末附有复习思考题和习题。

本书系高等工科院校非无线电专业(诸如电子材料、半导体器件、激光等专业)“电子技术”课程的教材,亦可供其他有关专业选用或参考,还可供学习或从事数字电子技术工作的广大读者使用。

电 子 技 术

下 册

(数字部分)

王子仪 殷广信 编

责任编辑 王玉国

•

电子工业出版社出版 (北京市万寿路)

通县宏飞印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

•

开本: 787×1092 1/16 印张: 18 字数: 460.8千字

1986年2月第一版 1986年4月第一次印刷

印数: 10000册 定价: 3.00元

统一书号: 15290·317

出版说明

根据国务院关于高等学校教材工作分工的规定,我部承担了全国高等学校工科电子类专业课教材的编审、出版的组织工作。从一九七七年底到一九八二年初,由于各有关院校,特别是参与编审工作的广大教师的努力和有关出版社的紧密配合,共编审出版了教材 159 种。

为了使工科电子类专业教材能更好地适应社会主义现代化建设培养人才的需要,反映国内外电子科学技术水平,达到“打好基础、精选内容、逐步更新、利于教学”的要求,在总结第一轮教材编审出版工作经验的基础上,电子工业部于一九八二年先后成立了高等学校《无线电技术与信息系统》、《电磁场与微波技术》、《电子材料与固体器件》、《电子物理与器件》、《电子机械》、《计算机与自动控制》、中等专业学校《电子类专业》、《电子机械类专业》共八个教材编审委员会,作为教材工作方面的一个经常性的业务指导机构。并制定了一九八二年到一九八五年教材编审出版规划,列入规划的教材、教学参考书、实验指导书等共 217 种选题。在努力提高教材质量,适当增加教材品种的思想指导下,这一批教材的编审工作由编审委员会直接组织进行。

这一批教材的书稿,主要是从通过教学实践、师生反映较好的讲义中评选择优和从第一轮较好的教材中修编产生出来的。广大编审者、各编审委员会和有关出版社都为保证和提高教材质量作出了努力。

这一批教材,分别由电子工业出版社、国防工业出版社、上海科学技术出版社、西北电讯工程学院出版社、湖南科学技术出版社、江苏科学技术出版社、黑龙江科学技术出版社和天津科学技术出版社承担出版工作。

限于水平和经验,这一批教材的编审出版工作肯定还会有许多缺点和不足之处,希望使用教材的单位、广大教师和同学积极提出批评建议,共同为提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前 言

本教材系由〈无线电技术与信息系统〉教材编审委员会〈电路与系统〉编审小组评选审定,并推荐出版。

“电子技术”教材分上、下两册出版。本书是下册,数字部分,上册为模拟部分。

本书由南京工学院王子仪、殷广信编写,上海科技大学冯子来教授、陈大森、郭霭云老师担任主审。编审者均依据《电路与系统》编审小组审定的编写大纲进行编写和审阅的。

本书的参考教学时数为 60 学时。其主要内容为门电路、逻辑代数、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、数-模和模-数转换、脉冲产生与波形变换等。

本书全部讲述集成化数字电子技术。在阐明基本原理和基本概念的同时,还较多地反映与本门课程有关的一些新技术。例如对 RAM、ROM、PLA 和动态移位寄存器(动态 D 触发器)等大规模数字集成电路都有较多的阐述。在脉冲产生与波形变换一章中,分别讨论由逻辑门构成的和用比较器或运放构成的电路,并介绍一种 CMOS 通用定时器。

在集成数字电路的分析和应用方面,本书对双极和 MOS 两种类型讨论并重。

在编写过程中,注重理论联系实际,较多地结合具体电路和产品进行分析。例如,在组合逻辑电路和时序逻辑电路两章中,对多种国产中规模集成电路典型产品进行剖析,以利于提高读者运用所学基本理论分析和解决实际问题的能力。

使用本教材时,应注意在部分内容前注有*号的,可自行取舍。

使用本书的其他专业可根据学时和要求对某些章节进行增删选用。

本书由王子仪编写第一、四、六、七、八章,殷广信编写第二、三、五章及附录,王子仪统编全稿。参加审阅工作的还有武汉大学张肃文教授、北京工业学院戚叔纬教授和北京邮电学院梅邨老师,并为本书提出许多宝贵意见,这里表示诚挚的感谢。由于编者水平有限,书中难免还存在一些缺点和错误,殷切希望广大读者批评指正。

编 者

1985 年 7 月

目 录

第一章 晶体管开关特性及门电路	1
§ 1-1 二极管的开关特性.....	1
§ 1-2 三极管的开关特性.....	3
§ 1-2-1 三极管的开关作用和工作状态.....	3
§ 1-2-2 三极管的开关瞬态分析.....	5
§ 1-3 基本逻辑门电路——“与”、“或”、“非”.....	8
§ 1-3-1 “与”门.....	8
§ 1-3-2 “或”门.....	10
§ 1-3-3 “非”门.....	11
§ 1-3-4 正逻辑和负逻辑.....	11
§ 1-4 TTL “与非”门电路.....	12
§ 1-4-1 TTL “与非”门的基本型式.....	13
§ 1-4-2 五管 TTL 电路分析.....	15
§ 1-4-3 电压转移特性.....	18
§ 1-4-4 TTL “与非”门的主要参数.....	19
§ 1-4-5 不断发展的 TTL 门电路.....	21
§ 1-4-6 集电极开路门和三态逻辑门.....	24
*§ 1-5 ECL 门电路.....	26
§ 1-5-1 10 K 系列 ECL 门电路分析.....	27
§ 1-5-2 100 K 系列 ECL 门电路分析.....	29
§ 1-6 NMOS 反相器及门电路.....	31
§ 1-6-1 NMOS 反相器.....	32
§ 1-6-2 NMOS 门电路.....	35
§ 1-7 CMOS 反相器及门电路.....	36
§ 1-7-1 CMOS 反相器.....	36
§ 1-7-2 CMOS 门电路.....	38
§ 1-7-3 CMOS 传输门和模拟开关.....	38
§ 1-7-4 CMOS 三态逻辑.....	40
复习思考题.....	41
习题.....	41
第二章 数制及逻辑代数	43
§ 2-1 数制.....	43
§ 2-1-1 数的表示.....	43
§ 2-1-2 各种进位制数的相互转换.....	45

§ 2-1-3 二进制数的负数表示法	48
§ 2-1-4 数字系统中常用的编码	49
§ 2-2 逻辑代数的基本概念	51
§ 2-2-1 逻辑变量	51
§ 2-2-2 逻辑函数	51
§ 2-2-3 逻辑函数表达式与真值表	51
§ 2-2-4 逻辑图	52
§ 2-3 逻辑代数的基本定律、基本法则和基本定理	56
§ 2-3-1 基本定律	56
§ 2-3-2 基本法则	57
§ 2-3-3 基本定理	58
§ 2-4 逻辑函数的代数化简	59
§ 2-4-1 化简的基本概念	59
§ 2-4-2 “与-或”表达式的代数化简法	60
§ 2-4-3 最简的“与非-与非”表达式	62
§ 2-5 逻辑函数的卡诺图化简	63
§ 2-5-1 逻辑函数的标准表达式	63
§ 2-5-2 逻辑函数的卡诺图表示法	67
§ 2-5-3 逻辑函数的卡诺图化简法	70
复习思考题	78
习题	79
第三章 组合逻辑电路	83
§ 3-1 组合逻辑电路的分析和设计	83
§ 3-1-1 组合逻辑电路的分析	83
§ 3-1-2 组合逻辑电路的设计	84
§ 3-2 半加器和全加器	86
§ 3-2-1 半加器	86
§ 3-2-2 全加器	87
§ 3-2-3 超前进位加法器	92
§ 3-3 译码器和数字显示电路	94
§ 3-3-1 二进制译码器	94
§ 3-3-2 数字显示器	97
§ 3-3-3 分段式数码管译码驱动电路	101
§ 3-3-4 字形重叠式数码管译码驱动电路	109
§ 3-4 数据分配器和数据选择器	111
§ 3-4-1 数据分配器	111
§ 3-4-2 数据选择器	112
§ 3-5 数字比较器	115
§ 3-5-1 同比较器	115
§ 3-5-2 大小比较器	116

§ 3-6 编码器	120
§ 3-6-1 键控 8421 BCD 码编码器	120
§ 3-6-2 8421 BCD 码优先编码器	121
复习思考题	122
习题	123
第四章 触发器	125
§ 4-1 触发器的基本形式及类型	125
§ 4-1-1 触发器的基本形式	125
§ 4-1-2 触发器的类型	126
§ 4-2 主-从触发器和维持-阻塞触发器	131
§ 4-2-1 主-从触发器	131
§ 4-2-2 维持-阻塞触发器	132
§ 4-3 MOS 触发器	135
§ 4-3-1 CMOS D 触发器	135
§ 4-3-2 CMOS J - K 触发器	136
§ 4-4 MOS 动态触发器	138
§ 4-4-1 有比型动态 D 触发器	139
§ 4-4-2 两相无比型动态 D 触发器	141
§ 4-4-3 四相无比型动态 D 触发器	144
§ 4-4-4 CMOS 动态 D 触发器	145
复习思考题	145
习题	146
第五章 时序逻辑电路	147
§ 5-1 寄存器	148
§ 5-1-1 数码寄存器	148
§ 5-1-2 移位寄存器	149
§ 5-2 二进制计数器	154
§ 5-2-1 异步二进制计数器	154
§ 5-2-2 同步二进制计数器	157
§ 5-3 十进制计数器	161
§ 5-3-1 同步十进制计数器	161
§ 5-3-2 异步十进制计数器	169
§ 5-4 任意进制计数器	173
§ 5-4-1 任意进制计数器的分析	173
§ 5-4-2 任意进制计数器的构成方法	174
§ 5-5 移位寄存器型计数器	183
§ 5-5-1 环形计数器	183
§ 5-5-2 扭环形计数器(约翰逊计数器)	185
§ 5-6 脉冲顺序分配器	186

复习思考题	188
习题	189
第六章 半导体存储器	191
§ 6-1 读/写存储器(RAM)	191
§ 6-1-1 RAM 的结构	192
§ 6-1-2 RAM 的扩展	193
§ 6-1-3 双极型存储单元	195
§ 6-1-4 MOS RAM 存储单元	196
§ 6-2 只读存储器(ROM)	200
§ 6-2-1 ROM 的原理	200
§ 6-2-2 ROM 的应用	203
§ 6-3 可编程逻辑阵列(PLA)	206
§ 6-3-1 两级 ROM 矩阵实现组合逻辑	206
§ 6-3-2 PLA 实现时序逻辑	208
复习思考题	213
习题	213
第七章 数-模及模-数转换	215
§ 7-1 D/A 转换器	215
§ 7-1-1 D/A 转换器的主要性能指标	215
§ 7-1-2 权电阻 D/A 转换器	216
§ 7-1-3 $R-2R$ 梯形 D/A 转换器	217
§ 7-1-4 权电阻-梯形 D/A 转换器	219
§ 7-1-5 倒梯形 D/A 转换器	221
§ 7-1-6 双极性输出的 D/A 转换器	224
§ 7-2 A/D 转换器	225
§ 7-2-1 取样、保持、量化和编码	225
§ 7-2-2 并联比较器型 A/D 转换器	229
§ 7-2-3 逐次逼近型 A/D 转换器	232
§ 7-2-4 计数式 A/D 转换器	235
§ 7-2-5 双积分型 A/D 转换器	237
复习思考题	239
习题	239
第八章 脉冲产生与波形变换	241
§ 8-1 单稳态触发器	241
§ 8-1-1 逻辑门构成的单稳态触发器	241
§ 8-1-2 比较器或运放构成的单稳态触发器	243
§ 8-2 多谐振荡器	244

§ 8-2-1 逻辑门构成的多谐振荡器	245
§ 8-2-2 比较器或运放构成的多谐振荡器	247
§ 8-3 施密特触发器	248
§ 8-3-1 逻辑门构成的施密特触发器	249
§ 8-3-2 比较器或运放构成的施密特触发器	251
§ 8-4 锯齿波发生器	252
§ 8-4-1 用运算积分放大器构成的锯齿波发生器	253
§ 8-4-2 自举式锯齿波发生器	255
§ 8-5 定时器	256
§ 8-5-1 单稳态触发器	257
§ 8-5-2 多谐振荡器	258
§ 8-5-3 施密特触发器	260
复习思考题	261
习题	261
附录 I 数字电子钟	263
附录 II 直流数字电压表	266
附录 III 国产半导体器件和半导体集成电路型号命名法	271
参考文献	275

第一章 晶体管开关特性及门电路

如同模拟电路一样,用于数字电路内的电子器件包括PN结二极管、双极型晶体管和场效应晶体管。这些器件在模拟电路中,基本上是线性运用的。但在数字电路中,则主要是以开关方式工作。本章前两节讨论二极管和三极管作为开关用时的时间特性。数字电路系统的基本单元电路是逻辑门电路,它们实现简单的逻辑功能。在本章的后部分介绍这些门电路。

§ 1-1 二极管的开关特性

PN结二极管在正向电压作用下的电阻很小,压降很小,例如硅PN结约0.7V。当外加正向电压足够大时,这一小的压降几乎可以忽略不计。在反向电压作用下,PN结二极管呈现高阻特性,只有很小的反向漏电流,例如硅PN结为纳安数量级,故常可近似看作开路。可见,二极管可用作为一个开关元件。在数字电路中,往往要求开关的动作很快,尤其是在高速数字电路系统中。所以,必须对二极管的开关时间特性有一定的了解。讨论二极管的开关时间特性,同时也是对下节分析三极管的开关时间特性提供必备的知识。

考虑图1-1的二极管开关电路。在输入电压 v_i 为正值 V_i 时,二极管处于正向偏置状态,通过负载 R 的电流 i 为

$$i = I_f = \frac{V_i - v_D}{R} \approx \frac{V_i}{R} \quad (1-1)$$

式中 V_D 为二极管正向导通时的压降。

在输入电压 v_i 为负值 $-V_r$ 时,二极管处于反向偏置状态,电流 i 反向,其值等于反向饱和电流 I_s

$$i = -I_s \quad (1-2)$$

二极管端电压 v_D 为

$$v_D = -V_r \quad (1-3)$$

如输入电压 v_i 从负值 $-V_r$ 突变到正值 V_i ,二极管将经历从反向偏置时的稳态到达正向偏置时的稳态这一瞬变过程,这个过程称为接通过程,它需要一定的时间;反之,如输入电压 v_i 从正值 V_i 突然下跳变到负值 $-V_r$,则二极管从正偏时的稳态到达反偏时的稳态同样需要一个时间间隔,这一瞬变过程称为切断过程。

PN结二极管在接通过程中,电流几乎是立即达到稳态值 I_f 的。结电压到达稳态值虽然需要一定的时间,但通常它对电路的工作不产生实际影响;与此相反,二极管在切断过程中,电流不能立即下降到很小的反向漏电流 I_s ,它需要一段时间,称之为反向恢复时间。正是这个反向恢复时间限制了二极管的开关速度。所以我们在下面只讨论二极管的切断瞬变过程与反向恢复时间。

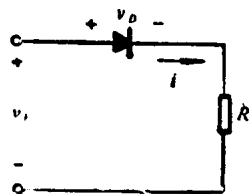
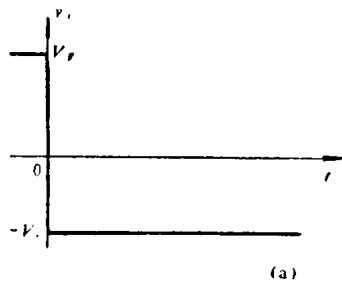


图 1-1 二极管开关电路

设输入电压 v_i 为如图 1-2(a) 所示波形电压, 它在 $t=0$ 时从正值 V_f 突变到负值 $-V_r$ 。在 $t<0$ 时, 二极管处于正向导通稳态, 其电流由式(1-1)给出。大家知道, PN 结在正向偏置时, 有大量的非平衡少数载流子注入, 以 P^+N 结为例, P^+ 区向 N 区注入大量的空穴。N 区的中性区内空穴浓度 p_n 分布如图 1-3 中最上的一条曲线所示。在空间电荷区边沿 $x=0$



处的非平衡空穴浓度最高, 沿 x 方向指数式下降。在 $x=0$ 处的浓度梯度为 $-I_f/(qAD_n)$ 。这里 q 是电子电荷量、 A 是结面积、 D_n 是少数空穴的扩散系数。图中 p_{n0} 代表 p_n 的平衡值。在 $t>0$ 后, 到达稳定状态时, 空穴分布如图中最下的一条曲线($t=\infty$)所示。此时二极管的电流和端电压分别由式(1-2)和式(1-3)给出。

$t=0$ 时, v_i 自 V_f 突然负跳变到 $-V_r$ 。由于非平衡少数空穴存储不可能突然消失, 因此二极管仍处于

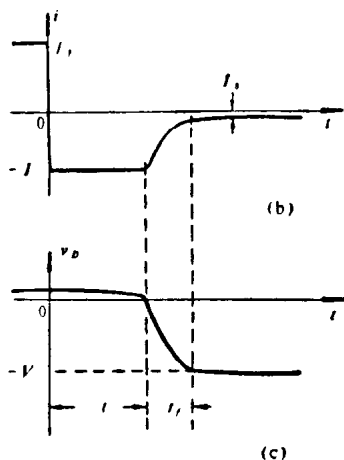


图 1-2 二极管的切断瞬态

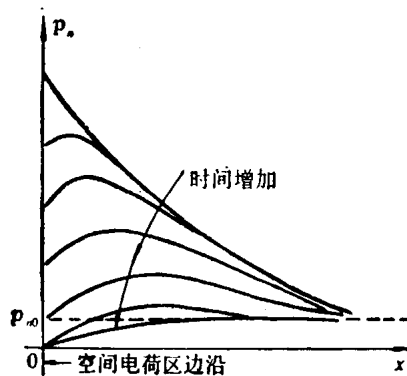


图 1-3 切断过程中N区内空穴分布的变化

正向偏压, 其压降远小于 V_r , 故二极管电流 $i = -I_r = -V_r/R$, 见图 1-2(b)。这一大的反向电流是空穴从N区被拉回到P区所形成。此时 $x=0$ 处的非平衡空穴浓度梯度出现突变, 自负值 $-I_f/qAD_n$ 突变为正值 I_r/qAD_n 。随着时间增长, N 区内非平衡空穴逐渐减少, 一部分被拉回到P区, 一部分在N区内复合掉。但在非平衡空穴全部消失之前, PN 结二极管仍保持正向偏压, 虽然电流已经反向。由于正向压降很小, 故反向电流维持 I_r 不变, 见图 1-2。在这段时间内, $x=0$ 处的非平衡空穴浓度梯度不变。N 区内空穴分布随着时间增加而变化的情况见图 1-3。到某一时刻, $x=0$ 处的非平衡空穴浓度减少到零, 二极管电压 v_D 从此时开始反向。不久, N 区中空穴存储已减少到不足以维持 $x=0$ 处的空穴浓度梯度 I_r/qAD_n , 反向电流下降。随之二极管端电压 v_D 负向增大。一直到电流 i 等于饱和电流 $-I_s$, 输入电压 $-V_r$ 差不多全部加到 PN 结两端时, 切断瞬态结束。

在图 1-2 中 $v_D(t)$ 保持正值的那段时间 t_s 称为存储时间, 它是非平衡少子在中性区存储所引起。这段时间也差不多就是反向电流维持不变的时间。反向电流自 I_r 下降到 I_s 所需的时间称为下降时间, 图中用 t_f 表明。在此期间, N 区体内深处的非平衡空穴存储全被消除, 且空间电荷区电荷存储随着电压 $v_D(t)$ 变化有相应改变。 t_s 与 t_f 之和称为反向恢复时间,

又常称为切断时间。

如果输入电压 v_i 为正负相间的周期性脉冲,如图 1-4(a)所示,当二极管的反向恢复时间比起负脉冲宽度 T 小得很多时,则负载电阻 R 上的电压如图 1-4(b)。二极管起一个良好的开关作用,输入脉冲正向时接通,负向时切断。如果二极管的反向恢复时间与负脉冲宽度 T 差不多,则输出电压波形将如图 1-4(c)。在这种情况下,二极管对负向输入脉冲电压不能有效地切断。由此可见,二极管的反向恢复时间限制了输入脉冲的重复频率。例如,某二极管的反向恢复时间为 100 ns ,则输入脉冲的负值持续期最好不小于 $1\text{ }\mu\text{s}$ 。

二极管的反向恢复时间既然是由电荷存储现象所引起,它必然与正向电流 I_f 有关。 I_f 大,存储电荷量多,反向恢复时间就长。在给定的正向电流 I_f 下,要减小二极管的反向恢复时间,就要设法加快存储电荷的消失。这要求二极管内少子的寿命短,使得复合快。从电路的角度,可以适当增大反向电流 I_r ,使存储电荷迅速流出。

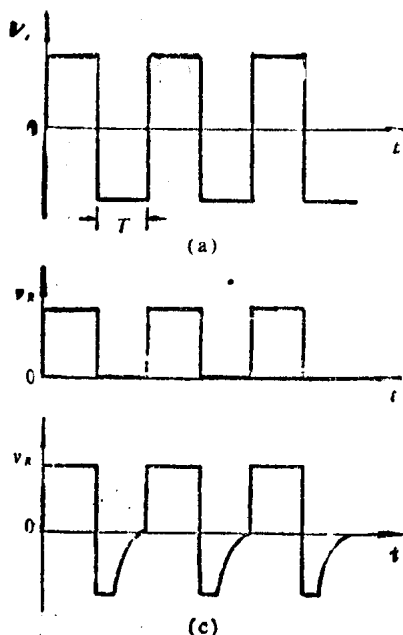


图 1-4 反向恢复时间限制了二极管的开关速度

§ 1-2 三极管的开关特性

§ 1-2-1 三极管的开关作用和工作状态

双极型晶体三极管有两个 PN 结,即发射结和集电结。根据这两个 PN 结电压的偏置极性,可划分成四个工作区:

1. 正向有源区 发射结正向偏置,集电结反向偏置。
2. 截止区 发射结和集电结均反向偏置。
3. 饱和区 发射结和集电结都是正向偏置。
4. 反向有源区 集电结正向偏置,发射结反向偏置。

在模拟电路中,三极管主要作线性放大用,它工作于正向有源区。正向有源区简称有源区,通常亦称它为放大区。在数字电路中,三极管常用作开关元件,显然它的工作范围必须超出放大区。

在三极管开关电路中,广泛采用共射极接法。图 1-5(a) 是一个简单的 NPN 三极管共射极开关电路,其中 R_c 为负载电阻。在输入电压 v_i 为负电压或零时,三极管工作于截止区,基极回路和集电极回路基本上没有电流,晶体管三个端头相当于断开。在此情况下,三极管的作用如同一个断开的开关,如图 1-5(b) 所示。当输入电压 v_i 为某个正电压时,三极管导通。如果基极电流 i_b 足够大,可使集电极电流接近 V_{CC}/R_c 。此时集电极和发射极之间的压降很小,这两个电极接近短路。在此情况下,三极管的作用如同一个闭合的开关,如图 1-5(c) 所示。这时三极管工作在饱和区,因为发射结正向偏置的压降约 0.75 V ,集电极和发射极之间的压降很小,故集电结亦正向偏置。

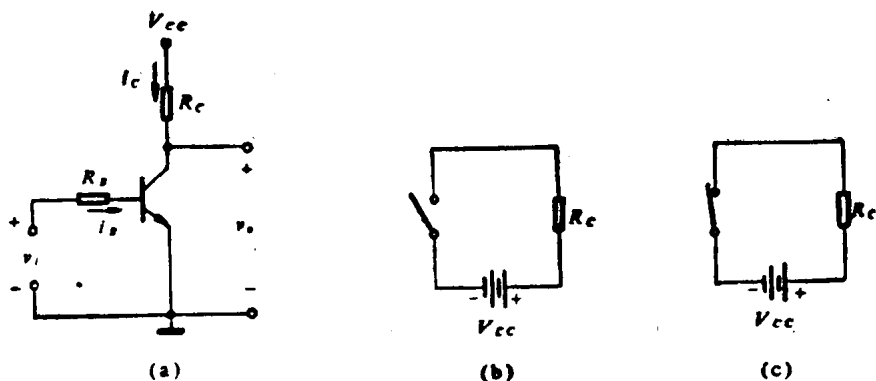


图 1-5 三极管开关电路

如输入电压 v_i 从负值或零值突变到某个正值, 三极管将经历从截止态到达导通稳态这一瞬变过程。这个过程称为接通过程, 它需要一定的时间。反之, 如输入信号从正电压突变到负电压或零值, 三极管从导通时的稳态到达截止态同样需要一段时间间隔。这一过程叫做切断过程。换句话说, 三极管作为一个电子开关, 它的开关动作有一个过程, 需要一定的时间。三极管的开关瞬态将在下一小节内分析。

当输入信号 v_i 为如图 1-6(a) 所示的周期性矩形脉冲时, 如果三极管的开关时间比起

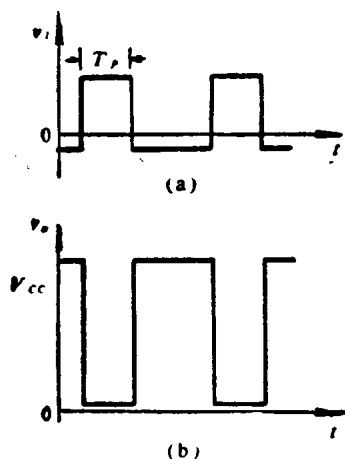


图 1-6 开关时间可忽略不计时的波形

输入脉冲的持续期 T_P 小得可以不计的话, 则输出电压 v_o 的波形如图 1-6(b)。在此情况下, 三极管起一个良好的开关作用。基极输入脉冲或电平是控制它开或关的信号。输出到负载上的电压波形与输入控制电压波形有 180° 的相位差, 故此开关电路亦称为反相器。与二极管开关相比, 三极管开关还兼有放大电压和电流的作用。如果三极管的开关时间与输入脉冲的持续期相差不多, 甚至还大一些, 那么情况就不一样了。此时三极管已不能起一个良好的开关作用。比如说, 当输出电压还没来得及上升到电源电压 V_{CC} , 下一个正向脉冲已开始输入了。可见三极管的开关时间限制了电路的工作速度。

利用三极管共射极输出特性, 可帮助了解它的开关运用情况。见图 1-7。图中标明了截止, 放大, 饱和三个工作

区, 同时作出了对应于负载电阻 R_C 的负载线。负载线的方程是 $v_{CE} = V_{CC} - i_C R_C$ 。它与横轴的交点是电源电压 V_{CC} , 与纵轴相交于 V_{CC}/R_C 处, 斜率是负载电阻 R_C 的负倒数。在输入电压 v_i 为负值或 $0V$ 时, 三极管工作在截止区, 集电极电流 i_C 几乎为零, 集电极电压 v_{CE} 接近电源电压 V_{CC} 。增大基极电压使发射结处于正向偏置, 则三极管进入放大区。基极注入有电流 i_B , 集电极电流为 $\beta_F i_B$, 这里 β_F 是共射极直流电流增益。随着 i_B 的增加, i_C 相应增大。当 i_B 增加到某一临界值时, 出现 $v_{CE} = v_{BE}$, $v_{CB} = 0$ 。这时三极管处在临界饱和状态, 在图 1-7 上为 S 点。图中 OS_1 线称为临界饱和线, 它是放大区和饱和区的边界线。如 i_B 继续增大, i_C 仅稍微增加, v_{CE} 稍微减小。这是由于集电结转为正向偏置的结果。当 i_B 增大到图中 D 点时, i_C 已不再随 i_B 继续增加, v_{CE} 亦不再随之减小。称此时三极管工作于深饱和

状态。图中 $0D_1$ 线称为深饱和线。可见三极管工作于饱和区时,集电极电流很大,集电极和发射极之间压降很小,约 $0.2\sim 0.3\text{ V}$ 。从电路或集极输出特性上的负载线可知,由于受到负载电阻 R_C 的限制,集电极电流的最大接近值为 V_{CC}/R_C 。作为近似,可认为三极管工作于饱和区时的集电极电流 I_{CS} 为

$$I_{CS} = V_{CC}/R_C \quad (1-4)$$

对于基极电流来说,驱动三极管进入饱和的条件就是

$$i_B > I_{BS} = \frac{I_{CS}}{\beta_F} = \frac{1}{\beta_F} \times \frac{V_{CC}}{R_C} \quad (1-5)$$

式中 I_{BS} 称为临界饱和基极电流。 i_B 比 I_{BS} 大得愈多,饱和和愈深,它们的差称为过驱动基极电流。

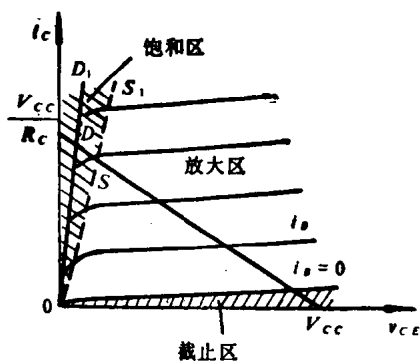


图 1-7 共射极输出特性及负载线

三极管作开关用时,工作到饱和状态具有如下一些优点:饱和压降小,因而其性能接近一个导通电阻为零的开关;输出电平比较稳定,对三极管参数的一致性要求不高;由于压降低,集电极功耗小。主要缺点是开关速度较低,这即将在下面分析。于是,出现了使三极管工作于浅饱和状态的电路和不饱和电路。在不饱和开关电路中,三极管在切断状态时,工作于截止区,在导通状态时,工作于放大区。这些都将在本章后部分阐述逻辑门电路时再行介绍。

§ 1-2-2 三极管的开关瞬态分析

图 1-5(a) 的开关电路,当三极管的开关时间不可忽略时,输出电流电压波形示于图 1-8。在输入电压 $v_i = -V_2$ 时,三极管截止,基极电流 $i_B = 0$,集电极电流 $i_c = 0$,输出电压 v_o 等于电源电压 V_{CC} 。当输入电压是正电压 V_1 时,稳态下三极管饱和,集电极电流为最大值, $i_c = I_{CS}$,输出电压 v_o 等于三极管的饱和压降 V_{CES} 。其值很小。当输入电压 v_i 为如图所示脉冲波形时,基极电流 i_B 的变化与二极管电流的瞬态波形相似。对于集电极电流,当输入电压 v_i 自负值突变到正值时,集电极电流要延迟一段时间才开始增大,再经过一定时间后才上升到饱和值 I_{CS} ;而当 v_i 自正值突变到负值时, i_c 也要拖延一段时间才开始减小,再经过一定时间后才下降到零。因为 $v_o = V_{CC} - i_c R_C$,故输出电压的变化与 i_c 相同,但相位相反。

三极管的开关特性通常用几个时间参数来标志,现定义如下:

(1) 延迟时间 t_d

从输入电压正跳变起到三极管进入有源区有明显的集电极电流为止所需的时间,称为

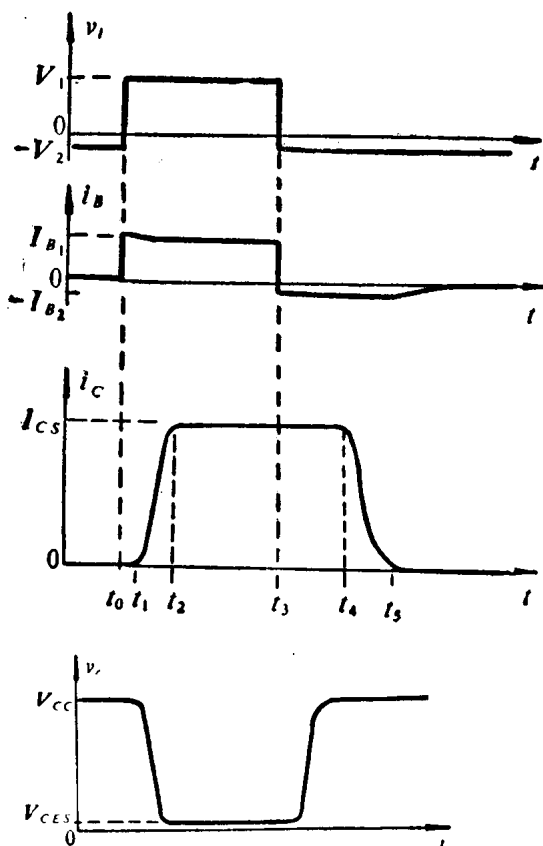


图 1-8 三极管的开关瞬态波形

延迟时间,用 t_d 表示。图中

$$t_d = t_1 - t_0$$

(2) 上升时间 t_r

从 $t = t_1$ 开始,集电极电流由此上升到最大值所需的时间,称为上升时间,用 t_r 表示。图中

$$t_r = t_2 - t_1$$

(3) 存储时间 t_s

从输入电压负跳变起到集电极电流开始下降的时间,称为存储时间,用 t_s 表示。图中

$$t_s = t_4 - t_3$$

(4) 下降时间 t_f

集电极电流从最大值下降到零所需的时间,称为下降时间,用 t_f 表示。图中

$$t_f = t_5 - t_4$$

延迟时间与上升时间之和称为接通时间,它代表三极管从切断状态到接通状态所需的过渡时间,现用 t_{on} 表示,即

$$t_{on} = t_d + t_r$$

存储时间与下降时间之和称为切断时间,它代表三极管从接通状态到切断状态所需的过渡时间,用 t_{off} 表示,即

$$t_{off} = t_s + t_f$$

下面分析造成这几部分时间的原因,分别说明它们与哪些因素有关以及缩短这些时间的方法。

1. 延迟时间

在输入电压正跳变之前,发射结和集电结都是反向偏置,三极管处于截止状态,两个PN结的空间电荷区都比较宽。此时

$$v_{BE} = v_i = -V_2, i_C = 0, v_{CE} = V_{CC}, v_{BC} = v_{BE} - v_{CE} = -V_2 - V_{CC}$$

当 $t = t_0$, v_i 自 $-V_2$ 正跳变到 V_1 , 由上节二极管的开关特性分析知道,这一跳变立刻产生基极电流 $I_{B1} \approx V_1/R_B$ 。由于此时发射结仍处于反向偏压状态,电子不能从发射区注入到基区,所以集电极电流仍然为零。基极电流提供多子空穴,使发射结空间电荷区宽度逐渐减小,发射结的偏压逐渐从负向变到零,再变到正向。直到发射结正向偏压增加到接近正向导通电压时,才有明显数量的电子从发射区注入到基区,从而集电极回路中产生明显的电流。

基流提供的空穴,在使发射结空间电荷区宽度变小的同时,也使集电结空间电荷区宽度减小。按照势垒电容的说法,在延迟时间内,三极管的内部物理过程是:基极电流提供空穴注入P型基区,对发射结和集电结的势垒电容充电,直到发射结的偏压上升到接近正向导通电压时为止。可见为了缩短延迟时间,基极正向驱动电流的值宜大,反向电压 V_2 的值则宜小。此外,发射结势垒电容和集电结势垒电容要小。

2. 上升时间

延迟过程结束后,发射结偏压仍继续上升,于是发射区有较多的电子注入到基区。电子在基区中积累,形成一定的浓度梯度,除很小一部分与空穴复合外,其余都扩散到集电结,形成集电极电流。

随着发射结电压的上升,发射区向基区注入的电子数目亦增多,电子的浓度梯度增大,

如图 1-9 所示。图中 W 为基区有效宽度, 0 为发射结空间电荷区边沿。与此相应, 集电极电流 i_c 随之增大。在 i_c 增大的同时, 负载电阻 R_c 上的压降 $i_c R_c$ 增大, 集电极电位下降, 集电结偏压上升。

上升过程可认为一直进行到 $v_{BC} = 0$ 时结束。此时集电极电流近似等于 V_{CC}/R_c 。

在基区中电子积累的同时, 必需有相等数量的空穴积累, 以保持基区的电中性。积累的电子来源于发射区的注入, 积累的空穴则依靠基极电流提供。

在上升过程中, 发射结正向偏压不断增加, 集电结负向偏压不断减小, 这两个 PN 结的空间电荷区都逐渐变窄。所以, 基极电流还必须对它们的势垒电容充电。另外, 基区中积累的电子和空穴有一部分要发生复合, 复合掉的空穴也要靠基极电流来补充。

可见上升时间与基极驱动电流有很大关系。基极驱动电流比较大, 则上升时间就比较短。对三极管内部来说, 要缩短上升时间就必须减少在上升过程中所需要的充电电荷量。这就要求基区做得很薄, 以减少基区电荷存储; 发射结和集电结的面积要小, 以减少这两个结势垒电容的充电电荷; 此外, 基区复合少, 有利于减小上升时间。

3. 存储时间

如果基极驱动电流很大, 超过临界饱和所需的基流值 I_{BS} , 则时间 t_2 过后, 三极管工作进入饱和区。基极电流除了补充在上升过程结束时刻基区内的空穴复合外, 多余的部分促使三极管内部电荷进一步积累, 使集电结从零偏压转变为正向偏压。

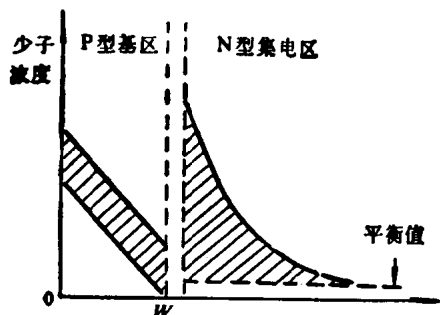


图 1-10 饱和时的少数分布

在 $t = t_3$ 时, 输入电压 v_i 负跳变到 $-V_2$ 。此时基极电流由正向 I_{B1} 突变为负向 $-I_{B2}$ 。因为三极管的超量存储电荷不可能立即消失, 故在一段时间内集电结仍处于正向偏置, 集电极和发射极之间压降很小, 集电极电流仍旧保持最大值不变。反向基极电流将空穴不断从基区中抽出。由于电中性的要求, 在空穴被抽出的同时, 有等量的电子也要被抽出。此外, 它们还要通过复合而减少。直至 $t = t_4$, 超量存储电荷全部消失, 集电结转变为零偏压, 存储时间结束。由此可见, 存储时间就是三极管工作到饱和态后, 集电区和基区超量存储电荷消失所需的时间。存储时间的长短取决于超量存储电荷的多少和它们消失的慢快。

减少存储时间可从这几个方面考虑:

(1) 基极驱动电流不要过大, 以减少超量存储电荷。换言之, 避免三极管运用到过深饱和。

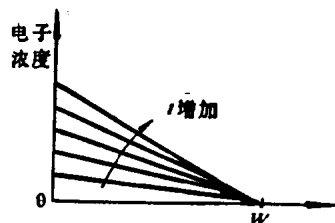


图 1-9 基区内电子浓度梯度随时间增大

图 1-10 示出三极管饱和时的少数浓度分布。基区内通过 W 点的分布是上升过程结束时的情况, 饱和后增加的少数积累为图中的斜线部分, 称之为超量存储电荷。由于集电结正向偏置, 故集电结空间电荷区边沿的非平衡少数浓度为正值。

存储电荷多了, 复合所需的空穴数也相应增加。在稳定状态下, 全部存储电荷所引起的空穴复合数目正好与同时间内基流提供的空穴数相等。此后存储电荷不再增加。

(2) 增大基极抽出电流,以加快超量存储电荷的消失。

(3) 缩短集电区和基区的少子寿命,使复合作用加快。

4. 下降时间

在存储时间结束时(图 1-8 中 t_4),超量存储电荷已经消失,三极管回到临界饱和状态。此时发射结电压 v_{BE} 、集电结电压 v_{BC} 以及基区电荷存储都回到和上升过程结束时一样。因为基区反向电流 I_{B2} 继续要从基区内抽出空穴,同时基区中的电子和空穴不断地复合,这就使得基区中存储的电荷继续减小,集电极电流从最大值 I_{CS} 不断地下降,集电结偏压从零逐渐变负,发射结正向偏压逐渐减小。这一过程一直进行到基区存储电荷消失为止。这时集电极电流接近于零,发射结电压和集电结电压都回复到和上升过程刚开始时一样。

注意基区中电子和空穴的复合对集电极电流的上升时间和下降时间具有相反的影响。在集电极电流的上升阶段,复合作用阻碍空穴和电子的积累,使得上升时间增大;而在集电极电流下降过程中,复合作用加快了空穴和电子的消失,起了缩短下降时间的作用。

为了减小下降时间,则

(1) 基极反向电流 I_{B2} 要大,以便较快地将空穴抽出。

(2) 缩短基区少子寿命,以加快基区内存储电荷消失的速度。

(3) 三极管存储电荷的改变总量要小。换言之,扩散电容和势垒电容要小,使得它们能以较快的速度放电。

5. 恢复期

下降时间结束时(t_5),虽然集电极电流已降到零,基区积累的电子和空穴已经消失,但电路还没有回到稳定状态,因为发射结电压和集电结电压还没有回复到起始值。所以,这两个 PN 结的势垒电容还要继续放电,它们的空间电荷区宽度继续变宽,直至发射结和集电结电压恢复到 $t < t_0$ 时截止状态的值为止。这时基极电流下降到零。

最后说明一下,在实际测量三极管的开关时间时,为了便于读出明确的数值,通常定义四个时间参数如下:延迟时间为从输入电压 v_i 正跳变起,到集电极电流 i_c 达到最大值 I_{CS} 的 $1/10$ 所需的时间;上升时间为 i_c 从 $0.1 I_{CS}$ 上升到 $0.9 I_{CS}$ 所需的时间;存储时间是从输入电压 v_i 负跳变起,到 i_c 下降到 $0.9 I_{CS}$ 所需的时间;下降时间为 i_c 从 $0.9 I_{CS}$ 下降到 $0.1 I_{CS}$ 所需的时间。

§ 1-3 基本逻辑门电路——“与”、“或”、“非”

逻辑门电路的输出与输入之间具有一定的逻辑关系。基本逻辑关系有“与”、“或”、“非”三种。实现这三种基本逻辑关系的电路统称为基本逻辑门电路。下面分别介绍。

§ 1-3-1 “与”门

现以最简单的二极管门电路为例,见图 1-11。设输入信号有三个,即 A 、 B 和 C ,分别加到三个二极管的负极。二极管的正极连在一起,它一方面通过电阻 R 接到电源电压 V_{CC} ,同时作为电路的输出,输出信号用 F 表示。

当 A 、 B 和 C 三个信号都是高电平,例如都等于电源电压

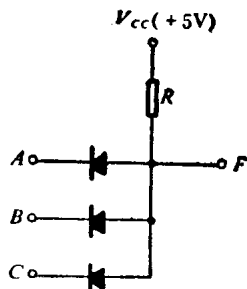


图 1-11 二极管“与”门电路

5V 时, 三个二极管全部截止, 没有电流通过电阻 R , 故输出电平等于电源电压 V_{CC} , 即输出为高电平 5V。如果 A 、 B 、 C 三输入信号其中有一为零, 那么, 无论另外两输入信号的电平高低如何, 接到零信号的二极管总是导通, 这时输出电平就是二极管的正向压降, 约 0.7V。这一电压是如此小, 它与 5 V 电源电压可截然分开, 故归属为低电平。

表 1-1 图 1-11 二极管门电路的功能表

A	B	C	F
低	低	低	低
低	低	高	低
低	高	低	低
低	高	高	低
高	低	低	低
高	低	高	低
高	高	低	低
高	高	高	高

表 1-2 真值表

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

表 1-1 列出了该电路在输入电平的各种可能组合下, 输出电平与输入电平之间的关系。此表称为功能表。

如果高电平用逻辑“1”表示, 低电平用逻辑“0”表示, 则表 1-1 可改写成表 1-2。后者称为真值表。

由真值表可见, 仅当 A 与 B 与 C 三者全为“1”时, 输出 F 才是“1”, 否则 F 为“0”。具有这种逻辑关系的电路称为“与”门。

至此, “与”门的定义可阐述如下: “与”门具有两个或两个以上的输入端和一个输出端, 仅当全部输入都为逻辑“1”时, 输出为逻辑“1”, 否则输出为逻辑“0”。

图 1-12(a) 是二输入端“与”门的符号, 图 1-12(b) 是三输入端“与”门的符号。三个以上输入端“与”门的符号可依此类推。图 1-12(c) 是国外书刊中常用的“与”门符号(这里以二输入端为例)。

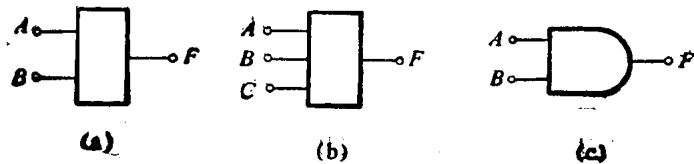


图 1-12 “与”门符号

对于二输入“与”门, 输出 F 与输入 A 、 B 之间的函数关系写成如下的逻辑式:

$$F = AB$$

对于三输入“与”门, 输出 F 与输入 A 、 B 及 C 之间的函数关系逻辑式为

$$F = ABC$$

多输入“与”门的输出与输入之间的逻辑表达式依此类推。

门电路的输入端数目常称为扇入。一个门电路虽然只有一个输出信号, 但可以要求这个输出信号供给其他几个门电路。单一门电路的输出能驱动下一级门的个数叫做扇出。