

中国计算机软件专业
技术资格和水平考试辅导

系统设计师(高级程序员)级
考试辅导书

陈 明 编



科学出版社
<http://www.sciencep.com>

中国计算机软件专业技术资格和水平考试辅导

系统设计师（高级程序员）级 考试辅导书

陈 明 编

科 学 出 版 社

2002

内 容 简 介

本书是根据计算机软件专业技术资格和水平考试大纲(高级程序员级)编写的考试辅导书。本书共9章,主要内容包括:计算机系统结构基础知识、语言处理程序基础知识、操作系统、软件工程、数据库基础知识、多媒体基础知识、网络基础知识、数据结构、常用算法设计方法,每章包括概述、知识点与难点、例题详解、练习题、小结和练习题答案。

本书将考试复习内容浓缩于内,知识精练,重点突出,例题丰富,解答详细,既可作为计算机程序设计水平考试的应试辅导教材,也可作为大专院校师生的教学参考书。

图书在版编目(CIP)数据

系统设计师(高级程序员)级考试辅导书/陈明编. —北京:科学出版社, 2002

ISBN 7-03-010364-5

I.系... II.陈... III.电子计算机—系统设计—工程技术人员—水平考试—自学参考资料 IV.TP3

中国版本图书馆CIP数据核字(2002)第022706号

科学出版社 出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

新蕾印刷厂 印刷

科学出版社发行 各地新华书店经销

2002年6月第 一 版 * 开本: 787×1092 1/16
2002年6月第一次印刷 印张: 18 1/2
印数: 1—4 000 字数: 430 000

定价: 25.00 元

(如有印装质量问题,我社负责调换〈路通〉)

目 录

第1章 计算机系统结构基础知识	1
1.1 概述	1
1.2 知识点与难点	1
1.2.1 计算机系统结构概述	1
1.2.2 存储器系统	2
1.2.3 流水线操作	3
1.2.4 输入/输出系统	5
1.2.5 精简指令系统计算机	6
1.2.6 并行处理技术	7
1.2.7 安全性、可靠性与系统性能评价初步	9
1.3 例题详解	12
1.4 练习题	25
1.5 小结	33
第2章 语言处理程序基础知识	35
2.1 概述	35
2.2 知识点与难点	36
2.2.1 程序语言的数据类型	36
2.2.2 程序语言的控制结构	41
2.2.3 汇编程序基本原理	42
2.2.4 解释程序基本原理	43
2.2.5 编译程序基本原理	43
2.3 例题详解	51
2.4 练习题	59
2.5 小结	63
第3章 操作系统	65
3.1 概述	65
3.2 知识点与难点	65
3.2.1 操作系统概述	65
3.2.2 并发进程	66
3.2.3 系统核心	68
3.2.4 存储管理	69
3.2.5 设备管理	70
3.2.6 文件管理	72

3.2.7 作业管理和用户界面	75
3.2.8 其他管理	77
3.3 例题详解	79
3.4 练习题	87
3.5 小结	97
第4章 软件工程	99
4.1 概述	99
4.2 知识点与难点	99
4.2.1 软件工程概述	99
4.2.2 系统分析和软件项目计划	101
4.2.3 需求分析	101
4.2.4 软件设计	104
4.2.5 编码	108
4.2.6 软件测试	110
4.2.7 面向对象方法	114
4.2.8 软件维护	116
4.2.9 软件管理	117
4.2.10 软件质量保证	119
4.2.11 软件开发工具与环境	120
4.3 例题详解	121
4.4 练习题	127
4.5 小结	136
第5章 数据库基础知识	138
5.1 概述	138
5.2 知识点与难点	138
5.2.1 关系模型	138
5.2.2 关系代数	140
5.2.3 关系数据库 SQL 的语言	141
5.2.4 关系数据库规范化理论	146
5.2.5 数据库的保护	149
5.3 例题详解	153
5.4 习题	163
5.5 小结	171
第6章 多媒体基础知识	173
6.1 概述	173
6.2 知识点与难点	173
6.2.1 多媒体的概念和特征	173
6.2.2 图像与图形	175
6.2.3 声音（音频）	177

6.2.4 视频(动画)	178
6.2.5 多媒体数据压缩和编码技术标准	179
6.2.6 多媒体创作工具及其发展方向	180
6.3 例题详解	181
6.4 练习题	187
6.5 小结	190
第7章 网络基础知识	191
7.1 概述	191
7.2 知识点与难点	191
7.2.1 网络的功能、分类与组成	191
7.2.2 网络协议和网络软件	193
7.2.3 构建网络与申请通信服务	195
7.2.4 Internet 和 Intranet	199
7.2.5 客户机/服务器模式	201
7.2.6 网络的安全性	202
7.2.7 网络管理初步	204
7.3 例题详解	205
7.4 练习题	210
7.5 小结	214
第8章 数据结构	216
8.1 概述	216
8.2 知识点与难点	216
8.2.1 线性表	216
8.2.2 栈	218
8.2.3 队列	219
8.2.4 数组	220
8.2.5 字符串	222
8.2.6 树和二叉树	223
8.2.7 图	228
8.2.8 排序	231
8.2.9 查找	233
8.3 例题详解	235
8.4 练习题	242
8.5 小结	250
第9章 常用算法设计方法	252
9.1 概述	252
9.2 知识点与难点	252
9.2.1 迭代法	252
9.2.2 穷举搜索法	253

9.2.3 递推法.....	253
9.2.4 递归法.....	254
9.2.5 回溯法.....	255
9.2.6 贪婪法.....	255
9.2.7 分治法.....	256
9.2.8 动态规划法.....	256
9.3 例题详解	257
9.4 练习题	263
9.5 小结	285
附录 中国计算机软件专业技术资格和水平考试大纲（系统设计师（高级程序员）级）	286
参考文献.....	290

第 1 章 计算机系统结构基础知识

1.1 概 述

计算机系统结构由 G.M.Amdahl 等人在 1964 年首先提出。系统结构定义为从程序员角度看到的计算机的属性，即程序员能看到的机器的概念性结构和功能特性。不同级别的程序员所看到的计算机属性是不同的。机器低层的属性对机器高层程序员基本是透明的。通常所说的计算机系统结构主要是指机器语言级的系统结构。

计算机系统结构主要研究软件、硬件功能分配，确定软件、硬件界面，即从机器语言程序员或编译程序设计者的角度所看到的机器物理系统的抽象。计算机组成是指计算机系统结构的逻辑实现，计算机实现是指计算机组成的物理实现。

本章介绍了计算机系统结构的基础知识，主要内容包括：计算机系统结构概述、存储器系统、流水线技术、输入输出系统、RISC 计算机、并行处理技术、计算机安全性和可靠性及性能评价初步。系统设计师考试大纲要求的考试范围是：构成计算机的各类部件的功能及其相互关系；各种体系结构的特点与应用；计算机体系结构的发展。在学习本章时，要注重基本概念和基本结构的理解，并通过做练习，加深理解。

1.2 知识点与难点

1.2.1 计算机系统结构概述



1. 系统结构

系统结构是指从程序员角度看到的计算机的属性，即程序员能看到的机器的概念性结构和功能特性。

2. 计算机系统分类

- ① 指令流：机器执行的指令系列。
- ② 数据流：由指令流调用的数据序列，包括输入数据和中间结果。
- ③ Flynn 分类法：单指令流单数据流，单指令流多数据流，多指令流单数据流，多指令流多数据流。

3. 计算机组成

计算机组成指计算机系统的逻辑结构，包括机器内部数据流和控制流的组成以及逻辑设计等。

4. 计算机实现

计算机实现是指计算机组成的物理实现。

1.2.2 存储器系统



1. 存储器系统

存储器系统由分布在计算机各个不同部件的多种存储设备组成。

2. 主存储器

主存储器由一片或多片存储芯片配以控制电路组成。

3. 辅助存储器

辅助存储器包括磁表面存储器、光存储器和虚拟存储器。

4. 高速缓冲存储器（Cache 存储器）

高速缓冲存储器的目的在于提高 CPU 数据输入输出速度，突破 CPU 与存储器间的数据传输带宽限制。在存储系统体系中，Cache 是访问速度最快的层次。

（1）Cache 存储器的原理

使用 Cache 改善系统性能依据的是程序的局部性原理，即程序的地址访问流有很强的时序相关性，未来访问模式与最近发生的访问模式相似。在任一给定的时间间隔内，对不同的地址区域的访问概率是不同的，有的区域高，有的区域低。而另一种可能则是访问概率随着离当前执行指令的远近而变化，离当前执行指令越近，其概率也越高。

依据局部性原理，把主存中访问概率高的内容存放在 Cache 中，当 CPU 需要读取数据时就首先在 Cache 中查找是否有所需内容。如果有，则直接从 Cache 中读取；若没有，则再从主存中读取该数据，然后同时送往 CPU 和 Cache。如果 CPU 需要访问的内容大多能在 Cache 中找到，则可以大大提高系统性能。

（2）Cache 存储器的结构

Cache 存储器以行作为基本单元，每行又分为标志项和数据域两部分，数据域中存放数据，标志项是这一块数据的地标志。

（3）Cache 存储器的映射机制

CPU 发出访存请求后，存储器地址先送到 Cache 控制器确定所需数据是否在 Cache 中，若在，则访问 Cache，这个过程称为 Cache 地址映射。

(4) Cache 存储器的淘汰算法

常用淘汰算法有随机法、先进先出法和近期最少使用法等。

(5) Cache 存储器的写操作

常用写操作有写直达、写回和标记法等。



- ① 各类存储器的特性。
- ② RAID 存储器。
- ③ Cache 存储器的原理、结构。
- ④ 虚拟存储器的地址映射机制和分段存储系统。

1.2.3 流水线操作



流水线技术是一种通过并行硬件来提高系统性能的技术。计算机流水线技术包括指令流水线技术和运算操作流水线技术。

1. 流水线技术基本原理

流水线技术是一种任务的分解技术。把一件任务分解成若干顺序执行的子任务，而这些子任务可以同时并行工作。在任一时刻，任一任务只占用一个这样的执行机构，这样就可以实现多个任务的重叠执行，进而提高了工作效率。

2. 计算机流水线概述

① 指令流水线：计算机中一条指令的执行需要若干步，通常采用流水线技术来实现指令的执行，以提高 CPU 的性能。典型的指令执行共分为 7 个阶段：

- 计算指令地址，修改程序计数器 PC；
- 取指，即从存储器中取出指令；
- 指令译码；
- 计算机操作数地址；
- 取操作数；
- 执行指令；
- 保存结果。

若假定指令执行的各个阶段的执行时间相同，都是一个周期。执行一条指令就需要花费 7 个周期的时间。采用流水线技术以后，当满负荷时，每个周期都能从流水线上完成一条指令，相当于性能改善了大约 7 倍。

② 运算操作流水线：计算机在执行各种运算操作时也可以应用流水线技术来提高运算速度。例如执行浮点加法运算，可以分为三个阶段：对阶、尾数相加和结果规格化。

3. 流水线技术的主要因素

流水线的关键在于重叠执行。为了得到高性能，流水线应满负荷工作，即各个阶段都要同时并行工作。但实际情况中，流水线各个阶段可能会相互影响，进而阻塞了流水线，使其性能下降。阻塞原因主要有以下两个。

① 转移指令影响：通常在顺序执行指令的情况下，当 CPU 取一条指令时，流水线的地址计算部件可以独立地把当前值加上当前指令长度来计算下一条指令的地址，从而可以并行工作，但是当流水线执行一条转移指令时，就会引起流水线的阻塞。因为在该转移指令完成前，流水线都不能确定出下一条指令的地址。

② 共享资源访问冲突：当多条指令以流水线方式重叠执行时，由于可能会引起对共享的寄存器/存储器资源访问次序的变化，将导致冲突，这种情况又称为数据相关。

4. 流水线计算机的存储器

流水线计算机的存储系统如图 1.1 所示。流水线计算机的存储器分成四个独立存储器，以支持流水线方式并发访问。

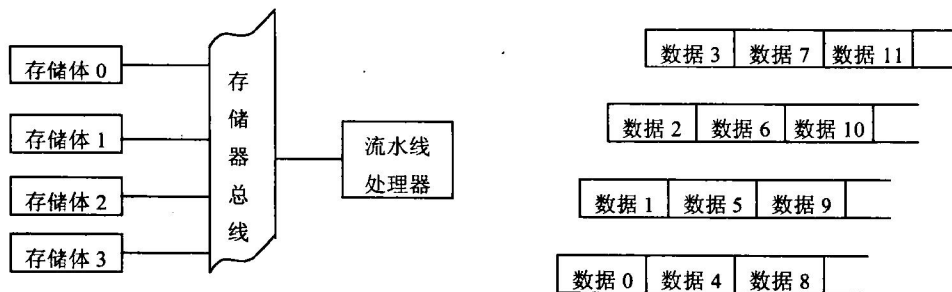


图 1.1 流水线计算机存储系统



① 流水线技术使处理器能够并行地重叠执行若干条指令，从而提高了指令的执行速度。

② 流水线控制为了尽可能地使流水线满负荷工作，在流水线入口处设置一个控制器，用以控制流水线入口处的各种操作。控制器在入口处不断接受新操作进入流水线，使流水线一直维持在最大的吞吐率，同时又要确保在流水线各段不会产生冲突。

③ 流水线中断处理方法，包括以下两种。

- 不精确断点法：当发生中断后，计算机并不立即响应该中断，而是先禁止指令再进入流水线，然后等已在流水线中的所有指令执行完毕，才响应该中断。
- 精确断点法：当有中断请求时，立即终止当前流水线的作业，去响应中断。这种方法比前一种方法复杂得多，但对中断响应的实时性却比前一种方法好。

1.2.4 输入/输出系统



1. 输入输出控制器

输入输出控制器，也称 I/O 模块。负责控制外部设备与主存储器、CPU 的寄存器之间的数据交换，用以控制外设与 CPU、主存储器进行数据交换。它通过系统接口（内部接口）与主机（CPU、主存储器）交互，通过设备接口（外部接口）与各种外设打交道。其主要功能有：

① 控制与定时。I/O 系统必须对通信进行控制和定时，以协调外设和内部资源之间的通信流量，因为内部资源如主存、系统总线等被一系列的活动所共享。

② 与 CPU 通信。I/O 系统与外设之间交换控制命令、状态信息以及数据。

③ 数据通信缓冲。I/O 系统需要数据缓冲器来暂存数据，以此来适应同双方速率的不匹配，从而提高主机利用率。

④ 错误检测机制。外设与主机进行数据交换的过程中可能会产生错误，通常使用奇偶校验码、CRC 循环冗余校验码进行检测和纠正。

2. 输入输出的工作方式

① 程序控制方式为：输入/输出由 CPU 控制，在整个 I/O 过程中 CPU 必须等待而不能进行其他工作，CPU 发出 I/O 命令，命令中包含了外设的地址信息和所要执行的操作，相应的 I/O 系统执行命令并设置状态寄存器；CPU 不停地（定期地）查询 I/O 系统是否已经完成操作。当有多个外设需要和主机交换数据时，程序（CPU）必须定期轮询外设，已确定每个外设的状态。

② 程序中断方式为：CPU 利用中断方式完成数据的输入/输出。当 I/O 系统与外设交换数据时，CPU 无需等待也不必去查询 I/O 的状态，而可以抽出身来处理其他事务。当 I/O 系统完成了数据传输后，则以中断信号通知 CPU。CPU 保存正在执行程序的状态后，转入 I/O 中断服务程序完成与 I/O 系统的数据交换，再返回原主程序继续执行。与程序控制方式相比，中断方式因为 CPU 无需等待提高了效率。

③ DMA 方式为：在 DMA 方式中，CPU 在数据传输前和完成后才介入，而数据的传输过程由 DMA 控制器来管理，无需 CPU 参与，数据直接写入或读出主存储器，不再经 CPU 中转。

DMA 方式使用 DMA 控制器（DMAC）来控制和管理数据传输。DMAC 和 CPU 共享系统总线，并且具有独立访问存储器的能力。在进行 DMA 时，CPU 放弃对系统总线的控制而由 DMAC 来控制总线，由 DMAC 提供存储器地址及必需的读写控制信号，实现外设与存储器之间进行数据交换。

DMAC 获取总线的 3 种方式为：暂停方式、周期窃取方式和共享方式。

DMA 的 3 种组织方式为：单总线分离 DMA 方式、单总线集成 DMA 方式和 I/O 总线方式。

3. 设备接口

① 接口类型根据外部设备与 I/O 模块交换数据的方式可以分为两种：串行和并行接口。串行接口一次只能传送 1 位信息，而并行接口一次就可以传送多位信息。

② 常见设备接口有以下四种。

- 磁盘设备接口标准：ST506 接口、ESDI 接口、IDE 接口、EIDE 接口和 SCSI 接口。
- 打印机设备接口：打印机的接口有串行和并行两种，目前打印机的接口多采用并行方式。
- PCMCIA 接口：PCMCIA 是一种广泛应用于笔记本电脑的接口标准，体积小，扩展较灵活方便。
- P1394 串行接口：P1394 接口（ANSI 标准）是一种高速的串行接口，用来连接众多的外部设备。



- ① 程序中断方式。
- ② DMA 方式。
- ③ 设备接口。

1.2.5 精简指令系统计算机



1. RISC 计算机的基本原理

RISC 计算机通过精简指令的途径使计算机的结构更简单合理，以减少指令执行周期数，从而提高运行速度。

2. RISC 计算机的主要特点

- 指令数量少；
- 指令的寻址方式少；
- 指令长度固定，指令格式种类少；
- 提供了 Load/Store 指令访问存储器；
- 以硬布线逻辑控制为主；
- 单周期指令执行；
- 拥有相当多的寄存器；
- 优化的编译器。

3. RISC 处理结构

- RISC 的通用寄存器；

- RISC 流水线;
- 硬布线逻辑控制。



RISC 处理结构。

1.2.6 并行处理技术



1. 并行性的概念

并行性是指在同一时刻或者同一时间间隔内完成两种或两种以上性质相同或不同的工作，只要时间上相互重叠，就都蕴含了并行性。

2. 并行性的层次

并行处理是信息处理的一种有效形式，它着重发掘解题过程中的并行事件，使并行性的层次提高，系统性能更上一层。并行性有着不同的层次，而且从不同的角度来看，其层次结构也不一样。

① 程序执行的并行性层次（从低到高）如下：

- 指令内部并行：一条指令内各个微操作之间的并行；
- 指令间并行：多条指令的并行执行，需要解决指令间存在的相互关联；
- 任务或进程间并行：关键在于如何解决任务分解；
- 作业或程序间并行：关键在于设计并行算法把有限的软、硬件资源有效地同时分配给正在用于求解一个大题目的多个程序。

② 数据处理的并行性层次（从低到高）如下：

- 位串字串：一次只对一个字的一位进行处理（无并行性）；
- 位并字串：一次对一个字的全部位进行处理；
- 位串字并：一次对许多字的同一位（位片）进行处理；
- 位并字并（全并行）：对许多字的全部或部分位进行处理。

③ 操作并行性层次如下：

- 存储器操作并行：可以在一个存储周期内访问多个存储单元；
- 处理器操作步骤并行：指令的取值、译码、取操作数、执行等操作步骤在时间上重叠流水式的执行，也包括各种运算的操作步骤的重叠执行；
- 处理器操作并行：设置大量的处理单元，在同一控制器控制下按同一条指令的要求对多个数据组同时操作。

3. 并行性的措施

- 时间重叠；

- 资源重叠；
- 资源共享。

4. 并行处理机的基本原理

并行处理机又称为阵列处理机，它是在单一控制部件控制下的由多个处理单元构成的阵列。并行处理机使用按地址访问的随机存储器（RAM），以 SIMD 方式工作，主要用于大量高速向量或矩阵运算的应用领域。

5. 并行处理机的结构

根据存储器的不同组织形式，并行处理机有两种典型的结构：具有分布式存储器的并行处理机和具有集中共享存储器的并行处理机。

6. 并行处理机的特点

- ① 强大的向量运算能力。
- ② 并行处理机的并行性来源于资源重复，而不是时间重复，利用的是并行性中的同时性，而不是并发性。
- ③ 适用于专门领域，如矩阵运算、向量运算等。
- ④ 标量运算速度对系统性能影响也很重要。
- ⑤ 具有向量化功能的高级语言编译程序有助于提高并行处理机的通用性，以及减少编译时间。

7. 多处理机系统

在多处理机中，具有两个或两个以上的处理机共享输入/输出系统，在统一的操作系统控制下，通过共享主存或高速通信网络进行通信，协同求解一个大而复杂的问题。通过利用多台处理机进行多任务处理来提高速度，利用系统的重组能力来提高可靠性、适应性和可用性，是新一代计算机结构的基本特性。

（1）多处理机结构

多处理机具有共享存储器和分布存储器两种不同的结构。

（2）多处理机互连方式

- 总线互连；
- 交叉开关形式互连；
- 多端口存储器形式互连；
- 开关枢纽结构形式互连。

（3）多处理机特点

多处理机属于 MIMD 系统，多处理机要实现的是作业任务间的并行。其主要特点如下：

- 结构灵活性；
- 程序并行性；
- 并行任务的派生；
- 进程同步；

- 资源分配和任务调度。

(4) MPP 与 SMP

① 大规模并行处理机 (MPP): MPP 是由众多的微处理器组成的大规模并行处理系统。可以采用 RISC 技术, 所以有很高的性价比。

② 对称多处理机 (SMP): SMP 目前也基于 RISC 微处理器, 它与 MPP 的差别是存储系统。SMP 有一个统一的共享主存空间, 而 MPP 则是每个微处理器都拥有自己的本地存储器。



- ① 并行处理机的结构。
- ② 多处理机的两种结构。

1.2.7 安全性、可靠性与系统性能评价初步



1. 数据安全与保密

(1) 数据的加密和解密

数据加密即是对明文按照某种加密算法进行处理, 从而形成难以理解的密文, 如果密文被截获, 截获者也无法或者难以解码, 从而防止信息泄漏。

数据加密和数据解密是一对可逆的过程。数据加密技术的关键在于:

① 密钥管理: 包括密钥的产生、选择、分发、更换和销毁等。密钥的安全程度直接影响着数据的安全, 一旦密钥外泄, 加密后的数据也就不存在任何安全性可言了。

② 加密/解密算法: 在数据加密过程中, 必须选用适当的加密/解密算法。一方面要保证达到给定的安全级别, 另一方面也必须控制加密和解密的开销以保证性价比。加密和解密算法的设计通常需要满足三个条件: 可逆性、密钥安全和数据安全。

(2) 密钥体制

密钥体制包括: 秘密密钥加密体制、公开密钥加密体制和量子加密系统。

(3) 数据完整性

数据完整性保护是在数据中加入一定的冗余信息, 从而能发现对数据的任何修改、增加或删除, 通常采用的完整性检验方法是在发送或写入时对所要保护的数据的检验和作加密运算, 产生报文验证码 (MAC), 附在数据后面。在接受或读出时根据约定的密钥对数据的检验和作加密运算, 将所得的结果与 MAC 比较, 根据是否一致就可以确定数据的完整性。

(4) 密钥管理

数据加密的安全性在很大程度上取决于密钥的安全性。密钥的管理包括密钥体制的选择、密钥的分发、现场密钥保护以及密钥的销毁。

(5) 磁介质上的数据加密

磁介质存储器（软盘、硬盘等）经常用来保存和传递数据。所以有必要对其采取保护措施。常采用的方法有：硬加密的防复制技术、软加密的防解读技术和防跟踪技术。

① 硬加密技术包括以下三种。

- 利用非标准格式的磁介质记录方式：例如使用非标准的扇区标识数据，使用非标准的磁记录编码方式，使用非标准的磁盘格式化规则以及使用非常规的数据区地址标志等。
- 激光加密技术：利用精密定位技术与激光技术，在磁盘某个位置上产生永久性的标志。
- 利用专门的硬件：磁介质上的数据必须和专门的硬件配合在一起才能使用。

② 防跟踪技术通过改变计算机系统的一些功能，使得跟踪、反汇编、设置断点、读取内存等操作无法执行。

2. 计算机系统可靠性

(1) 计算机可靠性概述

① 计算机系统的可靠性是指从它开始运行（ $t=0$ ）到某时刻 t 这段时间内能正常运行的概率，用 $R(t)$ 表示。

② 失效率是指单位时间内失效的元件数与元件总数的比例，以 λ 表示，当 λ 为常数时，可靠性与失效率的关系为：

$$R(t) = e^{-\lambda \cdot t}$$

③ 两次故障之间系统能正常工作的时间的平均值称为平均无故障时间（MTBF）：

$$MTBF = 1/\lambda$$

④ 通常用平均修复时间（MTRF）来表示计算机的可维修性，即计算机的维修效率，指从故障发生到机器修复平均所需的时间。计算机的可用性是指计算机的使用效率，它以系统在执行任务的任何时刻能正常工作的概率 A 来表示：

$$A = MTBF / (MTBF + MTRF)$$

⑤ 计算机的 RAS 技术，就是指用可靠性 R 、可用性 A 和可维修性 S 三个指标衡量一个计算机系统。引起计算机故障的原因除了元件以外还与组装工艺、逻辑设计等因素有关。

(2) 计算机可靠性模型

① 串联系统：假设一个系统由 N 个子系统组成，当且仅当所有的子系统都能正常工作时，系统才能正常工作，这种系统称为串联系统。

② 并联系统：假如一个系统由 N 个子系统组成，只要有一个子系统正常工作，系统就能正常工作，这样的系统称为并联系统。

③ N 模冗余系统： N 模冗余系统由 N 个相同子系统和一个表决器组成，表决器把