

高等学校教材

薄膜电子元件

李耀霖 编著

华南理工大学出版社

内 容 简 介

本书系统介绍厚膜电子元件和厚膜混合集成电路的制造技术及设计方法。主要内容有：丝网印刷法原理、厚膜浆料制备原理、厚膜烧结机理、元件参数微调技术、各种典型厚膜元件的材料、配方、性能及制造技术、细线工艺及多层布线技术；厚膜混合集成电路的组装技术和封装技术以及厚膜混合集成电路的平面化设计和功率厚膜混合集成电路的热设计。

本书是电子材料与元器件专业本科生教材，也可作为从事厚膜电子元件、厚膜混合集成电路及电子元器件研制、生产的工程技术人员的参考书。

责任编辑 杨昭茂

高等学校教材 厚 膜 电 子 元 件 李耀霖 编著

*

华南理工大学出版社出版发行
广东省新华书店经销
广东番禺印刷厂印刷

*

开本850×1168 1/32 印张3.75 (插页3) 字数245千

1991年4月第1版 1991年4月第1次印刷

印数 1—1500

ISBN 7-5623-0252-9/TM·9.(课)

· 定价：3.00元

目 录

第一章 绪 论	(1)
§ 1-1 微电子学与微电子技术.....	(1)
§ 1-2 三种集成工艺的比较.....	(3)
§ 1-3 厚膜电子元件.....	(5)
第二章 厚膜电子元件的制造技术	(7)
§ 2-1 制造厚膜混合电路和厚膜电子元件的 工艺过程.....	(7)
§ 2-2 丝网印刷法.....	(9)
一、丝网印刷工艺.....	(9)
二、分散体系的流变性.....	(16)
三、印刷参数.....	(21)
四、丝网印刷膜厚度的计算.....	(26)
§ 2-3 干燥与烧成.....	(28)
一、干燥.....	(28)
二、烧成.....	(29)
§ 2-4 其他厚膜成膜技术.....	(36)
一、印刷成膜法.....	(36)
二、等离子喷涂成膜法.....	(37)
§ 2-5 厚膜元件参数的调整.....	(38)
一、万阻的概念.....	(38)
二、常用的阻值微调方法.....	(39)
第三章 厚膜电子元件和混合电路通用的材料	(49)
§ 3-1 厚膜混合电路用基片.....	(49)
一、对基片的要求.....	(49)
二、陶瓷基片.....	(50)

三、复合基片	(54)
§ 3-2 玻璃粘结剂	(56)
一、玻璃在厚膜电子元件中的作用	(56)
二、玻璃的基本概念	(57)
三、厚膜电子元件中的玻璃	(60)
§ 3-3 有机粘合剂	(60)
第四章 厚膜导体及材料	(65)
§ 4-1 厚膜导体的性能	(66)
一、方阻	(66)
二、可焊性(或浸润性)	(67)
三、附着强度	(68)
四、抗焊料侵蚀性	(69)
§ 4-2 贵金属厚膜导体材料	(70)
一、Ag 导体材料	(70)
二、Ag-Pd系导体材料	(72)
三、Au导体材料	(73)
四、Au-Pd系导体材料	(74)
五、Au-Pt、Au-Pd-Pt等系导体材料	(75)
六、Pd粉与Ag粉的制备	(77)
§ 4-3 贱金属导体材料	(80)
一、Cu导体材料	(80)
二、Ni导体材料	(82)
§ 4-4 导电胶	(83)
§ 4-5 厚膜导体的附着机理	(85)
一、玻璃粘结型	(85)
二、氧化物粘结型	(87)
三、混合物粘结型	(87)
第五章 厚膜电阻器及材料	(90)
§ 5-1 厚膜电阻器的主要参数	(90)
一、电阻温度系数 TCR	(90)

二、电阻的电压系数 K_V	(91)
三、电阻的噪声	(92)
§ 5-2 玻璃釉电阻的导电机理.....	(92)
一、玻璃釉电阻的微观结构	(92)
二、玻璃釉电阻的导电机理	(93)
§ 5-3 钼-银玻璃釉电阻	(96)
一、配方	(96)
二、烧成	(99)
三、导电机理	(101)
四、封装	(103)
五、树脂酸钼-树脂酸银玻璃釉电阻	(104)
§ 5-4 二硅化钼玻璃釉电阻	(105)
一、 MoSi_2	(106)
二、配方	(107)
三、烧成	(109)
四、导电机理	(110)
五、电阻膜表面针孔的消除	(111)
§ 5-5 钌系玻璃釉电阻	(111)
一、 RuO_2 系玻璃釉电阻	(112)
二、钌酸盐玻璃釉电阻	(123)
第六章 厚膜电容器、厚膜电感器、厚膜传感器及外贴元器件	(127)
§ 6-1 厚膜电容器及介质材料	(127)
一、厚膜电容器的制造工艺	(127)
二、厚膜电容器介质材料	(129)
§ 6-2 厚膜电感器	(139)
一、印刷型厚膜电感器	(140)
二、叠层型片式电感器	(142)
§ 6-3 厚膜传感器	(143)
一、厚膜温度传感器	(143)

二、厚膜湿度传感器	(146)
三、厚膜气敏传感器	(146)
四、厚膜光敏元件	(147)
§ 6-4 厚膜混合电路的外贴元器件	(148)
一、有源元件	(148)
二、无源元件	(152)
第七章 细线工艺与多层布线技术	(162)
§ 7-1 细线工艺	(162)
§ 7-2 交叉与多层介质	(164)
一、交叉与多层介质的特点	(164)
二、常用的交叉与多层介质	(166)
§ 7-3 厚膜多层布线技术	(168)
一、厚膜多层布线制造技术的特点	(168)
二、逐层印刷法	(169)
三、介质填充法	(175)
四、连接柱法	(175)
五、填充-连接柱法	(176)
六、图案设计	(176)
七、厚膜多层布线基片制作实例两则	(177)
§ 7-4 叠层陶瓷多层布线技术	(180)
一、叠层陶瓷多层布线基片的制造工艺	(181)
二、Mo-Mn法金属化技术	(185)
三、图案设计	(189)
四、低温烧结叠层陶瓷多层布线基片	(190)
§ 7-5 印刷式陶瓷多层布线技术	(191)
第八章 厚膜混合电路的组装技术及封装技术	(195)
§ 8-1 组装技术	(195)
一、影响互连的因素	(195)
二、锡焊	(198)
三、微型焊接技术	(202)

§ 8-2 封装技术.....	(211)
一、概述.....	(211)
二、全密封封接法.....	(212)
三、塑料封装.....	(215)
四、厚膜混合电路的外壳.....	(218)
第九章 厚膜混合电路的平面图案设计	(221)
§ 9-1 电路的平面转换	(221)
一、电路转换.....	(221)
二、电路系统的划分.....	(222)
三、基片尺寸的确定.....	(223)
§ 9-2 厚膜元件的图案设计	(225)
一、厚膜电阻器的图案设计.....	(225)
二、厚膜电容器的图案设计.....	(232)
三、厚膜电感器的图案设计.....	(234)
§ 9-3 电路平面化布图设计的基本规则.....	(236)
一、基片使用考虑.....	(236)
二、导带图案设计的基本规则.....	(237)
三、交叉图案设计的基本规则.....	(237)
四、焊区图案设计的基本规则.....	(238)
五、电阻器图案设计的基本规则.....	(240)
六、电容器图案设计的基本规则.....	(242)
七、厚膜混合电路的布图实例.....	(242)
§ 9-4 低噪声电路的设计考虑	(243)
§ 9-5 外贴元器件的选择	(245)
一、一般的选择原则.....	(245)
二、有源元件的选择.....	(246)
三、无源元件的选择.....	(248)
第十章 厚膜混合电路的热设计	(252)
§ 10-1 厚膜混合电路的传热基础及热阻分析.....	(252)
一、传热基础及热设计的一般步骤.....	(252)

二、厚膜混合电路的热阻分析.....	(256)
§ 10-2 厚膜混合电路的热阻计算.....	(258)
一、厚膜混合电路的内热阻计算.....	(258)
二、厚膜混合电路的外热阻计算.....	(264)
三、厚膜混合电路的瞬态热阻.....	(267)
§ 10-3 功率厚膜混合电路散热结构的设计	(270)
一、热设计时应考虑的有关因素.....	(270)
二、功率晶体管的几种散热结构.....	(275)
§ 10-4 功率厚膜混合电路外配散热器的设计	(278)
一、外配散热器的设计原则.....	(278)
二、平板散热器与型材散热器.....	(279)
§ 10-5 厚膜混合电路的热检测	(281)
一、晶体管热阻测试法.....	(281)
二、红外线显微热测试仪测试法.....	(282)
三、热敏涂料测试法.....	(282)

第一章 绪 论

§ 1-1 微电子学与微电子技术

现代电子设备与经济建设 and 国防建设有着非常密切的关系，随着科学实验和生产实践的发展，对电子设备的小体积、轻重量和高可靠性的要求越来越高。电子设备向微型化方向的发展是经历了小型化、超小型化而进入微型化阶段的。在向微型化发展的同时，相应地发展了一门新的学科和技术，即所谓微电子学与微电子技术。微电子学是对电子系统-整机-部件-元器件-工艺-材料进行综合微型化设计和研究的一门学科；微电子技术是设计和制造微型电子元器件和电路，并用它们构成各种电子装置，实现电子系统微型化的技术总称。微型化技术有别于通过缩小单个元件尺寸来提高装配密度的小型化和超小型化的方法，它是把各种电路元件，用不同方法制作在一块基片上，构成一个完整的具有一定功能的微型电子电路，即集成电路。集成电路主要包括半导体集成电路、薄膜混合集成电路和厚膜混合集成电路。

半导体集成电路又称单片集成电路或固体电路，它是采用半导体工艺（如固态扩散、外延生长等技术）制成的，其发展极其迅速。制造这种电路的最初设想是1959年提出的（当时扩散型平面晶体管问世不久），60年代初便开始了全面的研制工作。经过十几年的努力，便把占几层楼房的巨型电子计算机一举缩小为火柴盒大小（或更小）的微型计算机。

薄膜混合集成电路是50年代末期发展起来的，它采用薄膜混

合工艺。最初的薄膜无源网络于1957年研制成功，1962年建立了大批量生产自动线，目前已进入成熟阶段，能采用真空蒸发、溅射技术、结合掩模或选择性腐蚀等方法制作由各种性能优良的导体、电阻器、电容器等组成的无源网络。

厚膜混合集成电路是在40年代中期出现的。1945年美国森特拉伯（Centralab）公司为迫击炮弹近炸引信生产了小型的振荡-放大电路，该电路使用陶瓷基片，上面敷设银导体和碳电阻，再焊上小型电子管。可以说，这就是厚膜混合集成电路的雏型。以后，这种工艺不断完善和发展，1950年出现了网印电阻、电容片，1959年美国杜邦（Du Pont）公司首先成功地制成了金属陶瓷电阻浆料（钼-银系电阻浆料），同时提出在 Al_2O_3 陶瓷基片上进行印刷的方案。至此，厚膜混合集成电路已基本定型。但是，在这期间，厚膜混合集成电路的发展并不很快，直至1964年后，美国国际商用机器公司（IBM）用厚膜混合集成电路（固体逻辑工艺SLT）制成360计算机，其体积小、性能好，从此，厚膜混合集成电路才受到很大重视并获得迅速发展。

所谓厚膜混合集成电路，是指将互连导线、电感、电阻、电容、半导体元器件等通过印刷、烧成、焊接等工序，在一块不大的陶瓷基片上制成的具有一定功能的电路单元。“混合集成”，一般是指在厚、薄膜集成的基础上，再混合小型元器件或半导体集成电路。实际的厚、薄膜电路一般都以混合集成电路的形式出现，因此，称它们为厚、薄膜混合集成电路，或简称为厚、薄膜混合电路或厚、薄膜电路。

还应该指出，厚膜与薄膜这两个概念并非单从膜的厚薄来区分，主要是它们代表着两种截然不同的工艺特征。厚膜指的是采用丝网印刷、烧成这种工艺，而薄膜的工艺特征则为采用真空蒸发、溅射、化学淀积等方法。当然，从膜元件的厚度来看，两者确实也有差别，一般，厚膜元件的膜厚比薄膜元件大几个数量级。厚

膜元件的膜厚一般为 $10\mu\text{m}$ 以上，典型的是 $20\text{--}25\mu\text{m}$ ，而薄膜元件的膜厚一般在 $10^2\text{--}10^3\text{\AA}$ ($1\text{\AA}=10^{-8}\text{cm}$) 的数量级范围。

§ 1-2 三种集成工艺的比较

半导体集成电路、薄膜混合电路及厚膜混合电路三者在上差别很大，各具独特性质，但是，它们之间并不是互相排斥，而是各自施展其独特的长处，互相补充互相渗透。随着电子系统的复杂化，信息处理设备、传输设备中的处理和传输量的增加与高速化，提高电路的集成度与具备更多功能便显得更为重要了。虽然在这方面，半导体集成电路也在迅速开展着大规模和超大规模集成电路的研究，但由于费用庞大、研制周期长和不适应多品种小批量生产等三大因素所限，目前仍大量采用以混合集成电路组装技术为基础，同时组装上半导体集成电路和其他有源、无源元件所构成的高密度、多功能的混合大规模集成电路，可以说这是混合电路发展的总趋势。

至于在实际工作中应该采用哪一种集成工艺，则决定于具体应用和要求。一般来说在下列几种情况下宜采用混合工艺：

- ①需要高功耗或极低功耗。
- ②需要很高的工作频率。
- ③要保留传统电路的设计。
- ④在生产中可能要改变电路参数。
- ⑤电路元件大部分为无源元件。
- ⑥需要用低温度系数或高精度的无源元件。
- ⑦需要的元件类型多而元件参数值的范围很宽。
- ⑧产品需要量较少。

在混合集成电路中，厚膜混合电路与薄膜混合电路相比，无

论产量多大，它都比薄膜混合电路经济。因此，厚膜混合电路具有不可忽视的竞争能力。这些年来，由于新材料新工艺的不断涌现，厚膜混合电路进入了一些过去仅由薄膜混合电路“把持”的领域，厚膜混合电路已成为集成电路的一个重要分支。在混合集成电路中，厚膜混合电路所占比例较大，日本的厚膜混合电路产值，约占整个混合电路产值的80%以上。近年来，美、日、西欧等国的厚膜混合电路以每年14—19%的比例递增。从混合集成电路的发展动态可以看出，目前正在形成以厚膜混合电路为主，薄膜混合电路为辅的生产局面。

厚膜混合电路的优点很多，主要是无源元件的参数范围宽、元件精度较高、性能稳定可靠、高频特性好、元件间绝缘良好、电路设计灵活性大、生产设备投资少、成本低、适于自动化和多品种小批量生产，现阶段在高压、大电流、大功率及多层布线等方面居领先地位。厚膜混合电路的缺点主要是还不能制造出实用化的厚膜有源元件，同时无源元件的特性和精度较薄膜元件稍差。

厚膜混合电路应用很广，在家用电器、医用设备、汽车工业、通讯设备、测量与自动控制系统、电子计算机、航空及宇航等领域都获得应用。

厚膜混合电路的主要发展动向有如下几个方面：

①开发价廉质优的新型基片材料、浆料与包封材料。

②采用各种新式元器件。

③开发应用多层布线、高密度组装和三维电路，向具有单元系统功能的混合大规模集成电路发展。

④充分发挥厚膜混合电路的特长，继续向多功能、大功率等方向发展。

⑤在利用厚膜集成技术的基础上，结合运用表面组装技术，制造厚膜-微片电路与表面组装厚膜混合电路；结合运用薄膜集成技术，制造厚膜-薄膜混合电路；结合运用敏感技术，制造厚

膜传感器电路。

⑥推广计算机辅助设计(CAD)、计算机辅助制造(CAM)与计算机辅助测试(CAT)技术, 生产工艺逐步向机械化、半自动化、全自动化方向过渡, 不断提高生产效率、降低生产成本与改善厚膜混合电路可靠性。

§ 1-3 厚膜电子元件

厚膜技术在电子元件的生产中获得广泛的应用。除了在传统的各类体型电子陶瓷元件上制造各种图案的电极导体外, 厚膜技术广泛用于制造各种小型、平面化的电子元件, 目前已能大量生产的有片式电阻器、片式电感器和片式敏感元件等各种单层或者多层的厚膜型电子元件。

另一方面, 由各种厚膜元件与外贴元器件组成的厚膜混合电路, 由于具有一定的电路功能, 所以, 可以广义地把这些封装好的厚膜电路块看成是厚膜电子元器件。从当前的发展来看, 在整个厚膜电子元器件的产业中, 这类多功能的厚膜混合电路占据主导地位。

此外, 应用丝网印刷技术和叠层陶瓷技术可以制造具有独石结构的各种片式多层功能元件, 典型的制品有多层陶瓷电容器、片式电感器、多层陶瓷基片和压电陶瓷驱动器等。

本书主要讨论厚膜电子元件和厚膜混合电路的材料、制造和设计技术。

习 题 与 思 考 题

1. 什么是微电子学和微电子技术?
2. 何谓集成电路? 集成电路主要有哪几种型式?

3. 何谓厚膜混合集成电路？
4. 厚膜混合电路与薄膜混合电路有何区别？哪些应用领域最能发挥厚膜混合电路的优越性？
5. 在三种集成工艺中，什么情况下宜于采用混合技术？
6. 当前混合电路发展的总趋势是怎样的？
7. 试简述当前厚膜混合电路的发展动向。
8. 厚膜技术在电子元器件的生产中有哪些方面的应用？

第二章 厚膜电子元件的制造技术

为了对厚膜混合电路和厚膜电子元件的制造有一概略的了解，本章首先介绍它们的制造工艺流程，然后对厚膜电子元件制造技术中的丝网印刷、干燥与烧成、元件参数调整等主要工序进行详细讨论。

§ 2-1 制造厚膜混合电路和厚膜电子元件的工艺过程

制造厚膜混合电路的典型工艺一般包括如下主要步骤：

- ①基片的准备。
- ②印制电感和导电图（包括电容器的下电极）。
- ③印制电容器介质。
- ④印制电容器上电极。
- ⑤印制电阻。
- ⑥参数微调。
- ⑦元件包封。
- ⑧组装。
- ⑨测试。
- ⑩封装。

上述工艺流程所表示的是一般情况，实际生产过程大同小异。工艺流程中元件制造的顺序，原则上是热处理温度高者先印先烧。

在整个厚膜混合电路中，厚膜电阻及其端接，导电带（连接导体的俗称）等占了电路元件的大部分，其余是厚膜电容器、厚膜电感器、厚膜半导体以及隔离交叉导线的绝缘介质层等。但目前要做到整个电路全膜化还不可能，有些电路元件即使能制成膜式元件，然而考虑到性能和成本两方面因素，在实际制造中也不一定采用。因此，目前在厚膜混合电路生产中，通常主要是制造导电带和厚膜电阻（有时亦制造厚膜电容器）。在大批量生产中，凡是不宜采用厚膜工艺进行生产的元件，应采用外贴（为混合集成电路而研制的）片式元件，而有源元件则全部需要外贴。

对于已选定的电路，在完成平面图案设计的情况下，厚膜电阻的工艺过程通常包括如下几个步骤：

- ①制作原图。
- ②制作掩模。
- ③印刷、干燥、烧成。
- ④阻值微调。

在厚膜电阻的制造过程中，印刷、干燥、烧成等生产工序，一般又有如下三种情况：

- ①印刷导体→干燥→印刷电阻→干燥→烧成
- ②印刷导体→干燥→烧成→印刷电阻→干燥→烧成
- ③印刷电阻→干燥→烧成→印刷导体→干燥→烧成

生产中导电带与电阻能否同时烧成，取决于导体材料与电阻材料二者之间是否有不良反应。

§ 2-2 丝网印刷法

一、丝网印刷工艺

丝网印刷方法一般分为非接触法和接触法两类。非接触印刷法在印刷前后丝网与基片不直接接触,当刮板沿丝网移动时,丝网才与基片接触并发生弹性变形。接触印刷法则其丝网与基片在印刷前就直接接触,而且当刮板沿丝网移动时,丝网不发生弹性变形。在厚膜混合电路制造中常用非接触印刷法。

一般来说,丝网印刷工艺主要包括如下步骤:制作原图、照相、制作掩模、浆料配制及印刷。本节主要讨论以上几个工序。

(一) 原图与掩模制作

1. 原图制作

厚膜混合电路的制造是从平面图案设计开始的。图案设计是根据已选定的电路图,按照厚膜生产的特点,把无源元件布置在基片上,并留出外贴有源元件、引出线等所需位置的焊区。关于平面图案设计的具体内容将在第九章进行讨论。

已设计好的图案,通常按10:1或20:1的比例绘制出来(若图案简单,线条要求不太精细,放大倍数可以减小)。将这放大后的设计图案覆盖在红膜上,按图形切割红膜即得原图。红膜是一种涂了红漆的透明涤纶薄膜。

由于一个电路往往包含几种电路元件,所以印制一个电路需要一套相应的丝网。为了保证套印时图形准确,在设计图案时,必须在各个图案的相应位置上加上对准标记,如十字(常用)、矩形或圆形。标记图形不应影响电路的工作性能。

原图制好后,用缩小照相机(一般半导体集成电路所用的初缩照相机已能满足要求)进行照相,将图形缩小到原来的尺寸。