

数字集成电路 设计原理和运用

卢尔健 邵丙铎

国防工业出版社

内 容 简 介

本书系统地阐述了双极型各类数字集成电路的逻辑和电路设计原理、实际特性、测试和应用方法。前五章介绍数字集成电路的数学和图解方法,各种 TTL 逻辑门和界面电路, TTL 触发器;集成化的单稳态、非稳态触发器;小规模加法器、减法器、数据比较器。后六章介绍各种组合性和时序性的中、大规模集成电路(包括各种算术逻辑单元/功能发生器、译码器、编码器、奇偶校验器、数据选择器、计数器、寄存器、移位寄存器、随机和只读存储器及可编程程序逻辑阵列等)。

本书适合于从事系统设计、集成电路设计和制造人员及具有相当基础的工人阅读,也可作为大专院校有关专业的教学参考书。

数字集成电路设计原理和运用

卢尔健 邵丙锐

国防工业出版社出版

北京市书刊出版业营业许可证出字第 074 号

新华书店北京发行所发行 各地新华书店经售

上海商务印刷厂承排 太原印刷厂印装

850×1168 1/32 印张 18 9/16 492 千字

1979 年 8 月第一版 1979 年 8 月第一次印刷 印数: 00,001—50,000 册

统一书号: 15034·1817 定价: 2.30 元

前 言

半导体集成电路是半导体工艺、器件、电路和系统设计相结合的产物。随着工艺和设计的不断完善,集成电路技术获得了迅猛的发展,在现代化的电子通讯、雷达、自控设备、计算机和仪器仪表等各个领域得到了极为广泛的应用。特别是中、大规模集成电路及未来的超大规模集成电路更显示出强大的生命力,对于实现我国四个现代化的宏伟目标具有十分重要的意义。

为了给广大专业人员提供比较系统的学习参考资料,推动中、大规模集成电路的生产和研制工作,开拓新的应用领域,我们编写了这本书。

本书所介绍的集成电路均属于双极型范围,内容力求做到由浅入深、由简到繁。书中列举了国内、外一些有代表性的数字集成电路产品;系统地阐述了逻辑设计和电路设计原理、特性、测试和应用方法;提供了具体的逻辑图和电路图。集成电路常规工艺不属本书讨论范围,读者如感兴趣可参看有关书籍。但本书对某些具有特殊工艺结构的电路,则结合工艺和图版结构作了专门的讨论。本书的重点是介绍中、大规模集成电路。

我们希望本书能在整机设计人员、电路设计人员、工艺设计人员及产品制造人员之间起到桥梁的作用。

本书在编写过程中,上海无线电十九厂和复旦大学有关领导曾给予热情的支持;上无十九厂的有关同志协助绘制了书中的图表;长沙工学院、华东计算所、冶金研究所的有关同志也曾给予过帮助,作者在此一并表示感谢。

由于我们各方面水平有限,书中难免有错误或不妥之处,恳望读者提出宝贵意见。

作 者

1978. 3.

目 录

第一章 数字电路及其数学基础1

第一节 基本逻辑关系和逻辑门1

§ 1-1-1 “与”、“或”、“非”逻辑及“与门”、“或门”、“非门”1

§ 1-1-2 几种常用的双极型逻辑门7

第二节 逻辑代数.....19

§ 1-2-1 逻辑代数的一些公理和定理19

§ 1-2-2 逻辑功能的几种表示和逻辑代数的图示法26

第二章 TTL 逻辑门39

第一节 与非门.....39

§ 2-1-1 TTL 与非门静态、动态分析39

§ 2-1-2 TTL 与非门电性能测试和特性曲线49

§ 2-1-3 TTL 浅饱和电路68

§ 2-1-4 TTL 肖特基二极管(SBD)抗饱和电路74

§ 2-1-5 TTL 低功耗门电路79

§ 2-1-6 TTL 与非功率门81

第二节 其它逻辑门.....82

§ 2-2-1 与门(与驱动器)82

§ 2-2-2 或非门、与或非门、或扩展器85

第三节 总线和长传输线上的发送、接收电路及其应用89

§ 2-3-1 数据总线上的发送门和接收门90

§ 2-3-2 长传输线上的驱动器和接收器99

第三章 TTL 触发器.....118

第一节 $R-S$ 触发器118

§ 3-1-1 $R-S$ 触发器118

§ 3-1-2 $R-S-T$ 触发器125

§ 3-1-3 $R-S-S$ 触发器	132
第二节 $J-K$ 触发器	133
§ 3-2-1 $J-K$ 触发器的逻辑功能和分类	133
§ 3-2-2 主-从方式的 $J-K$ 触发器	134
§ 3-2-3 维持-阻塞方式的 $J-K$ 触发器	143
§ 3-2-4 电荷控制方式的 $J-K$ 触发器	150
§ 3-2-5 边沿触发方式的 $J-K$ 触发器	154
第三节 D 型触发器	160
§ 3-3-1 D 型触发器的结构与功能	160
§ 3-3-2 单块集成 D 型触发器	164
§ 3-3-3 门门触发器	173
第四节 外接 $R-C$ 的触发器	176
§ 3-4-1 $R-S-T$ 触发器	177
§ 3-4-2 $J-K$ 触发器	179
第四章 TTL 非稳态、单稳态电路	182
第一节 自激多谐振荡器	182
§ 4-1-1 由双与非门阻容耦合的振荡器	182
§ 4-1-2 TTL 环形振荡器	187
第二节 单稳态电路	192
§ 4-2-1 简单的微分型单稳态电路	192
§ 4-2-2 集成单稳态电路之一	193
§ 4-2-3 集成单稳态电路之二	204
§ 4-2-4 集成单稳态电路之三	216
第三节 施密特电路	221
第五章 小规模加法器	229
第一节 异或门和半加器	229
§ 5-1-1 异或门和半加器的逻辑功能	229
§ 5-1-2 单块集成异或门	231
§ 5-1-3 数值比较器	234
第二节 全加器	240

§ 5-2-1 全加器的逻辑结构	239
§ 5-2-2 几种集成全加器	245
第三节 减法器	250
§ 5-3-1 半减器	250
§ 5-3-2 全减器	251
§ 5-3-3 全加器/全减器	253
第四节 半加器和全加器的测试	260
§ 5-4-1 直流特性测试	260
§ 5-4-2 交流测试	263
第六章 中规模加法器和功能发生器	267
第一节 加法器的工作方式	267
§ 6-1-1 串行与并行加法器	267
§ 6-1-2 进位链的结构及几种高速进位方式	268
第二节 单块集成中规模加法器	276
§ 6-2-1 提前进位发生器	276
§ 6-2-2 算术逻辑单元/功能发生器	285
§ 6-2-3 算术逻辑单元/功能发生器的扩展方法	300
第三节 采用二级译码的算术逻辑单元/功能发生器	304
§ 6-3-1 基本单元电路结构的考虑	304
§ 6-3-2 二级译码的算术逻辑单元/功能发生器	312
第七章 计数器	331
第一节 非同步型计数电路的逻辑设计	332
第二节 同步型计数电路的逻辑设计	352
第三节 各种功能的计数电路	364
§ 7-3-1 可逆计数电路	364
§ 7-3-2 二进制可变计数电路	377
第四节 中规模集成化的计数器电路结构	381
§ 7-4-1 中速非同步十进计数器电路结构	381
§ 7-4-2 较高速可预置数的非同步十进计数电路	386
§ 7-4-3 同步十进可逆计数电路	393

第八章 组合性逻辑电路	396
第一节 译码器和编码器	397
§ 8-1-1 二变量、三变量和四变量译码器	397
§ 8-1-2 二进制编码数(BCD)-十进数译码器	400
§ 8-1-3 BCD-7 段显示译码器	409
§ 8-1-4 编码器	425
第二节 数据选择器	427
§ 8-2-1 几种常用的数据选择器	428
§ 8-2-2 具有求补功能的数据选择器	430
第三节 奇偶校验电路	439
§ 8-3-1 奇偶校验原理	439
§ 8-3-2 奇偶发生器和奇偶校验器	442
§ 8-3-3 采用译码方式的九位奇偶发生器/奇偶校验器	447
§ 8-3-4 海明奇偶校验器	452
第九章 寄存器和移位寄存器	459
第一节 寄存器	459
§ 9-1-1 由门门触发器构成的 8 位寄存器	459
§ 9-1-2 兼有计数功能的存储寄存器	462
§ 9-1-3 寄存器堆	463
第二节 移位寄存器	467
§ 9-2-1 移位寄存器的基本概念	467
§ 9-2-2 几种单块集成通用移位寄存器	471
第三节 移位寄存器的应用	487
§ 9-3-1 作为串并行转换电路	487
§ 9-3-2 连成具有计数功能的电路	492
第十章 双极型随机存取存储器(RAM)	497
第一节 射极耦合型存储器	498
§ 10-1-1 射极耦合型存储器单元	498
§ 10-1-2 射极耦合型存储器外围电路之一	500

§ 10-1-3 射极耦合型存储器外围电路之二	504
第二节 集成注入逻辑存储器	508
§ 10-2-1 集成注入逻辑存储单元之一	508
§ 10-2-2 集成注入逻辑存储单元之二	517
§ 10-2-3 集成注入逻辑动态存储器	521
第三节 电流控制方式的随机存取存储器	526
§ 10-3-1 电流控制方式的随机存取存储器之一	527
§ 10-3-2 电流控制方式的随机存取存储器之二	539
第十一章 只读存储器(ROM)	550
第一节 只读存储器的设计原理	551
§ 11-1-1 固定内容的只读存储器(ROM)	551
§ 11-1-2 电编程的只读存储器	555
第二节 ROM 的工作方式和应用	563
第三节 可编程序逻辑阵列(PLA)	572
§ 11-3-1 PLA 的工作原理	572
§ 11-3-2 PLA 的应用	579

第一章 数字电路及其数学基础

数字电路广泛地应用于电子计算机、自动控制系统以及数字通讯系统中。各种数字电路基本上可由“与”、“或”、“非”逻辑功能的逻辑门电路组合而成。在数字电路中所使用的信号只有“0”和“1”两种对立状态。在电路中就是“导通”或“截止”状态，亦称“低电平”或“高电平”状态。本章着重介绍各种基本的逻辑功能及实现这种功能的电子线路；还要介绍处理基本逻辑关系的数学方法——布尔代数及简化逻辑关系的有用图解法（维区图、卡诺图）。

第一节 基本逻辑关系和逻辑门

§ 1-1-1 “与”、“或”、“非”逻辑及“与门”、“或门”、“非门”

在数字系统中，可以处理由“0”和“1”两种不同信号组合成的各种状态。在组合“0”和“1”两种对立的信号时，要具备某种特定的法则。这种法则我们称它为“逻辑”。

除了用“0”和“1”表示两种不同的状态外，在数字电路中还用符号 A 和 $\bar{A}$ 来表示。在日常生活中或自然界中，这种对立的的不同状态到处可见。例如真和假、高和低、上和下、有和无、是和非、开和关。其中对立的一方称为 A ，另一方则为 $\bar{A}$ ；或者一方为“1”，另一方为“0”。

在数字电路中，这种对立状态通常是用电路的导通与截止、电平的高与低来标志的。

（一）正逻辑与负逻辑

数字电路经常应用的这两种逻辑是什么意思呢？简言之，就是在处理各种逻辑关系中以高电平为逻辑“1”、低电平为逻辑“0”作为出发点的，称为正逻辑。以低电平为逻辑“1”、高电平为逻辑“0”

作为出发点的,称为负逻辑。例如在用 $N-P-N$ 管作开关的电路中当晶体管截止时,输出电平接近 $+V_{cc}$, 为高电平,用“1”表示。当导通时,输出电平为饱和压降 V_{ces} , 即为低电平,用“0”表示(见图 1-1-1)。以这种表示方法为基础的逻辑关系即是正逻辑。反之,则为负逻辑。在本书中我们都使用正逻辑。

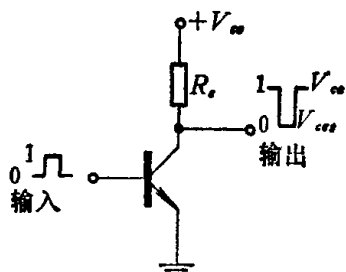


图 1-1-1 开关电路

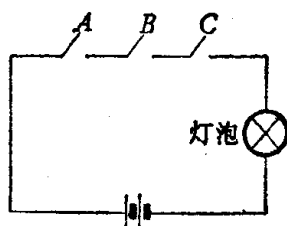


图 1-1-2 电灯电路

(二)“与逻辑”和“与门”

为了形象地说明“与逻辑”的含义,让我们举一简单的例子。图 1-1-2 中的电灯电路,只有三个开关 A 、 B 、 C 都合上电灯才亮;只要有任一开关不合上电灯就不亮。这里电灯是否亮同三个开关的关系就是“与逻辑”关系。“与”就是共同的意思。仅当共同具备某种条件时,才能得到一定的结果。这就是“与逻辑”的含义。

我们用符号 A 、 B 、 C 表示开关的状态,如其值为“1”则表示开关合上,“0”表示不合上;同时用符号 Q 表示灯泡的状态,如其值为“1”则表示灯泡亮,“0”表示灯泡暗。开关 A 、 B 、 C 中每一开关有两种不同状态,故共有八种不同的组合,其中每一种组合必对应某种灯泡的状态。我们把它列成一个表如表 1-1-1 所示。这种表称为真值表。从真值表中可明显看出,灯泡状态 Q 与开关 A 、 B 、 C 的状态之间的逻辑关系可用如下的数学式子来表示:

$$Q = A \cdot B \cdot C \quad (1-1-1)$$

式(1-1-1)不是一般的乘法,而是表示 Q 与 A 、 B 、 C 之间的逻辑关系,是“与逻辑”关系。此式仅表明当 A 、 B 、 C 三值都是 1 时, Q 才是 1; 而 A 、 B 、 C 中任一为 0 时, Q 就为 0。这完全反映了灯泡状态与开关 A 、 B 、 C 状态之间的“与”逻辑关系。式(1-1-1)称为“逻辑与”。

表 1-1-1 真值表

开 关			灯 泡
A	B	C	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

辑乘”。“与逻辑”用这种“逻辑乘”来表示是很方便的。

上面说明了与逻辑的概念。在电子线路中实现这种与逻辑关系的电路称为“与门电路”(或“与门”)。最简单的与门如图 1-1-3 所示。这个电路由三个二极管 D_1 、 D_2 、 D_3 及一个电阻 R 组成。电阻上端加正电压 V_{cc} (如 $+4V$)，二极管的负极分别为 A 、 B 、 C ，作为与门的三个输入端；它的正极同电阻下端连在一起，作为与门的输出端 Q 。只要 A 、 B 、 C 三输入端中任一端接地(低电平)，则输出 Q 的电平为二极管的正向压降，约 $0.7\sim 0.8V$ 左右，为低电平。如 A 、 B 、 C 三输入端都接高电平(如 $+4V$)，则输出 Q 为高电平 V_{cc} 。在正逻辑中设低电平为 0，高电平为 1。显然此电路具有与

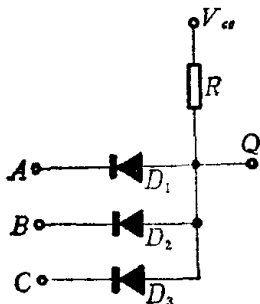


图 1-1-3 与门

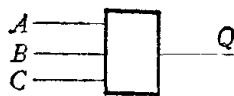


图 1-1-4 与门符号

逻辑的功能: 仅当所有输入端为 1 时, 输出才为 1; 任一输入端为 0 时, 输出就为 0。用逻辑乘来表示此与门功能, 即为: $Q = A \cdot B \cdot C$ 。

与逻辑的符号如图 1-1-4 所示。

(三)“或逻辑”和“或门”

“或逻辑”在日常生活中也是很常见的。其含义是只要在诸条件中有一个具备就可达到某种目的。图

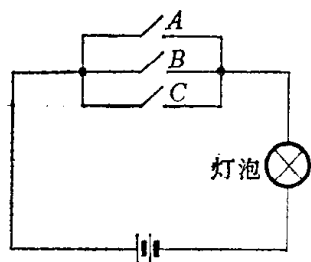


图 1-1-5 电灯电路

1-1-5 中的电灯电路中, 并联的开关 A 、 B 、 C 只要有一个合上, 电灯就会亮。这种逻辑关系称为“或逻辑”。同前面一样可以列出开关 A 、 B 、 C 各种不同状态的组合与对应的灯泡 Q 状态的真值表,

如表 1-1-2 所示。观察表 1-1-2 可知, A 、 B 、 C 中只要有一个为 1, Q 即为 1; 仅当 A 、 B 、 C 三者都为 0 时, Q 才为 0。这种关系如用数学式子来表示则可写成:

$$Q = A + B + C \quad (1-1-2)$$

表 1-1-2 或门真值表

开 关			灯 泡
A	B	C	Q
0	0	0	0
1	0	0	1
0	1	0	1
1	1	0	1
0	0	1	1
1	0	1	1
0	1	1	1
1	1	1	1

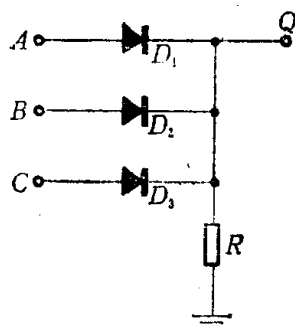


图 1-1-6 或门

这叫做“逻辑加”。它不是普通的加法运算, 而仅是“或逻辑”的某种数学表示。式(1-1-2)的定义是, 三个量中只要有一个或一个以上的量为 1, 其和即为 1; 仅当全部量为 0 时, 其和才为 0。

在电子线路中实现“或逻辑”的电路称为“或门”。最简单的或门如图 1-1-6 所示。包括三个二极管 D_1 、 D_2 、 D_3 和一个电阻 R ,

但接法上同“与门”刚好相反。二极管负极同电阻一端连在一起作为输出端,而输入端 A 、 B 、 C 分别接在二极管正极上。当 A 、 B 、 C 三输入端中任一端为高电平时,输出 Q 为输入高电平减去二极管的正向压降,仍为高电平;仅当三输入端都为低电平(如 0V)时,输出 Q 才为低电平(0V)。换句话说,在此电路中当任一输入端为 1 时,输出为 1;仅当全部输入为 0 时,输出才为 0。所以它实现“或逻辑”的功能,称为“或门”。

或门的逻辑式可用式(1-1-2)来表示,图 1-1-7 所示为其逻辑符号。

以上讨论了“与”逻辑与“或”逻辑的概念,也谈到了相应的数学表示式,即分别用“逻辑乘”和“逻辑加”表示“与”逻辑和“或”逻辑。这里我们还应该指出一点:那就是,我们所讨论的逻辑是所谓“正逻辑”。在有些场合,还常采用“负逻辑”,也就是规定“高电平”是“0”,而低电平是“1”。在两种不同的规定中,“与”逻辑和“或”逻辑正好是互相颠倒的。例如在正逻辑中是“与”门的话,在负逻辑中就是“或”门,反之亦然。

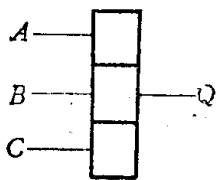


图 1-1-7 或门符号

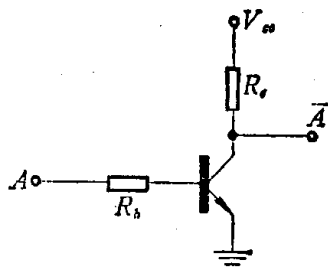


图 1-1-8 非门

(四)“非逻辑”和“非门”

“非逻辑”功能是指对某一状态的否定,也就是把某一状态转化为对立面的功能。实现“非逻辑”功能的电子线路叫做“非门”。“非门”电路就是倒相电路,最简单的非门电路如图 1-1-8 所示,是一个单级倒相器,由一个晶体管和负载电阻组成。在非门电路中只有一个输入端,当输入高电平时,输出低电平;输入低电平时,输出高电平。

非门的真值表如表 1-1-3 所示, 而其逻辑符号如图 1-1-9 所示。

表 1-1-3 非门真值表

输 入	输 出
A	$\bar{A}$
1	0
0	1

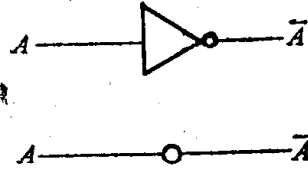


图 1-1-9 非门及非门符号

以上“与”、“或”、“非”逻辑关系, 是最基本的逻辑关系。从这些基本逻辑关系出发, 可以组成其它几种逻辑关系。如与非、或非、与或非等。

把一个与门电路同一个非门电路连接起来就构成了“与非”门, 如图 1-1-10 所示。其功能如下: 当输入端 A 、 B 、 C 都为高电平时, 与门输出为高电平, 再经非门后输出端 Q 变为低电平。当 A 、 B 、 C 中任一端是低电平时, 与门输出是低电平, 但经非门后输出 Q 变为高电平。总的功能就是“与非”逻辑。它的含义就是与逻辑的结果再给以否定(倒相)。与非门的逻辑符号如图 1-1-11 所示。



图 1-1-10 与非门符号

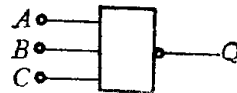


图 1-1-11 与非门符号

(五)“异或逻辑”和“异或门”

所谓“异或”是指这样一种逻辑功能: 设有二个输入状态, 仅当这二个输入状态相反时(即一个为“1”, 另一个为“0”, 或反之。), 输出状态才为“1”, 而在任何其它状态下, 输出状态则为“0”。按此定义, 可写出“异或”逻辑的真值表如表 1-1-4 所示。二个变量的异或功能常写成式(1-1-3)所示的形式:

$$Q = A \oplus B \quad (1-1-3)$$

表 1-1-4 “异或”真值表

输入		输出
A	B	Q
0	1	1
1	0	1
0	0	0
1	1	0

根据上述异或功能的含义或表 1-1-4 的真值关系可写出异或逻辑同变量 A 、 B 之间的函数关系如下:

$$Q = A \cdot \bar{B} + \bar{A} \cdot B \quad (1-1-4)$$

实现异或功能的电子线路叫做“异或门”。其组成的方法可按式(1-1-4)由与或门组成,如图 1-1-12 所示。异或门的逻辑符号如图 1-1-13 所示。

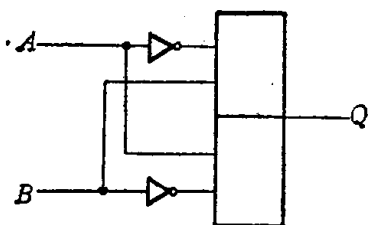


图 1-1-12 异或门逻辑图

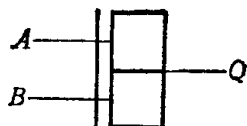


图 1-1-13 异或门符号

§1-1-2 几种常用的双极型逻辑门

上面介绍了几种基本的逻辑概念以及代表相应逻辑功能的最简单的门电路。但是最简单的门电路在实际使用中往往有许多不足之处。因此,为了克服这些缺点,门电路不得不向更复杂、更有效的方向发展。

(一)DTL(二极管-晶体管逻辑)门电路

首先介绍 DTL 与非门。我们知道,最简单的二极管、电阻组成的与门电路同单管倒相器组成的非门电路配合起来就可以组成

与非门电路。如图 1-1-14 所示。但这种简单的与非门抗干扰性能

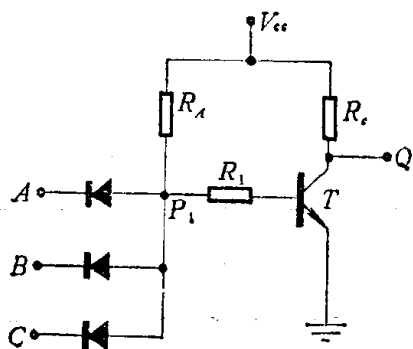


图 1-1-14 DTL 与非门

能和驱动能力都较差。目前最广泛使用的 DTL 与非门是在此基础上发展起来的, 如图 1-1-15 所示。其中 T_1 用来增加驱动 T_2 的驱动电流, 同时其发射结二极管和 D_4 一起提高了欲使 T_2 导通而必须在 P_1 点所加的电位, 即提高了电路的抗干扰性能。

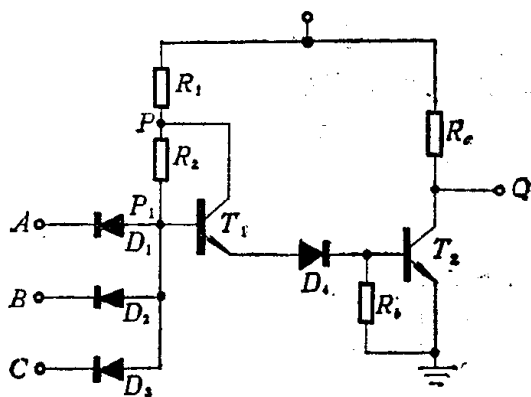


图 1-1-15 DTL 与非门

实际生产的 DTL 与非门电路通常有五个输入二极管, 其中电阻 $R_1=1\text{ k}\Omega$, $R_2=3\text{ k}\Omega$, $R_3=3\text{ k}\Omega$, $R_4=3\text{ k}\Omega$ 。

这种 DTL 与非门在速度和驱动能力方面仍存在着矛盾。事实上, 在实际应用中输出端总是接负载的, 具有一定的负载电容。当 T_2 从饱和转为截止时, 总要先经负载电阻 R_C 对负载电容 C_L 充电, 如图 1-1-16 所示。这需要时间, 其大小正比于时间常数 $R_C C_L$ 。为了提高门电路的速度, 必须减少此充电时间常数, 即减少 R_C 和 C_L 的数值。但 R_C 不能减

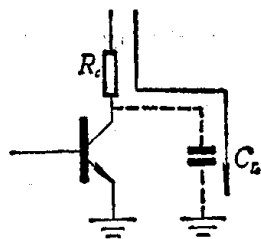


图 1-1-16 充电回路

得太小，否则将增加电路的功耗。另一方面由于晶体管所能承受的电流是一定的， R_O 如减少，则增加了电路本身流过它的电流，相对地减少了能承担后级负载门的输入电流，因此会削弱驱动后级门的能力。

由此可见，该电路明显地存在着速度和功耗、驱动能力的矛盾。在解决此矛盾的过程中诞生了比较完善的 DTL 驱动器电路，如图 1-1-17 所示。输入端的二极管和晶体管 T_1 同图 1-1-15 中的部分一样。经过 T_2 的放大作用后，能进一步为输出管 T_4 提供更大的驱动电流，使负载能力有显著提高。而 R_5 、 T_3 、 D_4 组成一个等效的可变电阻替代了图 1-1-15 中的负载电阻 R_O 。为什么这个电阻是可变的呢？因为 T_3 的基极受 T_2 的集电极电位控制， D_4 的负极受 T_4 集电极电位的控制，造成这一路有时导通，有时截止，即等效电阻时小时大。

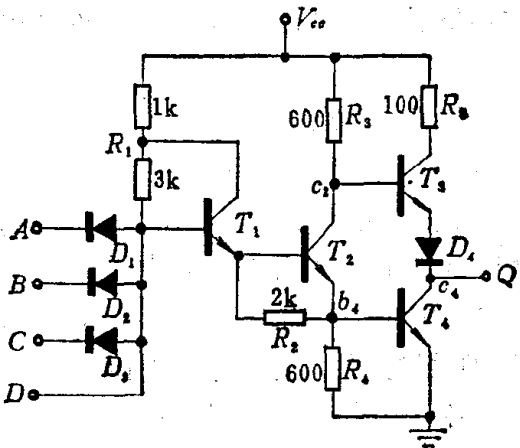


图 1-1-17 DTL 驱动器

当输入端接低电平时， T_1 、 T_2 、 T_4 都截止，输出为高电平。由于输出管截止，只有很小的漏电流，所以流经 T_3 、 D_4 、 T_4 的电流也很小。当输入端都接高电平时， T_1 、 T_2 、 T_4 都导通， T_2 、 T_4 处于饱和状态。输出为低电平。但此时 T_3 、 D_4 仍不能导通。因为此时 b_4 点电位为 $0.7 \sim 0.8\text{V}$ ， T_2 的集电极饱和压降 $V_{ces2} \approx 0.2 \sim 0.3\text{V}$ ，所以 C_2 点电位约为 1V 左右；而 C_4 点的电位就是 $V_{ces4} \approx 0.2$