

Shuzi Xitong Luoji Sheji

数 | 系 | 逻 | 设  
字 | 统 | 辑 | 计

[美] A · D · 弗 莱 德 曼 著



# 数字系统逻辑设计

【美】A. D. 弗莱德曼 著

刘春和 译

吴纯园 校

人民邮电出版社

JS/27/06

## Logical Design of Digital Systems

by Arthur D. Friedman

Computer Science Press, Inc.

1975

### 内 容 提 要

本书是数字系统（包括电子计算机）的基础理论读物。全书共分三个部分：第一部分为基本原理，介绍了阅读本书必须具备的数学知识——集合论、布尔代数及数制、第二部分为组合电路与时序电路，介绍了组合电路的综合及时序电路的综合和分析；第三部分为系统设计，介绍了用寄存器传递语言进行系统设计的方法及故障诊断和物理实现的有关问题。

本书可供大专院校电子计算机、数控、电测等专业高年级学生及有关的工程技术人员阅读参考。

## 数字系统逻辑设计

[美] A. D. 弗莱德曼 著

刘春和 译

吴纯园 校

人民邮电出版社出版

北京东长安街 27 号

北京印刷一厂印刷

新华书店北京发行所发行

各地新华书店经售

开本：787×1092 1/32 1982年3月第一版

印张：9 24/32 页数：156 1982年3月北京第一次印刷

字数：223 千字 印数：1—9,300 册

统一书号：15045·总2560-有5235

定价：1.00 元

## 译 者 序

数字系统的逻辑设计是数字电子计算机的基础理论之一。它与开关理论虽然是从两个不同的角度研究开关电路，但两者是相辅相成的，它们都是数字电子计算机的基础理论的重要组成部分。特别是 ROM 与 PLA 以及大规模集成电路的出现，在开关理论和逻辑设计方面，提出了更新的课题。同时由于数字电子计算机的飞速发展，又出现了计算机设计自动化问题。这一切都要求从事计算机研制的科学技术工作者，必须具有一定 的开关理论和逻辑设计的基本知识。

本书是美国南方加里佛尼亚大学计算机学科与电气工程系的教科书。作者从开关理论的高度，对数字系统逻辑设计的有关问题，深入浅出地作了介绍，并涉及了该领域内的一些有关的现代技术问题。除了正文中引入了例题之外，每章后面还附有较为丰富的习题。但由于本书是作为引论性读物，所以没有涉及一些更深的理论和内容，例如异步时序机、竞争冒险检测等，不过，读者如果掌握了本书的内容，再去研究这些问题是不会有什么困难的。

本书可作为我国理工科大学相应专业的研究生、大学高年级学生的教学参考书，以及相应专业的科研与工程技术人员自修读物。但由于时间仓促，水平所限，译文中难免有错，恳请读者批评指正。

1980 年 10 月

## 前　　言

数字电路技术与系统设计技术的研究，一直被称为逻辑设计或开关理论。虽然这两个术语通常可互换地使用，但其含意是不同的。逻辑设计可认为是关于数字系统设计方法的研究。实际上，很多设计技巧实质上是启发性的，并且基本上可以根据电路设计者的经验和知识来设计的。开关理论是研究开关电路的性质，以及探讨设计方法的进展，以便优化设计的某些参数。通常，最初作为理论提出的一些概念，后来成为实际设计的重要部分。而且，对于具有坚实理论基础的人来说，适应工艺的变换是很容易的。因此，我力图既涉及实际设计技术，又联系理论问题，并着重于介绍一般概念和可能与现代技术有关的问题。

本书是作为计算机学科或电气工程系的大学生或基本具有大学毕业水平的学生，在一学期内讲授的开关理论，或数字系统逻辑设计课程的导论。除了要求这些学生具有一般的数学知识外，并不要求有特殊的预备知识。本书特意列出了某些与现代技术有关的题目，这些问题通常在导论性质的教科书中是不介绍的。由于集成电路的出现，特别是大规模集成电路的出现，经典开关理论的部件最小化的设计问题，已由令人关心的系统设计或模块的设计所取代，其中的系统设计就是一些相当复杂的模块的相互联接的集合。这里介绍的有关题目，包括组合电

路的模块设计、逻辑的完备性、寄存器传递语言的系统设计和用 ROM 与 PLA 的逻辑设计。首先介绍门一级逻辑设计的一些最简单的形式，然后是组合电路设计的一些概念、时序电路的设计，最后是系统设计，并把它们都归纳成系统的统一方法。最后引入数字计算机系统设计，这一部分是作为电路设计的一个自然引伸，而不是完全不同的新课题。

本书开头两章引入了数字系统的问题，并介绍了必须具备的数学概念，包括集合论、布尔代数、数制、算术运算法则与代码。在第三章中，叙述了最小组合电路的设计方法。组合电路设计的更新课题，放在第四章中。它包括用译码器设计来说明用因式分解法进行多级电路设计的问题；用比较电路和并行加法器的设计，说明模块的实现；还包括逻辑的完备性及几类特殊的组合函数。本书首次介绍了一个与磁泡技术和易诊断电路设计课题有关的新的函数类型——无扇出函数。在第五章中，介绍了时序电路的设计问题。包括时序机和作为时序电路模型与表达形式的状态表、状态分配问题以及完全确定的状态表的状态最小化问题。时序电路试验问题也作了简要地讨论。第六章叙述了寄存器传递语言，并指出怎样用它来设计由基本组合与时序电路模块组成的复杂的系统，包括作为时序机的控制器的详细说明。对于存储程序数字计算机的模型也作了介绍，同时还引入了宏指令与微指令的概念。最后讨论了用 ROM 和 PLA 的逻辑设计。第七章介绍了数字系统的实际设计和数字系统的诊断与测试问题。这主要是企图深入地了解有关数字系统设计的一些其他问题，以及展望在整机设计问题中逻辑设计所起的作用。

本书对一些基本概念都作了简略地介绍，并举例阐明了这些概念。此外，对大多数定理和算法做了严格地证明。每章最

后的习题，是从简单地练习到一些难度较大的问题和一些尚未解决的问题(标上(†)号予以区别)。(本课程采用的解法指南是有用的)。每章还列入了涉及该章内容的文献小引。虽然本书全部内容可以较快的速度在一学期内讲完，但也可删去某些章节(在目录上用†号标出)，而不会影响连贯性。

A. D. 弗莱德曼

# 目 录

## 前言

### 第一部分 基本原理

<b>第一章 基本概念</b> .....	<b>1</b>
1.1 引言.....	1
1.2 数学基础 .....	8
1.2.1 集合论.....	8
1.2.2 关系.....	11
1.2.3 映射.....	14
1.3 布尔代数 .....	15
1.4 布尔代数在开关电路中的应用 .....	25
1.5 组合电路的分析 .....	27
内容来源 .....	29
参考文献 .....	30
习题 .....	30
<b>第二章 数制及非十进制运算与代码</b> .....	<b>33</b>
2.1 数制 .....	33
2.2 非十进制算术运算 .....	41
2.2.1 基数为R的加法.....	41
2.2.2 基数为R的减法.....	43
2.2.3 基数为R的乘法.....	51
2.2.4 基数为R的除法.....	52
2.2.5 浮点的算术运算.....	54

<b>2.3 其他代码 .....</b>	<b>55</b>
内容来源 .....	57
参考文献 .....	58
习题 .....	58

## 第二部分 组合电路与时序电路

<b>第三章 组合电路的综合 .....</b>	<b>61</b>
<b>3.1 函数的确定 .....</b>	<b>61</b>
<b>3.2 组合函数最小化 .....</b>	<b>69</b>
<b>3.2.1 质蕴涵项的产生——列表法.....</b>	<b>75</b>
<b>3.2.2 质蕴涵项的产生——卡诺图法.....</b>	<b>79</b>
<b>3.2.3 质蕴涵项的最小覆盖集的选择.....</b>	<b>83</b>
<b>3.2.4 最小和之乘积的实现.....</b>	<b>92</b>
<b>3.2.5 最小的两级与非和或非的实现.....</b>	<b>95</b>
<b>3.3 多端输出组合电路的最小化 .....</b>	<b>98</b>
<b>3.3.1 多端输出质蕴涵项的产生.....</b>	<b>102</b>
<b>3.3.2 多端输出质蕴涵项的最小覆盖集的选择.....</b>	<b>107</b>
<b>内容来源 .....</b>	<b>115</b>
<b>参考文献 .....</b>	<b>115</b>
<b>习题 .....</b>	<b>116</b>
<b>第四章 组合电路设计的新概念 .....</b>	<b>123</b>
<b>4.1 多级组合电路 .....</b>	<b>123</b>
<b>4.2 组合函数的模块实现.....</b>	<b>132</b>
<b>4.2.1 比较电路.....</b>	<b>132</b>
<b>4.2.2 并行加法器.....</b>	<b>135</b>
<b>4.3 逻辑的完备性 .....</b>	<b>140</b>
<b>4.4 组合函数的分类 .....</b>	<b>150</b>
<b>4.4.1 +对称函数 .....</b>	<b>150</b>

4.4.2 + 单边函数 .....	154
4.4.3 + 阔函数 .....	156
4.4.4 + 无扇出函数 .....	159
内容来源 .....	160
参考文献 .....	161
习题 .....	162
<b>第五章 时序电路与时序机 .....</b>	<b>166</b>
5.1 时序函数与时序机 .....	166
5.2 时序电路 .....	174
5.2.1 存储元件 .....	174
5.2.2 延迟与时钟 .....	179
5.3 时序电路的综合 .....	182
5.3.1 状态表的推导 .....	183
5.3.2 时序电路的实现 .....	188
5.3.3 状态分配 .....	195
5.3.4 状态表的化简 .....	202
5.4 时序电路的分析 .....	212
5.5 + 时序电路的试验 .....	215
5.6 有限状态时序机的极限 .....	218
5.7 不用状态表的时序电路的设计 .....	220
内容来源 .....	224
参考文献 .....	225
习题 .....	227

### 第三部分 数字系统设计和有关问题

<b>第六章 系统设计 .....</b>	<b>234</b>
6.1 设计语言 .....	235
6.2 系统和控制器设计 .....	239

6.2.1 简单的控制电路.....	239
6.2.2 状态依随控制器.....	245
6.2.3 指令依随控制器.....	250
6.3 数字计算机模型 .....	253
6.4 宏指令与微指令 .....	258
6.5 采用 ROM 和 PLA 进行逻辑设计 .....	263
内容来源 .....	267
参考文献 .....	267
习题 .....	268
<b>第七章 物理设计与测试 .....</b>	<b>271</b>
7.1 数字系统的物理设计 .....	271
7.2 数字系统的测试与诊断 .....	274
内容来源 .....	280
参考文献 .....	281
习题 .....	281
<b>附录 继电器触点网络 .....</b>	<b>284</b>
<b>译名对照表 .....</b>	<b>287</b>

# 第一部分 基本原理

## 第一章 基本概念

### 1.1 引言

数字开关电路是用电路里的各种信号（电压和电流）的特性来表征的，这些信号被限制为一些可能数值的有限集。这种电路具有很多重要用途。在电话系统中，数字电路被用来接通呼叫。输入到该系统的一些信号，是一个确定要求接续的拨号盘数字序列。这里有有限个输入和有限个可能的接续，因此，实现这一接续的网络就可以是数字网络。数字系统也用于（符号）识别机。如果将一个符号写在精细的网格上，网格的每一小格可用黑色或白色表示，而这些小格就可转换成具有两种可能数值的一些电信号，该符号就能用数字系统进行译码。当然，数字系统最重要的用途是用于数字计算机。这些系统，在存储的程序控制下，能以很高的速度完成一系列算术运算。我们将在第六章中，详尽地研究这些系统。

在绝大多数的数字电路中，各种信号均被限制为两个可能的值。在本书中，我们将分析和综合这种电路，并将其相互连接而形成各种数字系统。数字电路的研究，是从两个侧重稍有不同的角度上进行的。一个是，其注意力集中在用一些基本电子元件，如晶体三极管和二极管、电阻等，以及电平、电流、

波形等参数来分析和综合所组成的一些电路。在本书中，我们将根据其逻辑性能来研究数字电路。我们来考虑由一些被称为门的单元线路所组成的某些电路，这些门的输入与输出均被限制为只有两个可能的值，这样的电路叫做逻辑电路。另一个是从纯逻辑电路这个角度上设计电路，其相应的实际电路就是一些子电路的适当的相互联结，而这些子电路就构成了逻辑电路中的门。除了实现逻辑电路外，与同步、波形、负载等有关的问题，在电路设计中也要予以解决的。但在本书里，我们将不考虑这些问题。

设计数字电路的课题，对于阐述逻辑性能而言，有所谓逻辑设计和开关理论两种提法。这些术语，虽然它们具有不同的含意，但通常是可以互换地使用。逻辑设计倾向于强调开关电路设计方法的发展，而开关理论则是研究开关电路的性质和试图去发现新的设计方法，以便优化设计的某些参数。显然，这些方面的训练是密切相关的，而且通常最初作为理论发展的一些概念，后来成为实际设计的重要部分。

另一个有关的课题是自动机理论，它是研究计算过程的各种数学模型的功能与极限。我们将涉及这些理论的结论，以便增强我们对实际数字电路功能的理解。

如开始时所述，我们主要研究数字电路的分析和设计，这些数字电路的基本部分都是门\*。门就是用电阻、二极管及三极管这些基本电子元件连接起来的。用二极管和电阻设计的一些简单的门，如图 1.1 所示。

在正常的开关电路里，采用二极管所起的作用是这样的，在二极管正极这边的电压，不能超过负极那边的电压<sup>\*\*</sup>。因此，

\* 数字电路过去通常是按继电器和触点进行设计的。这种电路的运行情况，在附录里作了阐述。——原注

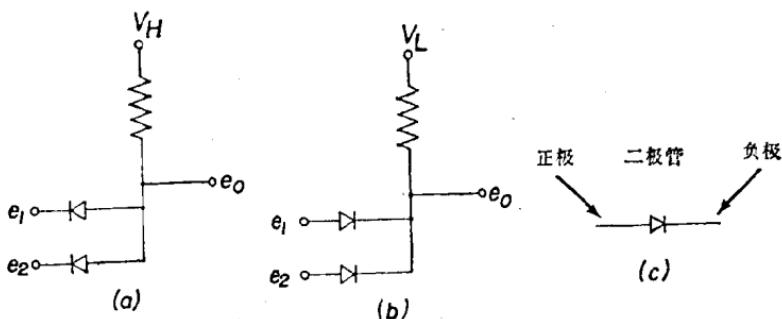


图 1.1 基本二极管门

图 1.1(a) 的门, 如果输入电平  $e_1$  和  $e_2$  被限制为两个可能的数值  $V_+$  和  $V_-$ , 其中  $V_+ > V_-$ , 那么, 当  $V_H > V_+$  时, 输出电压  $e_0$  就近似等于最小值 ( $e_1, e_2$ ) (即  $e_1$  和  $e_2$  的最小值)。如果  $e_0 >$  最小值 ( $e_1, e_2$ ), 则这两个二极管中任何一个负极这边的电压, 都不可能大于正极那边的电压。

对于图 1.1(a) 的门, 当  $e_1$  和  $e_2$  各自加上可能的输入时, 由图 1.2(a) 的表确定其输出  $e_0$ 。现以该表的第三行说明如下:  
当  $e_1 = V_+$  与  $e_2 = V_-$  时, 则  $e_0 = V_-$ 。通常是用符号 0 和 1 来代

$e_1$	$e_2$	$e_0$	$e_1$	$e_2$	$e_0$	$e_1$	$e_2$	$e_0$
$V_-$	$V_-$	$V_-$	0	0	0	1	1	1
$V_-$	$V_+$	$V_-$	0	1	0	1	0	1
$V_+$	$V_-$	$V_-$	1	0	0	0	1	1
$V_+$	$V_+$	$V_+$	1	1	1	0	0	0

(a)

(b)

(c)

图 1.2 第一种对应关系的二极管门的表

\* 实际上, 正极这边的电压是可以超过负极那边的电压的, 但只是很小的一点。——原注

替  $V_+$  和  $V_-$  表示的两种可能的电平。虽然  $V_+ > V_-$ ，但也不是必须限于 0 与  $V_-$  及 1 与  $V_+$  的对应关系。有两种可能的对应情况 ( $V_+ \rightarrow 1, V_- \rightarrow 0$ ) 或 ( $V_+ \rightarrow 0, V_- \rightarrow 1$ )。如果把采用上面第一种对应关系所组成的电路称谓具有正逻辑，那么采用第二种对应关系，相应的为负逻辑。图1.2(b)和(c)的表，分别表明假定为正逻辑与负逻辑门的输入/输出关系。

图1.1(b)所示的门，可按相似的方法进行分析。在这种情况下，如果  $V_L < V_-$ ，输出  $e_0$  就等于最大值 ( $e_1, e_2$ )。图1.3(a)的表是按电平  $V_+$ 、 $V_-$  来表达其输入/输出关系的，而图1.3

$e_1$	$e_2$	$e_0$	$e_1$	$e_2$	$e_0$	$e_1$	$e_2$	$e_0$
$V_-$	$V_-$	$V_-$	0	0	0	1	1	1
$V_-$	$V_+$	$V_+$	0	1	1	1	0	0
$V_+$	$V_-$	$V_+$	1	0	1	0	1	0
$V_+$	$V_+$	$V_+$	1	1	1	0	0	0

(a)

(b)

(c)

图 1.3 第二种对应关系的二极管门的表

(b) 与 (c) 的表，则是按符号 0 与 1，分别对应于正和负逻辑的。

一个门的输入端个数是可以增加的，即把多加的二极管按同一个方向连接到公共点上。实际上，一个门的输出电压，可以和加到该门输入端上的两个可能的电平稍有差异。当某些门连接成复杂的电路时，信号衰减是一个严重的问题。在电路的某些适当的地方采用放大器，这个问题就解决了。图1.4(a)的三极管电路，如电阻值选取得当，就可以作为这种放大器。图1.4(b)的表，确定了其输入/输出的电平关系，而图1.4(c)的

表，则是根据符号 0 与 1，对于正和负两种逻辑所表达的输入/输出关系。二极管门与三极管电路可以组成特有的门，如图 1.5 和 1.6 所示。

由别的基本电气元件可设计出相似的一些门。逻辑设计者通常是不精确地去设计一个门或选择正、负逻辑的。这一切均取决于与其他子系统的相容性要求、电源的考虑或若干其他因素，这些在纯逻辑的电路设计中是不感兴趣的。在这个过程中，设计者的工作是按信号值的符号 0 与 1 以及具有某种功能的门进行的，这些门的功能可以用根据这些信号值表达的输入/输

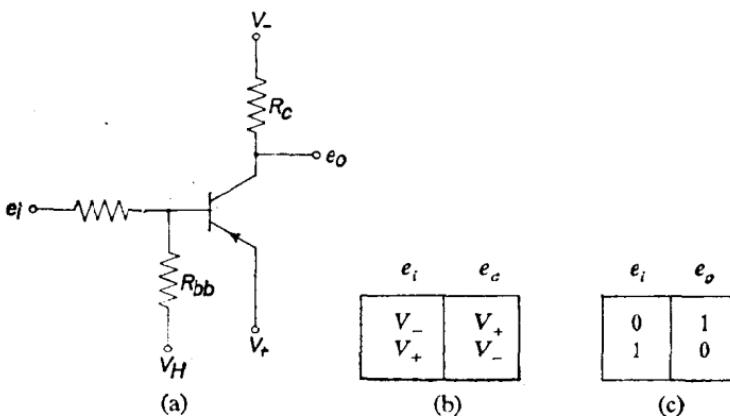


图 1.4 三极管门

出关系的表来描述，而不是按实际的电平和实现门的实际物理元件来设计的。这种门的一个类型就是与门（AND）。两个输入端的与门，当且仅当这两个输入端均为 1 时，其输出才等于 1。我们将用  $x_i$ （门的输入）和  $z_o$ （门的输出）的变量形式来表达门的信号。两个输入端与门表示如图 1.7 所示，而其性能则由相应的表来描述。这种与门的输入端可增加到两个以上。一

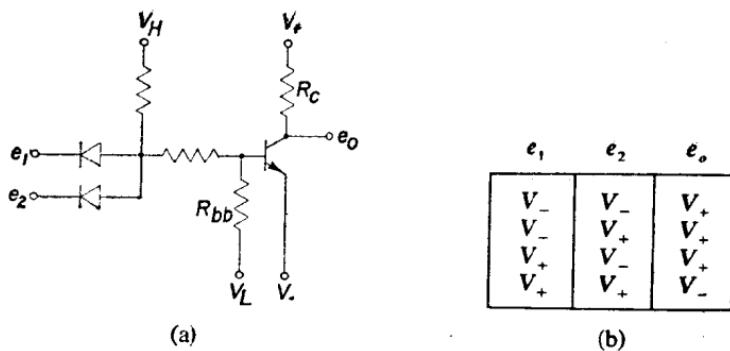


图 1.5 二极管——三极管门及其逻辑性能

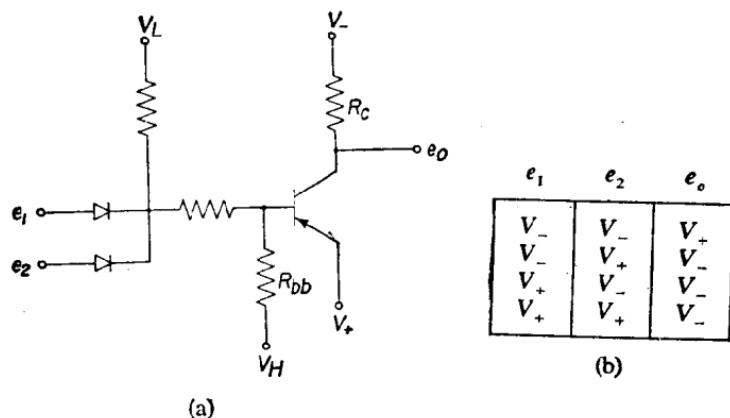


图 1.6 另一种二极管——三极管门及其逻辑性能

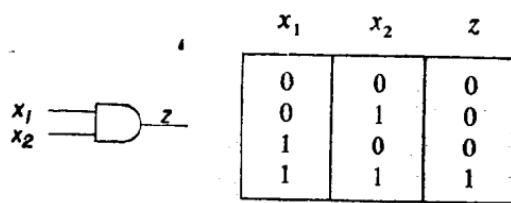


图 1.7 与门