

NEC四位单片机用户手册

μ PD75028

μ PD75028

μ PD75036

μ PD75P036

NEC日本电气 编

张瑞兵 李智伦 译

562



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

NEC四位单片机用户手册

μ PD75028

μ PD75028 μ PD75036 μ PD75P036

NEC 日本电气 编

张瑞兵

李智伦

译

电子工业出版社

内 容 提 要

本书详细地介绍了 μ PD75028、 μ PD75036 和 μ PD75P036 的技术性能和工作原理。内容包括：概述、引出端功能、体系结构和存储器映象的特征、内部 CPU 功能、外围硬件功能、中断功能、待机功能、复位功能、PROM 的写入和校验、指令集。另外，还有四个附录：开发工具、掩模 ROM 定货过程、指令索引和硬件索引。

该书可供从事计算机应用开发的工程技术人员和大专院校有关专业的师生参考。

本书原版权属 NEC 日本电气所有，中文版 NEC 日本电气授权电子工业出版社独家出版。未经出版者书面许可，不得以任何手段复制或抄袭本书内容。

NEC四位单片机用户手册

μ PD75028

· NEC日本电气 编

张瑞兵 李智伦 译

特约编辑：孙人杰

责任编辑：郭延龄

*

电子工业出版社出版(北京市万寿路)

电子工业出版社发行 各地新华书店经销

顺义县太华印刷厂印刷

开本：787 × 1092 毫米 1/16 印张：16.25 字数：400 千字

1996年1月第一版 1996年1月第一次印刷

印数：2000册 定价：35元

ISBN7-5053-3479-4/TP·1382

著作权合同登记号 图字：01-95-609

前 言

使用者:

本手册适用于那些想了解 μ PD75028, μ PD75036 和 μ PD75P036 的系统开发能力的工程师。

目的:

本手册的目的在于帮助使用者了解在书中介绍的 μ PD75028, μ PD75036, 和 μ PD75P036 的硬件能力。

内容:

本手册包括下述章节

- 总述
- 管脚功能
- 体系结构特性及内存映象
- 内部 CPU 功能
- 中断功能
- 备用功能
- 复位功能
- PROM 的写入及校验
- 指令集

导读:

在阅读本手册之前, 使用者应具有电子学, 逻辑电路及微计算机领域的一般知识。

对使用过 μ PD75008 的使用者:

阅读 1.3 节检查在功能上的区别并且阅读对这些差别的说明。

对知道指令的助记符介想了解其详细功能的使用者:

阅读附录 C 中的指令索引(按字母顺序排列)。

想了解包含的某一电路的功能:

阅读附录 D 中的硬件索引(按字母顺序排列)。

想了解 μ PD75028, μ PD75036, μ PD75P036 的一般功能:

按目录的顺序阅读整个手册。

标志法:

数据权: 高位数在左边

低位数在右边

低电平有效: $\overline{\text{XXX}}$ (在引出端名和信号名上划一横线)。

内存映象地址: 高位地址在上

低位地址在下

* : 对标注文字部分的说明。

注意: 要求使用者特别注意的信息。

附注：附加信息

数值：

二进制：XXXX 或XB

十进制：XXXX

十六进制：XXXXH

相关出版物

下表列出了相关出版物(表中的数字为出版物代码)

产品 出版物	μ PD75028	μ PD750836	μ PD75P036
小册子	IF - 5020 IF - 6094	IF - 6296	IF - 5020 IF - 6094
数据表	IC - 7913	IC - 8611	IC - 7914
用户手册		本手册	
指令汇总表		IEM - 5511	
应用篇		IEA - 689	

插图清单

图号	图标题	页号
3-1	选择MBE=0 方式和 MBE=1 方式	3-1
3-2	数据存储器配置和各寻址方式下的寻址范围(μ PD75028)	3-3
3-3	数据存储器配置和各寻址方式的寻址范围(μ PD75036, μ PD75P036)	3-4
3-4	寻址方式	3-5
3-5	静态 RAM 地址刷新处理	3-8
3-6	μ PD75028 I/O 映象	3-13
4-1	程序计数器配置	4-1
4-2	程序存储器映象(μ PD75028)	4-2
4-3	程序存储器映象(μ PD75036 和 μ PD75P036)	4-3
4-4	数据存储器映象(μ PD75028)	4-5
4-5	数据存储器映象(μ PD75036 和 μ PD75P036)	4-5
4-6	通用寄存器格式(4 位处理)	4-6
4-7	通用寄存器格式(8 位处理)	4-6
4-8	寄存器对格式	4-6
4-9	累加器	4-7
4-10	栈指针格式	4-7
4-11	栈操作中的数据保存或复原(μ PD75028)	4-8
4-12	栈操作数据的压栈/出栈(μ PD75036 和 μ PD75P036)	4-9
4-13	程序状态字格式	4-9
4-14	存储器组选择寄存器格式	4-11
5-1	数字端口数据存储器地址	5-1
5-2	端口 0 和 1 的结构	5-3
5-3	端口 3n 和 6n(n=0 ~ 3) 的结构	5-4
5-4	端口 2,7和8 的结构	5-4
5-5	端口 4和5 的结构	5-5
5-6	端口 11 的结构	5-5
5-7	端口 9 的结构	5-6
5-8	端口 10 的结构	5-6
5-9	每个端口方式寄存器的格式	5-7
5-10	用于指令规定上拉/下拉电阻的寄存器格式	5-12
5-11	数字 I/O 端口的 I/O 定序	5-13
5-12	软件设置的上拉/下拉电阻ON的时序	5-14
5-13	时钟发生器框图	5-15
5-14	处理器时钟控制寄存器格式	5-17

图号	图标题	页号
5-15	系统时钟控制寄存器格式	5-18
5-16	主系统时钟振荡器的外部电路	5-19
5-17	子系统时钟振荡器的外部电路	5-19
5-18	振荡器连接不合适的例子	5-19
5-19	改变系统时钟和 CPU 时钟	5-22
5-20	时钟输出电路的配置	5-23
5-21	时钟输出方式寄存器	5-23
5-22	作为遥控输出的应用	5-24
5-23	基本间隔计时器的配置	5-24
5-24	基本间隔计时器方式寄存器的格式	5-25
5-25	时钟计数定时器的框图	5-28
5-26	时钟计数方式寄存器的格式	5-29
5-27	计时器/事件计数器框图	5-30
5-28	计数操作时序	5-31
5-29	计时器/事件计数器方式寄存器格式	5-32
5-30	计时器/事件计数器输出允许标志的格式	5-33
5-31	计数操作方式下的操作	5-33
5-32	计时器启动时的错误	5-34
5-33	SBI 系统结构的实例	5-38
5-34	串行接口框图	5-39
5-35	串行操作方式寄存器 (CSIM) 格式	5-41
5-36	串行总线接口控制寄存器的格式 (SBIC)	5-44
5-37	移位寄存器的外围硬件	5-46
5-38	3 线串行 I/O 系统配置实例	5-48
5-39	3 线串行 I/O 方式的时序	5-50
5-40	RELT 和 CMDT 的工作	5-51
5-41	传送位切换电路	5-52
5-42	2 线串行 I/O 系统配置的实例	5-54
5-43	2 线串行 I/O 方式的时序	5-56
5-44	RELT 和 CMDT 的操作	5-57
5-45	SBI 系统配置实例	5-59
5-46	SBI 传送 时序	5-60
5-47	总线解除信号	5-60
5-48	命令信号	5-61
5-49	地址	5-61
5-50	用地址进行从设备选择	5-61
5-51	命令	5-62
5-52	数据	5-62

图号	图标题	页号
5-53	应答信号	5-62
5-54	忙和就绪信号	5-63
5-55	RELT,CMDT RELD和 CMDD的操作(主)器件	5-67
5-56	RELT,CMDT RELD和 CMDD的操作(从)器件	5-67
5-57	ACKT 操作	5-67
5-58	ACKE 操作	5-68
5-59	ACKD 操作	5-68
5-60	BSYE 的操作	5-69
5-61	引出端配置	5-71
5-62	自主设备到从设备的地址发送(WUP=1)	5-73
5-63	自主设备到从设备的命令发送	5-74
5-64	由主设备到从设备的数据发送	5-75
5-65	由从设备到主设备的数据发送	5-76
5-66	串行总线配置的实例	5-77
5-67	READ 命令传送格式	5-78
5-68	WRITE 和 END 命令的传送格式	5-79
5-69	STOP 命令传送格式	5-79
5-70	STATUS 命令传送格式	5-79
5-71	STATUS命令状态格式	5-80
5-72	RESET 命令传送格式	5-80
5-73	CHGMST 命令传送格式	5-80
5-74	主设备和从设备在产生错误时操作	5-81
5-75	$\overline{\text{SDK}}/\text{P0I}$ 引出端电路结构	5-82
5-76	A/D 转换器的配置	5-83
5-77	引出端连接实例	5-84
5-78	A/D 转换方式寄存器的格式	5-85
5-79	A/D 转换的时序	5-86
5-80	模拟输入电压和 A/D 转换结果间的关系(理想)	5-87
5-81	模拟输入端的处理	5-87
5-82	多功能计时器的框图	5-89
5-83	MFT 方式寄存器的格式	5-90
5-84	MFT 控制寄存器的格式	5-92
5-85	用 MFTC位 2 和位 3 起动操作的时序	5-93
5-86	当读计数寄存器时可能产生的错误	5-98
5-87	计时器方式框图	5-100
5-88	计时器操作时序	5-101
5-89	PWM 输出方式框图	5-105
5-90	PWM 输出操作时序(当选择 8 位计数器时)	5-106

图号	图标题	页号
5-91	D/A 转换器电路实例	5-109
5-92	自激振荡计时器方式框图	5-110
5-93	自激振荡计时器工作时序	5-110
5-94	一次激发计时器工作时序(当选择 14 位计数器时)	5-113
5-95	积分 A/D 转换器方式框图	5-116
5-96	积分 A/D 转换器外部电路实例	5-117
5-97	积分 A/D 转换器操作时序(正常终止)	5-118
5-98	积分 A/D 转换器操作时序(异常终止)	5-119
5-99	位序列缓冲器的格式	5-120
6-1	中断控制电路框图	6-2
6-2	中断向量表图	6-3
6-3	IME 格式	6-5
6-4	INT0、INT1 和 INT4 的配置	6-6
6-5	噪声消除器的输入/输出时序	6-7
6-6	边沿检测方式寄存器的格式	6-8
6-7	INT2、KR0 ~ KR7 配置	6-9
6-8	中断处理过程	6-11
6-9	用中断状态标志改变的多重中断	6-11
7-1	取消待机方式操作	7-3
8-1	由 RESET 输入复位操作	8-1
10-1	指令执行数据流	10-18

表 清 单

表序号	标题	页号
1-1	系列产品间的差异	1-2
2-1	数字 I/O 端口引出端功能	2-1
2-2	特殊端口引出端功能	2-2
2-3	数字 I/O 端口引出端功能	2-4
2-4	特殊端口引出端功能	2-5
2-5	上拉电阻选择	2-13
2-6	反馈电阻选择	2-13
2-7	未用引出端的连接	2-14
3-1	适用于外围硬件操作的寻址方式	3-12
4-1	用栈操作保存/恢复PSW 标志	4-9
4-2	进位标志处理指令	4-10
4-3	中断状态标志指令内容	4-10
5-1	数字 输入/ 输出端口的类型和特性	5-2
5-2	I/O 引出端操作指令	5-9
5-3	I/O 端口处理指令引起的操作	5-10
5-4	内含上拉/ 下拉电阻选用的指定	5-12
5-5	改变系统时钟和 CPU 时钟所需的最长时间	5-21
5-6	分辨率及最长设置时间(4.19MHz)	5-34
5-7	串行时钟选择和应用(3线串行 I/O 方式)	5-51
5-8	串行时钟选择和应用(2线串行 I/O 方式)	5-57
5-9	串行时钟选择和应用(SBI 方式)	5-66
5-10	SBI 方式所采用的各种信号	5-69
5-11	SCC 和 PCC 的设置	5-86
5-12	每种方式中清除 MFTL 和 MFTH 所要求的条件	5-94
5-13	分辨率最长设置时间(主系统时钟: $f_x=4.19\text{MHz}$)	5-102
5-14	PWM 周期(主系统时钟: $f_x=4.19\text{MHz}$)	5-107
5-15	中断间隔时间(主系统时钟: $f_x=4.19\text{MHz}$)	5-111
6-1	中断源类型	6-1
6-2	中断请求标志和中断允许标志	6-5
6-3	ISTO 和中断处理状态	6-10
7-1	待机方式的每种工作状态	7-2
7-2	用 BTM 选择等待时间	7-4
8-1	复位后硬件状态	8-1
9-1	引出端功能	9-1
9-2	操作方式	9-1

目 录

第一章 概述	1-1
1.1 系列产品间的区别	1-1
1.2 订货信息	1-2
1.3 系列产品功能	1-3
1.4 框图	1-4
1.5 引出端排列(顶视)	1-5
第二章 引出端功能	2-1
2.1 μ PD75028 和 μ PD75036 的引出端功能	2-1
2.2 μ PD75P036 引出端功能	2-4
2.3 P00 ~ P03(PORT0)	2-7
P10 ~ P13(PORT1)	
P110 ~ P113(PORT11)	
2.4 P20 ~ P23(PORT2)	2-7
P30 ~ P33(PORT3)	
P40 ~ P43(PORT4) P50 ~ P53(PORT5) P100 ~ P103(PORT10)	
P60 ~ P63(PORT6) P70 ~ P73(PORT7) P80 ~ P83(PORT8) P90 ~ P93(PORT9)	
2.5 TI0	2-7
2.6 PTO0	2-7
2.7 PCL	2-7
2.8 BUZ	2-8
2.9 $\overline{\text{SCK}}$, SO/SB0, SI/SB1	2-9
2.10 INT4	2-8
2.11 INT0, INT1	2-8
2.12 INT2	2-8
2.13 KR0 ~ KR3	2-9
KR4 ~ KR7	
2.14 $\overline{\text{MAR}}$, $\overline{\text{MAI}}$, $\overline{\text{MAZ}}$, $\overline{\text{MAT}}$	2-9
2.15 PPO	2-9
2.16 AN0 ~ AN3, AN4 ~ AN7	2-9
2.17 $\text{AV}_{\text{REF}+}$, $\text{AV}_{\text{REF}-}$	2-9
2.18 AV_{DD}	2-9
2.19 AV_{SS}	2-9
2.20 X1, X2	2-9
2.21 XT1, XT2	2-10
2.22 $\overline{\text{RESET}}$	2-10

2.23	V_{DD}	2-10
2.24	V_{SS}	2-10
2.25	$IC(V_{IP})$	2-10
2.26	MD0 ~ MD3	2-11
2.27	引出端输入/输出电路	2-11
2.28	掩模选项	2-13
2.29	未用引出端的处置	2-14
第三章	体系结构和存储器映象的特征	3-1
3.1	数据存储器组配置和寻址方式	3-1
3.1.1	数据存储器组配置	3-1
3.1.2	数据存储器寻址方式	3-2
3.2	存储器映象 I/O	3-11
第四章	内部 CPU 功能	4-1
4.1	程序计数器(PC)	4-1
4.2	程序存储器(ROM)	4-1
4.3	数据存储器(RAM)	4-4
4.3.1	数据存储器配置	4-4
4.3.2	数据存储器组的指定	4-4
4.4	通用寄存器	4-6
4.5	累加器	4-7
4.6	堆栈指针(SP)	4-7
4.7	程序状态字(PSW)	4-9
4.8	存储器组选择寄存器(BS)	4-11
第五章	外围硬件功能	5-1
5.1	数字输入/输出端口	5-1
5.1.1	数字输入/输出端口的类型、特性和结构	5-1
5.1.2	I/O 方式设置	5-7
5.1.3	数字 I/O 端操作指令	5-8
5.1.4	数字 I/O 端口操作	5-10
5.1.5	片内上拉/下拉电阻的使用	5-11
5.1.6	数字 I/O 端口的 I/O 时序	5-13
5.2	时钟发生器	5-14
5.2.1	时钟发生器结构	5-14
5.2.2	时钟发生器的功能及操作	5-16
5.2.3	系统时钟和 CPU 时钟设置	5-21
5.2.4	时钟输出电路	5-22
5.3	基本间隔计时器	5-24
5.3.1	基本间隔计时器的配置	5-24
5.3.2	基本间隔计时器方式寄存器(BTM)	5-24

5.3.3	基本间隔计时器的操作	5-25
5.3.4	基本间隔计时器应用实例	5-26
5.4	监视计时器	5-28
5.4.1	监视计时器的配置	5-28
5.4.2	监视方式寄存器	5-29
5.5	计时器/事件计数器	5-30
5.5.1	计时器/事件计数器的配置	5-30
5.5.2	计时器/事件计数器基本配置及操作	5-31
5.5.3	计时器/事件计数方式寄存器(TM0)以及输出允许标志(TOE0)	5-31
5.5.4	计时器/事件计数器的工作方式	5-33
5.5.5	计时器/事件计数器的时间设置	5-34
5.5.6	有关计时器/事件计数器应用的说明	5-34
5.5.7	计时器/事件计数器的应用	5-37
5.6	串行接口	5-38
5.6.1	串行接口功能	5-38
5.6.2	串行接口的配置	5-39
5.6.3	寄存器功能	5-41
5.6.4	操作停止方式	5-47
5.6.5	3线串行 I/O 方式操作	5-48
5.6.6	2线串行 I/O 方式操作	5-54
5.6.7	SBI 方式操作	5-58
5.6.8	$\overline{SCK}$ 引出端输出操作	5-81
5.7	A/D 转换器	5-82
5.7.1	A/D转换器的配置	5-82
5.7.2	A/D转换器操作	5-85
5.7.3	有关备用方式说明	5-87
5.7.4	使用时的其它说明	5-87
5.8	多功能计时器(MFT)	5-88
5.8.1	多功能计时器的配置	5-88
5.8.2	多功能计时器的功能	5-88
5.8.3	主寄存器的功能	5-90
5.8.4	兼用引出端的功能	5-95
5.8.5	有关使用多功能计时器的说明	5-96
5.8.6	多功能计时器的操作	5-99
5.9	位序列缓冲器	5-120
第六章	中断功能	6-1
6.1	中断控制电路配置	6-1
6.2	中断源类型和向量表	6-1
6.3	中断控制电路的不同硬件类型	6-4

6.4	中断序列	6-10
6.5	多重处理控制	6-10
6.6	向量地址共享中断处理	6-10
6.7	用于中断服务的机器周期	6-12
6.8	利用中断的有效方法	6-13
6.9	中断应用	6-14
第七章	待机功能	7-1
7.1	待机方式设置和工作状态	7-1
7.2	待机方式取消	7-2
7.3	待机方式取消后的操作	7-4
7.4	待机方式的应用	7-4
第八章	复位功能	8-1
第九章	PROM 的写入和校验	9-1
9.1	当写入和校验PROM时操作方式	9-1
9.2	PROM写程序	9-1
9.3	PROM读程序	9-2
第十章	指令集	10-1
10.1	特殊指令	10-1
10.1.1	GETI 指令	10-1
10.1.2	位操作指令	10-1
10.1.3	串效应指令	10-2
10.1.4	数制系统转换指令	10-2
10.1.5	跳跃指令和跳跃指令要求的机器周期数	10-3
10.2	指令集和它的操作	10-3
10.3	每种指令的指令码	10-11
10.4	指令功能和应用	10-14
10.4.1	传送指令	10-14
10.4.2	表引用指令	10-17
10.4.3	算术/逻辑指令	10-19
10.4.4	累加器操作指令	10-21
10.4.5	加/减法指令	10-21
10.4.6	比较指令	10-21
10.4.7	进位标志操作指令	10-22
10.4.8	存储器位操作指令	10-22
10.4.9	转移指令	10-24
10.4.10	子程序栈控制指令	10-25
10.4.11	中断控制指令	10-28
10.4.12	输入/输出指令	10-28
10.4.13	CPU 控制指令	10-29

10.4.14 特殊指令	10-29
附录 A 开发工具	A-1
附录 B 掩模 ROM 定货过程	B-1
附录 C 指令索引(按字母顺序)	C-1
附录 D 硬件索引(按字母顺序)	C-1

第一章 概述

μ PD75028, μ PD75036 和 μ PD75P036 是 4 位单片微处理器, 其数据处理能力可与 8 位微处理器相媲美。 μ PD75028, μ PD75036 和 μ PD75P036 包含 A/D 转换器, 最适合用于处理模拟信息的控制设备。

μ PD75028, μ PD75036 和 μ PD75P036 具有下述特性:

- 高速操作: $0.95\mu\text{s}$ 的指令最小执行时间
- 片内 8 位 A/D 转换器: 8 通道
- 片内多功能计时器: 4 通道
- 片内 NEC 标准串行总线接口 (SBI): 1 通道
- 在备用方式时钟工作功耗低 (包含子系统时钟)
- 允许 43 个端口具有上拉/下拉电阻选择
- 九个中断源和有效的中断处理功能

应用:

- 消费电子: 电饭煲、VTR、和音响设备等
- 空气冷却/加热仪器: 空调、电扇和加热器等
- 其他: 照相机、电子测量仪器

附注: 若没有功能上的差别, 本手册将 μ PD75028 作为 μ PD75036 和 μ PD75P036 的代表产品加以介绍。因此对 μ PD75028 的叙述同样适用于 μ PD75036 和 μ PD75P036, 除非另有说明。

1.1 系列产品间的差别

μ PD75P036 不同于 μ PD75036 之处在于前者采用的是 一次性 PROM 或 EPROM*, 而后者为掩膜 ROM。数据可一次性写入 PROM 中, 而 EPROM 则在原写入程序擦除后, 程序可重新写入。 μ PD75P036 的引出端与 μ PD75028 和 μ PD75036 兼容。 μ PD75P036 适合于作为开发系统时的试验产品或者作为小批量产品中的试验产品。

表 1-1 列出了系列产品间的差别。在用 PROM 产品的系统开发后, 改用掩膜 ROM 产品进行大批量生产时, 应检查其差别。

* μ PD75P036KG

表 1-1 系列产品间的差异

条目		μ PD75028	μ PD75036	μ PD75P036
程序存储器		掩模 ROM		一次性 PROM/EPROM
		• 0000H 和 1F7FH • 8064 字 $\times$ 8 位	• 0000H 和 3F7FH • 16256 字 $\times$ 8 位	
数据存储器		• 000H 和 1FFH • 512 字 $\times$ 4 位	• 000H 和 3FFH • 1024 字 $\times$ 4 位	
上拉电阻	端口 0 至 3 和 6 至 8	可由软件指定		
	端口 4、5 和 10	掩模选择		无
下拉电阻	端口 9	可由软件指定		
XT1 反馈电阻		掩模选择		包含
工作电压范围		2.7 和 6.0V		
引出端功能	IC(V_{pp}) 引出端号为: DIP 封装: 16 QFP、WQFN 封装: 25	IC		V_{pp}
	P30(P30/MD0) ~ P33 (P33/MD3) 引出端号为: DIP 封装: 60 ~ 63 WQFN 封装: 5 ~ 8 QFP 封装: 5 ~ 8	P33 ~ P30		P33/MD3 ~ P30/MD0
电特性		详见各自数据手册中的相应条款		
其它		由于每种产品具有不同的电路尺寸及掩膜外形, 因此每种产品的抗噪性能及噪声辐射各异		

注意: 由于掩模 ROM 和 PROM 产品在抗噪和噪声辐射性能上的差异, 因此在从试生产到批量生产的过程中, 若考虑用掩模 ROM 产品取代 PROM 产品时, 应采用 CS 产品(掩模 ROM 产品)而不用 ES 产品, 以彻底掌握其差异。

1.2 订货信息

分号	封装	质量等级
μ PD75028CW-XXX	64 引出端塑封 DIP (750mil)	标准
μ PD75028GC-XXX-AB8	64 引出端塑封 QFP($\square$ 14mm)	标准
μ PD75036CW-XXX	64 引出端塑封 DIP (750mil)	标准
μ PD75036GC-XXX-AB8	64 引出端塑封 QFP($\square$ 14mm)	标准
μ PD75P036CW	64 引出端塑封 DIP (750mil)	标准
μ PD75P036GC-AB8	64 引出端塑封 QFP($\square$ 14mm)	标准
μ PD75P036KG	64 陶瓷 WQFN($\square$ 14mm)	不适用