

高等学校教学用书

MOS集成器件电子学

孙彦卿 白古山 石广元 编著

电子工业出版社

内 容 提 要

本书的内容分两部分。前部分系统地介绍了 MOS 集成器件电子学的基础理论,其中包括 MOS 电容、绝缘栅场效应晶体管、MOS 集成电路(包括模拟集成电路)和电荷耦合器件的电子学原理;后一部分介绍了超大规模集成电子学,其中包括按比例缩小原理、微细加工技术、二极管效应及其物理模型和电路、器件、工艺设计的最佳化。在附录中介绍了 MOS IC 的器件、工艺、版图设计和定制设计方法。读者可以从中间了解到当前 MOS 集成器件电子学发展的水平、存在的问题和发展方向。

本书可供高校有关专业的本科生和研究生教学参考用;也可从事半导体器件和集成电路研制的工程技术人员参考。

高等学校教学用书

MOS集成器件电子学

孙彦卿 白古山 石广元 编著

责任编辑 郭延龄

*

电子工业出版社出版(北京海淀区万寿路)

新华书店北京发行所发行 各地新华书店经售

北京燕山印刷厂印刷

*

开本: 787×1092 毫米 1/16 印张: 36.625 字数: 861千字

1989年10月第一次印刷 1989年10月第一次印刷

印数: 1—1500册 定价: 7.25元

ISBN7-5053-0590-5/TN·218

前 言

自 1960 年研制成功金属-氧化物-半导体场效应晶体管(MOSFET)以来, MOS 器件及其集成电路(IC)的发展是惊人的。超大规模集成(VLSI)的出现就是很好的证明。

MOS 器件及 IC 会有这样惊人的发展,从技术上说,是由于现代的设计技术、微细加工技术和测试技术的研究和发展,使电路的设计、加工和测试方法不断改进;从理论上说,是由于器件电子学的建立和发展。MOS 器件的诞生,是人们控制了表面态的结果。表面态的控制则是在半导体表面理论指导下获得的。器件发展的历史已经并将继续证明,重大器件成果的出现,一定是属于深入地掌握了器件电子学的人。

本书的目的就在于使读者深入地掌握 MOS 器件及集成电路电子学,从而为发展 MOS 器件及集成电路的基础。这是本书的出发点,也是本书的归宿。因此,我们要系统地向读者介绍 MOS 器件及集成电路的基础理论部分,也要向读者介绍 VLSI 出现后,提出的新的器件电子学问题及其理论的新发展。

本书对基础理论部分的阐述,尽可能深入浅出,公式推导力争详尽,使理论联系实际,还考虑了工程技术人员参考和自修的需要。

在最近几年,使用 MOS 工艺实现模拟功能已有了迅速的发展,并在继续发展,这种发展趋势的主要动力是使用同样的工艺在同一 IC 芯片上把模拟功能和复杂的数字功能结合起来。因此,我们也介绍了模拟 IC。

通过 VLSI 电子学部分,读者可以了解到当前 MOS 集成器件电子学发展的水平、存在的问题及发展方向;了解到目前电路、器件及工艺设计最佳化方案。可作为研究生教学和工程师参考。

全书共十一章(外加附录)。为了本书的相对独立性,前两章介绍半导体物理基础、 pn 结、金属与半导体接触和双极晶体管的基础理论。这两章不是以理论上的严密为目的,而是以后面的应用方便为编写的指南。第三、四章为 MOS 电容及 MOS FET 电子学。第五、六章为 MOS 数字 IC 基础,第七章为 MOS 模拟 IC 基础,主要介绍 IC 电子学。第八章为电荷耦合器件(CCD)的原理及其应用。第九、十和十一章为 VLSI 电子学。第九章为按比例缩小原理及微细加工技术,第十章为二级效应及其物理模型,第十一章为设计的最佳化。在附录中介绍了 MOS IC 的器件、工艺、版图设计和定制设计方法。

在本书的编写中,吉林大学的刘式塘教授和电子部 1447 所的陈国栋高级工程师给予了热情的指导和积极的支持,在此表示衷心的感谢。

参加本书编写工作的还有王御九、白文昌、栗红和喻春同志。

由于水平所限,如有缺点错误,敬请读者指正。

作者 于 1986 年 5 月

目 录

第一章 半导体物理基础.....	1
§ 1.1 半导体物理.....	1
1.1.1 固体的能带模型.....	1
1.1.2 空穴.....	4
1.1.3 键模型.....	5
1.1.4 施主和受主.....	5
1.1.5 热平衡统计.....	7
§ 1.2 晶体中的自由载流子.....	11
1.2.1 漂移速度.....	12
1.2.2 迁移率和散射.....	14
1.2.3 扩散电流.....	16
§ 1.3 金属-半导体接触.....	18
1.3.1 电子系统的平衡.....	18
1.3.2 理想的金属-半导体结.....	20
1.3.3 电流-电压特性.....	26
1.3.4 非整流(欧姆)接触.....	30
1.3.5 表面效应.....	31
第二章 pn 结及双极晶体管基本原理.....	35
§ 2.1 缓变杂质分布.....	35
2.1.1 电势.....	36
2.1.2 电场.....	36
2.1.3 泊松方程.....	37
2.1.4 准中性近似.....	38
§ 2.2 pn 结.....	39
2.2.1 突变结.....	40
2.2.2 线性缓变结.....	44
§ 2.3 非平衡 pn 结.....	46
2.3.1 准费米能级.....	46
2.3.2 耗尽区宽度、最大电场.....	49
2.3.3 电容.....	50
§ 2.4 结击穿.....	52
2.4.1 雪崩击穿.....	52
2.4.2 齐纳击穿.....	55
§ 2.5 连续性方程.....	57
§ 2.6 产生与复合.....	58
2.6.1 定域态: 俘获与发射.....	58
2.6.2 肖克莱-霍尔-里德(SHR)复合.....	60

2.6.3	过剩载流子寿命	61
2.6.4	表面复合	62
§ 2.7	pn 结的电流-电压特性	64
2.7.1	少子密度的边界值	64
2.7.2	理想二极管分析	66
§ 2.8	pn 结温度特性	72
§ 2.9	双极晶体管基本原理	73
2.9.1	晶体管作用	73
2.9.2	有效偏压	75
2.9.3	电流增益	78
2.9.4	发射区注入	81
第三章	金属-氧化物-硅系统的性质	84
§ 3.1	MOS 结构	84
3.1.1	热平衡能带图	84
3.1.2	偏压的影响	85
§ 3.2	MOS 系统的电容	88
§ 3.3	MOS 电子学	91
3.3.1	热平衡分析	91
3.3.2	非平衡分析	99
§ 3.4	氧化物和界面电荷	103
3.4.1	理论分析	103
3.4.2	氧化物电荷的来源	105
§ 3.5	pn 结的表面效应	108
3.5.1	栅控二极管结构	109
§ 3.6	MOS $C-V$ 曲线的应用	110
3.6.1	理想 MOS 结构的 $C-V$ 曲线	111
3.6.2	$C-V$ 曲线测试中的若干现象分析	118
第四章	绝缘栅场效应晶体管 (IGFET)	125
§ 4.1	MOS 管及其电流-电压特性	125
4.1.1	电荷控制分析	126
4.1.2	分布分析	128
§ 4.2	IGFET 参数	131
4.2.1	直流参数	132
4.2.2	增益和响应速度	139
4.2.3	温度效应	144
4.2.4	小结	150
§ 4.3	亚阈值特性分析	158
4.3.1	问题的提出	158
4.3.2	亚阈值区	158
4.3.3	亚阈值模型	159
4.3.4	非平衡条件下表面空间电荷区理论	162
4.3.5	亚阈值特性与温度及衬底偏压的关系	170
§ 4.4	MOS FET 的噪声	171

4.4.1	噪声源	171
4.4.2	栅极漏泄电流产生的散粒噪声和场效应晶体管噪声等效电路	174
4.4.3	噪声的计算方法	175
4.4.4	场效应晶体管噪声发生器	176
4.4.5	噪声系数	178
第五章	MOS 数字 IC 基础 I	180
§ 5.1	电阻负载 MOS 倒相器	181
5.1.1	工作原理	181
5.1.2	负载线与工作点	181
5.1.3	电压转移特性(VTC)	182
§ 5.2	E/E MOS 倒相器	185
5.2.1	工作原理	185
5.2.2	静态特性分析	187
5.2.3	瞬态特性分析	196
§ 5.3	$E/DMOS$ 倒相器	203
5.3.1	工作原理	204
5.3.2	静态特性分析	204
5.3.3	瞬态特性分析	212
§ 5.4	$cMOS$ 倒相器	215
5.4.1	工作原理	215
5.4.2	静态特性分析	215
5.4.3	瞬态特性分析	223
§ 5.5	动态 MOS 倒相器	228
5.5.1	栅电容的存储效应	228
5.5.2	动态 MOS 有比倒相器	229
5.5.3	动态 MOS 无比倒相器	231
第六章	MOS 数字 IC 基础 II	233
§ 6.1	MOS 门电路	233
6.1.1	$nMOS$ 门电路	233
6.1.2	$cMOS$ 门电路	241
§ 6.2	基本逻辑电路	252
6.2.1	$R-S$ 触发器(FF)	253
6.2.2	动态 DDF 和移位寄存器	255
6.2.3	准静态 DDF	257
6.2.4	$J-KFF$	260
§ 6.3	随机存取存储器(RAM)	261
6.3.1	存储单元	262
6.3.2	单管单元和读写放大器	264
§ 6.4	只读存储器和可编程只读存储器	268
6.4.1	只读存储器	268
6.4.2	可编程只读存储器	270
第七章	MOS 模拟 IC 基础	281
§ 7.1	MOS FET 的回顾	281

7.1.1	饱和 MOSFET 的 $I-V$ 特性	281
7.1.2	饱和 MOST 的小信号模型	282
§ 7.2	单级放大器	285
7.2.1	电阻负载单级放大器	285
7.2.2	有源负载单级放大器	290
§ 7.3	电流源及偏置电路	298
7.3.1	MOS 电流镜	298
7.3.2	与温度、电源无关的偏置	303
§ 7.4	差分放大器	307
7.4.1	差分放大器的电压增益	307
7.4.2	源耦合对的跨导	309
7.4.3	半电路的概念和差模、共模增益及共模抑制比	311
7.4.4	差分放大器中器件失配的影响	315
§ 7.5	基本的 CMOS 运算放大器	317
7.5.1	开路电压增益	318
7.5.2	dc 失调	318
7.5.3	CMOS 运算放大器的输出电路	320
7.5.4	CMOS 运算放大器的相位补偿技术	322
§ 7.6	噪声特性	325
7.6.1	输入基准 $1/f$ 噪声	326
7.6.2	热噪声性能	326
第八章	电荷耦合器件 (CCD)	327
§ 8.1	CCD 的工作原理	328
8.1.1	CCD 的存储和转移模式	328
8.1.2	CCD 的输入输出方法	333
§ 8.2	CCD 的损失机理及器件参数	336
8.2.1	电荷转移损失机理	337
8.2.2	信息的再生	343
8.2.3	噪声	345
8.2.4	频率特性	346
8.2.5	功率特性	349
§ 8.3	物理结构	350
§ 8.4	CCD 的应用	359
8.4.1	模拟信号处理	359
8.4.2	摄像机	360
8.4.3	CCD 数字存储器	363
第九章	按比例缩小原理及微细加工技术	368
§ 9.1	按比例缩小的基本原理	368
9.1.1	引言	368
9.1.2	按比例缩小原理	369
9.1.3	按比例缩小原理存在的问题	372
§ 9.2	可靠性问题	374
9.2.1	电源电压按比例缩小受到的限制	375

9.2.2	CV 和 QCV 按比例缩小规则	376
9.2.3	HMOS 及二级效应	381
9.2.4	耗尽层和氧化物厚度按比例缩小受到的限制	383
9.2.5	电迁移和接触电压降	384
9.2.6	电离粒子对动态逻辑电路的影响	389
9.2.7	亚阈值电导效应对短沟道的限制	390
9.2.8	VLSI 预测和结论	391
§ 9.3	氧化技术	392
9.3.1	高压氧化	392
9.3.2	等离子氧化	398
9.3.3	硅的局部氧化(LOCOS)	398
9.3.4	等离子增强硅的热氮化	400
§ 9.4	离子注入技术	403
§ 9.5	刻蚀技术	408
9.5.1	电子束刻蚀技术	408
9.5.2	X射线刻蚀	409
§ 9.6	干法腐蚀技术	410
9.6.1	离子腐蚀和离子束流蚀	411
9.6.2	等离子腐蚀	412
9.6.3	溅射腐蚀及反应溅射腐蚀	414
§ 9.7	介质和多晶硅薄膜的淀积技术	414
9.7.1	溅射	415
9.7.2	化学气相淀积(CVD)	416
9.7.3	低压化学气相淀积(LPCVD)	416
9.7.4	等离子 CVD	417
§ 9.8	金属化	418
9.8.1	材料的选取	419
9.8.2	淀积方法	420
§ 9.9	吸除	421
第十章	二级效应及其物理模型	421
§ 10.1	小尺寸效应	424
10.1.1	短沟道阈值电压模型	425
10.1.2	阈电压的窄宽度效应	430
10.1.3	关于击穿电压	432
§ 10.2	表面载流子迁移率	438
10.2.1	表面载流子散射的物理机理	438
10.2.2	影响表面载流子迁移率的因素	439
10.2.3	迁移率的模拟	444
§ 10.3	短沟道 IGFET 的简单电流模型	447
10.3.1	引言	447
10.3.2	电流-电压特性	448
10.3.3	亚阈值电导	451
§ 10.4	热电子效应	453
10.4.1	衬底热电子发射 (SHE)	453

10.4.2	沟道热电子发射 (CHE).....	461
§ 10.5	按比例缩小 CMOS 的自锁效应.....	469
10.5.1	自锁模型.....	469
10.5.2	自锁的一般判据.....	470
10.5.3	$pnpn$ 结构自锁 $I-V$ 特性.....	471
10.5.4	自锁发生的位置.....	473
10.5.5	自锁与温度的关系.....	473
第十一章	设计的最佳化.....	478
§ 11.1	电路设计的最佳化.....	478
11.1.1	PLA 设计.....	478
11.1.2	VLSI 逻辑电路的设计.....	488
11.1.3	热电子效应对电路设计的影响.....	497
§ 11.2	器件结构和工艺的最佳化.....	502
11.2.1	DMOS、VMOS 和 UMOS.....	502
11.2.2	适于 VLSI 的 LD^1 及 LD^2 结构.....	502
11.2.3	考虑热电子效应的器件结构.....	508
11.2.4	适合 VLSI 的 $As-P(n^+-n^-)$ 双扩散漏结构.....	512
11.2.5	$cMOS$ 自锁的抑制和排除.....	515
11.2.6	工艺方面的考虑.....	518
§ 11.3	MOS 的未来.....	520
11.3.1	是 n 沟还是 p 沟?.....	520
11.3.2	是 p 阱还是 n 阱?.....	525
附录	MOS IC 设计.....	529
§ A.1	MOS IC 的器件设计.....	529
A.1.1	E/E MOS IC 器件设计.....	529
A.1.2	E/D MOS IC 器件设计.....	532
A.1.3	$cMOS$ IC 器件设计.....	535
§ A.2	工艺设计.....	538
A.2.1	阈值电压设计.....	538
A.2.2	E/D MOS 工艺设计考虑.....	539
A.2.3	工艺参数设计.....	541
§ A.3	材料参数设计.....	542
A.3.1	硅衬底材料.....	542
A.3.2	栅介质材料.....	543
A.3.3	栅电极材料.....	543
§ A.4	版图设计.....	544
A.4.1	基本设计规则.....	544
A.4.2	版图图形设计方法.....	549
A.4.3	$cMOS$ 的版图设计.....	559
§ A.5	定制设计方法.....	560
A.5.1	引言.....	560
A.5.2	全定制设计方法.....	562
A.5.3	半定制设计方法.....	564

第一章 半导体物理基础

我们知道,不同材料的电阻率差异是很大的。比如在室温时铝的电阻率约为 $10^{-8} \Omega \cdot \text{cm}$, SiO_2 的电阻率约为 $10^{18} \Omega \cdot \text{cm}$, 比铝高 22 个数量级。在电的应用中,通常把材料按电阻率加以分类。电阻率小于 $10^{-2} \Omega \cdot \text{cm}$ 的那些材料叫做导体;电阻率大于 $10^5 \Omega \cdot \text{cm}$ 的那些材料叫做绝缘体;而电阻率在 $10^{-2} \sim 10^5 \Omega \cdot \text{cm}$ 之间的材料叫做半导体。因为半导体的电阻率可以按设计要求进行精确控制。所以,半导体在电的应用方面有深远的重要性。

本章的第一部分介绍固体有极大电阻率范围的原因。然后,为了便于叙述,简要回顾一些半导体物理的重要概念。由于侧重器件,对材料只进行简要的讨论。第三部分介绍金属与半导体的接触,因为这是所有半导体器件和集成电路所必须的。

§ 1.1 半导体物理

首先考虑只受一个孤立原子芯影响的一个电子的各允许能量,然后研究在这个原子附近的其它原子的影响,以致这个原子芯对同其它原子结合的电子的影响,这现象在真实的固体材料中一样。利用这种方法,我们可以研究晶体中原子芯对结合着的电子特性的影响。接着研究加在固体材料上的电场对电子的影响。

在半导体物理的讨论中,使用两个互相补充的模型:能带模型和晶体键合模型。我们先描述能带模型,然后为了介绍其它概念而引入键合模型。

1.1.1 固体的能带模型

我们知道,一个电子受到一个原子核库仑势的作用,只能有确定的允许能量(图 1.1.1)。即这个电子可以占据一系列能级

$$E_n = \frac{-z^2 m_0 q^4}{8 \epsilon_0^2 h^2 n^2} \quad (1.1.1)$$

中的一个能级(能量基准取为零)。在式(1.1.1)中, z 为原子核的净电荷, m_0 为自由电子的质量, q 为电子电荷, ϵ_0 为自由空间的介电常数, h 为普朗克常数, n 为正整数。对氢原子, $z=1$, 以零为能量基准,允许能量为 $-2.19 \times 10^{-18}/n^2$ 焦耳,或者为 $-13.6/n^2$ 电子伏(eV)。当温度很低,且同原子结合的电子数大于 1 时,电子从最低允许能级开始填充。按泡利不相容原理,任一个能

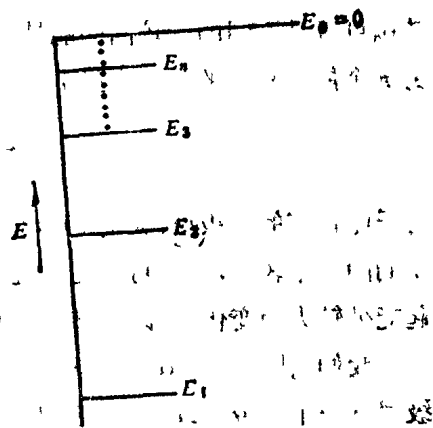


图 1.1.1 受一个原子核库仑势作用的一个电子的允许能级

级最多只能容纳自旋相反的两个电子。

现在我们只考虑占有原子的最高能级的电子。当两个原子相距很远时,同每一个原子结合的电子能量 E_n 由式(1.1.1)给出。然而,如果两个原子彼此接近,就将有一个来自第二个原子核作用在第一个原子的电子上的力,这就改变了决定电子能级的势。由于电势的这种变化,所有允许的电子能级都发生了改变。

在描述两个原子系统时,还必须考虑泡利不相容原理。与每个孤立原子有关的一个能级 E_n ,最多只能容纳两个自旋相反的电子,所以,整个系统最多只能容纳 4 个电子。但是,当两个原子放到一起形成一个系统时,一个允许能级只能容纳两个电子,为了容纳下 4 个电子,孤立原子的允许能级 E_n 必须劈裂成稍有差别的两个能级。所以将两个原子靠近在一起,不仅稍微扰动了孤立原子的每一个能级,而且还把孤立原子的每一个能级劈裂成为两个稍微分开的能级。两个原子靠得愈紧,它们之间的相互作用就愈强,能级的劈裂就会愈大。

当比较多的原子放在一起形成一个晶体结构时,每一个电子受到的各个力进一步发生变化,并且在能级上出现附加的变化。另外泡利不相容原理要求每一个允许电子能级有一个稍微不同的能量,以致这种晶体可用许多分立但间隔很小的能级表征。孤立原子每一个原来的量子化能级分裂许多倍,使这个系统中每一个原子含有一个能级。当系统中含有 N 个原子时,原子的能级 E_n 将劈裂成 N 个不同的允许能级,形成一个能带,该能带至多可含有 $2N$ 个电子(由于自旋简并性)。因为晶体中的原子数一般是很大的,约为 10^{22} cm^{-3} ,而且整个能带范围只有几个电子伏,在能带中 N 个不同能级之间的间隔,远小于室温下电子的热能,由此电子在能级间运动是很容易的。这样,我们就可以看成一个可容纳 $2N$ 个电子的允许能级的连续能带。这个允许能带是以最大和最小能量为边界的,并且它以禁带与相邻的允许能带隔开,如图 1.1.2(a)所示;或者它也可以与其它能带交迭。能带的详细特性,无论是交迭或是形成禁带(禁带的大小),基本上决定了材料的电子性质。这是区别导体、绝缘体和半导体的主要特征。

虽然,原来孤立原子的每个能级都劈裂成由 $2N$ 个能级组成的能带,但每个能带允许能量的范围可以是不同的。较高的能带一般比较低的能带有更宽的能量范围。这种差别的原因可由与第 n 个能级有关的玻尔半径 r_n 的表达式看出。玻尔半径为:

$$r_n = \frac{n^2 \epsilon_0 \hbar^2}{2\pi m_0 q^2} = \frac{n^2}{2} \times 0.529 \text{ \AA} \quad (1.1.2)$$

对于比较高的能级(较大的 n),电子束缚得不太紧密,可以较远地离开原子芯而游动。如果电子受到的约束较小,它就可以更靠近邻近的原子,并且受到较强的影响。这种较强的相互作用,引起能级较大的变化,所以,比较宽的能带对应于孤立原子的高能电子。

我们用图 1.1.2(a) 中一维图象,表示原子在平衡间距时的能带。每个能带中最高的允许能级同下一个能带的最低允许能级用禁带 E_g 分开。然而把能带图扩展为两维的图象(图 1.1.(b))是很方便的,在这种图中,纵轴仍然表示电子能量,横轴这时表示电子在半导体中的位置。这种形式的能带图用于强调能带中的电子没有同任何原子核相结合,而只受边界的限制。当我们考虑具有不同能带结构的材料结合而制成半导体器件时,这种图是特别有用的。在这种元素固体能

带基本原理的推导中,我们假设每一个原子同其邻近原子包含方位在内的各个方面都是同样的,即我们考虑的是完美晶体。实际上,在制造器件用的半导体材料中,晶格的完整性是非常高的,缺陷为十亿分之几或更少。

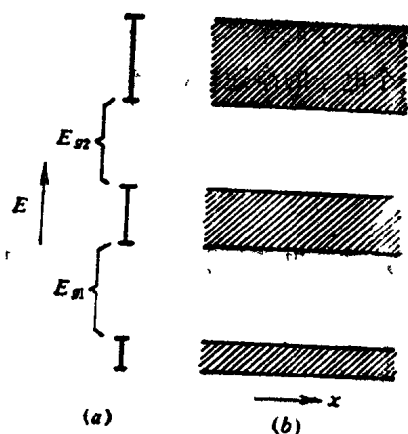


图 1.1.2 当更多的原子影响固体中每一个电子时,允许能级扩展成被禁带隔开的允许能带。

(a) 一维表示;

(b) 两维的能量与距离的关系图

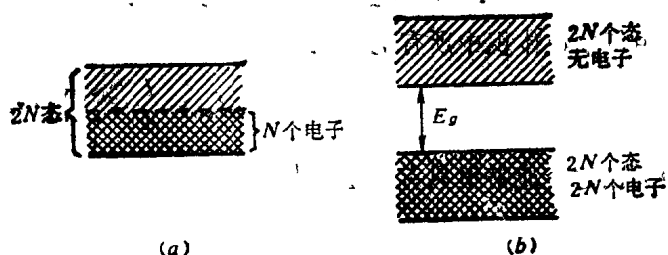


图 1.1.3 (a) 金属的能带图, N 个电子充满 $2N$ 个允许能带的一半; (b) 绝缘体的能带图, 禁带把完全空着的能带和被 $2N$ 个电子完全充满的能带分开

只要将任何元素的许多原子放在一起形成固体,分立的能级就形成能带。然而,在不同固体的能带中不同的电子数强烈地影响着它们的电学性质。例如:由 N 个原子组成的碱金属,每一个原子的外壳层有一个价电子。当把若干个原子密集地放在一起时,这种分立的能级就形成一个能带。在最简单的情况下,这个能带能容纳 $2N$ 个电子。现有的 N 个电子这时就充满能带的下一半(图 1.1.3(a)),紧靠充满能态有很多空的能态。在能带被充满部分的顶部附近的一些电子,容易从所加电场获得一微小的能量移动到这些空的能态中去。所以它们的行为几乎象自由电子,并且在外加电场的影响下能够在整个晶体内迁移。一般地,金属由部分充满能带表征,类似于刚才描述的情况。所以它们导电能力很强。

如果材料的价电子(最外层电子)完全充满了允许能带,并有一个禁带把它同紧挨着它的较高的能带分开,这种材料具有绝缘体的电学特性。低温时,在满带上边的与之相邻的允许能带完全空着,如图 1.1.3(b)所示。这样最低的空能态和最高的充满能态之间隔着禁带 E_g 。绝缘材料的 E_g 一般大于 5eV ,比热或电场给予的能量(十分之几电子伏或更少)大的多。在我们所考虑的理想情况下,没有电子靠近空的允许能态,因此,也就没有电子能从外加电场获得小的能量而运载电流,所以材料是绝缘体。

半导体的能带结构类似于绝缘体,两者之间的差别是由于禁带宽度不同,以及增加半导体里的杂质出现附加的电导率,从而产生填充几乎是空能带的能力不同。在绝对零度时,半导体最高满带和最低空带之间的禁带,一般为 1.0eV (硅为 1.1eV ,锗为 0.7eV)。在没有杂质的半导体中,

由孤立原子价电子填充的最上面的满带称为价带。

图 1.1.4 表示半导体的能带结构。在绝对零度以上任何温度, 因为有少数具有足够热能的电子被激发而越过禁带进入下一个允许能带, 所以价带不是完全充满的。禁带愈小、温度愈高, 跨越禁带的电子数愈多。在上边能带中的许多电子容易获得小的能量, 并在外加电场的作用下形成电流。因为填充这个能带的电子都能参予导电, 所以就把这个能带称为导带。在导带中流动的电流密度 J , 可由电子电荷 $(-q)$ 与填充到能带里的每一个电子的净速度 (v_i) 乘积, 并对导带中每单位体积中所有电子数求和求出:

$$J_{cb} = \frac{I}{A} = \sum_{cb} (-q) v_i \quad (1.1.3)$$

因为在这个能带里只有少量的电子, 所以在同样电场作用下, 这个电流显著地小于金属中的电流。

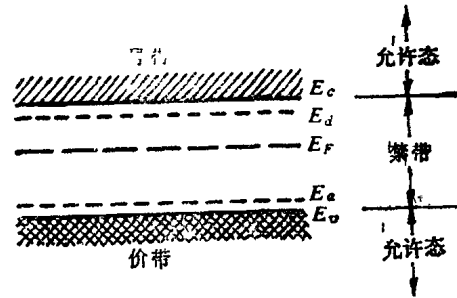


图 1.1.4 半导体的能带图: 导带底 (E_c) ; 禁带中的施主能级 (E_d) ; 费米能级 (E_F) ; 受主能级 (E_a) ; 价带顶 (E_v)

1.1.2 空穴

当电子激发到导带中时, 在价带留下空的能态。在外电场的作用下, 附近的电子能够进入这些空的能态形成电流。这个电流可用价带中每单位体积所有运动电子的和表示:

$$J_{vb} = \sum_{vb} (-q) v_i \quad (1.1.4)$$

因为在价带中有许多电子, 而只有很少空的能态, 所以描述和那些空态相互作用的电子引起的电导要比描述价带中所有电子的运动容易。在数学上, 我们可以把价带中的电流描述为: 能带完全充满时应该流过的电流减去与失去电子有关的电流, 而且对每单位体积中填充数求和:

$$J_{vb} = \sum_{vb} (-q) v_i = \sum_{\text{满带}} (-q) v_i - \sum_{\text{空态}} (-q) v_i \quad (1.1.5)$$

由于满带中没有电流流动(因为不能把净能量分配给填充它的电子), 所以价带中的电流可写为:

$$J_{vb} = 0 - \sum_{\text{空态}} (-q) v_i = \sum_{\text{空态}} q v_i \quad (1.1.6)$$

式中现在是对每单位体积中所有空的能态求和。在式(1.1.6)中, 可以把价带中的空态视为带正电荷的粒子, 利用空态表示价带中电荷的运动。这些“粒子”叫做空穴, 空穴只能同固体的能带一起讨论, 在自由空间中是不存在的。注意, 在图 1.1.3 和 1.1.6 中表示的那些能带图, 是针对电子

画的,所以电子的能量随着向图的上方移动而增加。然而,由于空穴有正电荷,所以空穴的能量随着向同一图的下方移动而增加,如图 1.1.4 所示。我们常常把能带图简化,只表示出价带的上界(用 E_v 表示)和导带的下界(用 E_c 表示),因为我们主要关心的是这两个能级附近的能态和分开这两个能级的禁带 E_g 。

1.1.3 键模型

半导体中的自由空穴和电子也可以利用电子键的完成和破坏这一变化过程进行讨论,这种观点,叫做键模型。用这种模型无法解释晶体中电子行为的重要的量子力学约束,但是,它确实能说明几个有用的定性的概念。

为了讨论键模型,我们考虑硅和锗共同具有的金剛石结构。在金剛石结构中,每一个原子同其最邻近的原子有四个共价键。每个共价键紧紧束缚着两个价电子——(每个原子一个)。在绝对零度时,全部电子保持在这些键中,所以,没有一个电子能够响应外加电场而在晶体中自由运动。温度较高时,热能破坏了一些键,产生了近似自由电子的电子,在外加电场的作用下,它们对电流有贡献。这种电流与能带模型中同导带有关的电流相对应。

在键被热能破坏以后,获得自由的电子离开了,留下了一个空键。于是相邻键中的电子能够跳入空键中,在它的后面又留下了一个空键。因此,空键在与电子相反的方向上运动。如果外加电场使电子有一个净移动,那么空键好象有正电荷似的在与电子相反的方向上连续移动。这种空键与我们利用能带图的价带讨论过的空穴相对应。

1.1.4 施主和受主

到现在为止,我们讨论了纯半导体材料,在这种材料中,每一个电子被激发到导带,在价带就留下一个空态。因此,导带中的电子数 n 等于价带中的空穴数 p ,这种材料叫做本征半导体。在本征半导体中,电子数和空穴数(载流子/ cm^3)常常用下脚标 i 表示为 n_i 和 p_i 。半导体的最重要的应用来自两种载流子密度不同的相邻半导体材料之间的相互作用。我们连接具有不同禁带宽度的两种半导体材料,或通过在一中半导体材料中改变载流子数目的办法做成这种结构。

控制半导体中载流子数最有用的方法是掺进替代性杂质,即杂质原子代替纯半导体的原子占据晶格位置。如果我们用元素周期表中 V 族元素的一个原子,比如磷(五个价电子)代替一个硅原子(四个价电子),那么磷原子的四个价电子分别填充在磷原子和相邻硅原子之间的键上,而第五个电子同近邻的硅原子没有共价键合,只是微弱地被束缚在核上带多余正电荷的磷原子上。只需很小的能量就足以破坏这种弱键,所以,第五个电子能在晶体中漂游,因而对电导有贡献。因为 V 族元素能把电子赠送给硅,故称 V 族元素为施主杂质。

为了估算破坏一个施主原子的键所需的能量,我们考虑电子所受其原子核的净库仑势。假设电子只受到杂质原子一个净正电荷的吸引,且这种吸引为本底硅原子的极化效应所减弱,于是,原子芯与电子的结合能为

$$E = \frac{m_n^* q^4}{q k^2 \epsilon_0^2 \epsilon_{rs}} = \frac{13.6 m_n^*}{\epsilon_{rs}^2 m_0} \text{eV} \quad (1.1.7)$$

式中 ϵ_{rs} 是半导体的相对介电常数, m_n^* 是半导体导带中电子的有效质量。使用有效质量是考虑

到晶格对电子运动的影响。对于硅, $\epsilon_{rs}=11.7$, $m_n^*=1.1 m_0$, 故 $E \approx 0.1 \text{ eV}$, 它只有硅禁带宽度 (1.1 eV) 的10%左右(比较精确的计算和测量指出, 典型施主杂质的结合能更低, 如磷为 0.044 eV , 砷为 0.049 eV , 锑为 0.039 eV)。这么小的结合能, 使这种键很象施主与第五个电子之间的弱键, 远比硅-硅键更容易被破坏。

按照能带模型, 只需很小的能量, 就能把施主原子的电子激发到导带。但把电子从价带激发到导带却需要较大的能量。所以, 我们可以用能级 E_d 表示对应于同施主原子结合的电子的能态, 它低于导带底 E_c 大约 0.05 eV (图 1.1.4)。施主浓度(原子/ cm^3)一般用 N_d 表示。在温度高于 150 K 时, 热能一般地足以从施主原子将电子激发到导带中去。一旦电子被激发到导带, 在晶格中就留下了固定不动的带正电荷的原子芯。因此, 当一个电子占据了施主的这个允许能态(施主能级)时, 施主是中性的, 能态空着时, 则施主带正电荷。

如果大部分杂质是施主性的, 那么导带中的电子数就远大于价带中的空穴数。这时电子叫做多数载流子(以下简称多子), 空穴叫做少数载流子(以下简称少子)。因为大多数电流是由带负电荷的电子运载的, 所以称这种材料为 n 型半导体。在图 1.1.5 中画出了硅和锗的导带电子浓度与温度的关系。因为空穴密度最多等于 n_i , 这个图清楚地表示出, 使施主原子足以电离的 100 K 到足以破坏硅键而产生许多自由电子的 600 K 这段温度范围内, 电子数远大于空穴数。

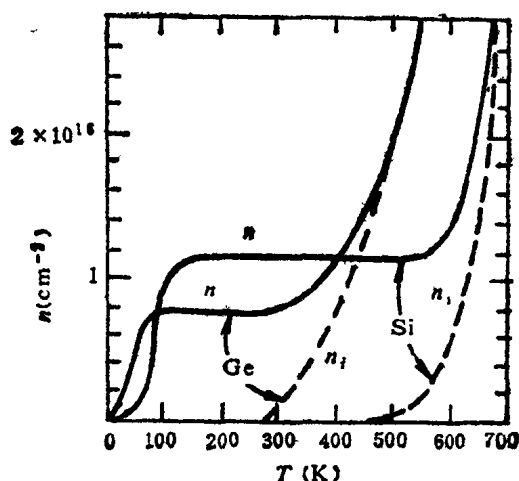


图 1.1.5 两种掺杂半导体电子浓度与温度的关系(硅中掺杂 1.15×10^{16} 砷原子/ cm^3 ;⁽¹⁾ 锗中掺杂 7.5×10^{15} 砷原子/ cm^3 ;⁽²⁾)

同样, 具有三个价电子的杂质原子, 例如硼, 也能取代晶格中的硅原子。三个价电子填充硅的四个共价键中的三个键, 剩下一个键空着。如果另一个电子从附近的键来填充这个空键, 就产生了空键移动。空键带着正电荷移动, 成为空穴导电。正如在施主原子情况下开始导电只需要一个小的能量一样, 把电子从价带激发到由三价杂质引起的空键也只需要一个小的能量。这个能量用能级 E_a 表示, E_a 稍高于价带顶 E_v (图 1.1.4)。因为三价杂质引起了容易接受电子的空键, 所以, 把对空穴导电有贡献的杂质叫做受主杂质。受主浓度(原子/ cm^3)用 N_a 表示。如果

在半导体中大多数杂质是受主型的,则叫做 p 型半导体,因为大部分电导是由带正电的空穴实现的。空着的受主能级是中性的,被电子占据时则带负电。

一种半导体,如果它的电导主要是由杂质提供的载流子引起的,就称为非本征半导体。施主和受主杂质原子,是故意引进以改变荷电的载流子浓度,因此叫做掺杂剂原子。

其它的杂质原子或者晶体缺陷可以产生中性能态,在这种能态中,电子是紧密束缚的,这意味着把一个电子从束缚态激发到导带需要相当大的能量。与前边讨论的能级在导带边缘以下仅有几倍 kT 热能的浅施主对比,这样深的施主也可以用远低于导带边缘的能级表示。类似地,深的受主比价带顶高很多。因为深能级与杂质原子的关系不象浅施主或浅受主的情况那么简单,所以施主和受主之间的区别是以能级可能取得的带电状态为依据的。如果深能级被电子占据时是中性的,空着时带正电荷,则这种深能级叫施主;而一个深能级,当它空着时是中性的,被一个电子占据时带负电荷,就叫受主。

1.1.5 热平衡统计

在更详细地讨论半导体电导以前,我们先介绍下面三个概念:一、热平衡;二、热平衡时半导体中多子与少子的关系;三、使用费米统计和费米能级确定载流子浓度。

一、热平衡

我们已经知道,半导体中自由载流子密度对应于导带和价带中允许态的填充数。所以,这种密度与半导体中的净能量有关,这种能量除了由电子携带以外,还贮存于晶格振动(声子)中。虽然半导体晶体可以被外界的能量如光电辐射所激发,但在许多情况下,总能量只是晶体温度的函数。因此,半导体将自动瞬时地处于一种叫做热平衡的状态。热平衡是一种动态,在这种动态中,每一个过程被其逆过程所平衡。例如,在热平衡中,如果电子从较低的能级 E_1 激发到较高的能级 E_2 ,这时一定有等量的电子从 E_2 态到 E_1 态。同样,如果能量从晶格振动传递给电子,那末,在热平衡时,就会有相等的能量从电子传递给晶格振动。下边我们考虑热平衡时半导体中空穴和电子数的某些性质。

二、质量作用定律

在适当的温度范围内,有足够的热能从价带激发一些电子到导带中去。在动态平衡时,一些电子不断地激发到导带,而另一些电子失去能量并越过禁带回到价带。一个电子从价带激发到导带,结果是产生一个空穴和一个电子,而一个电子从导带越过禁带回到价带,则产生电子-空穴复合,因为两个载流子都湮没了。电子-空穴对的产生率 G 依赖于温度 T ,但在一级近似下,与已存在的载流子数无关,因此可写为

$$G = f_1(T) \quad (1.1.8)$$

式中 $f_1(T)$ 是由晶体物理学和温度决定的函数。另一方面,复合率 R 依赖于导带中电子的浓度 n 和价带中空穴的浓度 p 。复合必须是两种载流子相互作用。所以,把复合率表示为两个浓度和包括其它因素在内的 $f_2(T)$ 的乘积

$$R = npf_2(T) \quad (1.1.9)$$

在平衡时,产生率必须等于复合率,使式(1.1.8)和式(1.1.9)中的 G 和 R 相等,得到

$$npf_2(T) = f_1(T)$$

或

$$np = \frac{f_1(T)}{f_2(T)} = f_3(T) \quad (1.1.10)$$

式(1.1.10)表示一个重要的结果,即在热平衡下半导体中空穴和电子浓度的乘积只是温度的函数。

在本征(未掺杂)半导体中,全部载流子都是由电子被激发越过禁带引起的。因此, $n=p=n_i$, 式中 n_i 为本征载流子浓度。把式(1.1.10)应用到本征材料,有

$$n_i p_i = n_i^2 = f_3(T) \quad (1.1.11)$$

本征载流子浓度之所以依赖于温度,是因为热能是激发载流子越过禁带的原因,又因为只有较少电子能被激发越过宽的禁带,所以本征浓度也是禁带宽度的函数。在大多数条件下,我们很容易证明 n_i^2 由下式给出^[4]

$$n_i^2 = N_c N_v \exp\left(-\frac{E_g}{kT}\right) \quad (1.1.12)$$

式中 N_c 和 N_v 分别为导带和价带的有效态密度(见 1.1.23 和 1.1.24 式)。由式(1.1.12)可以看出, n_i 与温度有很大关系。对于硅, $E_g = 1.1\text{eV}$, 在室温附近,温度每增加 8°C , n_i 增加一倍。因为对一给定的半导体,在固定的温度下,本征载流子浓度 n_i 是常数,在式(1.1.10)中可以用 n_i^2 代替 $f_3(T)$ 。因此,无论是对本征半导体还是杂质半导体关系式

$$np = n_i^2 \quad (1.1.13)$$

都成立。该式表明,在样品中加入施主时,由于电子数的增加而引起空穴浓度的减少,所以,乘积 np 保持常数。这个结果通常称为质量作用定律。正如我们在推导中看到的,这个质量作用定律是产生和复合相等的结果,即热平衡的直接结果。

在半导体的中性区,即没有电位梯度的区域,正电荷数必须精确地等于负电荷数。电离施主原子和空穴带正电荷;电离受主原子和电子带负电荷。如果所有掺杂原子全部电离的区域是中性的,则有

$$N_d + p = N_a + n \quad (1.1.14)$$

应用质量作用定律式(1.1.13),重新写出式(1.1.14),得到

$$n - \frac{n_i^2}{n} = N_d - N_a \quad (1.1.15)$$

可求出电子浓度 n

$$n = \frac{N_d - N_a}{2} + \left[\left(\frac{N_d - N_a}{2} \right)^2 + n_i^2 \right]^{1/2} \quad (1.1.16)$$

在 n 型半导体中 $N_d > N_a$, 由式(1.1.16)我们看到,电子浓度依赖于电离的施主与电离的受主之差。因此,一片含有受主 N_a 的 p 型材料,加入过量的施主,以致 $N_d > N_a$, 即可以转变成 n 型材料。

在室温下,硅的本征载流子浓度 n_i 为 $1.45 \times 10^{10} \text{cm}^{-3}$, 在 n 型硅中,净施主浓度的典型值约

• 8 •