

大规模、超大规模集成 电路计算机辅助设计

张良震 庄文君 马兴图 余庆健 编著

电子工业出版社

内 容 提 要

本书是一部论述 LSI/VLSI 计算机辅助设计的基本理论和方法的专著。全书共分七章,主要内容有: LSI/VLSI 及其设计的基本知识;图论的基本概念及其应用; LSI/VLSI 电路的计算机辅助分析法; LSI/VLSI 设计中的布局 and 布线。

本书取材新颖、叙述简明、深入浅出,是国内较先发表的、内容全面的 LSI/VLSI 计算机辅助设计的重要著作。本书可作为高等院校有关专业高年级学生或研究生的教材及参考书,也可供有关科技人员学习阅读。

大规模、超大规模集成电路

计算机辅助设计

张良震 庄文君 马兴图 余庆健 编著

责任编辑: 梁祥丰

电子工业出版社出版(北京海淀区万寿路)
新华书店北京发行所发行 各地新华书店经售
北京科技印刷厂印刷

*

开本: 850×1168 毫米 1/32 印张: 12.875 字数: 344.4 千字

1987 年 9 月第一版 1987 年 10 月第一次印刷

印数: 1—2,500 册 定价: 2.55 元

统一书号: 15290·593

ISBN 7-5053-0060-1/FN37

目 录

序言(一)

序言(二)

第一章 LSI/VLSI 及其设计的基本知识	1
1.1 引言	1
1.2 VLSI 的发展与计算机辅助设计的必要性	2
1.3 LSI/VLSI 计算机辅助设计简介	4
参考文献	23
第二章 图的基本理论	25
2.1 引言	25
2.2 图的概念	25
2.3 图的基本定义	26
2.4 子图运算	41
2.5 基本定理	45
2.6 同构	48
2.7 图的着色	53
2.8 图的矩阵表示	55
2.9 平面图和非平面图	65
2.10 对偶图	69
参考文献	72
第三章 图论在 IC 版图设计中的应用	73
3.1 引言	73
3.2 图的平面性判定及平面化设计	73
3.3 小规模集成电路 DDC-3 的版图平面化设计	76
3.4 求非平面图中连线的交叉	81
3.5 IC 布局重设计的一种图论法	89
参考文献	107
第四章 LSI/VLSI 电路的计算机辅助分析法	109

4.1	引言	109
4.2	非线性器件的分段线性化模型	110
4.3	电路的分块分析	118
4.4	电路中不活动状态的利用	133
4.5	解电路方程组的松弛法	136
4.6	波形的上下界分析	171
	参考文献	208
第五章	LSI/VLSI 的布局设计方法	209
5.1	引言	209
5.2	布局设计的目标和问题的描述	210
5.3	门阵列模式的布局设计方法	217
5.4	多元胞模式的布局设计方法	256
5.5	任意元胞模式的布局设计方法	275
5.6	其他布图设计方式概述	283
	参考文献	289
第六章	网格扩展与线扩展布线方法	293
6.1	引言	293
6.2	走线基础	294
6.3	李氏算法	304
6.4	线探索法	314
6.5	连通孔数最小化	327
	参考文献	340
第七章	分级布线方法	341
7.1	引言	341
7.2	布线区域的划分方法	344
7.3	总体布线方法	346
7.4	通道区布线算法	363
	参考文献	402

第一章 LSI/VLSI 及其设计的基本知识

1.1 引 言

集成电路 (integrated circuit 简称 IC) 是形成在半导体 (或绝缘体) 基片上的完整的电子线路, 它是五十年代末期随着半导体晶体管硅平面技术的发展而出现的一种新型的电子器件。随着电路与系统的日趋复杂, IC 的集成规模和制造工艺均获得巨大进展, LSI/VLSI 是当前 IC 发展的最新阶段。就集成规模而言, IC 可分为小规模集成 (SSI)、中规模集成 (MSI)、大规模集成 (LSI) 和超大规模集成 (VLSI)。按目前的分类, 一般把芯片含有 10^3 至 10^4 个晶体管或 3×10^2 至 3×10^3 个等效门的 IC 称为 LSI (large scale integrated), 把芯片含有 10^4 至 10^6 甚至更多晶体管或 3×10^3 以上个等效门的 IC 称为 VLSI (very large scale integrated)^{[1][4]}。

VLSI 的研制与应用是随着计算机科学技术、半导体材料、微电子精细加工技术以及信号处理手段的飞速发展而发展的。不言而喻, 要使 VLSI 的可靠性强、可测性高、研制周期短、成本低, 单靠人工设计是难以完成的。例如设计 32 位字长的含有 450000 个管子的微处理器芯片就需要 100 个人年, 按目前的技术发展的要求, 这是无法进行的, 因此 VLSI 设计制造过程中的各个环节都要依靠计算机, 自然, VLSI 的计算机辅助设计 (CAD) 和设计自动化 (DA) 就成为了微电子学领域中的一门新兴的学科和方向。

本章将扼要介绍 VLSI 发展的历史与现状、VLSI 的特点与 CAD 的必要性以及 VLSI 的计算机辅助设计的基本内容。由于本书的重点和篇幅的限制, 关于制造工艺 (如工艺设计和工艺模拟等) 方面的问题暂不予讨论。

1.2 VLSI 的发展与计算机辅助设计的必要性

1947 年美国 Bell 实验室研制出了半导体晶体管,这是继 1907 年真空三极管(电子管)出现后电子学上的又一项重大突破。1952 年,英国科学家提出了电路集成化思想,即能否按一个电路功能的预期要求,从制造开始就将电路中的晶体管和其他元件集成在一块制成单元晶体管用的晶片上呢?随着半导体硅平面工艺的发展,这种可能成为了现实。1959 年,美国 Texas 仪器公司和 Fairchild 半导体公司同时宣布,他们已成功地制造出了单片半导体集成电路^[5],这一消息震惊了国际电子学界,它又一次宣告了新的电子技术革命已经开始。

IC 问世以后,其发展是十分迅猛的。六十年代的初期和中期,SSI 电路和 MSI 电路就已分别出现。1970 年实验室里制造出了 LSI 芯片,当时的水平是在 $6.4 \times 6.4 \text{mm}^2$ 的硅片上集成了几千个元件,晶体管的元件尺寸小于 3 微米,光刻加工线宽 5 微米。1971 年美国 Intel 电子公司发明了 4 位微处理器 (microprocessor),从而使计算机微型化。七十年代中、末期,IC 已进入到 VLSI 时代,各种功能不同的 LSI/VLSI 芯片相继问世,并已商品化,如动态 MOS 移位寄存器、只读存储器 (ROM)、随机读写存储器 (RAM)、可改写可编程只读存储器 (EPROM)、可编程逻辑阵列 (PLA)、电荷耦合器件 (CCD) 等。VLSI 发展的进程如表 1-1 所示。

目前, VLSI 发展的水平日益提高。1983 年微处理器字长已达到 32 位,静态 RAM 已达到 256K,并成功地用于计算机中。1984 年日本的日立公司和电气公司分别研制出了 1 兆动态 RAM。1985 年日本东芝公司研制出了集成度为 225 万个元件的 1 兆位的动态 RAM,其集成的元件数相当于目前已实用化的 256K 动态 RAM 的 4 倍^[7]。在 VLSI 电路的设计、校验过程中普遍采用计算机辅助设计和辅助测试技术,有些过程已实现了设计自动化。在制造工艺方面,采用超微细加工技术,光刻加工线条宽度已达

表 1-1 VLSI 发展的进程^[4]

IC 类型	采用年份	芯片尺寸		元件数	估计线宽 (密耳)
		面积(密耳)	周长(密耳)		
8 位微处理器	1975	49000	220×220	12000	5.0
16K 动态 RAM	1976	20000	83×240	36000	3.0
16 位微处理器	1978	69126	246×281	29000	4.0
64K 动态 RAM	1978	33000	140×256	135000	1.9
64K 静态 RAM	1980	48300	210×230	375000	1.5
256K 动态 RAM	1980	64600	190×340	540000	1.3
1 兆位磁泡存储器	1980	360000	600×600	2160000	1.5
32 位微处理器	1981	62500	250×250	430000	2.0
128K 静态 RAM	1982	55920	233×240	660000	1.0

1~2 微米,甚至 0.5 微米,膜层厚度减至 300 埃,成品率达 90%,单片成本仅需几美元。同时,为了提高集成度和减少门延迟,又出现了许多新的工艺技术,如自对准工艺,多层布线,电子束刻蚀,干腐蚀法,氧化膜埋层工艺,砷化镓基底材料等。

与一般 IC 相比, VLSI 有其独特之处:

(1) VLSI 是综合体现了半导体工艺技术和电路设计、系统结构设计的全面成果。MSI 是器件和电路设计的结合,LSI 是逻辑设计与元件设计的结合,而 VLSI 则是体系设计、逻辑设计、电路设计以及半导体材料与工艺设计、测试技术和图形的产生等的综合。

(2) VLSI 是系统的集成。目前一个 VLSI 芯片上的管子数已达到几十万个,它的功能可以是一个完整的系统。如微处理器,它是由几个子系统组成的,远远超出一个普通的单一电路的范围。

(3) VLSI 中的所有元器件及其连接是整体封装的,各个子系统或电路,只能在集成片封装后才能测试,如果发现差错或缺陷,将无法进行修理和调整,因此, VLSI 的设计成功率应要求 100%。

(4) 一般来说,全部管子仅占 VLSI 芯片面积的 10~20%,大部分面积用于连接线、焊接点、无源元件,为了使连线最短且占用面积最小,版图设计的最优化至关重要。

(5) VLSI 中的连线宽度达到了亚微米的数量级,因此 VLSI

制造中要采用超微细加工技术。综上所述,对 VLSI 这样一种极其复杂的电路系统,就必须采用计算机进行辅助设计,为了提高设计效率和产品精度,降低成本,最好全部由计算机完成,以真正实现设计自动化。

下面我们从 VLSI 设计的两个具体过程,即电路设计与版图设计看 CAD 的必要性。

在进行 SSI、MSI 电路设计时,设计者往往是先用分立元件搭制电路,然后进行电路的设计、分析与模拟。但是,当发展到 LSI/VLSI 阶段后,我们已无法再用搭制电路的方法进行 LSI/VLSI 的电路设计与分析了。一个电路内部包含了几万甚至几十万个元件时,设计者已根本不可能进行分立元件电路的模拟实验,这里不仅仅是效率、时间和成本问题,而且也完全失去了技术意义,因为 LSI/VLSI 电路并不是简单地把分立元件电路直接照搬组装而成的电子线路(分立元件系统占有较大的体积和存在各种分布效应),因而通过分立元件电路模拟实验所得到的结果,并不能反映集成系统的真实情况。因此必须寻找新的解决办法,那就是利用计算机对 LSI/VLSI 电路进行设计、分析与模拟。

版图设计是 IC 设计的一个重要环节。对 SSI、MSI 电路来说,由于集成度低,版图和布局、布线可以人工完成,但对于包含几万和几十万个元件的 LSI/VLSI 电路来说,连线众多,版面图形极复杂,如果由人工设计可能要花几年时间,而且人为的差错失误是不可避免的,以致无法完成设计。因此,必须依靠计算机进行版图的设计。

1.3 LSI/VLSI 计算机辅助设计简介

1.3.1 概述

如前所述,LSI/VLSI 电路系统日趋复杂,芯片集成规模迅速增长,欲缩短研制周期、降低成本,且保证设计正确率达到 100%,性能稳定可靠,传统的芯片设计方法已不能适应了。因此 VLSI

设计中都采用分级设计 (hierarchical design) 的方法,其过程如图 1-1 所示。

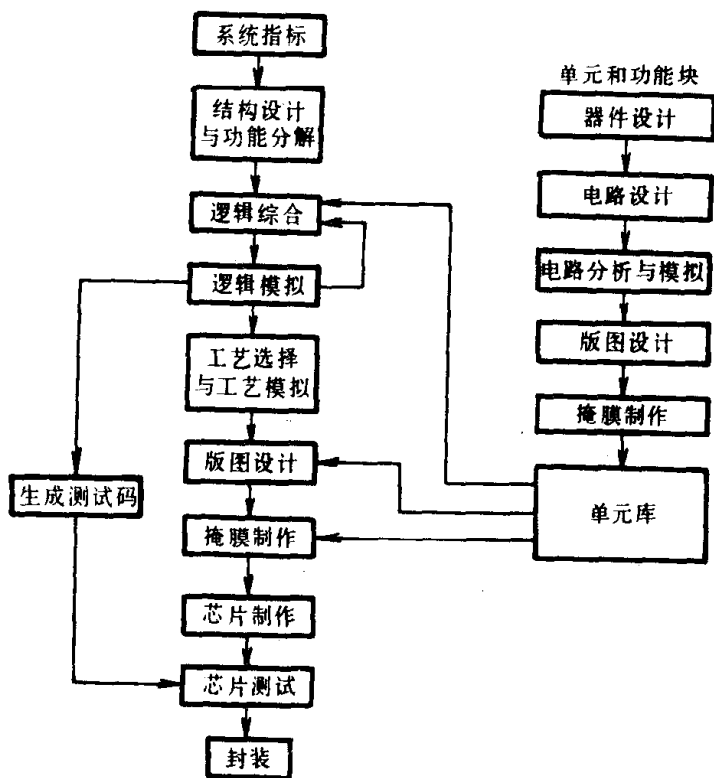


图 1-1 VLSI 的分级设计过程

由图可见,这种设计方法是将 VLSI 这一复杂的电路系统分解为许多可处理的子系统。首先从系统指标出发,考虑体系结构,确定系统的主要组成部分,将系统分解为一个功能上分离但又有联系的子系统的集合,这一过程称为功能分解(functional decomposition),然后从子系统的功能要求出发从单元库中选择现有的成熟的电路(或功能)单元,如果某些子系统对应的电路(功能)单元在单元库中没有的话,则要将这些子系统继续进行分解,直至可

以从单元库中选出电路(功能)单元为止。将这些电路(功能)单元分级组合成更大的电路(功能)单元,进而联成系统。然后再通过各级的分析模拟来校验设计的正确性和进行必要的修改。因此,分级设计一般包括“自上而下”(up-down)的系统划分和“从底向上”(bottom-up)的电路(功能)设计^{[9][10]}。这种分级设计方法的主要手段无疑是计算机辅助设计。

所谓 VLSI 的计算机辅助设计,就是在设计者预定了 VLSI 系统设计方案的条件下,用计算机作为主要的设计工具,自动地或人机交互式地完成 VLSI 的设计。通常有两种设计方法^[10]:一种是以一些分级的人机交互程序为辅助,以人工为主的设计方法;另一种是以某些结构电路(各种单元模块)为基础,利用计算机进行自动的版图设计,然后自动产生版图的方法。这些方法的一个很大特点就是判断和决策仍由设计者承当,因此,它不同于设计自动化。设计自动化是相对于计算机辅助设计而言的,它是指 VLSI 设计的整个过程(包括系统设计、逻辑设计、电路设计、掩膜制作、

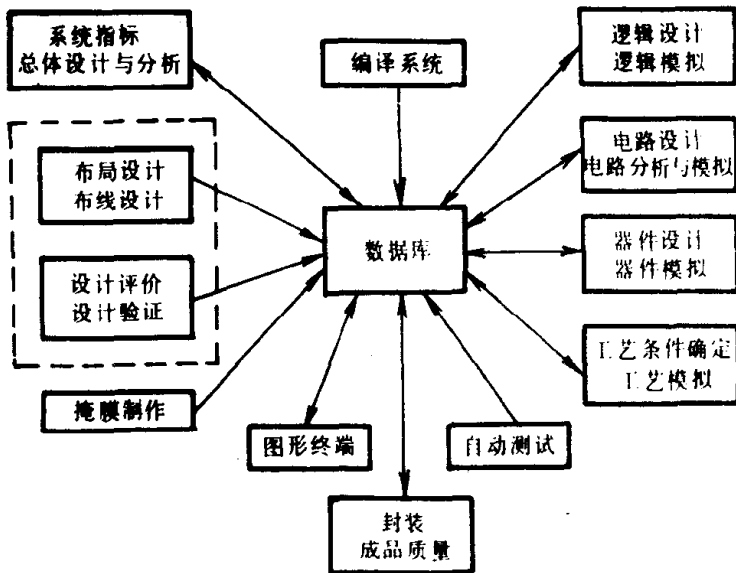


图 1-2 VLSI 的设计自动化概貌

芯片测试以及各层次的优化、校验和设计测试图案等)全部由计算机自动完成,而不需要人工干预。目前 VLSI 的全自动设计系统正在研制和实验之中。VLSI 的设计自动化概貌如图 1-2 所示。

一个典型的设计系统应允许实现分级设计的原则,由用户提出的技术要求产生若干功能块技术要求,进而产生各种功能说明书(真值表),进行逻辑、电路及布局、布线设计。另外,实现更完善的用户——工程师接口,这种接口能使用户用高级语言方便地表达自己希望的技术要求。近年来,不少学者正在研究“系统编译器”(system compiler),它可接受信号处理算法的高级语言,产生适当的文件,将用户要求“编译”为具体设计,直接完成 VLSI 芯片的设计。

VLSI 的 CAD 的主要内容包括器件模型的建立(modeling),逻辑综合和模拟,电路设计、分析与模拟,版图设计(布局和布线)与制版,工艺选择与工艺模拟,故障测试等方面,现将有关的主要内容分别作一简述,以后各章将作更详细的论述。

1.3.2 电路模型和积木块^[11]

电路模型的建立在 VLSI 的计算机辅助设计和设计自动化中是一个重要的环节。任何一种计算机模拟程序只能识别和使用该程序设计时针对的电路元件的基本集合(或称为积木块元件 building blocks),因此,程序所允许的基本集合越大,其用途自然越为广泛,然而开发这种程序则比较困难。那么,怎样才能使计算机能够识别和分析不属于基本集合的元件的电路呢?于是提出了“电路模型”的概念。电路理论告诉我们,一个电路和一个给定元件等价的条件(且是唯一的)是:在其外部端子上测得相同的结果。因此,利用近似的等效电路(称其为电路模型)来代替不属于基本集合的元件,以扩大计算机程序的使用范围。

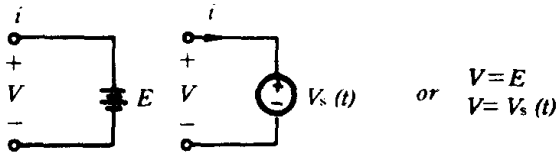
综合大多数实用器件和元件的电路模型,定常、集总参数的电路元件的模型如表 1-2 所示。

表 1-2 定常集总元件的最小基本集合

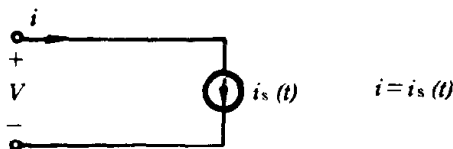
元件类型	符号和特性
1. 电阻器	
(a) 线性电阻器	
	$V = Ri$ $i = GV$ $R = \text{电阻}$ $G = \text{电导}$
(b) 非线性电阻器	
	<p>电流控制的电阻器: $V = \hat{V}(i)$ 电压控制的电阻器: $i = \hat{i}(V)$ 一个严格单调的电阻器能由两者来表示其特性。</p>
2. 电容器	
(a) 线性电容器	
	$i = C \frac{dV(t)}{dt}$ $V = \frac{1}{C} \int_{-\infty}^t i(\tau) d\tau$
(b) 非线性电容器	
	<p>电荷控制的电容器: $V = \hat{V}(q)$ $i(t) = dq(t)/dt$ 电压控制的电容器: $q = \hat{q}(V)$ $i(t) = dq(t)/dt$ 或 $i(t) = C(V) dV(t)/dt$ 式中 $C(V) \triangleq dq(V)/dV$ 叫做增量电容。 一个严格单调的电容器能由两者来表示其特性。</p>
3. 电感器	
(a) 线性电感器	
	$V = L \frac{di(t)}{dt}$ $i = \frac{1}{L} \int_{-\infty}^t V(\tau) d\tau$
(b) 非线性电感器	
	<p>磁通控制的电感器: $i = \hat{i}(\phi)$ $V(t) = d\phi(t)/dt$ 电流控制的电感器: $\phi = \hat{\phi}(i)$ $V(t) = d\phi(t)/dt$ 或 $V(t) = L(i) di(t)/dt$ 式中 $L(i) \triangleq d\phi(i)/di$ 叫做增量电感。 一个严格单调的电感器能由两者来表示其特性。</p>

4. 独立源

(a) 电压源

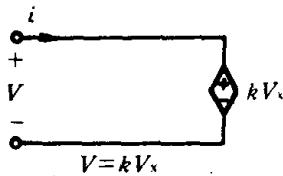


(b) 电流源

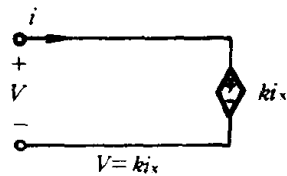


5. 线性控制 (非独立源)

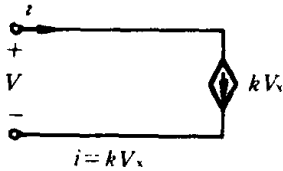
(a) 电压控制的电压源



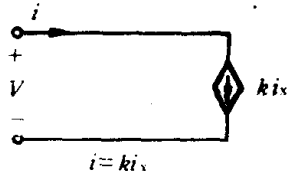
(b) 电流控制的电压源



(c) 电压控制的电流源



(d) 电流控制的电流源



一般来说,一个给定器件可以有多种不同的电路模型,有简单的模型,也有精细的模型,而各种模型的根本区别是以设计模型所要处理的信号类型为基础的,从建模的角度看,表征信号的两个最重要的特性是幅度范围和带宽。

根据工作信号的幅度范围,可将模型分为三类:

(1) 总体模型。是指在端口的电压、电流的整个可测范围内模拟一个给定的器件。

(2) 局部模型。是指在器件的工作范围的某些区域内模拟给

定器件。

(3) 线性增量模型。是指一个仅由最小基本集合中的线性元件组成的局部模型(无独立电源及非线性器件)。

根据信号的带宽,即设计模型所能精确模拟的频率范围,又可把模型分为直流和交流两类。上述各类模型经过适当的处理,可以进行相互转换。

此外,在电路模拟程序中,还有一类模型,即所谓的宏模型(macro-model)。宏模型是指用于一个电路模拟程序中的一个子电路或器件模型,如集成运算放大器的宏模型。目前在 VLSI 领域中宏模型已从对器件特性的描述转向了对系统特性的描述。

应该指出,不论构造的实际器件的模型如何,其有效性最终还是以使用该模型所预示的实际解答而定。由于各种激励和响应我们无法逐一测量与设计结果相比较,以证明模型的有效性,因此,需要找到一般定理,在理论支持下,只要作有限次测量就能检验模型的有效性。对于线性系统来说,两个电路(或模型)是否等效,这易于从线性迭加的概念去证明,从而证明了一些模型的有效性(如检验交流和直流线性增量模型的有效性)。而对于证明非线性器件模型的有效性,则缺乏坚实的理论基础,目前主要采用两种方法:

(1) 物理方法。把给定器件的物理结构和工作机理变换成电路模型,如双极型晶体管的 Ebers-Moll 模型。

(2) 黑盒方法。人们不必了解器件内部的工作机理,而是从器件特定的功能出发,通过综合端口的特性去获得电路模型,例如在直流模型的情况下,可用一种系统方法综合一个电阻模型来模拟某一给定器件的特性曲线,在实用中,常用黑盒法综合一大类三端器件。为了方便又引入了所谓的二次积木式元件,如非线性受控源、受控线性电阻或电导和受控凹面或凸面电阻器等。由这些基本积木块可以根据器件的特性曲线簇(如输入、输出特性)去建立模型。常用的多端口电路元件和器件的黑盒模型如表 1-3 所示。

元件名称和 端口特性	元件符号	模型
<p>4. 理想回转器</p> $i_1 = GV_2$ $i_2 = -GV_1$ <p>式中 G = 回转电导</p>		
<p>5. 逆电压负阻抗 变换器 (VNIC)</p> $V_1 = -V_2$ $i_1 = -i_2$		
<p>6. 逆电流负阻抗 变换器 (INIC)</p> $V_1 = V_2$ $i_1 = i_2$		

元件名称和 端口特性	元件符号		模型	
	1	2	1	2
<p>4. 理想回转器</p> <p>$i_1 = GV_2$ $i_2 = GV_1$</p> <p>式中 G = 回转电导</p>				
<p>5. 逆电压负阻抗 变换器(VNIC)</p> <p>$V_1 = -V_2$ $i_1 = -i_2$</p>				
<p>6. 逆电流负阻抗 变换器(INIC)</p> <p>$V_1 = V_2$ $i_1 = i_2$</p>				

元件名称和
端口特性

模型

2

1

7. 三端口理想变压器

$$V_1 = n_1 V$$

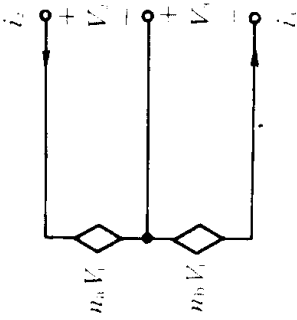
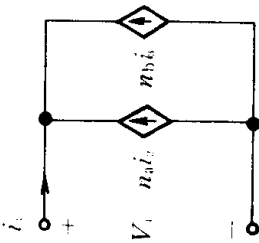
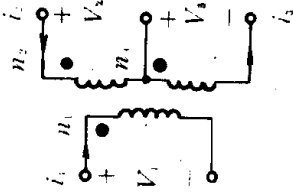
$$V_2 = n_2 V$$

$$i_1 = -(n_1 i_2 + n_2 i_3)$$

式中 $n_1 = \frac{\Delta n_2}{n_1}$

$$\Delta n_2 = \frac{n_2}{n_1}$$

$$n_2 = \frac{n_2}{n_1}$$

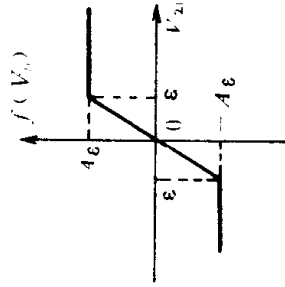
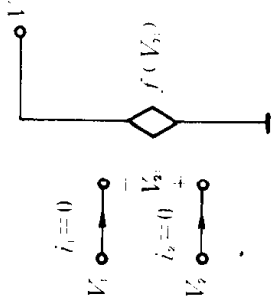
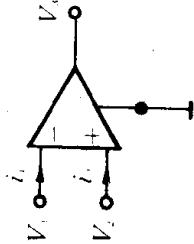


8. 理想运算放大器(运放)

$$i_1 = 0$$

$$i_2 = 0$$

$$V_1 = f(V_2, V_3)$$



$$(V_1 - V_2) = \Delta V_3$$

V_1 、 V_2 和 V_3
相对接地端进行测量

V_1 、 V_2 和 V_3 相对接地端进行测量
 ϵ = 十分之几毫伏(典型值)
 A = 开环增益(直流)