

EDA

EDA 工具应用丛书

数字系统设计 与 Verilog HDL

王金明 杨吉斌 编著
张雄伟 审校



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

EDA 工具应用丛书

数字系统设计与 Verilog HDL

王金明 杨吉斌 编著
张雄伟 审校

电子工业出版社

Publishing House of Electronics Industry

北京·Beijing

内 容 简 介

本书主要阐述数字系统设计方法和 Verilog HDL 语言的应用,着眼于综合开发能力的提高。

本书按照“器件-设计软件-设计语言”的顺序系统介绍数字系统设计的方法、PLD 器件、流行的 EDA 设计软件和 HDL 设计语言等,力求涵盖数字系统开发所涉及的主要方面,并在内容上进行取舍,作了精心的编排。本书重点对用 Verilog HDL 设计开发常用的数字电路和数字系统进行具体阐述,并配以大量的设计实例,所有实例均经过了综合和验证。相关器件和开发工具主要选取了国内广泛使用的 Altera 公司的 PLD 器件及其开发工具 MAX+PLUS II。

本书可供电子和通信等领域从事硬件设计和系统开发的工程技术人员和教师阅读参考,也可以作为相关专业研究生和高年级本科生的教材。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,翻版必究。

图书在版编目(CIP)数据

数字系统设计与 Verilog HDL/王金明等编著.北京:电子工业出版社,2002.1

(EDA 工具应用丛书)

ISBN 7-5053-6912-1

I.数… II.王… III.①数字电路—系统设计 ②硬件描述语言,Verilog HDL IV.TN79

中国版本图书馆 CIP 数据核字(2001)第 080607 号

丛 书 名:EDA 工具应用丛书

书 名:数字系统设计与 Verilog HDL

编 著 者:王金明 杨吉斌

审 校 者:张雄伟

策划编辑:段 颖

责任编辑:杨逢仪

特约编辑:印晓芬

排版制作:电子工业出版社计算机排版室监制

印 刷 者:北京人卫印刷厂

装 订 者:三河市双峰装订厂

出版发行:电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:20 字数:512 千字

版 次:2002 年 1 月第 1 版 2002 年 1 月第 1 次印刷

书 号:ISBN 7-5053-6912-1
TN·1460

印 数:5 000 册 定价:28.00 元

6827/110

凡购买电子工业出版社的图书,如有缺页、倒页、脱页、所附磁盘或光盘有问题者,请向购买书店调换。若书店售缺,请与本社发行部联系调换。电话 68279077

前 言

微电子技术和计算机技术的飞速发展,使得现代电子系统的设计和应用进入了一个全新的时代。芯片制作工艺已达到了深亚微米级,系统芯片 SOC(System On Chip)也从一个概念变成成为现实,电子设计自动化(EDA)技术已成为支撑电子设计的通用平台,并逐步向支持系统级的发展。IP(Intellectual Property)复用技术、基于平台的设计技术也越来越引起人们的关注。可编程逻辑器件(PLD)的发展也是惊人的,以 Altera 和 Xilinx 公司为代表的 PLD 生产商不断推出新一代的 CPLD/FPGA,其集成度早已突破了百万门级。

本书力求反映当前数字系统设计领域新的设计理念和设计技术,对 PLD 器件的发展、流行的 EDA 设计软件既从总体上进行概述,同时还选取具有代表性的产品进行具体阐述,并配以大量的应用实例。

Verilog HDL 是一种优秀的硬件描述语言,尤其在 ASIC 设计领域更是占据主导地位。Verilog HDL 在美国、日本等国家是最为流行的 HDL 语言,在国内的使用也越来越广泛。Verilog HDL 语言风格简练,易学易用,功能全面,是理想的硬件描述语言。本书选取该语言作为电路设计的主要工具,详细展示了如何使用 Verilog HDL 来设计和开发常用的数字电路与数字系统。

着眼于实用性是本书的出发点。书中列举了大量的开发实例,这些实例全部在 MAX + PLUS II 或 Synplify 软件上编译通过,绝大部分进行了功能仿真或时序仿真,大多数还在附录所介绍的 EDA 实验开发板上进行过实际验证。

本书分为数字系统设计和 Verilog HDL 两个部分,共分 8 章。

第 1 章介绍有关数字系统的概念、数字系统设计的思想、EDA 技术、IP 复用技术的发展和应用以及数字系统设计的方式和方法等。

第 2 章主要是关于 PLD 器件的内容。介绍了 PLD 器件的发展演变、分类、结构以及 CPLD 和 FPGA 的异同,还介绍了在系统编程技术和边界扫描测试技术以及主要的 PLD 器件供应商 Lattice、Altera 和 Xilinx 的器件系列。第 3 章重点以 Altera 的 PLD 器件为例,详细介绍了 APEX 20K、FLEX 10K、ACEX 1K 和 MAX 7000 等具有代表性的 PLD 器件的结构和功能以及 EPC 配置器件的使用。

第 4 章简要介绍数字系统设计的流程以及一些流行的 EDA 设计软件,包括 Synopsys、Synplify、ispDesignEXPERT、Panda 2000 和 MAX + PLUS II 等。第 5 章主要是 MAX + PLUS II 软件的使用,结合设计实例介绍如何用 MAX + PLUS II 进行数字系统的设计和开发。此外,还介绍了一些设计技巧,如 LPM 宏单元库的使用和 EAB 单元的使用等。

第 6 章的重点是介绍 Verilog HDL 的语法,还介绍了语句的顺序执行和并行执行、阻塞赋值和非阻塞赋值等概念。第 7 章通过具体实例说明如何用 Verilog HDL 设计一些常用的数字电路。然后,用数字跑表、频率计等设计实例展示了数字系统设计的完整过程,还有其他一些典型数字电路的设计举例。第 8 章首先讨论了如何提高所设计电路的性能,然后以快速乘法器、FIR 滤波器、高速数字相关器及线性码、循环码和卷积码编译码器的设计为例,详细展示了在数字信号处理和数字通信等领域经常用到的一些数字模块的设计思路与实现方法。

本书第 1、2、4、6、7 章由王金明编写,第 5 章由杨吉斌编写,第 3、8 章由杨吉斌和王金明编写。张雄伟教授对全书进行了审校。本书是作者在多年 EDA 教学的基础上,汇集了科研开发的实践经验综合整理而成的,力求涵盖数字系统开发所涉及的主要方面,包括器件、EDA 软件和 HDL 等,并选择其中应用比较广泛的典型系统作为讲述的重点。

在本书的写作过程中,特别要感谢张雄伟教授和徐志军副教授的热情鼓励和大力帮助。他们对本书的写作提出了许多宝贵的意见和建议,张雄伟教授对本书的写作自始至终给予支持和具体帮助,并对全书进行了审校。

其次,感谢杭州电子工业学院的潘松副教授所给予的支持和帮助,以及研究生谢波、程东旭和刘定芳等同志的协助。

最后,还要对 Altera、Lattice 等公司及有关机构的热情支持一并表示感谢。

由于编著者水平所限,加上时间仓促,书中的疏漏和错误在所难免,恳请广大读者给予批评指正。

作者电子邮件地址: XWZhang@public1.ppt.js.cn

编著者
2001 年 6 月

EDA 工具应用丛书

▶ *CPLD/FPGA 的开发与应用*

徐志军 徐光辉 编著

▶ *数字系统设计与 Verilog HDL*

王金明 杨吉斌 编著

▶ *VHDL 数字系统设计与高层次综合*

林 敏 方颖立 编著

▶ *Electronics Workbench 应用教程*

韩 力 吴海霞 齐春东 编著

若需了解更详细的内容，欢迎访问如下网址：

www.phei.com.cn

目 录

第 1 章 数字系统与数字系统设计	(1)
1.1 引言	(1)
1.2 数字系统的设计	(2)
1.2.1 自上而下的设计	(2)
1.2.2 自下而上的设计	(3)
1.2.3 正向设计与逆向设计	(3)
1.3 EDA 技术及其应用	(4)
1.3.1 EDA 技术的发展	(4)
1.3.2 现代 EDA 技术的特点及应用	(5)
1.4 IP 核复用技术与 SOC	(7)
1.4.1 IP 复用技术	(7)
1.4.2 系统芯片(SOC)	(8)
1.4.3 深亚微米技术带来的挑战	(9)
1.4.4 基于平台的设计方法(PBD).....	(10)
1.5 数字系统的实现方式.....	(11)
1.5.1 全定制方式.....	(12)
1.5.2 门阵列(Gate Array)	(12)
1.5.3 PLD 实现方式	(12)
1.6 数字系统的设计方式.....	(13)
1.6.1 图形设计方式.....	(13)
1.6.2 基于 HDL 的设计	(13)
1.6.3 高速、高密度 PCB 的设计	(16)
1.7 小结.....	(18)
第 2 章 ASIC 与 PLD	(19)
2.1 概述.....	(19)
2.1.1 ASIC	(19)
2.1.2 PLD 的发展演变	(19)
2.2 PLD 的分类	(20)
2.2.1 按集成度分类.....	(20)
2.2.2 按结构特点分类.....	(21)
2.2.3 按编程特点分类.....	(22)
2.3 PLD 的基本结构	(22)
2.3.1 PLD 结构原理	(22)
2.3.2 PLD 电路的表示方法	(23)
2.3.3 SPLD 的结构	(24)

2.4	CPLD 的结构与特点	(26)
2.4.1	宏单元	(27)
2.4.2	可编程 I/O 单元	(28)
2.4.3	可编程连线阵列(PIA)	(29)
2.5	FPGA 的结构与特点	(29)
2.5.1	可配置逻辑块(CLB)	(30)
2.5.2	输入/输出模块(IOB)	(31)
2.5.3	可编程互连线(PI)	(31)
2.5.4	片内 RAM	(32)
2.6	在系统编程与边界扫描测试技术	(33)
2.6.1	在系统编程(ISP)技术	(33)
2.6.2	边界扫描测试(BST)技术	(35)
2.7	PLD 产品概述	(37)
2.7.1	Lattice 公司的 PLD	(37)
2.7.2	Xilinx 公司的 PLD	(40)
2.7.3	Altera 公司的 PLD	(44)
2.8	PLD 的发展趋势	(45)
2.9	小结	(46)
第 3 章	Altera 的 CPLD/FPGA	(47)
3.1	概述	(47)
3.1.1	器件系列	(47)
3.1.2	结构与特点	(48)
3.1.3	宏功能模块及 IP 核	(49)
3.1.4	Altera 的开发工具	(50)
3.2	APEX 20K 器件系列	(51)
3.2.1	系统级芯片——APEX 20K 器件	(51)
3.2.2	APEX 20K 器件的结构	(53)
3.2.3	嵌入式系统块(ESB)	(58)
3.2.4	APEX 20K 器件的 I/O 结构	(61)
3.3	FLEX 10K 器件系列	(62)
3.3.1	概述	(62)
3.3.2	结构与功能	(64)
3.3.3	器件特性设定	(71)
3.3.4	数据配置与下载	(71)
3.4	ACEX 1K 器件系列	(71)
3.4.1	概述	(71)
3.4.2	ACEX 1K 器件结构	(73)
3.5	MAX 7000 器件系列	(76)
3.5.1	概述	(76)
3.5.2	结构与功能	(78)

3.5.3	其他功能和特性	(81)
3.6	EPC 配置器件	(83)
3.6.1	概述	(83)
3.6.2	常用的 EPC 配置器件	(83)
3.6.3	典型的配置电路	(85)
3.6.4	最大的配置器件 EPC16	(87)
3.7	小结	(89)
第 4 章	常用的 EDA 设计软件	(90)
4.1	数字系统设计的流程	(90)
4.2	常用的 EDA 工具软件	(92)
4.2.1	Synopsys	(92)
4.2.2	Synplify	(93)
4.2.3	ispDesignEXPERT	(95)
4.2.4	Panda 2000	(97)
4.2.5	MAX+PLUS II	(100)
4.3	小结	(101)
第 5 章	MAX+PLUS II 使用指南	(102)
5.1	MAX+PLUS II 的安装与配置	(102)
5.1.1	推荐的系统配置	(102)
5.1.2	MAX+PLUS II 的安装	(102)
5.2	基于 MAX+PLUS II 的设计过程	(103)
5.2.1	设计输入	(104)
5.2.2	设计处理	(105)
5.2.3	设计校验	(106)
5.2.4	器件编程	(107)
5.2.5	在线帮助	(107)
5.3	设计输入	(107)
5.3.1	建立一个新项目	(108)
5.3.2	图形输入方式	(109)
5.3.3	文本输入方式	(112)
5.3.4	设计的层次	(115)
5.4	设计处理	(116)
5.4.1	设计项目的编译	(116)
5.4.2	在平面编辑器中观察适配结果及手动配置	(121)
5.5	模拟仿真	(123)
5.5.1	项目仿真	(123)
5.5.2	定时分析	(125)
5.6	编程下载	(127)
5.6.1	Altera 器件的编程文件	(127)
5.6.2	器件编程	(128)

5.7	MAX + PLUS II 使用提高	(130)
5.7.1	使用 LPM 宏单元库	(131)
5.7.2	基于流水线的设计	(134)
5.7.3	使用 EAB 单元进行设计	(135)
5.7.4	REPORT 文件	(138)
5.8	ByteBlaster 下载电缆及其使用	(140)
5.8.1	并口下载电缆 ByteBlaster	(140)
5.8.2	编程配置方式	(150)
5.9	小结	(154)
第 6 章	Verilog HDL	(146)
6.1	引言	(146)
6.2	Verilog HDL 基本结构	(146)
6.2.1	简单的 Verilog HDL 例子	(146)
6.2.2	Verilog HDL 模块的结构	(148)
6.2.3	逻辑功能定义	(149)
6.3	数据类型及常量、变量	(150)
6.3.1	常量	(150)
6.3.2	变量	(152)
6.4	运算符及表达式	(154)
6.4.1	算术运算符(Arithmetic operators)	(154)
6.4.2	逻辑运算符(Logical operators)	(154)
6.4.3	位运算符(Bitwise operators)	(154)
6.4.4	关系运算符(Relational operators)	(155)
6.4.5	等式运算符(Equality operators)	(155)
6.4.6	缩减运算符(Reduction operators)	(156)
6.4.7	移位运算符(Shift operators)	(156)
6.4.8	条件运算符(Conditional operators)	(156)
6.4.9	位拼接运算符(Concatenation operators)	(157)
6.4.10	运算符的优先级	(157)
6.5	语句	(158)
6.6	赋值语句	(158)
6.6.1	常用的赋值语句	(158)
6.6.2	阻塞赋值和非阻塞赋值的区别	(159)
6.7	条件语句	(160)
6.7.1	if-else 语句	(161)
6.7.2	case 语句	(162)
6.7.3	使用条件语句注意事项	(163)
6.8	循环语句	(164)
6.8.1	for 语句	(165)
6.8.2	repeat 语句	(166)

6.8.3	while 和 forever 语句	(167)
6.9	结构说明语句	(168)
6.9.1	always 块语句	(168)
6.9.2	initial 语句	(169)
6.9.3	task 和 function 语句	(170)
6.10	编译预处理语句	(173)
6.10.1	'define 语句	(173)
6.10.2	'include 语句	(174)
6.10.3	'timescale 语句	(175)
6.11	语句的顺序执行与并行执行	(176)
6.12	不同抽象级别的 Verilog HDL 模型	(177)
6.12.1	Verilog HDL 门级描述	(178)
6.12.2	Verilog HDL 的行为级描述	(179)
6.13	小结	(181)
第 7 章	用 Verilog HDL 设计数字电路	(182)
7.1	常用组合电路模块的设计	(182)
7.1.1	基本门电路的描述	(182)
7.1.2	编译码器	(184)
7.1.3	数据选择器(MUX)	(186)
7.1.4	奇偶校验产生器	(187)
7.1.5	7 段 LED 数码管译码电路	(188)
7.2	常用时序电路模块的设计	(188)
7.2.1	D 触发器	(188)
7.2.2	数据锁存器	(190)
7.2.3	数据寄存器	(191)
7.2.4	移位寄存器	(192)
7.2.5	任意模加法/减法计数器	(193)
7.2.6	ROM/RAM 模块	(193)
7.3	多层次结构电路的设计	(195)
7.3.1	图形与文本混合设计	(195)
7.3.2	纯文本描述	(196)
7.4	数字跑表	(198)
7.4.1	结构与功能	(198)
7.4.2	源程序	(199)
7.4.3	仿真及波形图	(201)
7.4.4	下载及验证	(201)
7.5	8 位数字频率计	(201)
7.5.1	功能要求	(201)
7.5.2	工作原理	(202)
7.5.3	设计实现	(203)

7.5.4	仿真与下载	(205)
7.6	有限状态机(FSM)设计举例	(205)
7.6.1	基于状态机的设计	(206)
7.6.2	频率计控制器设计举例	(206)
7.6.3	几点讨论	(209)
7.7	交通灯控制器	(209)
7.7.1	功能描述	(209)
7.7.2	设计与实现	(210)
7.7.3	仿真与下载	(214)
7.8	乐曲演奏电路	(214)
7.8.1	音调的控制	(214)
7.8.2	音长的控制	(216)
7.8.3	乐曲演奏电路源程序	(216)
7.9	自动售饮料机的设计	(219)
7.9.1	case 语句	(219)
7.9.2	总体设计	(220)
7.9.3	源程序	(220)
7.10	多功能数字钟	(222)
7.10.1	功能描述	(222)
7.10.2	源程序	(223)
7.10.3	实验与下载	(227)
7.11	卡式电话计费器	(228)
7.11.1	功能定义	(228)
7.11.2	源程序	(228)
7.11.3	仿真	(231)
7.12	PCM 采编器	(231)
7.12.1	结构与功能	(231)
7.12.2	设计与实现	(232)
7.13	小结	(235)
第 8 章	数字模块与数字系统的设计实现	(236)
8.1	提高数字系统性能的方法	(236)
8.1.1	提高系统工作速度	(236)
8.1.2	耗用资源的考虑	(239)
8.2	快速乘法器的设计	(241)
8.2.1	移位相加乘法器	(241)
8.2.2	查找表乘法器	(242)
8.2.3	逻辑树乘法器	(243)
8.2.4	加法器树乘法器	(243)
8.2.5	混合乘法器	(245)
8.3	FIR 滤波器的设计与实现	(245)

8.3.1	8 阶 FIR 滤波器的结构改进	(246)
8.3.2	源代码及功能仿真	(248)
8.4	快速傅里叶变换(FFT)	(251)
8.4.1	算法原理	(251)
8.4.2	蝶形单元的设计与实现	(253)
8.5	高速数字相关器	(256)
8.5.1	数字相关器原理	(256)
8.5.2	设计与实现	(256)
8.6	线性分组码编译码器	(258)
8.6.1	线性分组码基本概念	(259)
8.6.2	设计与实现	(259)
8.7	循环码编译码器的实现	(262)
8.7.1	循环码编码器	(262)
8.7.2	循环码译码器	(263)
8.8	卷积码 Viterbi 编译码器	(266)
8.8.1	Viterbi 编码器	(266)
8.8.2	Viterbi 译码器	(268)
8.8.3	Viterbi 译码器的子模块	(271)
8.9	其他数字模块的设计	(277)
8.9.1	DSP 模块的设计	(277)
8.9.2	通信模块的设计	(277)
8.9.3	常用控制电路的设计	(280)
8.9.4	综合设计举例	(281)
8.10	结束语	(284)
附录 A	Verilog HDL 关键字	(285)
附录 B	MAX+PLUS II 支持的 Verilog HDL 数据类型和语句	(286)
附录 C	GW48 型 EDA 实验开发系统使用介绍	(288)
参考文献及	相关网站	(304)

第 1 章 数字系统与数字系统设计

1.1 引 言

随着数字化时代的到来,数字技术的应用已经渗透到了人类生活的各个方面。从计算机到家用电器,从手机到数字电话,以及绝大部分新研制的医用设备、军用设备等,无不尽可能地采用了数字技术。

从概念上讲,凡是利用数字技术对信息进行处理、传输的电子系统皆可称之为数字系统。与数字系统相对应的是模拟系统,和模拟系统相比,数字系统具有以下优点:

- ◇工作稳定可靠,抗干扰能力强;
- ◇精确度高;
- ◇便于大规模集成,易于实现小型化;
- ◇便于模块化;
- ◇便于加密、解密。

数字系统的发展在很大程度上得益于器件和集成技术的发展。著名的摩尔定律(Moore's law)曾经预言:大约每 18 个月,芯片的集成度提高 1 倍,而功耗下降 1 半。几十年来,半导体集成电路的发展过程印证了摩尔预言的准确性。数字器件经历了从 SSI、MSI、LSI 到 VLSI,直到现在的 SOC(System On Chip,系统芯片),也就是说,现在人们已经能够把一个完整的电子系统集成在一个芯片上了。

表 1.1 展示了近几年来 IC(Integrated Circuits)技术的发展情况。

表 1.1 IC 技术的发展

年份	1997	1998	1999	2001
工艺/ μm	0.35	0.25	0.18	0.15
设计周期	12~18 个月	10~12 个月	8~10 个月	6~8 个月
集成度/百万门	0.2~0.5	1~2	4~6	10~25
应用领域	移动电话、PDA、DVD	机顶盒、无线 PDA	互联网设备、移动设备	掌上电脑、宽带互联控制器

IC 技术的发展日新月异,而最具有代表性的 IC 芯片主要包括以下几类:

- ◇微控制芯片(MCU, Micro Control Unit);
- ◇可编程逻辑器件(PLD, Programmable Logic Device);
- ◇数字信号处理器(DSP, Digital Signal Processor);
- ◇大规模存储芯片(RAM/ROM, Random Access Memory/Read Only Memory)。

以上几类器件在最近 20 年均取得了长足的发展,无论是芯片的规模还是性能都有了巨大的提高,构成了现代数字系统的基石。

在世纪交替之际,一种集光电子与微电子技术于一身的光电集成芯片的发展又引起了人

们的注意。光电集成芯片(OEIC, Optical Electronic IC)是将光电子器件与超高速电子器件制作在同一块晶体上,它代表了信息技术(IT, Information Technology)发展的最新潮流。在今天,以光通信技术构成的网络与系统以每9个月性能翻一番(所谓“超摩尔定律”)的速度在发展,使得网络与通信用光电子器件呈现出惊人的发展速度和广阔的发展前景。而器件和工艺的进步,也使得数字系统设计的思想与方式发生了相应的改变。

1.2 数字系统的设计

半导体技术和计算机技术的发展,使数字系统的设计理念和设计方法都发生了深刻的变化。从电子CAD(Computer Aided Design)、电子CAE(Computer Aided Engineering)到电子设计自动化(EDA, Electronic Design Automation),设计的自动化程度越来越高,设计的复杂性也越来越高。

以前,数字系统大多是采用搭积木式的方式进行设计的,即由一些固定功能的器件加上一定的外围电路构成模块,再由这些模块进一步形成各种功能电路。构成系统“积木块”的是各种标准芯片,如74/54系列(TTL)、4000/4500系列(CMOS)芯片等。这些芯片的功能是固定的,用户只能根据需要从这些标准器件中选出最适合的,并按照推荐的电路搭成系统。在设计时,几乎没有灵活性可言,设计一个系统所需的芯片种类多,且数目大。

PLD器件和EDA技术的出现改变了传统的设计思路,使人们可以通过设计芯片来实现各种不同的功能。新的设计方法能够由设计者自己定义器件的内部逻辑和管脚,将原来由电路板设计完成的大部分工作放在芯片的设计中进行。这样不仅可以通过芯片设计实现多种数字逻辑功能,而且由于管脚定义的灵活性,减轻了原理图和印制板设计的工作量和难度,增加了设计的自由度和灵活性,提高了效率。同时基于芯片的设计还大大减少了所用芯片的种类和数量,缩小了体积,降低了功耗,提高了系统的整体性能。

PLD器件和EDA技术给今天的硬件设计者提供了强有力的工具,同时也使得数字系统的设计思想和设计方式发生了根本的变化。一般说来,电子系统的设计有两种思路,一种是自上而下的设计思路,一种是自下而上的设计思路。

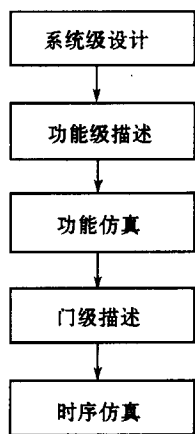


图 1.1 自上而下的设计

1.2.1 自上而下的设计(Top-down)

自上而下的设计,也可称为自顶向下的设计。

在自上而下的设计中,将设计分成几个不同的层次:系统级、功能级和门级等。然后,按照自上而下的顺序,在不同的层次上对系统进行设计、描述与仿真。

自上而下的设计方式如图 1.1 所示。首先在系统级对系统进行设计,并进行功能模块的划分与定义,然后在功能级对各个模块进行描述,并进行功能仿真,以预测设计的正确性。如果仿真通过,就把功能描述转换成门级描述,或者转换成某一具体结构芯片的网表文件,将网表文件适配到具体芯片中进行布局布线。在这之后还要进行时序仿真,以检查布局布线的线延时和门延时对设计带来的

影响。

自上而下的设计须经过“设计—验证—修改设计—再验证”的过程,不断反复,直到得到的结果能够完全实现所要求的逻辑功能,并且在速度、功耗、价格和可靠性方面实现较为合理的平衡为止。

自上而下的设计也并非绝对的,在设计的过程中,有时也需要用到自下而上的方法。这种方法是在系统划分和分解的基础上,先进行底层单元设计,然后再逐步向上进行功能块和子系统的设计,直至构成整个的系统。

1.2.2 自下而上的设计(Bottom-up)

自下而上的设计是一种传统的设计思路。这种设计方式一般是设计者首先将各种基本单元,如各种门电路以及加法器、计数器等模块做成基本单元库,然后在设计时调用这些基本单元,逐级向上组合,直到设计出满足自己需要的系统为止。

目前,自上而下的设计已经占据了电子系统设计的主流地位,这是由于这种设计思想更符合人们逻辑思维的习惯,也容易使设计者对复杂的系统进行合理的划分与不断的优化。而自下而上的设计却往往使设计者关注了细节,对整个的系统缺乏规划。当设计出现问题要修改时就非常麻烦,甚至会前功尽弃,不得不从头再来。因此,设计者在设计数字电路与系统的时候,应该有意地培养自上而下的设计思维习惯。

现代的电子设计工具,也越来越多地支持自上而下的设计,许多设计软件都支持高层的设计和仿真。

1.2.3 正向设计与逆向设计

电路与系统的设计一般采用自上而下的方式。如果设计芯片版图,通常采用正向设计与逆向设计两种方式。

所谓正向设计,也是一种自上而下的设计方式,它包括从芯片设计到芯片封装的一系列过程。正向设计的流程如图 1.2 所示。

①系统描述(system specification)。就是在最高层对芯片进行规划,包括芯片的功能、性能、功耗、成本甚至尺寸大小等一系列指标,并确定选择什么样的工艺。

②功能设计(function design)。主要是考虑系统的行为特性。常用的方法是时序图、子模块关系图和状态机等。

③逻辑设计(logic design)。在这一步将得到系统的逻辑结构,并且要反复模拟以验证其正确性。然后,对设计进行综合和优化,以得到资源最省、速度最快的设计结果。

④电路设计(circuit design)。以上步骤通过后,就可以把设计转化为晶体管级(电路级),在这一步要注意各种元件的电性能,通常用详细的电路图来表示电路设计。

⑤版图设计(layout design),或者称之为物理设计(physical design)。这一步是芯片设计中最费时的一步,它要把每个元件的电路表示转换成几何表示,同时,元件间的网表也被转换为

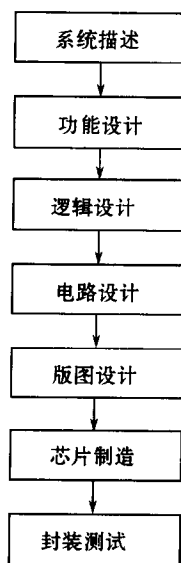


图 1.2 芯片的正向设计流程

几何连线图形。这种电路的几何表示即为版图。版图设计要符合与制造工艺有关的设计规则要求,通常要进行物理设计规则检查(DRC, Design Rule Checking)、版图网表提取(NE, Netlist Extraction)、电学规则检查(ERC, Electrical Rule Checking)以及版图和原理图一致性比较(LVS, Layout Versus Schematic Comparing)等一系列检查,以确保版图设计的正确性。

⑥芯片制造(fabrication)。或者称为流片,是指把以上经过验证的版图送到半导体厂家去做芯片。一般要经过硅片准备、注入、扩散和光刻等工艺。

⑦芯片的封装和测试(package and test)。芯片的封装形式有多种,可以根据需要封装为DIP或贴片等形式。

在上面的设计过程中,要不断进行仿真和验证,依次为功能模拟、时序模拟和版图验证等。只有这样,才能保证设计的正确。另外,在设计过程的每一步,均有各种EDA工具提供强有力的支持,假如仅用手工完成上述工作,在今天是不可想象的。

逆向设计是以剖析别人已有的设计为基础,在得到实际芯片的版图、逻辑图、功能和工作原理后,再转入正向设计,以便实现或者改进该芯片的功能。

现代IC的设计一般采用正向设计。当然,有时也可以以逆向设计作为辅助的设计手段。

1.3 EDA 技术及其应用

在现代电子设计中,EDA技术已经成为一种普遍的工具。对设计者而言,熟练地掌握EDA技术,可以大大提高工作效率,达到事半功倍的效果。

1.3.1 EDA 技术的发展

EDA即电子设计自动化。EDA技术的发展是以计算机科学、微电子技术的发展为基础,并汇集了计算机图形学、拓扑学和计算数学等众多学科的最新成果发展起来的。

简单地说,EDA就是立足于计算机工作平台而开发出来的一整套先进的设计电子系统的软件工具。

一般认为,EDA技术经历了下面3个发展阶段。

1. CAD 阶段

电子CAD阶段是EDA技术发展的早期阶段。在这个阶段,一方面,计算机的功能还比较有限,个人计算机还没有普及;另一方面,电子设计软件的功能也较弱。人们主要是借助于计算机对所设计电路的性能进行一些模拟和预测。另外,就是完成PCB板的布局布线、简单版图的绘制等工作。

2. CAE 阶段

随着集成电路规模的扩大,电子系统设计的逐步复杂,使得电子CAD的工具逐步完善和发展,尤其是人们在设计方法学、设计工具集成化方面取得了长足的进步,开始进入电子CAE阶段。在这个阶段,各种单点设计工具和各种设计单元库逐渐完备,并且开始将许多单点工具集成在一起使用,大大提高了工作效率。