

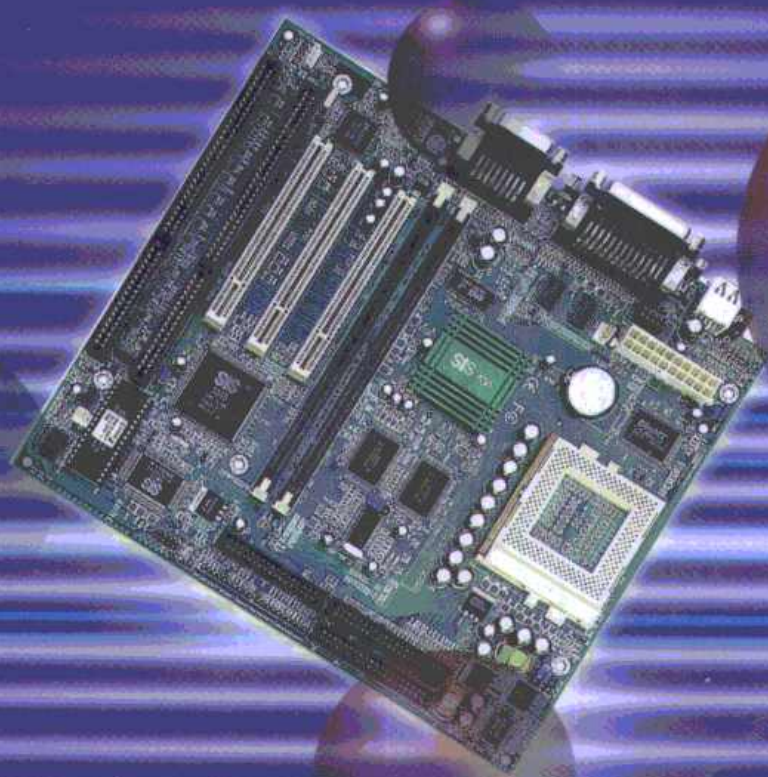


万水电子技术丛书

MCS-51/151/251

单片机原理与应用 (一)

薛栋梁 编著



中国水利水电出版社

TP368.1²⁶

X89C1

万水电子技术丛书

MCS-51/151/251 单片机 原理与应用(一)

薛栋梁 编著

中国水利水电出版社

内 容 提 要

本书是一本全面介绍 MCS-51/151/251 高速单片机的书,是本书作者多年潜心研究,多次实验经验的总结。

全书共分九章,详细说明编译器、连接器、程序库管理器的操作方法,伪指令、运算、比较、宏、子程序和程序库的使用方法,并配以详尽的实例说明。书中 LCD 模块的程序设计是发挥子程序和宏功能的代表作,并将目前与 MCS-51 相关的绝大部分单芯片做一功能比较。本书还特别对各种波特率的产生,以及可使用的波特率误差范围进行了讲解。

本书适用于对 8051 已有一定基础,而想再进一步深入研究的读者,也适用于作为大专院校学生做实验、专题制作、研究新单芯片和产品开发设计的参考书。

注:书中所附磁盘文件可从中国水利水电出版社网站 [www. waterpub. com. cn](http://www.waterpub.com.cn) 上下载。

本书中文简体字版由台湾全华科技图书股份有限公司独家授权出版。

图书在版编目(CIP)数据

MCS-51/151/251 单片机原理与应用(一)/薛栋梁编著. -北京:中国水利水电出版社,2001. 5

(万水电子技术丛书)

ISBN 7-5084-0641-9

I. M… II. 薛… III. 单片微型计算机, MCS-51/151/251- 基础知识 IV. TP368.1

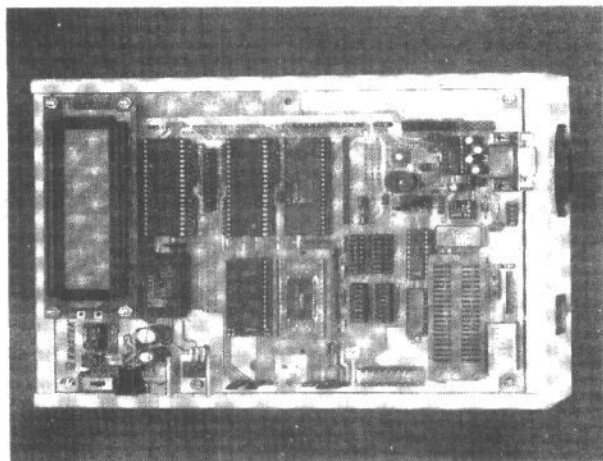
中国版本图书馆 CIP 数据核字(2001)第 25202 号

北京市版权局著作权合同登记号:图字 01-2000-4053 号

书 名	MCS-51/151/251 单片机原理与应用(一)
作 者	薛栋梁 编著
出版、发行	中国水利水电出版社(北京市三里河路 6 号 100044) 网址: www. waterpub. com. cn E-mail: mchannel@public3.bta.net.cn (万水) sale@waterpub. com. cn 电话: (010)68359286(万水) 63202266(总机) 68331835(发行部)
经 售	全国各地新华书店
排 版	北京万水电子信息有限公司
印 刷	北京天竺颖华印刷厂
规 格	787×1092 毫米 16 开本 40.75 印张 716 千字
版 次	2001 年 6 月第一版 2001 年 6 月北京第一次印刷
印 数	0001—5000 册
定 价	65.00 元

凡购买我社图书,如有缺页、倒页、脱页的,本社发行部负责调换

版权所有·侵权必究



第 1 章 MCS - 51/151/251

MCS - 51 除了 INTEL 生产之外, 目前已有好几家公司也制造, 功能和速度上都有所增加, 例如 AMD、LG、WINBOND、PHILIPS、SIEMENS、ATMEL、DALLAS、TEMIC 和 ESI 等公司, 台湾地区的华邦电子公司推出 40MHz 的 W78E51/52/54/58 (MTP)。韩国 LG 半导体公司的 GMS97C51/52/54/56/58 (OTP) 和 GMS97C1051/2051 (OTP) 最高可以跑 40MHz。ATMEL 半导体公司的 AT89C51/52/55、AT89C1051/2051/4051、AT89S53/8252 等, 最高可跑 33MHz。DALLAS 半导体公司的 DS80C310/320/323、DS83C520、DS87C520、DS87C530 (52PIN PLCC) 等具有提升速度和功能 (一个机械周期为 4 CLOCK), 最高可跑 33MHz。ESI 公司的 ES8XC52 可以跑 40MHz (MASK ROM), 一个机械周期为 2 CLOCK, 尤其内部是跑二倍频, 相当于一个机械周期为 1 CLOCK。在 1994 年 INTEL 又再推出 MCS - 251 (8XC251SB, A - STEPPING), 这是新一代的 MCS - 51, 1995 年推出 MCS - 251 (8XC251SX, B - STEPPING), 1996 年推出 MCS - 151 (8XC151SA/SB) 和 MCS - 251 (8XC251X, CSTEP-PING), 1997 年推出 MCS - 251 (8XC251TX), 这些产品都是一个机械周期为 2 CLOCK。在科技日新月异的时代里, 我们不知道再过几年, 又会有什么样的新产品

诞生? 基于以上的理由, 如果你不满足于传统的 (旧的) MCS - 51, 现在的选择相当多, 在你想改用 16 位的单芯片, 从事更复杂的设计之前, 是否该停下来仔细思考一下, 旧瓶装新酒, 也许可以让你花最少的钱 (不用再买开发工具) 和最少的时间 (不用更改线路和重新学习新的语言), 即可设计出你所需要的产品。



(一) 8051 的主要功能如下

1. 最适合控制应用的 8 位 CPU。
2. 具有布尔代数处理 (单位逻辑) 能力。
3. 64K Bytes 的程序存储器地址空间 (ROM)。
4. 64K Bytes 的数据存储器地址空间 (RAM)。
5. 芯片内部有 4K Bytes 的程序存储器。
6. 芯片内部有 128 Bytes 的数据存储器。
7. 32 个可双向和独立寻址的 I/O 线。
8. 两组 16 位计时器/计数器。
9. 一组全双工 UART (通用异步接收和传送器)。
10. 两级优先权, 5 个中断向量结构。
11. 芯片内部有时钟振荡器 (最高为 12MHz)。

(二) 8052 增加的功能如下 (与 8051 比较)

1. 芯片内部有 8K Bytes 的程序存储器。
2. 芯片内部有 256 Bytes 的数据存储器。
3. 三组 16 位计时器/计数器。
4. 两级优先权, 6 个中断向量结构。

(三) CHMOS 版本 (80C51) 增加的功能如下 (与 8051/8052 比较)

1. 芯片内部时钟振荡器最高可达 16MHz。
2. 降低电功率的模式:
 - (1) IDLE MODE: 软件规划停顿模式。
 - (2) POWER DOWN MODE: 软件规划功率下降模式。

(四) W78E51/52 增加的功能如下 (与 8051/52, 80C51 比较)

1. 具有 4K/8K Bytes 可多次规划的闪存 (Flash EEPROM)。
2. 操作频率有多种选择, 16、24、40MHz。

(五) W78E54/58 增加的功能如下 (与 W78E51/52 比较)

1. 具有 16K/32K Bytes 可多次规划的闪存 (Flash EEPROM)。
2. 44-pin PLCC/QEP 包装的 IC, 增加 P4.0 ~ P4.3 可位寻址的 I/O 端口, 其中的 P4.3 还可当作 /INT2 使用, P4.2 还可当作 /INT3 使用。
3. 具 8 个中断向量结构 (增加 /INT2, /INT3)。
4. ALE 引脚可规划为只在执行 MOVE 和 MOVX 时才动作 (可减少 EMI)。

(六) AT89C51/52/55 增加的功能如下 (与 8051/52, 80C51 比较)

1. 具有 4K/8K/20K Bytes 可重复规划的闪存 (Reprogrammable Flash Memory), 可写入/抹除 1000 次以上。
2. 操作频率: 0Hz ~ 24MHz (AT89C55 可达 33MHz)。
3. AT89C51 具有两级优先权的 5 个中断向量结构, AT89C52/55 具有两级优先权的 6 个中断向量结构。
4. 三个可规划的存储器上锁位。
5. ALE 引脚可规划为只在执行 MOVE 和 MOVX 时才动作 (可减少 EMI)。
6. AT89C52/55 的计数器 2 共有四种操作模式:

- (1) 捕获 (capture)。
- (2) 自动重载 (auto - reload) (往上或往下计数)。
- (3) 波特率产生器 (baud rate generator)。
- (4) 时钟输出 (clock - out)。

其中第 (2) 种操作模式增加了可往上或往下计数的功能, 第 (4) 种操作模式为新增加的功能。

(七) AT89C4051 不同的功能如下 (与 AT89C51 比较)

1. 20 PIN PDIP/SOIC 包装。
2. 操作电压范围: $V_{cc} = 3.0V \sim 6V$ 。
3. 15 个可双向和独立寻址的 I/O 线 (缺少 P0、P2 和 P3.6)。
4. 直接 LED 驱动输出 (沉入 20mA)。
5. 一个内部类比比较器 (由 P1.0 (+) 和 P1.1 (-) 输入, P3.6 输出, 故 P1.0 和 P1.1 无内部提升电阻)。
6. 二个可规划的存储器上锁位。
7. 电源下降检测功能 ($2.3V \pm 10\%$)。

(八) AT89C2051 不同的功能如下 (与 AT89C51 比较)

1. 20 PIN PDIP/SOIC 包装。
2. 具有 2K bytes 可重复规划的闪存 (Reprogrammable Flash Memory), 可写入/抹除 1000 次以上。
3. 操作电压范围: $V_{cc} = 2.7V \sim 6V$ 。
4. 15 个可双向和独立寻址的 I/O 线 (缺少 P0、P2 和 P3.6)。
5. 直接 LED 驱动输出 (沉入 20mA)。
6. 一个内部类比比较器 (由 P1.0 (+) 和 P1.1 (-) 输入, P3.6 输出, 故 P1.0 和 P1.1 无内部提升电阻)。
7. 二个可规划的存储器上锁位。

(九) AT89C1051 不同的功能如下 (与 AT89C51 比较)

1. 20 PIN PDIP/SOIC 包装。
2. 具有 1K bytes 可重复规划的闪存 (Reprogrammable Flash Memory), 可写入/抹除 1000 次以上)。
3. 操作电压范围: $V_{cc} = 2.7V \sim 6V$ 。
4. 15 个可双向和独立寻址的 I/O 线 (缺少 P0、P2 和 P3.6)。
5. 内部具有 64 bytes 的数据存储器。
6. 一组 16 位计时器/计数器。
7. 具有两层优先权的 3 个中断向量结构 (缺少 TIMER 1 和 UART)。
8. 直接 LED 驱动输出 (沉入 20mA)。
9. 一个内部类比比较器 (由 P1.0 (+) 和 P1.1 (-) 输入, P3.6 输出, 故 P1.0 和 P1.1 无内部提升电阻)。
10. 二个可规划的存储器上锁位。

(十) AT89S53 不同的功能如下 (与 AT89C52 比较)

1. 具有可经 SPI 界面 Download 的 12K 可重复规划的闪存。
2. SPI 串行界面。
3. 可规划看门狗计时器。
4. 双数据指标寄存器。
5. 电源关闭标志。
6. 可规划的 UART 串行通道。
7. 6 个中断向量, 9 个中断源 (增加 SPIF)。

(十一) AT89S8252 不同的功能如下 (与 AT89S53 比较)

1. 具有可经 SPI 界面 Download 的 8K 可重复规划的闪存。
2. 内部具有 2K bytes 的 EEPROM, 可写入/抹除十万次以上。

(十二) DS80C310 增加的功能如下 (与 80C32 比较)

1. 两组 DPTR (数据指标寄存器) (原来只有一组)。
2. 内部时钟振荡器频率从 0 到 33MHz, 一个机械周期只需要 4 个振荡周期 (MCS - 51 需要 12 个), 平均速度约为 2.5 倍。当使用 33MHz 时, 一个机械周期只花 121ns (8.25 MIPs), 这如同原来 8051 的晶体振荡器要跑 82.5MHz, 所以只要换单芯片, 马上就可提升速度和功能。
3. 在功率下降模式 (power down mode) 只需 1uA。
4. 具有电源开启的复位功能 (即可不接复位电路)。
5. 可变机械周期 (2 ~ 9 个机械周期) 的 MOVX, 以便快速或慢速读写 RAM 或周边元件。
6. 增加外部中断 2、3、4、5, 其中 INT2 和 INT4 为正缘触发, /INT3 和 /INT5 为负缘触发 (原来只有 /INT0 和 /INT1)。
7. 具有两级优先权的 10 个中断向量结构 (即增加 INT2、/INT3、INT4、/INT5 等)。
8. ROMLESS。

(十三) DS80C320 增加的功能如下 (与 DS80C310 比较)

1. 可编程的看门狗计时器。
2. 两组全双工的 UART (原来只有一组)。
3. 具有早期警告电源失效中断。
4. 具有电源下降的复位功能。
5. 具有三级优先权的 13 个中断向量结构 (即增加电源失效中断、看门狗计时器和第二组 UART 等。电源失效中断具有最高优先权, 且使用者无法更改)。

(十四) DS80C323 与 DS80C320 不同的功能如下

1. 操作电压范围: 2.7V ~ 5.5V。

2. 在 2.7V 时, 执行速度: 0 ~ 20MHz。

(十五) DS87C520/DS83C520 增加的功能如下 (与 DS80C320 比较)

1. 内部具有 16K bytes 的程序存储器, 且可用软件规划成 0、2、4、8、16K bytes 来使用。
2. 内部除了原有 256 bytes 的数据存储器外, 还加上由指令 MOVX 可存取的 1K bytes 的数据存储器。
3. 为了减少功率消耗, 可用软件规划指令周期速度 $\div 64$ 或 $\div 1024$ (默认是 $\div 4$, 8051 是 $\div 12$)。
4. 可用软件规划减少 ALE 引脚的 EMI (电磁干扰)。
5. 三个可规划的存储器上锁位。
6. DS87C520 具有 OTP 和 EPROM 版本, DS83C520 为 Factory Mask ROM。
7. 32 个可双向和独立寻址的 I/O 线。

(十六) DS87C530 增加的功能如下 (与 DS87C520 比较)

1. 具有即时时钟 (RTC) 和闹铃中断。
2. 具有三层优先权的 14 个中断向量结构 (即增加闹铃中断)。
3. 具有内部即时时钟/闹铃中断, 以及可由 MOVX 存取的 1K Bytes 的数据存储器。如果外加备用电池, 以上两种功能即成为不断电系统。
4. DS87C530 具有 OTP 和 EPROM 版本, 为 52 PIN PLCC 包装。

(十七) 8XC51FX 增加的功能如下 (与 80C52 比较)

1. 8K/16K/32K (FA/FB/FC) 内部程序存储器。
2. 上下数计时器/计数器。
3. 四级优先权, 7 个中断向量结构 (增加 PCA)。
4. 可规划的串行通道。
 - 图框错误检测。
 - 自动地址认知。

5. 可规划计数器组 (Programmable Counter Array, PCA)。
 - 高速输出。
 - 比较/捕捉。
 - 脉冲宽度调变。
 - 看门狗计时器能力。

(十八) ES8XC52 - 40 增加的功能如下 (与 8XC51FX 比较)

1. 最高频率为 40MHz。
2. 程序存储器 8K bytes ROM, ROMLESS (未生产 OTP 或 EPROM 版)。
3. 加强的指令执行速率。
4. 内部可双倍频。
5. 程序代码烧录在内部时, 除了 MOVC (2 clock) 和 MOVX (4 clock) 之外, 所有指令仅需 1 个 clock。
6. 外部程序代码或数据存储器的存取可缩短至 4 cycles/move。
7. 可用软件规划的外部存储器总线速率。
8. 输出引脚可沉入 20mA 的电流。
9. 双数据指标寄存器。

(十九) 8XC151SA/SB 增加的功能如下 (与 8XC51FX 比较)

1. 快速指令管线 (pipeline)。
2. 16 位内部程序代码提取。
3. 在页模式 (page mode) 时, 8 位外部程序代码提取最少为 2 clock。
4. 可由使用者选择组态:
 - 外部等待状态 (0~3 等待状态)。
 - 页模式 (page mode), 非页模式 (non - page mode)。
5. 硬件式的看门狗计时器。
6. 振荡频率操作范围: 0~16MHz。
7. 8K bytes (SA), 16K bytes (SB) 的 ROM/OTPROM, ROMLESS。

(二十) 8XC251SB (A - STEPPING) 增加的功能如下 (与 8XC151SA/SB 比较)

1. 二进制码 (Binary - code) 指令与 MCS - 51 兼容, 来源码 (Source - code) 指令与 MCS - 51 不兼容。
2. 脚位与 MCS - 51 44 pin PLCC 包装兼容 (无 PDIP 包装)。
3. 具有寄存器基底的 MCS - 251 结构:
 - 40 位组的寄存器文件。
 - 寄存器可当作位组 (8 bit), 字组 (16 bit), 双字组 (32 bit) 来存取。
4. 更多的指令集:
 - 16 位和 32 位的算术和逻辑指令。
 - 比较和条件跳跃指令。
 - 扩展式的转移指令集。
5. 24 位线性程序代码和数据寻址。
6. 128K bytes 外部程序代码/数据存储器空间。
7. 16K bytes 的 OTPROM/ROM, ROMLESS。
8. 64K 扩展式的堆栈空间。
9. 1K bytes 内部数据存储器。
10. 可由使用者选择组态:
 - 外部等待状态。
 - 地址范围。
 - 页模式 (page mode), 非页模式 (non - page mode)。
 - 二进制模式 (binary mode), 来源模式 (Source mode)。

(二十一) 8XC251SX (B - STEPPING) 增加的功能如下 (与 8XC251SB A - STEPPING 比较)

1. 二进制码 (Binary - code) 指令与 MCS - 51、8XC251SB A - STEP 兼容, 来源码 (Source - code) 指令与 MCS - 51 不兼容。
2. 与 MCS - 51 的 44 pin PLCC 及 40 pin PDIP 引脚兼容。
3. 256K bytes 扩展式的外部程序代码/数据存储器空间。

4. 8K bytes (SA/SP), 16K bytes (SB/SQ) 的 ROM/OTPROM/EPROM, ROMLESS (注: EPROM 版未生产)。
5. 内部数据存储器, 1K bytes (SA/SB), 512 bytes (SP/SQ)。
6. 可由使用者选择组态:
 - 外部等待状态。
 - 地址范围和存储器对应。
 - 页模式 (page mode), 非页模式 (non - page mode)。
 - 二进制模式 (Binary mode), 来源模式 (Source mode)。

(二十二) 8XC251SX (C - STEPPING) 增加的功能如下 (与 8XC251SX B - STEPPING 比较)

1. 提供即时等待状态 (real - time wait state), 作为动态总线控制。

(二十三) 8XC251TX 增加的功能如下 (与 8XC251SX C - STEPPING 比较)

1. 即时及可规划的等待状态总线操作。
2. 8K bytes (TA/TP), 16K bytes (TB/TQ) 的 ROM (注: 无 OTP 或 EPROM 版)。
3. 内部数据存储器, 1K bytes (TA/TB), 512 bytes (TP/TQ)。
4. 使用者可选择组态增加如下:
 - 扩展式的数据浮接时序或 8XC251SX 兼容 AC 时序。
5. 两个可规划串行 I/O 端口。
6. 四层优先权, 8 个中断向量结构 (增加一个 UART)。
7. 振荡频率操作范围: 0 ~ 24MHz。

1 - 1.1 8XC151SA/SB 的特性介绍

我们可以发现, 各家不同厂商的 MCS - 51 原文资料, 遣词用字各有不同, 若不深入研究, 容易发生误会, 尤其 MCS - 151 和 MCS - 251 是最新的资料, 若不小心以至于断章取义, 会误导读者, 故以下资料皆摘录自原文资料未作翻译, 主要原

因是希望读者看到的是最原始的讲法。何况前一节已做了中文比较的工作。

1. MCS 51 Microcontroller Compatible Instruction Set .
2. Pin Compatible with 44 - lead PLCC and 40 - lead PDIP MCS 51 Sockets .
3. Fast Instruction Pipeline .
4. 16 - bit Internal Code Fetch .
5. 8 - bit, Min 2 - clock External Code Fetch in Page Mode .
6. User - selectable Configurations:
 - External Wait States (0 - 3 wait states) .
 - Page Mode .
7. 64K External Code Memory Space .
8. 64k External Data Memory Space .
9. ROM/OTPROM Options:
 - 8K bytes (SA), 16K bytes (SB), or without ROM/OTPROM .
10. 256 Bytes On - Chip RAM .
11. Power Management:
 - Idle Mode .
 - Powerdown Mode .
12. 32 Programmable I/O Lines .
13. Seven Maskable Interrupt Sources with Four Programmable Priority Levels .
14. Three Flexible 16 - bit Timer/counters .
15. Hardware Watchdog Timer .
16. Programmable Counter Array:
 - High - speed Output .
 - Compare/Capture Operation .
 - Pulse Width Modulator .
 - Watchdog Timer .
17. Programmable Serial I/O Port:
 - Framing Error Detection .
 - Automatic Address Recognition .
18. High - performance CHMOS Technology .
19. Static Standby to 16 - MHz Operation .

20. Package Options (PDIP, PLCC) .

1 - 1.2 8XC251SB A - STEPPING 的特性介绍

1. Binary - code Compatible with MCS 51 Microcontrollers .
2. Pin Compatible with 44 - lead PLCC MCS 51 Microcontrollers .
3. Register - based MCS 251 Architecture:
 - 40 - byte Register File .
 - Registers Accessible as Bytes, Words, and Double Words .
4. Enriched Instruction Set:
 - 16 - bit and 32 - bit Arithmetic and Logic Instructions .
 - Compare and Conditional Jump Instructions .
 - Expanded Set of Move Instructions .
5. Linear Addressing .
6. 128 - Kbyte External Code/Data Memory Space .
7. 16 - Kbyte on - chip OTPROM/ROM (Optional device without ROM available) .
8. 16 - bit Internal Code Fetch .
9. 64 - Kbyte Extended Stack Space .
10. 1 - Kbyte On - chip Data RAM .
11. 8 - bit, 2 - clock External Code Fetch in Page Mode .
12. Instruction Pipeline .
13. User - selectable Configurations:
 - External Wait States .
 - Address Range .
 - Page Mode .
14. 32 Programmable I/O Lines .
15. Seven Maskable Interrupt Sources with Four Programmable Priority Levels .
16. Three Flexible 16 - bit Timer/counters .
17. Hardware Watchdog Timer .
18. Programmable Counter Array:
 - High - speed Output .

- Compare/Capture Operation .
- Pulse Width Modulator .
- Watchdog Timer.
- 19. Programmable Serial I/O Port:
 - Framing Error Detection .
 - Automatic Address Recognition .
- 20. Power - saving Idle and Powerdown Modes .
- 21. High - performance CHMOS Technology .
- 22. 0 - 16 MHz Operation .
- 23. Complete System Development Support:
 - Compatible with Existing Tools .
 - New Tools Available: Compiler, Assembler, Debugger, ICE .

1 - 1.3 8XC251SX B - STEPPING 的特性介绍

1. Binary - code Compatible with MCS 51 and 8XC251SB A - step Microcontrollers .
2. Pin Compatible with 44 - lead PLCC and 40 - lead PDIP MCS 51 Sockets .
3. Register - based MCS 251 Architecture:
 - 40 - byte Register File .
 - Registers Accessible as Bytes, Words, and Double Words .
4. Enriched MCS 51 Instruction Set:
 - 16 - bit and 32 - bit Arithmetic and Logic Instructions .
 - Compare and Conditional Jump Instructions .
 - Expanded Set of Move Instructions .
5. Linear Addressing .
6. 256 - Kbyte Expanded External Code/Data Memory Space .
7. ROM/OTPROM/EPROM Options:
 - 16 Kbytes (SB/SQ), 8 Kbytes (SA/SP), or without ROM/OTPROM/EPROM .
8. 16 - bit Internal Code Fetch .
9. 64 - Kbyte Extended Stack Space .
10. On - chip Data RAM Options: 1 - Kbyte (SA/SB) or 512 - Byte (SP/SQ) .

11. 8 - bit, 2 - clock External Code Fetch in Page Mode .
12. Fast instruction Pipeline .
13. User - selectable Configurations:
 - External Wait States (0 - 3 wait states) .
 - Address Range & Memory Mapping .
 - Page Mode .
14. 32 Programmable I/O Lines .
15. Seven Maskable Interrupt Sources with Four Programmable Priority Levels .
16. There Flexible 16 - bit Timer/counters .
17. Hardware Watchdog Timer .
18. Programmable Counter Array:
 - High - speed Output .
 - Compare/Capture Operation .
 - Pulse Width Modulator .
 - Watchdog Timer .
19. Programmable Serial I/O Port:
 - Framing Error Detection .
 - Automatic Address Recognition .
20. High - performance CHMOS Technology .
21. Static Standby to 16 - MHz Operation .
22. Complete System Development Support .
 - Compatible with Existing Tools .
 - New MCS 251 Tools Available: Compiler, Assembler, Debugger, ICE .
23. Package Options (PDIP, PLCC, and Ceramic DIP) .

1 - 1.4 8XC251TX 的特性介绍

1. Real - time and Programmed Wait State Bus Operation .
2. Binary - code Compatible with MCS 51 .
3. Pin Compatible with 44 - pin PLCC and 40 - pin PDIP MCS 51 Sockets .
4. Register - based MCS 251 Architecture: