

高等学校试用教材

数字集成电路基础

南京工学院自动控制系

李士雄 皇甫正贤 郑虎申 编

高等教育出版社

内 容 简 介

本书是高等学校工科电工教材编委会电子技术编审小组在1984年11月组织的“电子技术基础基本教材”评选中选中教材。

本书在内容编排上,删除了陈旧内容,以集成电路为主,反映了数字电子技术近年来的新发展;在结构上,采用分讲形式(共二十四讲),便于组织教学。全书主要包括:数字电路的基本概念、组合逻辑、时序逻辑电路的分析和设计、中、大规模集成电路、脉冲的产生与整形电路、模拟、数字量的转换接口电路、数字系统的分析方法和设计方法、数字电路的使用及系统调试方法等。

本书与同时中选的《模拟电子技术基本教程》(邓汉馨主编)配套,可分别作为电子技术基础课程的模拟部分和数字部分教材使用。

高等学校试用教材

数字集成电路基础

南京工学院自动控制系
李士雄 皇甫正贤 郑虎申 编

*

高等教育出版社出版
新华书店北京发行所发行
北京印刷一厂印装

*

开本787×1092 1/16 印张22.75 字数520,000

1986年10月第1版 1986年10月第1次印刷

印数:00,001—8,580

书号 15010·0803 定价 3.50 元

前 言

目前,数字集成电路的制造技术迅速发展,中、大规模集成电路已在我国各个技术领域中被广泛应用。为适应新的工业革命的需要,根据少而精的原则,我们编写了这本教材,集中讨论数字集成电路的原理和应用技术。

本书以小规模集成逻辑门电路和触发器作为数字电路的基础,并在此基础上着重介绍中规模数字电路的各种逻辑功能部件,同时适当地介绍一些大规模集成电路。讨论这些集成电路的形式和工作原理均以应用为目的,使读者主要掌握它们的功能、外部特性和参数以及典型的应用,为分析和设计数字系统服务。对于集成电路工艺设计及制造的内容,本书不作分析。

考虑到目前 MOS 数字集成电路迅猛发展,其应用已趋普及的现状,本书在编写时采用渗入对比的方法,将各种同功能的双极型电路与 MOS 电路同时介绍给读者,通过对比归纳,全面介绍各自的特点,以利于学习和应用。

本书以组合逻辑及时序逻辑电路的分析、设计方法为主要内容,运用逻辑代数、真值表、卡诺图及状态转换图等工具,对数字电路进行逻辑分析和设计,并结合中、大规模集成电路的应用尽量介绍一些数字电路逻辑设计的新技术。

本书以“讲”的形式组织教材内容,以便教学。各讲互有联系,也有相对独立性,并分成五个教学篇。除基本内容外,书中某些篇、讲、节中还增设了注*的部分,它们可作为加深加宽的内容,目的在拓宽读者知识面,并供不同专业及学时要求的教学班选用,删略后对基本内容的教学无妨。

为了深入学习数字电路分析与设计的方法,使读者掌握数字集成电路的应用技术,本书特意编排了两次习题课,通过课堂讨论或自学,可起到总结提高的作用。

“数字集成电路”是实践性很强的技术基础课,除必要的实验课外,本书每讲之后增设了实验练习题,以促使和指导读者课余动手试验,更好地将理论和实践结合起来。并在最后一讲“数字电路的安装和调试”中,专门讨论使用和调试电路时须注意的实际问题。

在本书后的附录里,列出了主要参考书目及数字集成电路的部分资料,供读者自学参阅。对于未学过半导体器件原理的读者可选用附录 1 的内容作为学前篇进行教学。

为力求文字叙述简炼,书中有关内容和主要参数大多用一些插图和表格列出,不再作过多的说明,读者在阅读时务请留意。

关于脉冲数字电路的教学,我系积累了多年的教学经验,曾总结在丁康源同志主编的《脉冲数字电路》讲义中。在此基础上,经教学小组多次讨论,认为应适当缩小分立元件的内容,加强中大规模电路和数字逻辑设计概念,并酝酿了一个初步编写意见。然后,由皇甫正贤、郑虎申提出编写提纲及每讲的重点内容与主要小节,然后经集体反复讨论多次后分头执笔。参加讨论与执笔的有皇甫正贤、郑虎申、吴修林、严振祥、徐在君、戴义保。书稿曾在自控系、计算机系各专业及

目 录

A 篇

第一讲 数字集成电路概述	1
一、数字电路的特点和分类.....	1
二、数制和码制.....	8
思考与练习.....	11
第二讲 逻辑电路的分析基础	15
一、逻辑代数与逻辑变量.....	15
二、三种基本逻辑关系及基本逻辑门电路.....	15
三、正逻辑和负逻辑.....	19
四、逻辑代数的基本运算、基本定律和 常用公式.....	19
五、三条重要规则.....	21
思考与练习.....	21
第三讲 复合逻辑及其门电路	23
一、与非逻辑及与非门.....	23
二、或非逻辑及或非门.....	28
三、异或逻辑及同或逻辑.....	28
思考与练习.....	30
第四讲(一) 双极型逻辑门电路	32
一、TTL 与非门	32
二、其他功能的 TTL 门	37
三、TTL 门电路的改进	41
思考与练习.....	44
第四讲(二) 其他双极型逻辑门电路	48
一、ECL 逻辑门电路	48
二、I ² L 逻辑门电路	51
*三、HTL 逻辑门电路	53
思考与练习.....	55
第五讲 单极型-MOS 逻辑门	56
一、NMOS 反相器及逻辑门	56
二、PMOS 反相器及逻辑门	61
三、CMOS 反相器及逻辑门	63
四、各种集成电路性能比较.....	70
思考与练习.....	71
第六讲 逻辑函数及其化简	74
一、逻辑函数的建立及其表示方法.....	74
二、逻辑函数的化简.....	75
思考与练习.....	85
第七讲 组合逻辑电路的分析和设计方法	86
一、组合逻辑电路的分析.....	86
二、组合逻辑电路的设计.....	88
三、组合逻辑电路中的竞争冒险.....	94
思考与练习.....	97
第八讲 译码器和编码器	98
一、中规模数字集成电路的特点.....	98
二、译码器(Decoder)的概念	98
三、变量译码器.....	100
四、码制变换译码器.....	103
五、显示译码器.....	105
六、编码器.....	112
*七、优先编码器.....	113
思考与练习.....	115
第九讲 数据选择器	118
一、数据选择器的功能及电路分析.....	118
二、典型应用.....	119
思考与练习.....	125
*第十讲 习题课一 组合逻辑电路	128
一、用卡诺图化简函数的技巧.....	128
二、组合逻辑电路的分析.....	131
三、组合逻辑电路的设计.....	132
四、中规模组合逻辑电路应用举例.....	136
思考与练习.....	138

B 篇

第十一讲 触发器的性质及功能	140	第十五讲 计数器	188
一、触发器的性质	140	一、计数器的功能和分类	188
二、时钟触发器的逻辑功能	143	二、计数器逻辑电路的分析和设计	189
三、同步式触发器的空翻现象	148	三、中规模集成计数器功能的分析与扩展	197
思考与练习	159	思考与练习	208
第十二讲 触发器的结构与触发方式	151	第十六讲 寄存器与移位寄存器	213
一、时钟触发器的触发方式	151	一、寄存器的逻辑结构及功能	213
二、无空翻的时钟触发器	152	二、移位寄存器的结构及功能	214
三、触发器电路小结	160	三、移位寄存器的应用	219
思考与练习	162	思考与练习	223
第十三讲 时序逻辑电路的分析	166	第十七讲 存储器	225
一、时序逻辑电路的概念	166	一、只读存储器(ROM)	225
二、时序逻辑电路的分析	167	二、随机存取存储器(RAM)	233
思考与练习	175	思考与练习	236
第十四讲 时序逻辑电路的设计	178	*第十八讲 习题课二 时序逻辑电路 ..	237
一、Mealy 型同步时序电路设计举例	178	一、时序逻辑电路分析与设计方法小结	237
二、Moore 型同步时序电路设计举例	181	*二、用次态卡诺图分析、设计时序逻辑电路 ..	241
三、同步时序电路设计流程图	186	*三、中规模集成时序电路的应用举例	247
*四、异步时序电路设计流程图	186	思考与练习	249
思考与练习	186		

C 篇

第十九讲 脉冲的产生和整形电路	251	一、555 电路的分析	265
一、单稳态触发器	251	二、555 定时电路的典型应用	266
二、多谐振荡器	254	*三、集成单稳态触发器及由它构成的	
三、施密特触发器	258	多谐振荡器	272
思考与练习	263	思考与练习	274
第二十讲 定时器	265		

D 篇

第二十一讲 数字-模拟转换器	277	思考与练习	285
一、数字-模拟转换器(DAC)的基本概念	278	第二十二讲 模拟-数字转换器	288
二、DAC 的电路形式及工作原理	279	一、模拟-数字转换器(ADC)的组成	288
*三、实际的集成 DAC 电路——5 G 7520	282	二、量化、编码电路的形式、工作原理和特点 ..	290
*四、DAC 中的模拟开关	284	思考与练习	297

E 篇

第二十三讲 数字系统分析设计基础	301	一、PN 结和半导体二极管	332
一、数字系统概述	300	二、半导体三极管	334
二、数字系统分析基础	305	三、场效应管	337
三、数字系统设计基础	311	四、晶体管放大器	341
思考与练习	318	五、差动放大器	345
第二十四讲 数字电路的安装与调试	321	六、运算放大器和反馈概念	347
一、接口电路	321	附录 2 常用数字集成电路型号和引线图	351
二、设计安装中某些实际问题的处理	325	一、常用数字集成电路型号	351
三、电磁干扰及其抑制方法	327	二、本书所用主要电路的引线图	352
四、数字电路的调试	328	附录 3 主要参考文献	355
思考与练习	331		
附录 1 模拟电子学的初步知识	332		

A 篇

第一讲 数字集成电路概述

学习要点：数字电路的基本概念

半导体器件的开关运用和分析要点

二进制数及其代码

一、数字电路的特点和分类

1. 什么是数字电路

1) 数字信号和数字电路

(1) 数字信号：电信号可分为模拟和数字信号两类。模拟信号是连续变化的，而数字信号是断续变化（即离散）的。

数字信号目前常取二值信息，它用两个有一定数值范围的高或低电平来表示，也可用两个不同状态的逻辑符号如 **1** 和 **0** 来表示。典型的数字信号波形是具有一定幅度的矩形波，当它作用在某些电子电路上，其半导体器件就会在截止与导通（或饱和）状态下工作，这和模拟信号作用于电路时器件工作在线性放大状态相比有根本的不同。

(2) 数字电路：处理加工数字信号电子电路称作数字电路。电路的一般框图如图 1.1 所示，其输入与输出的数据以及控制与操作的变量都是数字信号。

该电路中含有对数字信号进行传送、逻辑运算、控制、计数、寄存、显示以及信号的产生、整形、变换等不同功能的数字部件。

2) 数字电路的优点

(1) 电路结构简单，容易制造，便于集成、系列化生产，成本低廉，使用方便；

(2) 由数字电路组成的数字系统，工作准确可靠，精度高；

(3) 不仅能完成数值运算，还可以

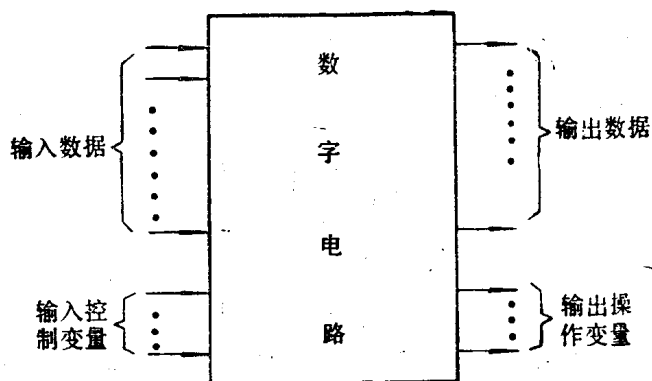


图 1.1 数字电路一般框图

进行逻辑运算与判断,在控制系统中这是不可少的,因此又把它称作“数字逻辑电路”。

数字电路相对于模拟电路的一系列优点,使它在通信、自动控制、测量仪器等各个科学技术领域中得到广泛应用。数字电子计算机就是最典型的应用实例。

2. 数字电路的分类

1) 按电路组成结构分为分立元件和集成电路两类。其中集成电路按集成度(在一块硅片上包含的逻辑门电路或元件的数量)分为小规模(SSI)、中规模(MSI)、大规模(LSI)和超大规模(VLSI)集成电路,如表 1.1 所示。

表 1.1 集成电路分类

集成电路分类	集成度	电路规模与范围
小规模集成电路 SSI*	1~10门/片或10~100元件/片	是逻辑单元电路。 它包括:逻辑门电路、集成触发器。
中规模集成电路 MSI**	10~100门/片或100~1000元件/片	是逻辑功能部件。 包括:译码器、编码器、选择器、算术运算器、计数器、寄存器、比较器、转换电路等。
大规模集成电路 LSI***	>100门/片或>1000元件/片	是数字逻辑系统。 包括:中央控制器、存储器、串并行接口电路等。
超大规模集成电路 VLSI****	>1000门/片或>10万元件/片	是高集成度的数字逻辑系统。 例如:在一个硅片上集成一个完整的微型计算机。

* Small—Scale Integrated circuit

** Medium—Scale Integrated circuit

*** Large—Scale Integrated circuit

**** Very Large—Scale Integrated circuit

本课程将主要讨论中、小规模集成电路原理及其应用,并适当介绍一些大规模集成电路。

2) 按电路所用器件分为双极型(如 DTL、TTL、ECL、IIL、HTL)和单极型(如 NMOS、PMOS、CMOS)电路。

3) 按电路逻辑功能分为组合逻辑电路和时序逻辑电路。

4) 按电路的讨论要求分为电路的分析和设计两类。本书将以应用为目的,着重介绍数字电路的分析和设计的方法。对集成电路的工艺设计与制造不作研究。

3. 数字电路的分析基础

1) 半导体器件的开关运用及分析要点

把晶体二极管、三极管或MOS管等器件作为数字电路两个不同状态的开关元件使用,因此数字电路又称作开关电路。在分析开关电路时,必须掌握这些器件的开关特性。

(1) 静态特性(工作状态的要点):

①半导体二极管有单向导电性及导通后的箝位作用。一般按图 1.2 所示特性曲线分析其工作状态。

②半导体三极管有截止、放大和饱和三个不同状态。用作开关时,常用截止、饱和两个状态,其等效电路如图 1.3 所示。

它们分别工作在图 1.4 特性曲线的截止与饱和区,当开关状态转换时必经放大区。硅三极

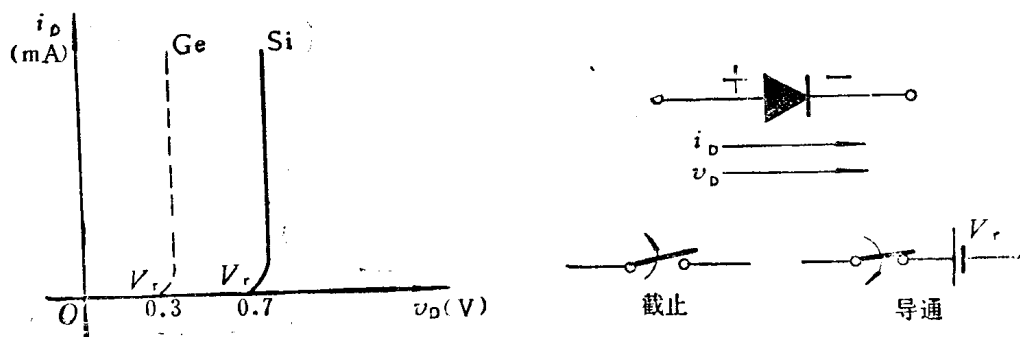


图 1.2 二极管的特性曲线及其工作状态

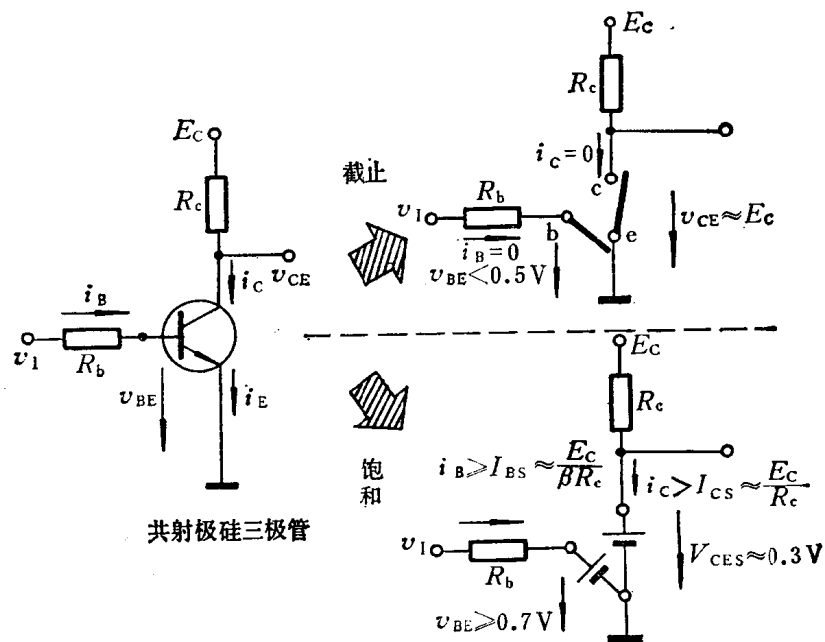


图 1.3 三极管截止、饱和状态的等效电路

表 1.2 NPN 三极管共射极电路的三个工作状态

共射极硅三极管 三个工作状态		条 件		特 点					
		$v_{BE}(V)$	i_B	i_B	i_C	i_E	$v_{CE}(V)$	发射结偏置	集电结偏置
截 止	截 止	<0.5	0	0			E_C	反偏或正偏	反偏
	临界导通	0.5	0^+	0			E_C	死区电压内	反偏
放 大	放 大	0.7	$<I_{BS}$	$i_B:i_C:i_E=1:\beta:(1+\beta)$			$E_C\sim 0.7$	正偏	反偏
	临界饱和	0.7	I_{BS}	$i_B:i_C:i_E=I_{BS}:\beta I_{BS}:(1+\beta)I_{BS}$			0.7	正偏	零偏
饱 和	饱 和	0.7	$>I_{BS}$	$>I_{BS}$	$\approx E_C/R_C$ $>\beta I_{BS}$	$=i_B+i_C$ $>(1+\beta)I_{BS}$	0.3	正偏	正偏

管的三个工作状态的条件与特点如表 1.2 所示。

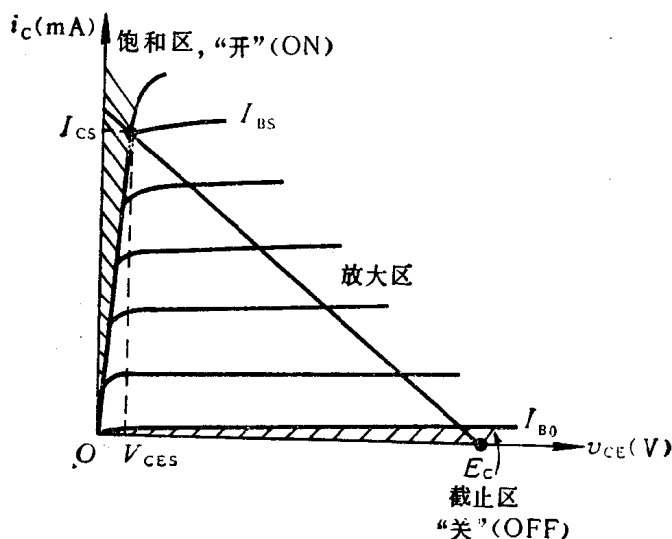


图 1.4 三极管的特性曲线

【例 1】如图 1.5(a) 电路。求输入电平 v_i 分别为 1 V 和 4 V 时, T 和 D 管的工作状态及输出电平 v_o 。

解一: 为判断 T 管导通与否, 需求 v_{BE} 。可将 T 管基极与原电路断开, 求出在 v_i 作用下基极断开处的开路电压 v_{BO} 。由戴维宁定理知, 若 $v_i = 1$ V, 则

$$v_{BO} = \frac{v_i - (-E_B)}{R_1 + R_2} \cdot R_2 + (-E_B) = \frac{1 + 10}{10 + 2} \times 10 - 10 = -\frac{5}{6} \text{ V} < 0$$

因 T 管发射结反偏置可判定 T 截止; D 管正偏置故导通, 且考虑 D 管导通后的箝位作用, 则 $v_o = 4.7$ V。

解二: 为判断 T 管导通否, 还可求 i_B 。一般用假设导通法: 先假设 T 管已导通, 其 $v_{BE} = 0.7$ V, 计算出 i_B , 再由 i_B 值判定原假设是否正确, 从而确定 T 管实际状态。由电路知, 若 $v_i = 4$ V, 则

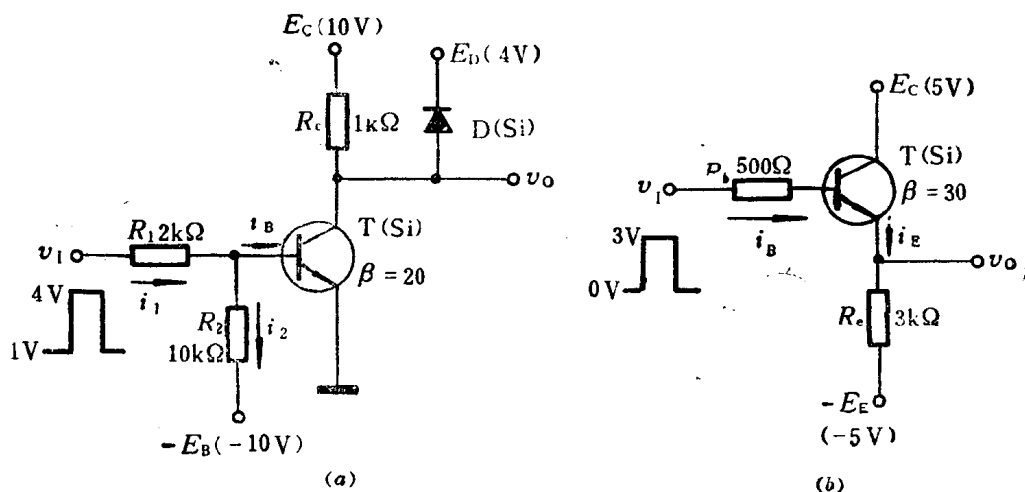


图 1.5 状态判别图例

$$i_B = i_1 - i_2 = \frac{v_1 - v_{BE}}{R_1} - \frac{v_{BE} - (-E_B)}{R_2} = \frac{4 - 0.7}{2} - \frac{0.7 + 10}{10} = 0.58 \text{ mA}$$

因 $i_B > 0$, 原假设 T 管导通正确。为判断 T 管是否已饱和, 还需将 i_B 与 I_{BS} 相比, 必须进而计算 I_{BS} 值。

$$I_{BS} = \frac{E_C - V_{CES}}{\beta R_c} \approx \frac{E_C}{\beta R_c} = \frac{10}{20 \times 1} = 0.5 \text{ mA}$$

因 $i_B > I_{BS}$, 可确定此时 T 管已饱和, D 管反偏置截止。 $v_o = 0.3 \text{ V}$ 。

解二可直接求出 i_B 值, 因此较为简捷。

【例 2】 如图 1.5(b) 电路。求输入电平 v_1 分别为 0 V 和 3 V 时, T 管的工作状态及 v_o 值。

解: 为判断各不同 v_1 作用下 T 管的工作状态, 还可先求出 T 管两个临界工作点的条件。由电路知, 临界导通时:

$$i_B = i_E \approx 0,$$

$$\therefore v_1 = v_{BE} + (-E_E) = 0.5 - 5 = -4.5 \text{ V}$$

临界饱和时: 集电结零偏置, $v_B = E_E = 5 \text{ V}$ 。 $v_E = E_C - V_{CES} = 5 - 0.7 = 4.3 \text{ V}$ 。临界饱和基流 I_{BS} 为

$$I_{BS} = \frac{I_{ES}}{1 + \beta} = \frac{v_E - (-E_E)}{(1 + \beta) R_e} = \frac{(5 - 0.7) - (-5)}{31 \times 3} = 0.1 \text{ mA}$$

$$\therefore v_1 = I_{BS} R_b + v_B = 0.1 \times 0.5 + 5 = 5.05 \text{ V}$$

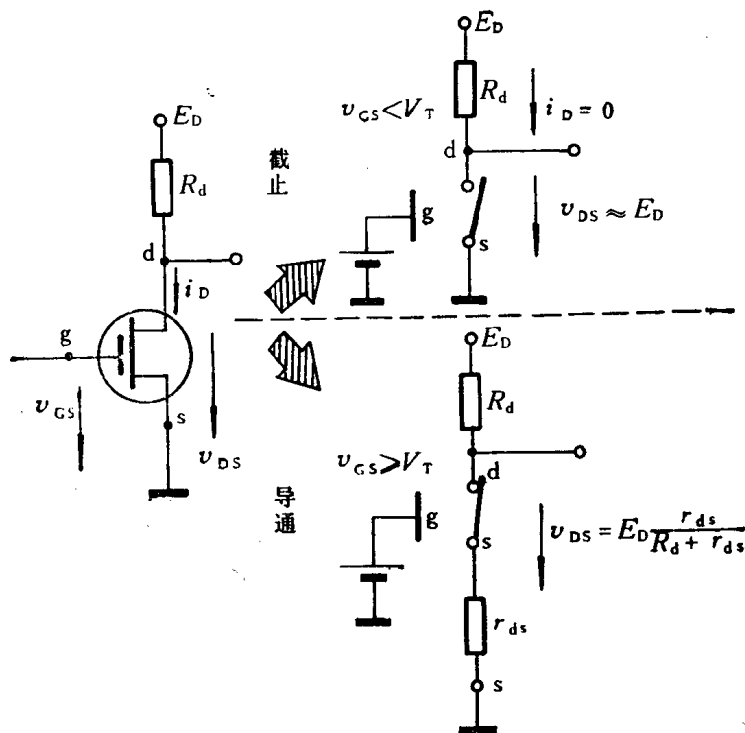


图 1.6 MOS 管开关等效电路

从两个临界工作点的条件计算中可得：当 $-4.5\text{ V} < v_i < 5.05\text{ V}$ ，T管应呈放大状态。已知电路输入电平 v_i (0V和3V) 在上述区间内，所以此时T管均处于导通放大状态。 $v_o = v_i - i_b \cdot R_b - v_{BE}$ ，式中 $i_b = \frac{v_i - v_{BE} - (-E_E)}{R_b + (1 + \beta)R_e}$ ，由此算得 v_o 分别为 -0.72 V 和 2.26 V 。当 i_b 、 R_b 均较小时，则 $v_o \approx v_i - v_{BE}$ 。

对于判断多个不同 v_i 作用下T管的工作状态，采用计算两个临界工作点较为简便。

③ MOS管作为开关，工作在截止与导通状态。由于它是电压控制元件，所以由 $|v_{GS}| > |V_T|$ 与否决定其工作状态 (V_T 为MOS管的开启电压)。其等效电路如图1.6所示， v_{GS} 的变化使MOS管在图1.7所示特性曲线的截止区和导通区工作。为保证导通后管压降 $V_{DS(ON)}$ 小，须使 $R_d \gg r_{ds}$ ，否则开关的两种不同状态难以区分。

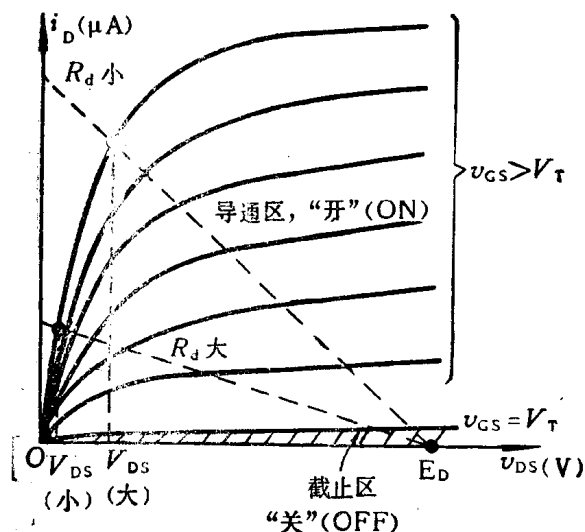


图 1.7 MOS管特性曲线

(2) 动态特性:

半导体二极管、三极管在开关状态之间转换时，由于PN结的电容(扩散与势垒电容)效应，即电容的充、放电使其内部电荷建立或消散，都需要经过一定的时间才能完成，因此开关状态的转换是不可能瞬间结束的。

当晶体三极管在输入矩形波电压作用下，并在饱和与截止两个状态间转换时，其输入电压 v_i 与集电极电流 i_c 和输出电压 v_{CE} 的对应波形如图1.8所示。

三极管的开关动态特性用开启时间 t_{on} 和关断时间 t_{off} 来表示。其中 t_{on} 为三极管由截止到饱和状态所需的时间，即开启时间。由 i_c 波形中可见 t_{on} 为：

$$t_{on} = t_d + t_r, \quad (t_d \text{ 开启延迟时间}, t_r \text{ 上升时间})$$

而 t_{off} 为三极管由饱和到截止状态所需的时间，即关断时间。由 i_c 波形中可见 t_{off} 为：

$$t_{off} = t_s + t_f, \quad (t_s \text{ 饱和存贮时间}, t_f \text{ 下降时间})$$

一般 $t_{off} > t_{on}$ ，并且 t_s 较大，这是因为三极管在饱和状态下 $i_b > I_{BS}$ ，过剩的电荷 Q_{BS} 在基区积累，当三极管脱离饱和状态过程中这些电荷从基区消散需要较长的时间。要减小饱和存贮时间 t_s ，只能减轻三极管的饱和程度或采用反向过驱动基流 i_{BR} 使 Q_{BS} 加速消失。

MOS管的开关动态特性主要取决于与电路有关的杂散电容充放电所需的时间，而管子本身在导通或截止时电荷建立与消散的时间却很小(因MOS管的电流是由多数载流子的漂移运动形成的)。由于MOS管导通时 r_{ds} 比晶体三极管饱和电阻 r_{ces} 大得多，漏极电阻 R_d 也相对集电极电阻 R_c 大，所以MOS管杂散电容的充放电时间比晶体三极管的长。可见，MOS管电路的开关速度是低的。其动态特性见图1.9所示。

半导体器件在开关状态转换时存在开关时间，不仅使输出波形畸变失真，而且还使输出滞后于输入信号，这样就使开关的性能与速度受到影响，因此讨论并改善开关的动态特性是分析数字

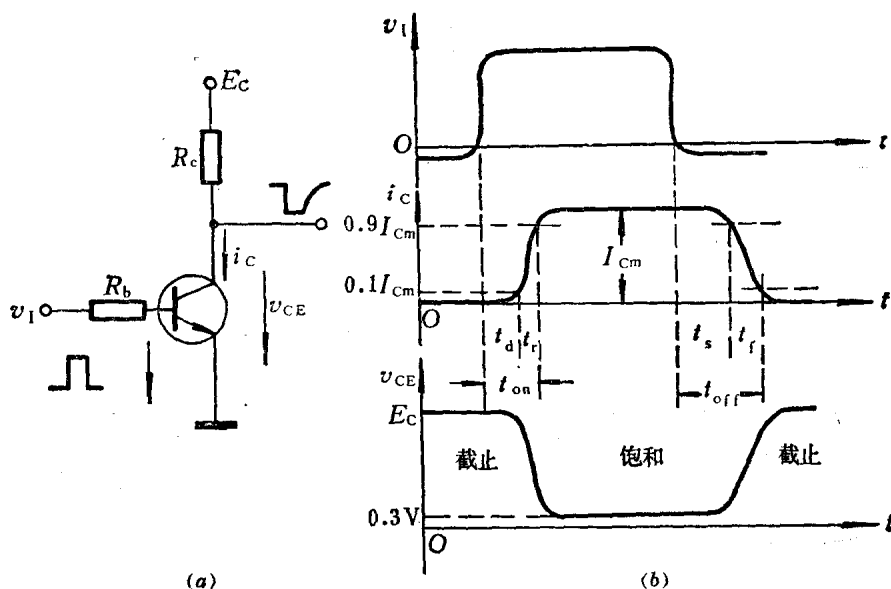


图 1.8 三极管的动态特性

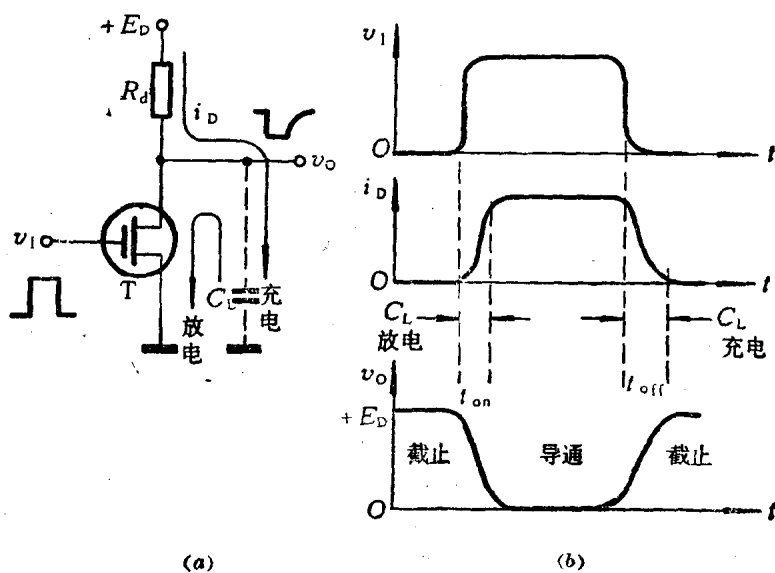


图 1.9 MOS 管的动态特性

(a) 电路 (b) 波形图

电路的基本内容之一。

2) 数字电路研究的内容和方法

分析、设计数字逻辑电路的基本工具是真值表、真值图(即卡诺图)、函数表达式、逻辑电路图和状态转换图。它们的数学基础则是逻辑代数又称布尔代数 (Boolean algebra)。它的主要内容是逻辑函数的运算及简化方法,运用它可求出数字电路输入与输出变量间的逻辑关系。有关二值逻辑的运算规律及表示方法将被用于各种数字电路之中,我们必须掌握这些内容才能完成

分析与综合电路的任务。

总之,数字电路是开关电路也是逻辑电路,从电路的工作状态、组成结构、研究对象和分析方法等方面都和模拟电路不同,在学习和应用时应予以注意。

二、数制和码制

1. 数制

1) 各种计数体制

数制即计数的方法。在生产实践中人们习惯于各种计数方法,如 12、16、60 等进制,但最常用的是十进制(Decimal)。

在数字电路中采用的却是二进制(Binary),因电路的基本元件——开关只有两个不同状态。现将十进制与二进制计数进行对比(见表 1.3),以便于我们掌握二进制数的特点。

表 1.3 十进制与二进制计数对比

比 较 内 容	十 进 制 (Decimal)	二 进 制 (Binary)
数 字 符 号	0, 1, 2, 3, 4, 5, 6, 7, 8, 9.	0, 1
进位规律	逢 10 进 1 (借 1 当 10)	逢 2 进 1 (借 1 当 2)
基 数 R	10	2
权	10^n	2^n
将位数计数法变成按权展开式 举例	$(102)_{10} = (1 \times 10^2 + 0 \times 10^1 + 2 \times 10^0)_{10}$ $= (100 + 0 + 2)_{10}$	$(1101)_2 = (1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0)_{10}$ $= (8 + 4 + 0 + 1)_{10}$
优 缺 点	人们熟悉,习惯;位数少。	数字电路用两状态元件易实现且稳定;计算规则简单。
	计算规则复杂;数字电路难于实现。	人们不习惯,需要转换;位数较多。

2) 二进制与十进制、十六进制数之间的转换

(1) “二”换“十”:方法是按权相加法。

只要熟记二进制数各位的权(见表 1.4),即可方便地进行按权相加计算。

表 1.4 各位二进制数的权

n	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
2^n	1	2	4	8	16	32	64	128	256	512	1024	2048	4096	8192	16384	32768

例: $(11010)_2 = (2^4 + 2^3 + 2^1)_{10} = (26)_{10}$

(2) “十”换“二”:方法是辗转相除(乘)法。

若 $(N)_{10} = (b_2 b_1 b_0)_2$

则 $(b_2 b_1 b_0)_2 = (b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)_{10}$
 $= [(2(b_2 \cdot 2 + b_1) + b_0)]_{10}$

$$(N)_{10} \div 2 = (b_2 \cdot 2 + b_1) \cdots \text{余数为 } b_0$$
$$(b_2 \cdot 2 + b_1) \div 2 = b_2 \cdots \text{余数为 } b_1$$

不断用前次的商除以 2, 一直算到最后的商为零: 即 $b_2 \div 2 = 0 \cdots$ 余数为 b_2

例: $(13)_{10} = (?)_2$

$2 \overline{) 13}$	$\cdots$ 余数	
$2 \overline{) 6}$	$\cdots 1$	(b_0)
$2 \overline{) 3}$	$\cdots 0$	(b_1)
$2 \overline{) 1}$	$\cdots 1$	(b_2)
0	$\cdots 1$	(b_3)

↑ 读写次序

$$\therefore (13)_{10} = (1101)_2$$

$$\begin{array}{lcl}
 \text{十六进制:} & & \overbrace{b_{11} \ b_{10} \ b_9 \ b_8}^{h_2} \ \overbrace{b_7 \ b_6 \ b_5 \ b_4}^{h_1} \ \overbrace{b_3 \ b_2 \ b_1 \ b_0}^{h_0} \\
 \text{二 进 制:} & & \\
 \text{八 进 制:} & & \underbrace{b_{11} \ b_{10} \ b_9 \ b_8}_{o_3} \ \underbrace{b_7 \ b_6 \ b_5 \ b_4}_{o_2} \ \underbrace{b_3 \ b_2 \ b_1 \ b_0}_{o_1} \ \underbrace{\phantom{b_{11} \ b_{10} \ b_9 \ b_8}}_{o_0}
 \end{array}$$

即 $(b_{11} b_{10} b_9 b_8 b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0)_2 = (o_3 o_2 o_1 o_0)_8 = (h_2 h_1 h_0)_{16}$.

表 1.5 数制对照表

$R=10$	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
$R=2$	0	1	10	11	100	101	110	111	1000	1001	1010	1011	1100	1101	1110	1111	10000
$R=8$	0	1	2	3	4	5	6	7	10	11	12	13	14	15	16	17	20
$R=16$	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	10

例：十六进制：
二 进 制：
八 进 制：

	A			F		
	0	1	0	1	0	1
	2			5		7

$$\therefore (010101111)_2 = (257)_8 = (AF)_{16}$$

码制为了表示数或字符对二进制的编码方法。常用的编码方法有下列几种。

1) 二-十进制码,即 BCD 码(Binary Coded Decimals),这是用二进制 码来表示十进制数 字。一般常用表 1.6 所示的几种。

表 1.6 常用 BCD 码

十 进 制 数	有 权 码		无 权 码
	8421 BCD	5421 BCD	余 3 BCD
0	0 0 0 0	0 0 0 0	0 0 1 1
1	0 0 0 1	0 0 0 1	0 1 0 0
2	0 0 1 0	0 0 1 0	0 1 0 1
3	0 0 1 1	0 0 1 1	0 1 1 0
4	0 1 0 0	0 1 0 0	0 1 1 1
5	0 1 0 1	1 0 0 0	1 0 0 0
6	0 1 1 0	1 0 0 1	1 0 0 1
7	0 1 1 1	1 0 1 0	1 0 1 0
8	1 0 0 0	1 0 1 1	1 0 1 1
9	1 0 0 1	1 1 0 0	1 1 0 0

例如一个三位十进制数 269 可用 8421 BCD 码写成:

十进制数: 2 6 9

8421 BCD 码: 0010 0110 1001

*2) 可靠性编码。为使数字电路不因代码传送出错而发生故障,使用了一种可靠性代码,用 这种代码传送信息,电路就不易出错(如用 Gray 码),或者出错时易发现(如用奇偶校验码),甚 至能查出错的位置加以改正(如用 Hamming 码)。下面介绍其中两种。

表 1.7 Gray 码

二进制码	Gray 码
B ₃ B ₂ B ₁ B ₀	G ₃ G ₂ G ₁ G ₀
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 1
0 0 1 1	0 0 1 0
0 1 0 0	0 1 1 0
0 1 0 1	0 1 1 1
0 1 1 0	0 1 0 1
0 1 1 1	0 1 0 0
1 0 0 0	1 1 0 0
1 0 0 1	1 1 0 1
1 0 1 0	1 1 1 1
1 0 1 1	1 1 1 0
1 1 0 0	1 0 1 0
1 1 0 1	1 0 1 1
1 1 1 0	1 0 0 1
1 1 1 1	1 0 0 0

(1) Gray 码: 任意两个相邻二进制代码, 仅有一位数不相同,这种代码就是 Gray 码。典 型的 Gray 码如表 1.7 所示。从表中可发现这 一代码具有反射特性,即按表中所示的对称轴 为界,除最高位数码互补反射外,其余低位码沿 对称轴镜象对称。利用这一反射特性可以方便 地构成位数不同的 Gray 码。

(2) 奇偶校验码: 这是一种具有检验代码 出错的码制。表 1.8 为用于奇或偶校验的 8421 BCD 码。它们各包括两个部分: 信息 位——为位数不限的任一种二进制代码; 校验 位——仅有一位,该位数码有两种编码方式,当 作为“奇校验”时,使校验位和信息位组成的某 组代码中 1 的总个数为奇数,而作为“偶校验” 时,则使这组代码中的 1 为偶数个。

*3) 字符代码。这是用来专门处理字母、专

表 1.8 奇偶校验码

十进制数	奇校验 8421 BCD		偶校验 8421 BCD	
	信息位	校验位	信息位	校验位
0	0000	1	0000	0
1	0001	0	0001	1
2	0010	0	0010	1
3	0011	1	0011	0
4	0100	0	0100	1
5	0101	1	0101	0
6	0110	1	0110	0
7	0111	0	0111	1
8	1000	0	1000	1
9	1001	1	1001	0

用符号及数字的二进制代码,如数控代码 ISO 及国际通用的美国信息交换标准代码 ASCII 码。

思考与练习

1. 试计算图 P 1.1 各题。其中二极管 D_1 、 D_2 为锗管,反向电流 $I_s = 100 \mu A$; 二极管 D_3 、 D_4 为硅管,反向电流不计。

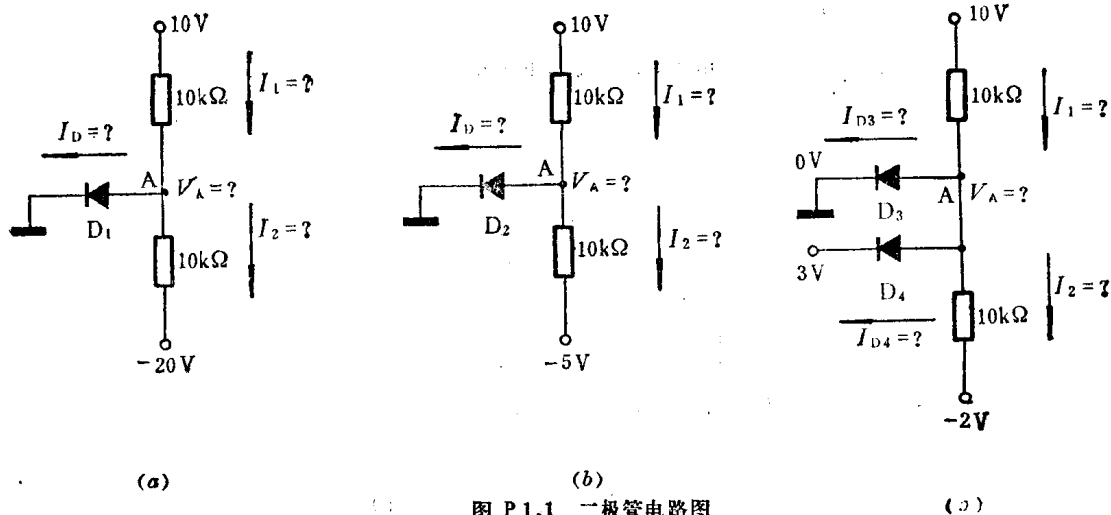


图 P 1.1 二极管电路图

- 判断图 P 1.2 各题中三极管的工作状态,并求 V_c 和 V_B 。
- 图 P 1.3 是用互补管 T_1 、 T_2 组成的开关电路。问:
 - 为什么电路接入电阻 R_3 , T_2 才可能饱和?
 - T_1 截止时, T_2 能否饱和?
 - T_1 饱和时, T_2 能否饱和?
- 已知某个增强型 N 沟道 MOS 管的输出特性如图 P 1.4(a) 所示。
 - 在输入波形 v_i 作用下,试用图解分析法求对应的输出电压 v_{DS} 值。电路如图 P 1.4(b) 所示。