

信号完整性导论

阎照文 著



科学出版社

信号完整性导论

阎照文 著



科学出版社

北京

内 容 简 介

信号完整性问题指的是在高速电路中由互连线引起的所有电磁兼容问题。随着数字电路信号速度的增加,信号完整性分析是产品设计中必不可少的过程,是硬件工程师必须掌握的知识。本书以深入浅出并附带案例的方式全面介绍数字电路信号完整性、电源完整性、数据完整性、电磁完整性的相关内容,引入大量的工程案例分析,使读者能够尽快进入信号完整性分析的前沿领域,掌握信号完整性的分析方法、建模仿真方法以及测试方法。

本书可供电子科学与技术相关专业的研究生、高年级本科生和工程技术人员参考学习使用。

图书在版编目(CIP)数据

信号完整性导论 / 阎照文著. —北京:科学出版社,2018.8
ISBN 978-7-03-057687-3

I. ①信… II. ①阎… III. ①信号分析 IV. ①TN911.6

中国版本图书馆 CIP 数据核字(2018)第 122800 号

责任编辑:孙伯元 / 责任校对:郭瑞芝
责任印制:师艳茹 / 封面设计:蓝正设计

科学出版社 出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

北京汇瑞嘉合文化发展有限公司 印刷

科学出版社发行 各地新华书店经销

*

2018 年 8 月第 一 版 开本:720×1000 1/16

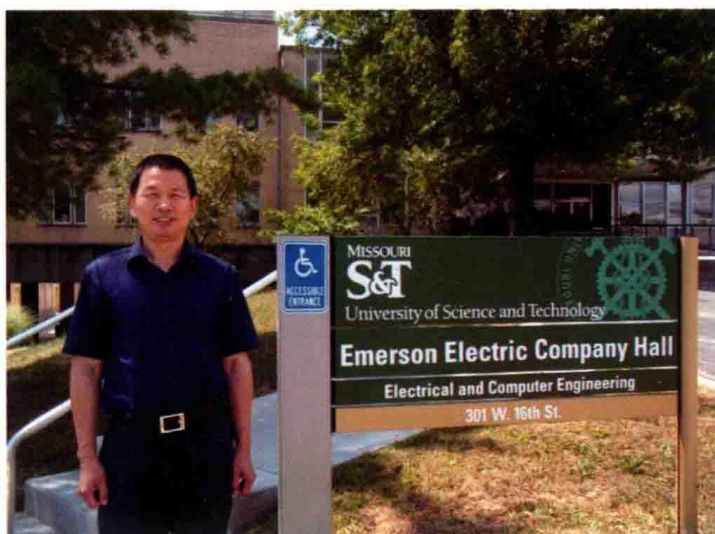
2018 年 8 月第一次印刷 印张:27 1/2

字数:539 000

定价:298.00 元

(如有印装质量问题,我社负责调换)

作者简介



阎照文,1964年12月生。1991年毕业于河南理工大学;1996年7月获西安科技大学工学硕士学位;1999年12月获西安交通大学工学博士学位;1999年12月~2002年4月在华中科技大学从事电气工程学科博士后研究;2003年5月~2005年6月在北京航空航天大学从事电子科学与技术学科博士后研究;2012年12月~2013年12月在美国密苏里科技大学EMC实验室做访问学者。

现任北京航空航天大学电子信息工程学院教授、博士生导师,空天电子信息国家级实验教学示范中心副主任。主持或参与国家自然科学基金面上及重点项目、国家重大科研仪器研制项目、国防“973”项目、国防基础科研计划重点项目、航空科学基金、探索I代、探月三期等项目20余项。发表论文100余篇,专利授权25项,出版专著、教材、译著共8本。获教育部自然科学一等奖1项,工信部国防科学技术进步奖一等奖1项,工信部国防技术发明奖一等奖1项,国家科学技术进步奖二等奖1项。目前正在从事电磁兼容、信号完整性、高灵敏度传感器等项目的研究。

前 言

随着时钟频率的日益提高,信号完整性问题变得越来越突出,有些情况在过去不足以成为信号完整性的问题,现在发生了变化。因此,信号完整性问题已成为目前高速电路设计行业关注的焦点。对于信号完整性问题的研究,国外要比国内深入得多,每年都有大量涉及信号完整性问题的会议召开,在各类期刊上都有信号完整性问题的论文发表,诸多关于信号完整性方面的教材和专著也陆续出版。为了追赶国外的先进水平,国内研究者先后翻译出版了几本关于信号完整性方面的教材,特别是电子工业出版社翻译出版的信号完整性分析方面的系列教材,在国内信号完整性研究领域起到了很大的推动作用。

在十多年来有关信号完整性分析的教学和科研中,作者积累了一定的经验以及大量的工程案例,深知只有通过大量的案例分析,才能深入理解信号完整性分析的基本概念和研究方法。通过这些案例分析,读者可产生直观的印象,对“信号完整性分析”这门课程产生浓厚的兴趣,然后通过对软件的学习和掌握,可以直接进入信号完整性分析的前沿领域。案例分析在教学中发挥了很大的辅助作用。

本书的第一个特色是内容全面。书中内容涉及信号完整性的各个方面,包括数字电路信号完整性、电源完整性、电磁完整性、数据完整性等,共 16 章。本书可以使读者对信号完整性有一个总体的认识。由于篇幅限制,每部分内容不可能进行很深入的分析。但为了学习的方便和研究的需要,每部分内容尽可能给出深入的分析方法,尽量涉及前沿问题,这就要求在内容的深度和广度上做出折中。

本书的第二个特色是以案例的形式贯穿全书,每个案例都是作者自己通过仿真或测试实现的。每章内容尽可能多地给出工程案例分析,通过案例分析使读者能够了解信号完整性的分析方法,尽快掌握如何将工程问题简化为可以实现仿真的简单问题,掌握用仿真或测试的方法解决工程问题。另外,本书不给出详细的公式推导,也不介绍用到的基础理论知识,只给出最常用的公式和结论,这样可以使读者能够直接利用公式和结论去指导解决工程问题。

作者从 2005 年起从事信号完整性研究,先后主持或参与了国家自然科学基金、国家重大科研仪器研制项目、国防“973”项目、国防基础科研计划重点项目等科研项目,本书的出版得到了这些科研项目基金的支持。

在撰写本书的过程中,作者所在团队的研究生起到了很关键的作用,部分内容来自他们的研究成果。参加撰写和整理工作的研究生有刘伟、王健伟、唐均、赵文静、王娜、李兵、张伟等,作者在此表示感谢。

由于水平有限,不足之处在所难免,欢迎读者批评指正。

目 录

前言

第 1 章 信号完整性	1
1.1 概述	1
1.2 信号完整性关注的主要问题	3
1.3 本书内容介绍	16
参考文献	17
第 2 章 传输线端接	18
2.1 概述	18
2.2 反弹图	18
2.3 端接的方法	21
2.4 短串接传输线的反射	24
2.5 短桩线传输线的反射	26
2.6 容性突变产生的反射	27
2.7 感性突变引起的反射	29
2.8 补偿	30
2.9 差分信号	32
2.10 差分信号端接	34
2.11 工程案例分析	43
参考文献	49
第 3 章 串扰	50
3.1 概述	50
3.2 电容和电感矩阵	50
3.3 近端串扰	53
3.4 远端串扰	60
3.5 串扰对时序的影响	62
3.6 降低串扰的措施	66
3.7 从差分对模型解释串扰	66
3.8 差分信号的串扰	67
3.9 工程案例分析	70
参考文献	74

第4章 介质影响	75
4.1 损耗源	75
4.2 损耗角和复介电常数	79
4.3 信号上升沿退化	82
参考文献	88
第5章 电源完整性	89
5.1 概述	89
5.2 目标阻抗及去耦	89
5.3 PDN	94
5.4 谐振分析	101
5.5 工程案例分析	106
5.6 电磁带隙结构	111
参考文献	128
第6章 布线和叠层	129
6.1 概述	129
6.2 单层板和双层板	129
6.3 四层板	130
6.4 多层板	131
6.5 布线	135
参考文献	145
第7章 混合信号布线和分割	146
7.1 低速、高速分区	146
7.2 数模信号布线	149
7.3 不同电源分割平面	154
参考文献	161
第8章 PCB 接地	163
8.1 0V 参考面搭接	163
8.2 接地	175
参考文献	180
第9章 PCB 滤波	181
9.1 滤波器	182
9.2 铁氧体滤波	183
9.3 共模扼流圈滤波	186
9.4 RLC 网络滤波	188

9.5 微波滤波器	196
9.6 IC 引脚去耦	198
参考文献	201
第 10 章 PCB 屏蔽	202
10.1 屏蔽效能	202
10.2 机箱屏蔽	207
10.3 元件屏蔽	212
10.4 防护布线	214
10.5 腔体谐振与屏蔽接地	217
参考文献	220
第 11 章 连接器和 I/O	221
11.1 封装	221
11.2 信号连接器	224
11.3 背板	237
11.4 CMOS 输出缓冲器模型	238
11.5 CMOS 接收机模型	242
参考文献	243
第 12 章 IBIS 模型	244
12.1 概述	244
12.2 IBIS 模型测试方法	248
12.3 IBIS 模型建立方法	260
参考文献	269
第 13 章 PCB 电磁辐射分析方法	270
13.1 概述	270
13.2 器件辐射	270
13.3 线缆的辐射	272
13.4 PCB 上传输线辐射	285
13.5 限制辐射发射技术	289
13.6 多板系统的辐射计算	297
13.7 干扰源建模原理与方法研究	305
参考文献	313
第 14 章 PCB 电磁敏感性分析方法	314
14.1 概述	314
14.2 干扰源模型的建立方法	315

14.3	传输通道的建模方法	320
14.4	敏感元器件的建模方法	337
	参考文献	374
第 15 章	数据完整性	376
15.1	噪声、抖动与数据完整性	376
15.2	高速链路抖动与数据完整性机理	380
15.3	符号间干扰与数据完整性	382
15.4	符号间干扰均衡原理	386
	参考文献	389
第 16 章	信号完整性测试方法	390
16.1	概述	390
16.2	阻抗分析仪的测试	390
16.3	矢量网络分析仪的测试	393
16.4	时域反射仪的测试	398
16.5	近场测试探头研制	404
	参考文献	427

第 1 章 信号完整性

1.1 概 述

在过去很长的一段时间内,电路的时钟频率一直处于 10MHz 状态,信号上升沿约为 10ns,即使在最粗糙的互连线中,电路也能正常工作。目前,时钟频率大都超过了 100MHz,或信号上升沿小于 1ns,在这种情况下,信号完整性就变得非常重要了,通常将这种情况称为高速领域。

高速信号更容易产生辐射发射问题。图 1.1 是 8MHz 时钟信号的频谱分布,图 1.2 是 80MHz 时钟信号的频谱分布,图 1.3 是 8MHz 梯形波时钟周期信号与 80MHz 梯形波时钟周期的信号包络图。从图 1.3 两个信号的包络图可以看出,信号上升时间(rise time, RT)越短,频谱幅度开始减小的频率点就越高。80MHz 时钟信号的第一个频率拐点和第二个频率拐点都比 8MHz 时钟信号的频率拐点要高,但两者在第一频率拐点到第二频率拐点的范围内,频率下降速度都是 20dB/dec,在第二频率拐点之后频率下降速度都是 40dB/dec。这就意味着,在相同的辐射结构下,高速信号容易产生更多的发射。为了避免显著的辐射发射,应该尽量减少高速器件的使用^[1]。

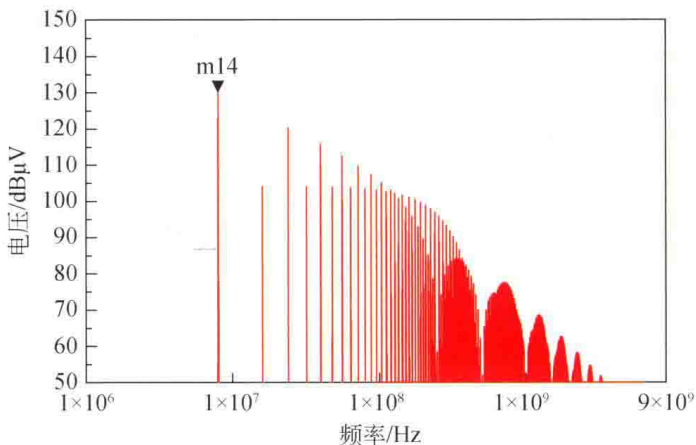


图 1.1 8MHz 时钟信号频谱分布

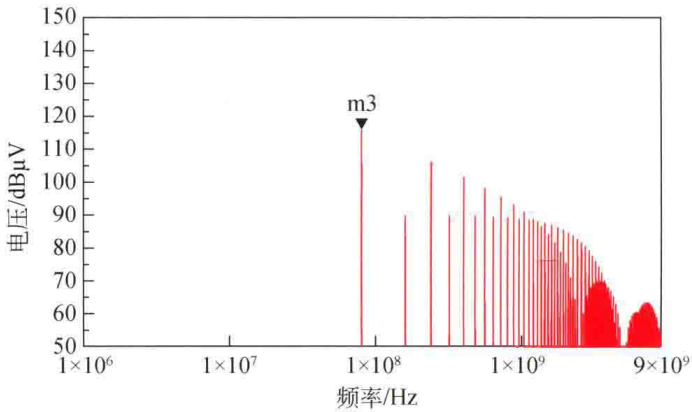


图 1.2 80MHz 时钟信号频谱分布

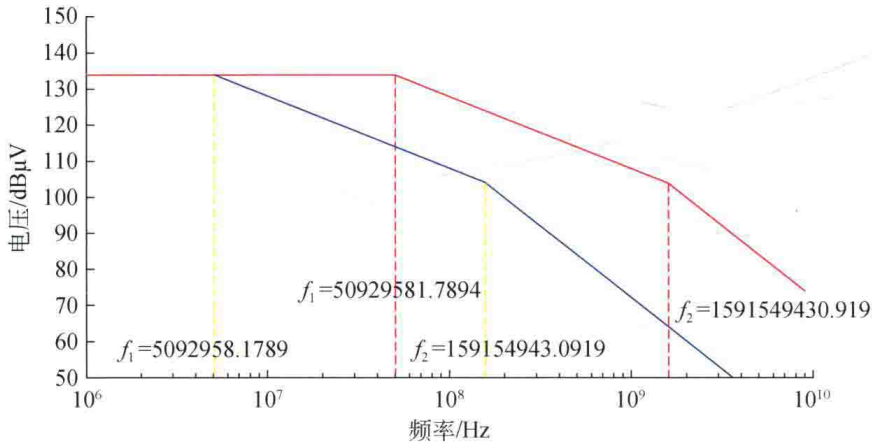


图 1.3 8MHz 梯形波时钟周期信号与 80MHz 梯形波时钟周期信号包络图

信号完整性问题指的是在高速产品中由互连线引起的所有问题^[2]。它主要研究当互连线与数字信号的电压电流波形相互作用时其电气特性参数如何影响产品的性能。广义上讲,可以把下面四个问题都归为信号完整性问题:

- (1) 信号完整性;
- (2) 电源完整性;
- (3) 电磁完整性;
- (4) 数据完整性。

狭义的信号完整性指的是在信号路径或返回路径上由于阻抗突变而引起的反射与失真,以及多网络间由于容性耦合、感性耦合而引起的串扰问题。电源完整性研究的是由电源/地平面上的阻抗而引起的电源分配系统中的轨道塌陷和 ΔI 噪声问题。电磁完整性研究的是元件或印刷电路板(printed circuit board, PCB)系统产生的电磁发射,来自外界电磁干扰而引起的元件或 PCB 系统的电磁敏感

性,以及元件或 PCB 系统的接地、滤波、屏蔽等问题。数据完整性研究的是 PCB 系统或链路的抖动、噪声、误码率等问题。另外还有与这些问题相关的测试问题。每一个问题又都包含若干个专题问题,图 1.4 给出了信号完整性问题的分类及对应的专题。

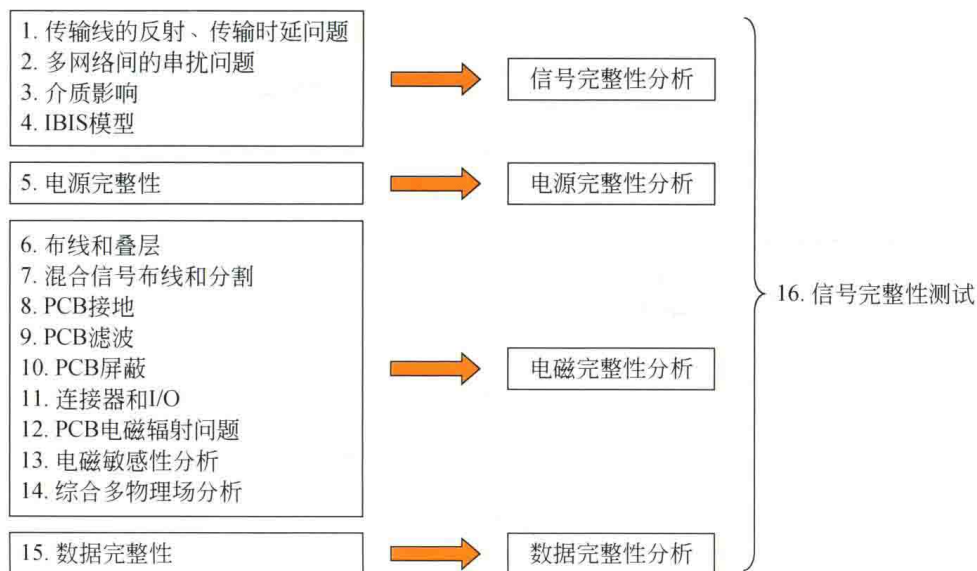


图 1.4 信号完整性问题分类

总体来说,信号完整性是属于多学科的前沿交叉学科,它涉及电路理论、电磁理论、电磁兼容理论、微波技术、天线理论、传热学和结构力学等理论课程。对这门学科进行研究首先必须要有一定的理论基础,然后进行大量的实践训练,否则就会“只见树木,不见森林”。

1.2 信号完整性关注的主要问题

为了对信号完整性问题有个总体了解,本节简述上面提到的 16 个专题问题。

1. 传输线的反射、传输时延问题

当从驱动源输出时,信号将沿着传输线不断地向前传播,由于传输线的弯曲、线宽变化、层转换、间隙、接插件、分支、末端等影响,传输线的瞬态阻抗可能会发生变化,一旦阻抗发生变化,信号就会在变化处产生反射,并在通过互连线的剩余部分发生失真。如果阻抗突变程度足够大,失真就会导致错误的触发。

图 1.5 为某模拟板,板上的黄色线表示一条蛇形线,当蛇形线的末端没有端接时,该线末端信号就会出现振铃,如图 1.6 所示。该怎样消除振铃? 应该端接多大

的终端电阻? 采用蛇形线后信号的传输时延(time delay, TD)发生了怎样的变化? 这些问题都属于传输线的反射、传输时延问题。

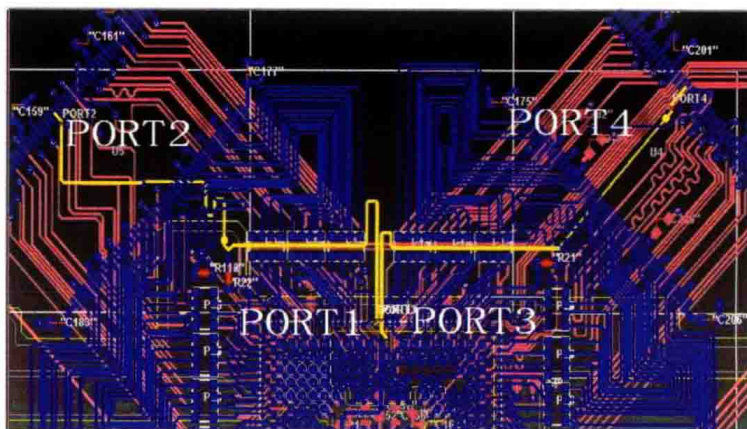


图 1.5 某模拟板

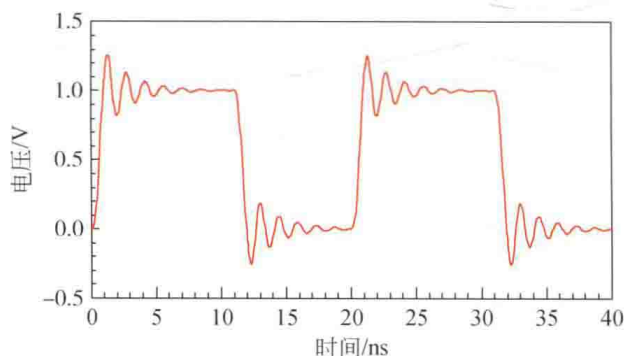


图 1.6 蛇形线的输出端产生了振铃

2. 多网络间的串扰问题

当网络传播信号时,有些电压和电流能传递到邻近的静态网络上,即使第一个网络(动态网络)上的信号质量非常好,一些信号也会以有害的噪声形式耦合到第二个静态网络上。这就是网络间的串扰问题。

如图 1.7 所示,黄色的两条线构成了两个网络,左边的一条线为动态网络,右边的一条线为静态网络。通过仿真,动态线上的信号在静态线上产生的噪声如图 1.8 所示,其中在上升沿附近向上的红色线表示近端串扰,向下的红色线表示远端串扰。近端串扰的最大值可达 0.34V。

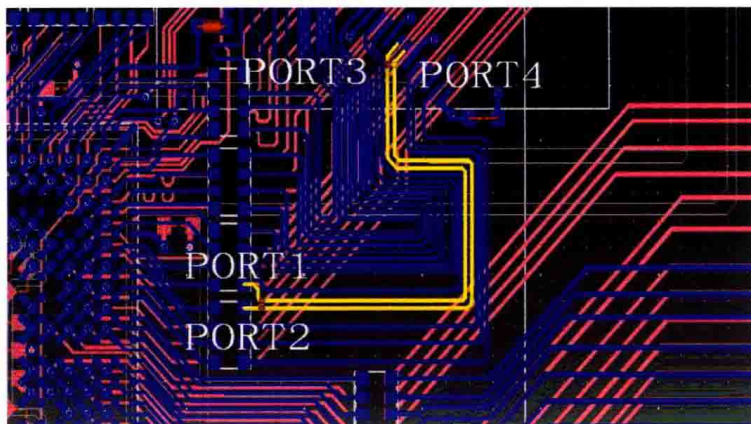


图 1.7 模拟板上的两个网络

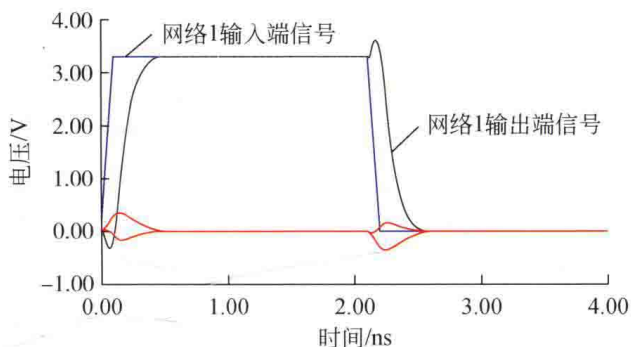


图 1.8 网络 1 对网络 2 产生的串扰

串扰的机理是什么？如何减少串扰？动态线与静态线的间距如何选择比较合适？这些问题都属于信号完整性研究的内容。

3. 介质影响

当信号沿着实际有损耗传输线传播时，高频分量的衰减大于低频分量的衰减，这就造成输出端信号上升沿的退化。如果上升沿的退化使接收到的上升沿显著增长，当前某位的实际电平值将与信号在先前高或低状态上停留多长时间有关。如果之前的长时间内位序模式为高，接着降低一位后立即再升高，则此位低电平无论如何都没有时间降低到最低电压值。可见，单个位的实际电平准确值取决于之前的位序模式，这称为符号间干扰(inter symbol interference, ISI)，如图 1.9 所示。

与频率相关的损耗和上升沿退化引起的重要后果就是符号间干扰：位序模式的准确波形取决于之前的那些位。当信号属于高速信号时，就应该考虑介质损耗的影响。

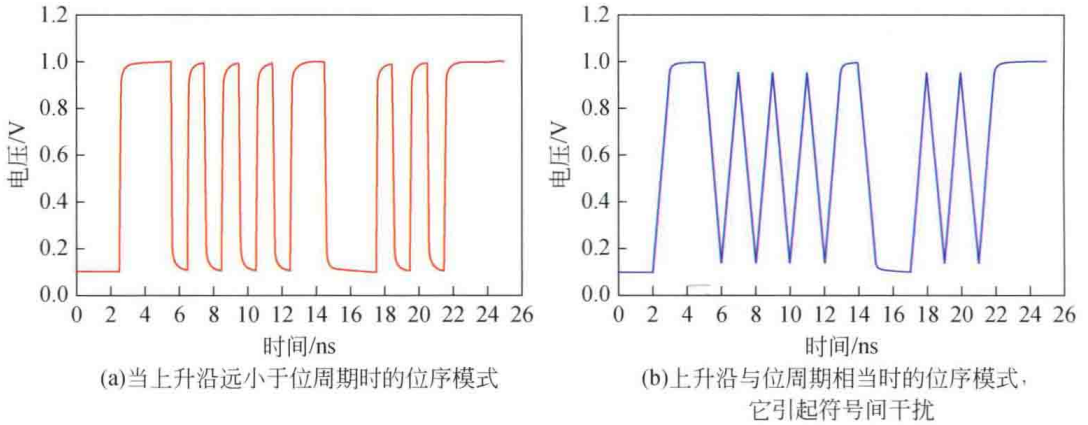


图 1.9 5GHz 时钟驱动伪随机位流

4. IBIS 模型

信号完整性仿真需要用到器件的输入/输出(I/O)模型参数。由于元器件厂商不愿意提供晶体管电路设计和制造工艺细节,就逐渐发展出了 I/O 缓冲器信息规范 (input/output buffer information specification, IBIS)^[3]。IBIS 是指定 I/O 电路信息的一种格式,是一种基于 V/I 曲线的对 I/O 缓冲器快速准确建模的方法,是反映芯片驱动和接收电气特性的一种国际标准,提供一种标准的文件格式来记录如驱动源输出阻抗、上升/下降时间及输入负载等参数,非常适合做振荡和串扰等信号完整性仿真。

图 1.10 给出了输出缓冲器的 IBIS 模型结构,图 1.11 给出了输入缓冲器的 IBIS 模型结构。当厂商无法提供芯片的 IBIS 模型时,可以用测试的方法获取 IBIS 模型参数。

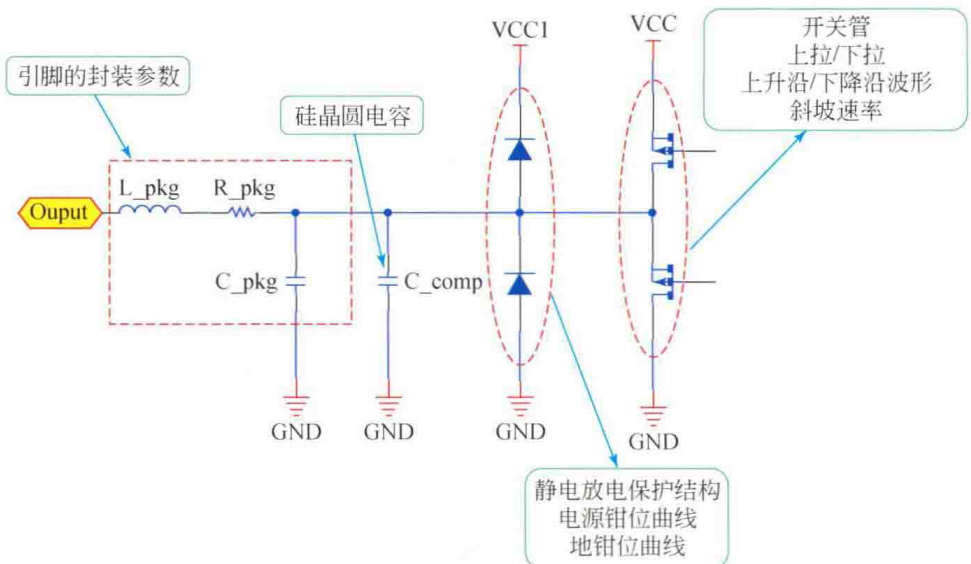


图 1.10 输出缓冲器的 IBIS 模型结构

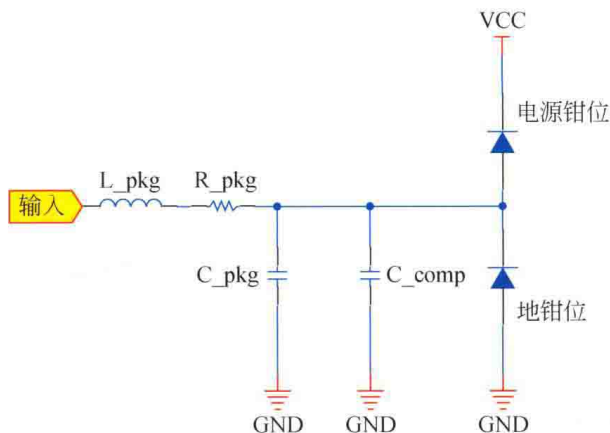


图 1.11 输入缓冲器的 IBIS 模型结构

5. 电源完整性

当通过电源和地路径的电流发生变化时(如芯片输出翻转或核心门翻转时),在电源路径和地路径间的阻抗上将产生压降。这个压降意味着供给芯片的电压减小,可以看成电源和地间的电压减小或塌陷。轨道塌陷的严重后果是提供给芯片的电压不足以使芯片能够正确地工作。

此外,在电源和地之间可能会形成一个谐振腔体,这个谐振腔体就会有一些谐振频率点,那么工作频率就不能落在这些谐振频率点上。图 1.12 为模拟器的某一谐振频率点,图 1.13 为对模拟器进行去耦后该谐振频率点消失。

如何设计一个电源平面和地平面?消除谐振频率点应该采取哪些措施?这些属于电源完整性研究的内容。

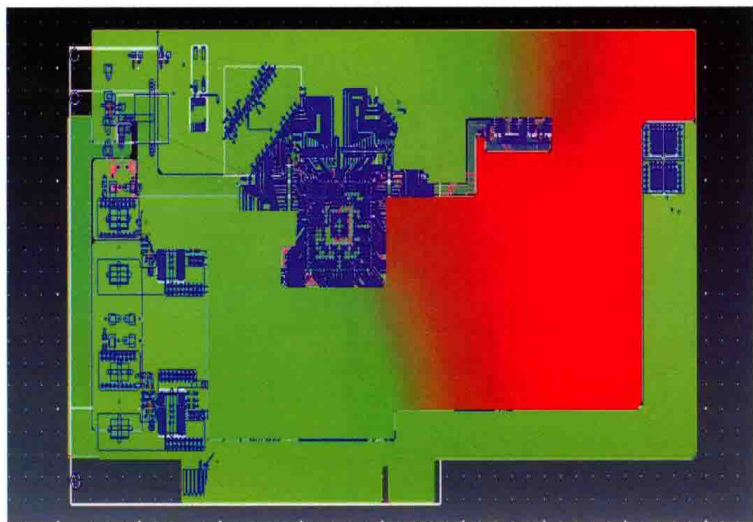


图 1.12 模拟器的一个谐振频率点