



普通高等教育“十一五”国家级规划教材配套辅导书

# 《数字电子技术(第四版)》 学习指导与题解

江晓安 宋娟 编著



西安电子科技大学出版社  
<http://www.xduph.com>

普通高等教育“十一五”国家级规划教材配套辅导书

# 《数字电子技术(第四版)》 学习指导与题解

江晓安 宋娟 编著



西安电子科技大学出版社

## 内 容 简 介

本书与西安电子科技大学出版社出版的高等学校教材《数字电子技术(第四版)》(江晓安等编著)一书相配套,读者也可单独使用本书。书中总结了《数字电子技术(第四版)》中每章的重点内容,即读者必须掌握的内容,并给出了大量例题,详细讲述了解题思路和解题方法,使读者可以举一反三,逐步具备分析问题和解决问题的能力。本书还给出了《数字电子技术(第四版)》教材中的全部习题的解答。书末附有两套自学考试试题。

本书适合电子类专业、通信专业、计算机类专业、控制和智能相关专业的教师和学生选用,也可供参加自学考试的学生使用,还可供相关专业从业人员参考。

### 图书在版编目(CIP)数据

《数字电子技术(第四版)》学习指导与题解/江晓安,宋娟编著。—西安:

西安电子科技大学出版社,2018.1

ISBN 978-7-5606-4773-9

I. ①数… II. ①江… ②宋… III. ①数字电路—电子技术—高等学校—教学参考资料  
IV. ①TN79

### 中国版本图书馆 CIP 数据核字(2017)第 299570 号

策划编辑 毛红兵 李惠萍

责任编辑 阎彬

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)82242885 82201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfb001@163.com

经 销 新华书店

印 刷 陕西华沐印刷科技有限责任公司

版 次 2018年1月第1版 2018年1月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 12.375

字 数 292千字

印 数 1~3000册

定 价 26.00元

ISBN 978-7-5606-4773-9/TN

**XDUP 5075001-1**

\*\*\* 如有印装问题可调换 \*\*\*

# 前 言



本书为西安电子科技大学出版社出版的《数字电子技术(第四版)》(江晓安等编著)的配套辅导书。《数字电子技术(第四版)》在前三版的基础上,对练习题做了一些修改,本书的这次修订,就是针对这些修改进行的,以便二者能够配套使用。改动的主要内容是第一章、第二章、第四章和第六章。

此次修订,仍力求突出基本概念、基本原理和基本分析方法,引导读者抓住重点、突破难点、掌握解题方法,并注意提高分析问题和解决问题的能力。

参加此次修订的有江晓安教授和宋娟副教授。

本书适合电子类专业、通信专业、计算机类专业、控制和智能相关专业的教师和学生选用,也可供相关专业从业人员参考。

编 者

2017年10月

# 目 录

第 1 章 数制与编码 .....	1
1.1 本章小结 .....	1
1.1.1 常用数制和各种数制之间的转换 .....	1
1.1.2 常用编码 .....	1
1.1.3 用 BCD 码表示 $R$ 进制的数 .....	2
1.2 典型题举例 .....	2
1.3 练习题题解 .....	3
第 2 章 基本逻辑运算及集成逻辑门 .....	7
2.1 本章小结 .....	7
2.1.1 各种逻辑门的比较 .....	7
2.1.2 集电极开路门和三态门 .....	8
2.1.3 门电路的多余输入端的处理 .....	8
2.1.4 门电路的负载 .....	8
2.2 典型题举例 .....	8
2.3 练习题题解 .....	12
第 3 章 布尔代数与逻辑函数化简 .....	16
3.1 本章小结 .....	16
3.1.1 基本公式和法则 .....	16
3.1.2 逻辑函数的化简 .....	17
3.2 典型题举例 .....	19
3.3 练习题题解 .....	27
第 4 章 组合逻辑电路 .....	49
4.1 本章小结 .....	49
4.1.1 组合逻辑电路的分析和设计 .....	49
4.1.2 常用中规模组合逻辑部件的原理和应用 .....	50
4.1.3 组合逻辑电路中的竞争与冒险 .....	52
4.2 典型题举例 .....	52
4.3 练习题题解 .....	63
第 5 章 触发器 .....	86
5.1 本章小结 .....	86
5.1.1 基本触发器 .....	86
5.1.2 集成触发器 .....	88
5.1.3 触发器的直接置位和直接复位 .....	89

5.2 典型题举例 .....	91
5.3 练习题题解 .....	97
<b>第6章 时序逻辑电路</b> .....	103
6.1 本章小结 .....	103
6.1.1 时序电路的分析 .....	103
6.1.2 同步时序电路的设计 .....	104
6.1.3 计数器 .....	104
6.1.4 寄存器与移位寄存器 .....	108
6.1.5 序列信号发生器 .....	110
6.2 典型题举例 .....	110
6.3 练习题题解 .....	123
<b>第7章 脉冲波形的产生与变换</b> .....	142
7.1 本章小结 .....	142
7.1.1 555 定时电路的功能 .....	142
7.1.2 单稳态电路 .....	143
7.1.3 施密特触发器 .....	144
7.1.4 多谐振荡器 .....	144
7.2 典型题举例 .....	145
7.3 练习题题解 .....	146
<b>第8章 数/模与模/数转换</b> .....	151
8.1 本章小结 .....	151
8.1.1 DAC .....	151
8.1.2 ADC .....	153
8.2 典型题举例 .....	155
8.3 练习题题解 .....	158
<b>第9章 半导体存储器和可编程逻辑器件</b> .....	162
9.1 本章小结 .....	162
9.1.1 半导体存储器 .....	162
9.1.2 可编程逻辑器件 .....	164
9.2 典型题举例 .....	166
9.3 练习题题解 .....	174
<b>附录</b> .....	184
高等教育数字电子技术自学考试试题一 .....	184
高等教育数字电子技术自学考试试题二 .....	188
<b>参考文献</b> .....	192

# 第 1 章

## 数制与编码

数字电路中存在数的运算和逻辑运算。本章主要介绍数字系统常用的数制和常用编码，具体包括：

- (1) 常用数制：十进制、二进制、八进制、十六进制，不同数制之间可以进行转换。
- (2) 常用编码：BCD 码、可靠性编码、字符码。

通过本章的学习，要求学生：

- (1) 理解“基数”、“权”的概念；
- (2) 掌握各种数制的计数规则、标注方法及相互间的转换；
- (3) 理解各种编码的特点；
- (4) 掌握各种编码和各种数制之间的转换。

### 1.1 本章小结

#### 1.1.1 常用数制和各种数制之间的转换

数字系统常用数制为十进制和二进制。十进制是人们最熟悉的数制，但机器实现起来困难；二进制是机器唯一认识的数制，但二进制书写太长，因此引入八进制和十六进制。各数制都有自己的适用场合，所以就涉及各种数制间的转换。

(1) 非十进制数转换为十进制数。将非十进制数采用按权展开相加的方法即得对应十进制数。

(2) 十进制数转换为其它进制数。十进制数整数部分采用连除取余法，要将其转换为几进制就除以几；小数部分采用连乘取整法，要将其转换为几进制就乘以几。

(3) 二进制数转换为八进制数(或十六进制数)。因为  $2^3 = 8$ (或  $2^4 = 16$ )，所以三位二进制数(或四位二进制数)可用一位八进制数(或十六进制数)表示。其方法是：先按三位一组(或四位一组)分组，不足位整数部分在有效位左边补 0，不足位小数部分在有效位右边补 0，然后把每组二进制数转换为八进制数(或十六进制数)。

(4) 八进制数(或十六进制数)转换为二进制数。把八进制数(或十六进制数)的每一位数码分别转换为三位(或四位)的二进制数。

(5) 八进制数与十六进制数的相互转换。用二进制数作为中介，即先将八进制数(或十六进制数)转换成二进制数，再将该二进制数转换成十六进制数(或八进制数)。

## 1.1.2 常用编码

### 1. BCD 码

BCD 码分为有权码和无权码。有权码即 BCD 码的每位都有其固定的权值，如 8421BCD 码、5421BCD 码和 2421BCD 码；无权码即每位无固定的权值，如余 3BCD 码和格雷 BCD 码。

### 2. 可靠性编码

最常用的可靠性编码有奇偶校验码和格雷码。奇偶校验码中的奇校验码是在数据位的基础上添加校验位，使 1 的个数为奇数；偶校验码是在数据位的基础上添加校验位，使 1 的个数为偶数。格雷码的特征是每相邻两组代码仅有一位变化，以此保证在传送过程中不会出现因各位传送速度不同而引起的错误中间态。

### 3. 字符码

目前用得最为广泛的字符码是 ASCII 码。

## 1.1.3 用 BCD 码表示 R 进制的数

先把 R 进制数转换成十进制数，然后把十进制数的每一位数码用相应的 BCD 码取代。

## 1.2 典型题举例

例 1  $(135.6)_8 = ( )_{10}$

解  $(135.6)_8 = 1 \times 8^2 + 3 \times 8^1 + 5 \times 8^0 + 6 \times 8^{-1} = (93.75)_{10}$

例 2  $(93.75)_{10} = ( )_{16}$

解

整数部分	小数部分
$\begin{array}{r} 16 \overline{) 93} \\ 16 \overline{) 5} \cdots \cdots 13 \rightarrow D \text{ 低位} \\ 0 \cdots \cdots 5 \rightarrow 5 \text{ 高位} \end{array}$	$0.75 \times 16 = 12.00 \cdots \cdots C$

所以  $(93.75)_{10} = (5D.C)_{16}$

例 3  $(35.85)_{10} = ( )_2$ ，保留三位小数。

解

整数部分	小数部分
$\begin{array}{r} 2 \overline{) 35} \\ 2 \overline{) 17} \cdots \cdots 1 \text{ 最低位} \\ 2 \overline{) 8} \cdots \cdots 1 \\ 2 \overline{) 4} \cdots \cdots 0 \\ 2 \overline{) 2} \cdots \cdots 0 \\ 2 \overline{) 1} \cdots \cdots 0 \\ 0 \cdots \cdots 1 \text{ 最高位} \end{array}$	$\begin{array}{l} 0.85 \times 2 = 1.7 \cdots \cdots 1 \text{ 最高位} \\ 0.7 \times 2 = 1.4 \cdots \cdots 1 \\ 0.4 \times 2 = 0.8 \cdots \cdots 0 \text{ 最低位} \end{array}$

所以  $(35.85)_{10} \approx (100011.110)_2$

例 4  $(11110101.11011)_2 = ( )_8$

解  $(11110101.11011)_2 = (\underbrace{011110101}_3 \cdot \underbrace{110110}_6)_2 = (365.66)_8$

例 5  $(11110101.11011)_2 = ( )_{16}$

解  $(11110101.11011)_2 = (\underbrace{11110101}_F \cdot \underbrace{11011000}_8)_2 = (F5.D8)_{16}$

例 6  $(674.35)_8 = ( )_{16}$

解  $(674.35)_8 = (\underbrace{000110111100}_1 \cdot \underbrace{01110100}_7)_2 = (1BC.74)_{16}$

例 7 与  $(11010101.1101)_2$  相等的数有( )。

- A.  $(325.64)_8$       B.  $(D5.D)_{16}$       C.  $(213.8125)_{10}$   
D.  $(1110101.110100)_{8421BCD}$       E.  $(10111.1000110101)_{8421BCD}$

答案: A B C

例 8  $(11011001.11)_2 = ( )_{\text{余}3BCD}$

解  $(11011001.11)_2 = (217.75)_{10} = (010101001010.10101000)_{\text{余}3BCD}$

例 9 BCD 码  $(100011000100)$  表示的数为  $(594)_{10}$ , 则该 BCD 码为( )。

- A. 8421BCD 码      B. 余 3BCD 码  
C. 5421BCD 码      D. 2421BCD 码

答案: C

例 10 BCD 码  $(100011000100)$  表示的数为  $(1117)_8$ , 则该 BCD 码为( )。

- A. 8421BCD 码      B. 余 3BCD 码  
C. 5421BCD 码      D. 2421BCD 码

答案: B

例 11 格雷 BCD 码的主要特征是\_\_\_\_\_。

答案: 具有单位距离特性, 即任意相邻的两个码组中, 只有一个码元不同。

例 12 奇校验码的任意一个码组中, 1 的个数总是\_\_\_\_\_个; 它可以检测\_\_\_\_\_位错误。

答案: 奇数; 一位或奇数。

### 1.3 练习题题解

1. 何谓进位计数制? 进位计数制包含哪两个基本因素?

答: 进位计数制的计数方法是: 把数分成若干位, 每一位累计到某个量后, 重新返回零, 同时向高一位进位。同一个数码在不同的位置所代表的数值不同。

两个基本因素是: 进位基数  $R$  和权值。

2. 为什么在数字设备中通常采用二进制?

答: 为了简化数字设备, 减小错误概率, 提高工作可靠性。因为二进制数只有两个数码, 故用两种电路状态就可以表示二进制数。若采用十进制数, 因十进制数有 10 个数码,

必须用 10 种电路状态才能表示，这会使数字设备结构复杂，错误概率增大，工作可靠性变差。

3. 在数字设备中为什么使用八进制和十六进制？

答：因为二者书写方便，并且能很容易地转换成二进制数。

4. 将下列十进制数转换为二进制数、八进制数、十六进制数。

(1) 35.625                      (2) 0.4375                      (3) 100

解 (1) ① 整数部分——连除取余：

$$\begin{array}{r}
 2 \overline{) 35} \\
 \underline{2 \overline{) 17}} \quad \dots\dots 1 \text{ 最低位} \\
 2 \overline{) 8} \quad \dots\dots 0 \\
 \underline{2 \overline{) 4}} \quad \dots\dots 0 \\
 2 \overline{) 2} \quad \dots\dots 0 \\
 \underline{2 \overline{) 1}} \quad \dots\dots 0 \\
 0 \quad \dots\dots 1 \text{ 最高位}
 \end{array}$$

$$\begin{array}{r}
 8 \overline{) 35} \\
 \underline{8 \overline{) 4}} \quad \dots\dots 3 \\
 0 \quad \dots\dots 4
 \end{array}$$

$$\begin{array}{r}
 16 \overline{) 35} \\
 \underline{16 \overline{) 2}} \quad \dots\dots 3 \\
 0 \quad \dots\dots 2
 \end{array}$$

$$(35)_{10} = (100001)_2$$

$$(35)_{10} = (43)_8$$

$$(35)_{10} = (23)_{16}$$

也可直接从二进制数得到对应的八进制数(低位三位一组)和十六进制数(低位四位一组)，即

$$(35)_{10} = (100011)_2 = (43)_8 = (23)_{16}$$

② 小数部分——连乘取整：

$$0.625 \times 2 = 1.250 \quad \dots\dots 1 \text{ 最高位}$$

$$0.25 \times 2 = 0.5 \quad \dots\dots 0$$

$$0.50 \times 2 = 1.00 \quad \dots\dots 1 \text{ 最低位}$$

$$(0.625)_{10} = (0.101)_2 = (0.5)_8 = (0.A)_{16}$$

这里直接通过二进制与八进制、十六进制的关系得出  $(0.625)_{10}$  的八进制数和十六进制数。读者可以用连乘取整得出相同结果。

故  $(35.625)_{10} = (100001.101)_2 = (43.5)_8 = (23.A)_{16}$

$$(2) \quad 0.4375 \times 2 = 0.8750 \quad \dots\dots 0$$

$$0.875 \times 2 = 1.750 \quad \dots\dots 1$$

$$0.750 \times 2 = 1.50 \quad \dots\dots 1$$

$$0.50 \times 2 = 1.00 \quad \dots\dots 1$$

所以  $(0.4375)_{10} = (0.0111)_2 = (0.34)_8 = (0.7)_{16}$

$$\begin{array}{r}
 (3) \quad 2 \overline{) 100} \\
 \underline{2 \overline{) 50}} \quad \dots\dots 0 \text{ 最低位} \\
 \underline{2 \overline{) 25}} \quad \dots\dots 0 \\
 \underline{2 \overline{) 12}} \quad \dots\dots 1 \\
 \underline{2 \overline{) 6}} \quad \dots\dots 0 \\
 \underline{2 \overline{) 3}} \quad \dots\dots 0 \\
 \underline{2 \overline{) 1}} \quad \dots\dots 1 \\
 0 \quad \dots\dots 1 \text{ 最高位}
 \end{array}$$

$$\begin{array}{r}
 8 \overline{) 100} \\
 \underline{8 \overline{) 12}} \quad \dots\dots 4 \\
 \underline{8 \overline{) 1}} \quad \dots\dots 4 \\
 0 \quad \dots\dots 1
 \end{array}$$

$$\begin{array}{r}
 16 \overline{) 100} \\
 \underline{16 \overline{) 6}} \quad \dots\dots 4 \\
 0 \quad \dots\dots 6
 \end{array}$$

所以  $(100)_{10} = (1100100)_2 = (144)_8 = (64)_{16}$

5. 将下列二进制数转换为八进制数、十进制数、十六进制数。

(1) 1100010            (2) 0.01001            (3) 1010101.101

解 (1)  $(1100010)_2 = (142)_8 = 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^1 = 64 + 32 + 2$   
 $= (98)_{10} = (62)_{16}$

(2)  $(0.01001)_2 = (0.22)_8 = (0.48)_{16} = 1 \times 2^{-2} + 1 \times 2^{-5}$   
 $= 0.25 + 0.03125 = (0.28125)_{10}$

(3)  $(1010101.101)_2 = (125.5)_8 = (55.A)_{16}$   
 $= 64 + 16 + 4 + 1 + 0.5 + 0.125 = (85.625)_{10}$

6. 将下列八进制数转换为二进制数、十进制数、十六进制数。

(1)  $(376.2)_8$             (2)  $(207.5)_8$

解 (1)  $(376.2)_8 = (11111110.010)_2 = (FE.4)_{16}$   
 $= 3 \times 64 + 7 \times 8 + 6 + 2 \times 8^{-1} = (254.25)_{10}$

(2)  $(207.5)_8 = (10000111.101)_2 = (87.A)_{16}$   
 $= 2 \times 64 + 7 + 5 \times 8^{-1} = (135.625)_{10}$

7. 将下列十六进制数转换为二进制数、八进制数、十进制数。

(1)  $(78.8)_{16}$             (2)  $(3AF.E)_{16}$

解 (1)  $(78.8)_{16} = (1111000.1)_2 = (170.4)_8 = 7 \times 16 + 8 + 0.5 = (120.5)_{10}$

(2)  $(3AF.E)_{16} = (1110101111.111)_2 = (1657.7)_8$   
 $= 3 \times 16^2 + 10 \times 16 + 15 + 14 \times 16^{-1}$   
 $= 768 + 160 + 15 + 0.875 = (943.875)_{16}$

8. 求下列 BCD 码代表的十进制数：

(1)  $(100001110101.10010011)_{8421BCD}$

(2)  $(100001110101.10010011)_{\text{余}3BCD}$

解 (1)  $(100001110101.10010011)_{8421BCD} = 875.93$

(2)  $(100001110101.10010011)_{\text{余}3BCD} = 542.60$

9. 将下列 8421BCD 码转换为二进制数：

(1) 01111001.011000100101

(2) 00111000

解 BCD 码不便于直接转为二进制数，应先写出 BCD 码的十进制数，然后再将十进制数转换为二进制数，即 BCD 码  $\rightarrow$  十进制数  $\rightarrow$  二进制数。

(1)  $(01111001.011000100101)_{8421BCD} = (79.625)_{10} = (1001111.101)_2$

(2)  $(00111000)_{8421BCD} = (38)_{10} = (100110)_2$

10. 求下列二进制编码的奇校验位：

(1) 1010101            (2) 100100100            (3) 1111110

解 所谓奇校验，就是保证传输“1”的个数为奇数个，为此增加一位校验位，如果原信息中“1”的个数为偶数，则校验位为“1”，使总的“1”的个数为奇数；否则，校验位为“0”。

(1) 1010101——校验位 P=1

(2) 100100100——校验位 P=0

(3) 1111110——校验位  $P=1$

11. 实现如下编码转换:

$$(1) (1011.1110)_{2421\text{BCD}} = ( )_{\text{余3BCD}}$$

$$(2) (1000.1011)_{5421\text{BCD}} = ( )_{8421\text{BCD}}$$

解 (1)  $(1011.1110)_{2421\text{BCD}} = (5.8)_{10} = (1000.1011)_{\text{余3BCD}}$

(2)  $(1000.1011)_{5421\text{BCD}} = (5.8)_{10} = (0101.1000)_{8421\text{BCD}}$

12. 实现如下编码转换:

$$(63)_8 = ( )_{8421\text{BCD}} = ( )_{5421\text{BCD}} = ( )_{\text{余3BCD}}$$

解 首先将  $(63)_8$  转换为十进制数, 再用相应 BCD 码表示:

$$(63)_8 = (51)_{10} = (01010001)_{8421\text{BCD}} = (10000001)_{5421\text{BCD}} = (10000100)_{\text{余3BCD}}$$

13. 实现如下编码转换:

$$(5A)_{16} = ( )_{8421\text{BCD}} = ( )_{5421\text{BCD}} = ( )_{\text{余3BCD}}$$

解 首先将  $(5A)_{16}$  转换为十进制数, 再用相应 BCD 码表示:

$$(5A)_{16} = (90)_{10} = (10010000)_{8421\text{BCD}} = (11000000)_{5421\text{BCD}} = (11000011)_{\text{余3BCD}}$$

## 第 2 章

# 基本逻辑运算及集成逻辑门

本章主要讲述三种基本逻辑运算、由基本逻辑组成的复合逻辑和集成门电路，具体包括：

- (1) 基本逻辑运算、复合逻辑运算及对应的逻辑门。
- (2) TTL 门及其参数。
- (3) MOS 门的特点。
- (4) OC 门(集电极开路门)和三态门的正确应用。
- (5) 集成逻辑门使用中的实际问题。

通过本章的学习，要求学生：

熟练掌握各种门电路的图形符号及其输出函数表达式，正确处理各种门电路使用中的实际问题。

## 2.1 本章小结

### 2.1.1 各种逻辑门的比较

各种逻辑门的图形符号及输出函数表达式如图 2-1 所示。

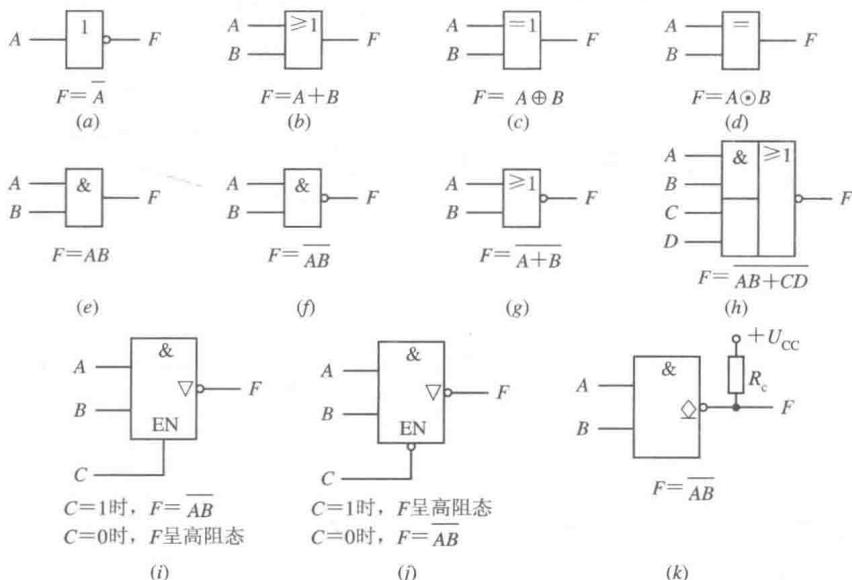


图 2-1 各种逻辑门的图形符号及输出函数表达式

- (a) 非门；(b) 或门；(c) 异或门；(d) 同或门；(e) 与门；(f) 与非门；(g) 或非门；  
 (h) 与或非门；(i) 高电平选通的三态与非门；(j) 低电平选通的三态与非门；(k) OC 门

## 2.1.2 集电极开路门和三态门

本教材讲的所有逻辑门中,除了三态门、OC 门及 OD 门外,均不允许多个门的输出端并联使用。多个三态门的输出端可以并联使用,但是,在任一时刻只允许一个门被选通。多个 OC 门或 OD 门的输出端可以并联使用,而且允许多个门同时选通,即允许多个门同时工作在逻辑状态,实现“线与”逻辑。

为使 OC 门或 OD 门工作在逻辑状态,必须将其输出端通过上拉电阻接供电电源。输出端并联使用的 OC 门或 OD 门可以共用一个上拉电阻。

三态门主要用于总线传输;OC 门和 OD 门可用于总线传输,也常用作逻辑电路和非逻辑负载之间的接口。

## 2.1.3 门电路的多余输入端的处理

门电路的多余输入端,一般不允许悬空,以防引入干扰。其处理原则是:对与门、与非门,设法接高电平或与有用端并接;对或门、或非门,设法接低电平或与有用端并接。

## 2.1.4 门电路的负载

为保证门电路输出正确的逻辑电平,其输出端的等效负载电阻不可太小。标准系列 TTL 门的等效负载电阻不可小于  $200\ \Omega$ 。由于 MOS 门输出的高电平没有一个标准值(MOS 门的  $U_{OH} \approx U_{DD}$ ,而  $U_{DD}$  可在  $3\text{ V} \sim 20\text{ V}$  之间取值,故  $3\text{ V} \leq U_{OH} \leq 20\text{ V}$ ),因此 MOS 门的  $R_{Lmin}$  没有一个参考值,实际工作中可根据 MOS 门的  $I_{OHmax}$  和所要求的  $U_{OH}$  进行计算。

## 2.2 典型题举例

例 1 可以实现  $F=A \odot B$  的门电路(见图 2-2)是( )。

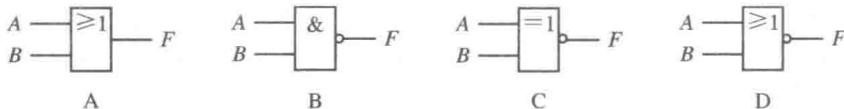


图 2-2 例 1 图

答案: C

例 2 某电路的输入、输出波形如图 2-3 所示,该电路实现的逻辑运算是( )。

- A. 异或逻辑
- B. 同或逻辑
- C. 与非逻辑
- D. 或非逻辑

答案: A

题型变换一 某电路的输入波形如图 2-3 中的 A、B 所示,输出波形如图 2-3 中的 F 所示,该电路所实现的函数表达式为( )。

- A.  $F = \overline{AB}$
- B.  $F = \overline{A+B}$
- C.  $F = \overline{A \oplus B}$
- D.  $F = \overline{A \odot B}$

答案: D

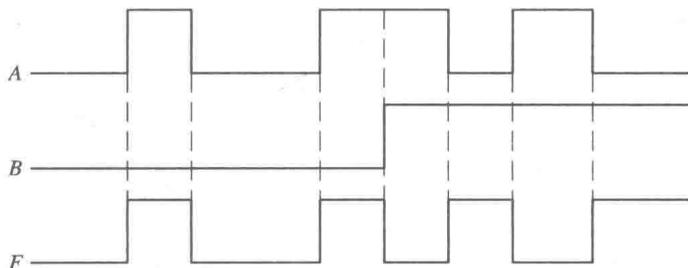


图 2-3 例 2 图

题型变换二 可实现图 2-3 所示波形关系的逻辑门是图 2-4 中的( )。

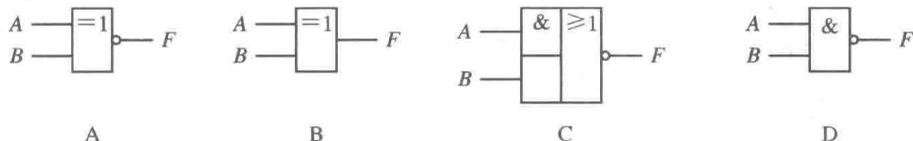


图 2-4 例 2 变型二图

答案: B

例 3 电路如图 2-5 所示, 当  $G=0$  时,  $F=$  \_\_\_\_\_; 当  $G=1$  时,  $F=$  \_\_\_\_\_。

解 门 1 为三态门, 低电平选通, 故  $G=0$  时,  $F_1=A$ , 则  $F=F_1+B=A+B$ ;  $G=1$  时, 门 1 被禁止,  $F_1$  端呈现高阻态, 相当于门 2 的对应输入端接了一个大于  $2\text{ k}\Omega$  的电阻, 而门 2 是 TTL 门, 故此时门 2 的对应输入端应视为输入逻辑“1”, 因此,  $F=\overline{1+B}=0$ 。

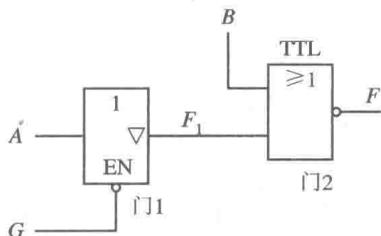


图 2-5 例 3 图

例 4 写出图 2-6 所示电路中  $F$  的表达式。

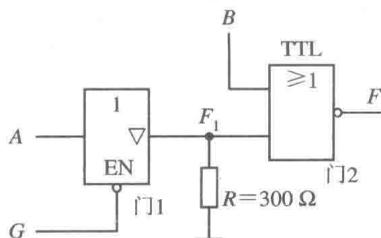


图 2-6 例 4 图

解 TTL 门的等效负载电阻  $R_L \geq 200\ \Omega$  时, TTL 门就能输出正常的逻辑电平; 另外, TTL 门的某一输入端通过小于  $500\ \Omega$  的电阻接地时, 该端相当于输入逻辑“0”。

图 2-6 中的两个门均为 TTL 门。  $G=0$  时, 门 1 选通, 因为  $R > R_{Lmin}$  (忽略门 2 输入电阻的影响), 故门 1 可输出正常的逻辑电平, 所以  $F_1=A$ ; 当  $G=1$  时, 门 1 被禁止,  $F_1$  端对地呈现高阻态, 该高电阻与  $300\ \Omega$  的电阻并联后, 等效电阻约为  $300\ \Omega$ , 此时门 2 的对应输入端与地之间是一个小于  $500\ \Omega$  的电阻, 故该输入端相当于输入逻辑“0”, 因此:

$G=0$  时,  $F = \overline{F_1 + B} = \overline{A + B}$ ;

$G=1$  时,  $F = \overline{0 + B} = \overline{B}$ 。

**例 5** 对应图 2-7(a)所示波形,画出图 2-7(b)中各电路的输出波形。

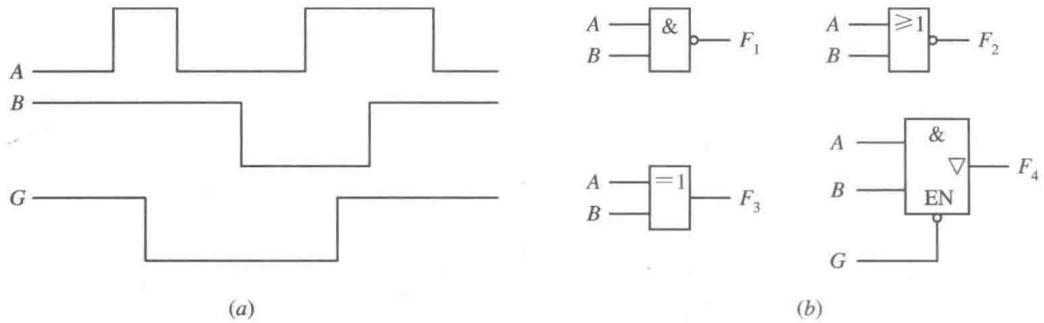


图 2-7 例 5 图

**解**  $F_1 = \overline{AB}$ 是与非逻辑。输入只要有“0”，输出即为“1”，只有输入均为“1”时输出才为“0”。

$F_2 = \overline{A+B}$ 是或非逻辑。输入只要有“1”，输出即为“0”，只有输入均为“0”时输出才为“1”。

$F_3 = A \oplus B$ 是异或逻辑。输入二变量相异时，输出为“1”；输入二变量相同时，输出为“0”。

$F_4$ 是三态门， $G=1$ 时 $F_4$ 是高阻态，不能画出确切值； $G=0$ 时三态门工作， $F_4 = AB$ ，完成逻辑与的功能，输入只有全为“1”时输出才为“1”，其余情况均为“0”。

依此，画出各电路的输出波形如图 2-8 所示。

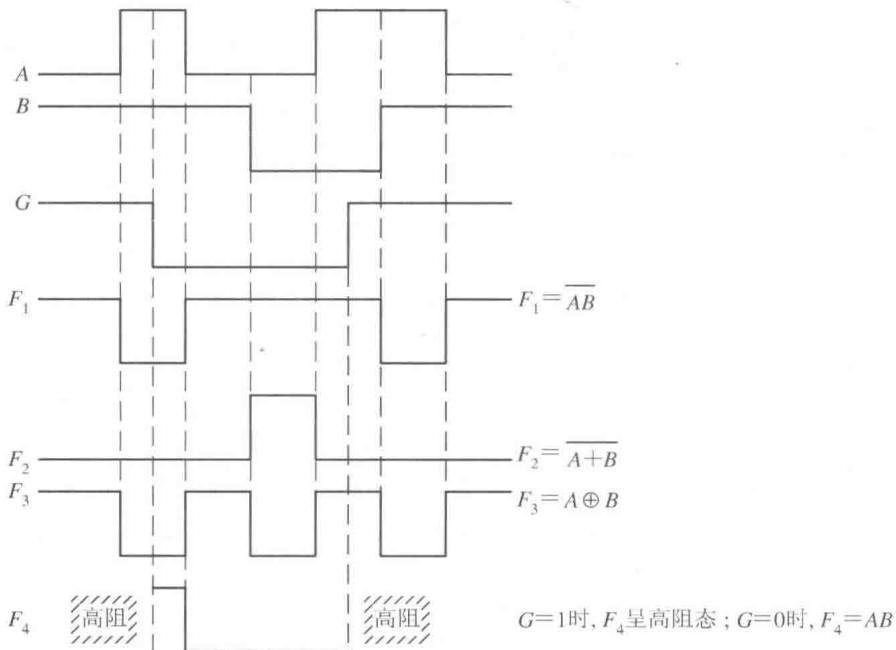


图 2-8 例 5 的输出波形

例 6 TTL 门电路如图 2-9 所示, 其中能完成  $F = \overline{AB}$  的电路是( )。

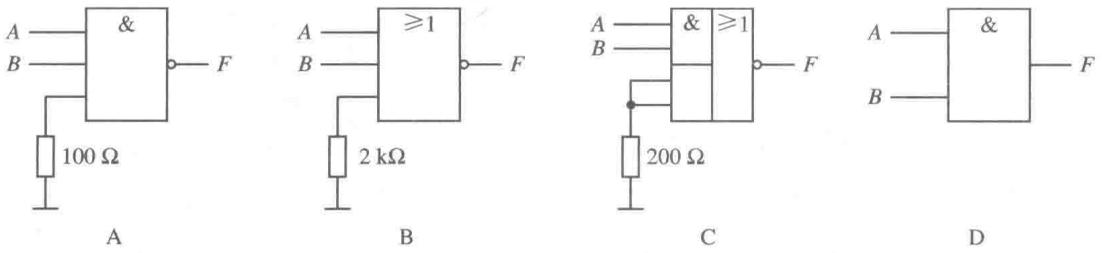


图 2-9 例 6 图

答案: C

例 7 写出图 2-10 所示各电路中  $F$  的表达式。

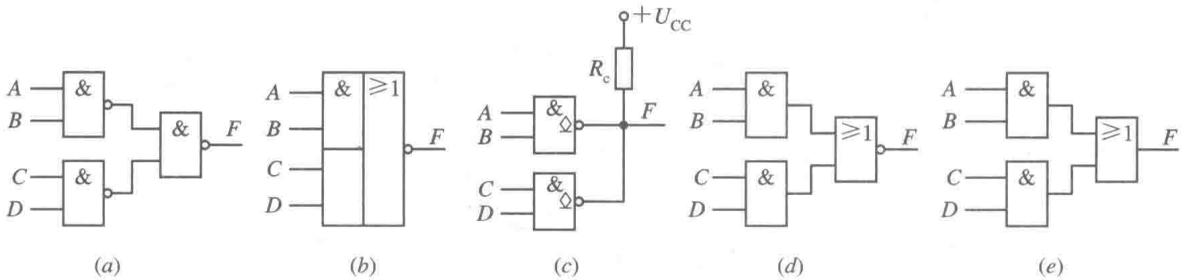


图 2-10 例 7 图

- 解 (a)  $F = \overline{\overline{AB} \cdot \overline{CD}} = AB + CD$   
 (b)  $F = \overline{AB + CD}$   
 (c)  $F = \overline{\overline{AB} \cdot \overline{CD}} = \overline{AB + CD}$   
 (d)  $F = \overline{AB + CD}$   
 (e)  $F = AB + CD$

例 8 某 TTL 门的参数如下:  $I_{IH} = 20 \mu A$ ,  $I_{IS} = 1.5 \text{ mA}$ ,  $I_{OHmax} = 400 \mu A$ ,  $I_{OLmax} = 15 \text{ mA}$ , 求其扇出系数  $N_O$ 。

解 驱动门输出  $U_{OL}$  时,

$$N_{OL} = \frac{I_{OLmax}}{I_{IS}} = 10$$

驱动门输出  $U_{OH}$  时,

$$N_{OH} = \frac{I_{OHmax}}{I_{IH}} = 20$$

因此  $N_O = 10$ 。

例 9 图 2-11 所示电路的输出函数表达式  $F$  为( )。

- A.  $\begin{cases} C=0 \text{ 时, } F = \overline{AB} \\ C=1 \text{ 时, } F = A + B \end{cases}$       B.  $\begin{cases} C=0 \text{ 时, } F = \overline{\overline{A} \overline{B}} \\ C=1 \text{ 时, } F = \overline{AB} \end{cases}$   
 C.  $F = \overline{A \oplus C} + \overline{B \oplus C}$       D.  $F = (A \oplus C) + (B \oplus C)$   
 E.  $F = A \odot C + B \odot C$

答案: A C E

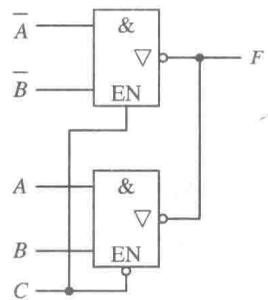


图 2-11 例 9 图