



高等学校电子信息类专业系列教材

教育部高等学校电子信息类专业教学指导委员会规划教材

配套资源

教学课件 | 程序代码

嵌入式与工业控制技术

DSP Principle and Application

TMS320DM6437 Architecture, Instruction, Function Module, Program Design and Case Analysis

DSP原理及应用

TMS320DM6437架构、指令、功能模块、
程序设计及案例分析

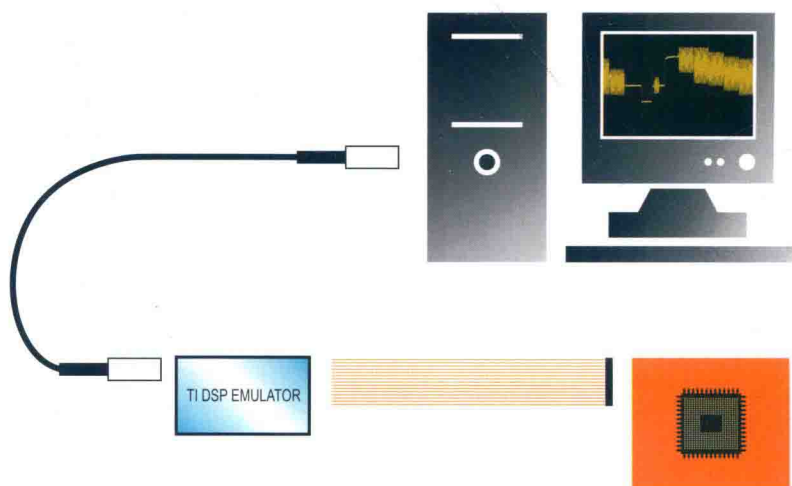
张雪英 李鸿燕 贾海蓉 陈桂军 编著

Zhang Xueying

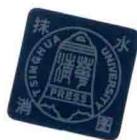
Li Hongyan

Jia Hairong

Chen Guijun



清华大学出版社





教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

DSP Principle and Application

TMS320DM6437 Architecture, Instruction, Function
Module, Program Design and Case Analysis

DSP原理及应用

TMS320DM6437

架构、指令、功能模块、程序设计及案例分析

张雪英 李鸿燕 贾海蓉 陈桂军 编著

Zhang Xueying

Li Hongyan

Jia Hairong

Chen Guijun

清华大学出版社
北京

内 容 简 介

TI公司的TMS320C6000系列DSP是目前数字信号处理器中性能最好的产品之一,TMS320DM6437是TMS320C6000系列中一款重要的定点DSP芯片,其处理速度快、功能强大、片内外设丰富,应用广泛。本书全面介绍了TMS320DM6437的体系结构、原理、软硬件开发与程序设计方法,包括TMS320DM6437硬件结构、指令系统、软件开发环境及程序优化方法、片内资源、外设接口。本书还详细介绍了TMS320DM6437芯片在DSP主要算法、语音处理及图像处理方面的程序开发实例。

本书内容全面、实用,讲解通俗易懂,旨在使读者了解TMS320DM6437的体系结构和基本原理,掌握DSP系统的设计和开发过程,书中提供的案例便于读者学习理解DSP的程序开发方法。本书可作为高等院校电子工程、通信工程、自动化、计算机、电气工程和电力电子等专业的高年级本科生和研究生学习DSP的教材,也可供从事DSP应用系统设计开发的技术人员参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

DSP原理及应用: TMS320DM6437架构、指令、功能模块、程序设计及案例分析/张雪英等编著. —北京:清华大学出版社,2019

(高等学校电子信息类专业系列教材)

ISBN 978-7-302-51043-7

I. ①D… II. ①张… III. ①数字信号处理—高等学校—教材 IV. ①TN911.72

中国版本图书馆CIP数据核字(2018)第191956号

责任编辑:盛东亮

封面设计:李召霞

责任校对:李建庄

责任印制:丛怀宇

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦A座

邮 编:100084

社总机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者:北京密云胶印厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:14

字 数:339千字

版 次:2019年1月第1版

印 次:2019年1月第1次印刷

定 价:49.00元

产品编号:072470-01

前言

PREFACE

TMS320C6000 系列 DSP 是当前多处理通道、多功能和高数据处理速度 DSP 芯片的代表,其中 TMS320C62x/C64x 处理器为定点 DSP, TMS320C67x 处理器为浮点 DSP。TMS320C62x、TMS320C64x 及 TMS320C67x 间代码兼容,且均采用高性能、支持超长指令字(VLIW)的 VelociTI 处理器结构。TMS320DM64x/C64x 是 TI 公司开发的第六代高性能 DSP 芯片,该器件的关键特性,如 VLIW 架构、两级存储器/高速缓存体系和 EDMA 引擎使其成为计算密集型视频/图像应用领域的理想选择。TMS320DM6437 是 TI 公司在 2006 年推出的定点 DSP 芯片,是 TMS320C6000 平台中专门为高性能、低成本视频应用开发,支持达芬奇技术的一款重要的单核 DSP 处理器芯片,低廉的开发套件与芯片价格使其可以面向低成本应用场合,在图像处理和流媒体领域得到了广泛的应用。

本书以 TMS320DM6437 为描述对象,以应用系统设计为主线,系统介绍了 TMS320DM6437 的体系结构、原理、软硬件开发与程序设计,并给出了设计实例,便于读者学习 DSP 系统的设计方法。

全书共 8 章,其内容如下。

第 1 章:绪论。首先对 DSP 的发展、特点、分类、应用及选择进行了概述;然后对 DSP 系统构成和设计过程进行了介绍,并简单分析了 TI 及其他公司生产的一些常用 DSP 芯片的型号和特点;最后重点介绍了高性能 TMS320C6x 系列 DSP 的结构组成、特点和应用。

第 2 章:TMS320DM6437 的硬件结构。介绍 TMS320DM6437 的基本硬件结构,包括 CPU 体系结构、数据通路及状态控制寄存器,片内一级程序和数据存储器、片内二级存储器的基本构造及工作方式等。

第 3 章:TMS320DM6437 的指令系统。首先对 TMS320DM6437 的指令集进行概述,包括指令和功能单元之间的映射、延迟间隙、指令操作码映射图、并行操作、条件操作和寻址方式,重点介绍了 TMS320DM6437 的指令系统和资源对公共指令集的限制,最后介绍了汇编、线性汇编和伪指令。

第 4 章:软件开发环境及程序优化。主要介绍 DSP 软件开发过程和开发工具以及程序的优化方法。软件开发环境介绍了 DSP 软件开发过程、CCS 集成开发环境,以及 DSP/BIOS 实时操作系统;程序设计及优化部分详细介绍了 DSP 的程序设计和优化方法,包括 C/C++ 语言程序设计、面向 DSP 的 C/C++ 语言程序设计流程、C 语言源代码的优化、汇编代码的优化、C 语言和汇编语言混合编程。

第 5 章:TMS320DM6437 流水线与中断。第一部分介绍了 TMS320DM6437 的流水线,包括流水线操作、指令和存储器对流水线性能的影响;第二部分介绍了 DSP 的中断系统,包括 TMS320DM6437 的中断控制寄存器、中断响应过程、中断嵌套和中断向量程序。

第6章：TMS320DM6437 主机接口与多通道缓冲串口。TMS320DM6437 主机接口部分介绍了 HPI 的结构与功能、读/写时序，HPI 的操作、寄存器、中断申请以及应用实例；多通道缓冲串口部分介绍了 McBSP 结构与对外接口、McBSP 的寄存器、操作以及应用。

第7章：TMS320DM6437 通用输入/输出接口与定时器。详细介绍了 TMS320DM6437 通用输入/输出和定时器的基本结构和功能使用，包括 GPIO 接口功能、中断和事件产生、控制寄存器、定时器结构、定时器工作模式及定时器寄存器等。

第8章：TMS320DM6437 应用程序设计。详细介绍了一些基于 TMS320DM6437 的算法实例及其实现过程，包括数字信号处理的基本算法（如 FIR、IIR 数字滤波器设计和 FFT 等）、语音信号采集与分析算法、图像点处理、几何变换、图像增强、图像边缘检测算法。通过这些算法实例，应该重点掌握 DSP 的初始化及一些通信接口的实现过程。

本书由张雪英、李鸿燕、贾海蓉和陈桂军合作编写。张雪英编写了第1章与第2章；李鸿燕编写了第3章与第4章；贾海蓉编写了第5章与第6章；陈桂军编写了第7章与第8章和附录。全书由张雪英教授统稿。

在本书的编写过程中，得到了太原理工大学信息工程学院一些博士生、硕士生在应用程序调试方面的帮助。北京艾睿合众科技有限公司技术人员对基于 SEED-DTK6437 实验箱在调试程序过程中的问题给予了解答，在此对他们表示衷心的感谢。同时也感谢清华大学出版社的领导和编辑对本书提出的宝贵意见并给予的大力支持。

由于作者水平有限，书中难免存在不足和疏漏之处，恳请读者批评指正。

编者

2018年11月

目 录

CONTENTS

第 1 章 绪论	1
1.1 DSP 概述	1
1.1.1 DSP 的发展概况及趋势	1
1.1.2 DSP 的特点	2
1.1.3 DSP 的分类	4
1.1.4 DSP 的应用	5
1.1.5 DSP 芯片的选择	5
1.2 DSP 系统	6
1.2.1 DSP 系统的构成	6
1.2.2 DSP 系统的特点	7
1.2.3 DSP 系统的设计过程	7
1.3 DSP 芯片	8
1.3.1 TI 公司的 DSP 芯片	8
1.3.2 其他公司的 DSP 芯片	11
1.4 TMS320C6x(6000) 概述	12
1.4.1 TMS320C6x 简介	12
1.4.2 TMS320C6x 结构	12
1.4.3 TMS320C6x 特点	15
1.4.4 TMS320C6x 的应用	17
本章小结	17
思考与练习题	18
第 2 章 TMS320DM6437 的硬件结构	19
2.1 TMS320DM6437 的基本结构	19
2.2 TMS320DM6437 CPU 结构	21
2.2.1 CPU 的组成	21
2.2.2 CPU 数据通路	23
2.2.3 CPU 状态控制寄存器	26
2.3 片内存储器	27
2.3.1 片内存储器结构	27
2.3.2 存储器空间分配	28
2.3.3 一级片内程序存储器	29
2.3.4 一级片内数据存储器	34
2.3.5 二级片内存储器	40

本章小结	48
思考与练习题	48
第 3 章 TMS320DM6437 的指令系统	49
3.1 TMS320DM6437 指令集概述	49
3.1.1 指令和功能单元之间的映射	49
3.1.2 延迟间隙	51
3.1.3 指令操作码映射图	52
3.1.4 并行操作	54
3.1.5 条件操作	55
3.1.6 寻址方式	55
3.2 TMS320DM6437 指令集	57
3.2.1 加载/存储指令	57
3.2.2 算术运算指令	59
3.2.3 逻辑及位域运算指令	62
3.2.4 数据传送指令	63
3.2.5 程序转移指令	64
3.2.6 资源对公共指令集的限制	64
3.3 汇编、线性汇编和伪指令	67
3.3.1 汇编代码结构	67
3.3.2 汇编伪指令	67
3.3.3 汇编语言程序设计	70
3.3.4 线性汇编	71
3.3.5 链接器命令文件的编写和使用	72
本章小结	74
思考与练习题	74
第 4 章 软件开发环境及程序优化	75
4.1 DSP 软件开发过程及开发工具	75
4.2 CCS 集成开发环境	77
4.2.1 CCS 安装与设置	77
4.2.2 创建 CCS 工程项目	78
4.2.3 工程导入	79
4.2.4 CCS 6.0 仿真与烧写	79
4.3 DSP/BIOS 实时操作系统	80
4.3.1 DSP/BIOS 的组件构成	80
4.3.2 基于 DSP/BIOS 的程序开发	82
4.4 DSP 的 C/C++ 语言程序设计	83
4.4.1 面向 TMS320C64x 的 C/C++ 语言	83
4.4.2 面向 DSP 的 C/C++ 语言程序设计流程	85
4.4.3 C 语言源代码的优化	86
4.4.4 汇编代码的优化	89
4.4.5 C 语言和汇编语言混合编程	95
本章小结	97
思考与练习题	98

第 5 章 TMS320DM6437 流水线与中断	99
5.1 流水线	99
5.1.1 流水线概述	99
5.1.2 流水线操作	99
5.1.3 指令对流水线性能的影响	102
5.1.4 存储器对流水线性能的影响	105
5.2 DSP 的中断系统	107
5.2.1 中断的基础知识	107
5.2.2 中断控制寄存器	110
5.2.3 中断响应过程	114
5.2.4 中断嵌套	115
5.2.5 中断向量程序	116
本章小结	117
思考与练习题	118
第 6 章 TMS320DM6437 主机接口与多通道缓冲串口	119
6.1 主机接口	119
6.1.1 HPI 概述	119
6.1.2 HPI 的结构与功能	120
6.1.3 HPI 的读/写时序	122
6.1.4 HPI 的操作	124
6.1.5 HPI 寄存器	126
6.1.6 HPI 的中断申请	126
6.1.7 HPI 应用实例	127
6.2 多通道缓冲串口	128
6.2.1 McBSP 概述	128
6.2.2 McBSP 结构与对外接口	129
6.2.3 McBSP 寄存器	130
6.2.4 McBSP 的操作	131
6.2.5 McBSP 的应用	132
本章小结	134
思考与练习题	134
第 7 章 TMS320DM6437 通用输入/输出接口与定时器	135
7.1 通用输入/输出接口(GPIO)	135
7.1.1 GPIO 接口概述	135
7.1.2 GPIO 功能	135
7.1.3 中断和事件产生	137
7.1.4 GPIO 寄存器	139
7.2 定时器	155
7.2.1 定时器结构	155
7.2.2 定时器的工作模式控制	157
7.2.3 定时器寄存器	166
本章小结	171

思考与练习题	171
第 8 章 TMS320DM6437 应用程序设计	172
8.1 DSP 基本算法	172
8.1.1 有限冲激响应(FIR)数字滤波器设计	172
8.1.2 无限冲激响应(IIR)数字滤波器设计	173
8.1.3 快速傅里叶变换(FFT)算法	176
8.1.4 卷积算法	179
8.1.5 自适应滤波算法	181
8.2 语音信号采集与分析	185
8.2.1 回声实验	185
8.2.2 音频滤波	186
8.3 图像处理	187
8.3.1 图像点处理	187
8.3.2 图像的几何变换	193
8.3.3 图像增强	198
8.3.4 图像边缘检测	202
本章小结	205
思考与练习题	205
附录 A DSP 系统配置及初始化程序	206
附录 B GPIO 接口与 ZWT 封装引脚的对应关系	208
附录 C 音频芯片 TLV320AIC23B 介绍	209
参考文献	213

第 1 章

绪 论

CHAPTER 1

DSP 涉及数字信号处理 (Digital Signal Processing) 理论方法和数字信号处理器 (Digital Signal Processor), 而数字信号处理器是在各种数字信号处理理论方法基础上发展起来的, 是具有特定处理单元的、专门用于实时实现各种数字信号处理算法的微处理器。本书在介绍数字信号处理器 (DSP) 通用知识的基础上, 重点阐述 DSP 芯片 TMS320DM6437 的软硬件特性及如何运用其实现数字信号处理算法。自 1982 年美国德州仪器 (TI) 公司推出第一款商用数字信号处理器以来, 随着模拟信号的数字化, DSP 已在包括移动通信、消费电子、医疗仪器、汽车电子和军用装备等领域中得到广泛应用, DSP 的应用领域取决于设计者的想象空间, 相信未来将会有越来越多的 DSP 应用产品出现在我们的生活中。

1.1 DSP 概述

1.1.1 DSP 的发展概况及趋势

20 世纪 60—70 年代, 随着信号的数字化, 数字信号处理技术应运而生, 此时的数字信号处理尚处于算法理论研究阶段, 主要采用两类处理器进行模拟实现: 一类是通用处理器 GPP, 如作为 PC (个人计算机) 核心的 CPU; 另一类是微控制器 (MCU)。

由于通用处理器或微控制器没有为数字信号处理提供专用的乘法累加器、数据存取通道和中断响应模式等, 使得信号处理效率难以提高, 特别是在进行实时数字信号处理时面临极大的技术瓶颈, 因此, 迫切需要一种能够实时、快速实现各种数字信号处理算法的专用处理器。

20 世纪 70 年代末, 第一个 DSP 芯片诞生。1978 年美国 AMI 公司发布 S2811, 1979 年 Intel 公司发布可编程器件 2920, 成为 DSP 芯片发展的里程碑。但这两款芯片内都没有现代 DSP 必备的单周期硬件乘法器。1980 年, 日本 NEC 公司推出第一个具有硬件乘法器的 DSP 芯片 mPD7720, 被认为是第一块单片 DSP 器件。

随着大规模集成电路技术的发展, 1982 年, TI 公司推出第一代商用 DSP 芯片 TMS32010, 其包含 55 000 个晶体管、4KB RAM, 指令处理能力为 5MIPS (百万条指令每秒), 尽管该性能参数与现代 DSP 相比较差, 但其运算速度比当时通用微处理器快了几十倍, 为数字信号处理算法的实际应用开辟了道路。

到 20 世纪 80 年代中期, 随着 CMOS 技术的发展进步, 第二代基于 CMOS 工艺的 DSP 芯片 TMS320C2x 系列被推出, 其存储容量和运算速度得到成倍提高, 成为语音及图像硬件

处理的基础。20世纪80年代后期,第三代DSP芯片TMS320C30/C31/C32等出现,运算速度得到进一步提高,应用范围逐渐扩展到通信和计算机领域。特别是20世纪90年代以来,DSP得到快速发展和广泛应用,相继出现了第四代DSP芯片TMS320C40/C44等和第五代DSP芯片TMS320C5000系列,以及当前运算速度最快的第六代DSP芯片TMS320C6000系列。它们将DSP内核及外围元件集成到单一芯片,系统集成度更高,运算性能更强,性价比不断提升,迅速成为众多电子产品的核心器件。

除了TI,日立(Hitachi)公司于1982年推出第一个基于CMOS工艺的浮点DSP芯片;富士通(Fujitsu)公司于1983年推出DSP芯片MB8764,其指令周期为120ns,具有双内部总线,数据处理吞吐量极大提高;美国AT&T公司于1984年推出的DSP32可被看作是第一个高性能浮点DSP芯片;美国摩托罗拉(Motorola)公司先后于1986年推出了定点处理器MC56001,并于1990年推出了与IEEE浮点格式兼容的DSP芯片MC96002;美国模拟器件(ADI)公司也推出了具有自己特点的DSP芯片系列,包括定点DSP芯片ADSP21xx系列、浮点DSP芯片ADSP21xxx系列及高性能TigerSHARC芯片等。

经过40多年的发展,当前世界上较大的DSP开发生产厂商已有十几家,包括TI、ADI、Motorola(现在的Freescale)、AT&T(现在的Lucent)、Phillips、Fujitsu、Hitachi和Samsung等,其中TI已成为当今最大的DSP芯片供应商,常用的TI DSP芯片主要有三大系列,包括TMS320C2000系列(TMS320C2x/C2xx)、TMS320C5000系列(TMS320C54x/C55x)和TMS320C6000系列(TMS320C62x/C67x/C64x),其被广泛应用于移动通信、消费电子、医疗仪器、汽车电子和军用装备等各个领域。

未来,全球DSP产品将向着高性能、低功耗、强融合和多扩展的趋势发展。高性能方面,多通道、单指令多重数据(SIMD)和超长指令字(VLIM)结构将在高性能DSP中占主导地位;低功耗方面,随着先进电源管理技术的发展,DSP芯片内核电压将越来越低,且存储器和外设的功耗也不断下降,系统整体功耗将会更低;强融合方面,将越来越多地采用单芯片实现DSP核与高性能CPU、MCU的有效融合,使其同时具有数字信号处理和智能控制功能;多扩展方面,将片上系统(SoC)、现场可编程门阵列(FPGA)和操作系统软件接口与DSP集成到一块芯片上,从而有效实现功能的扩展,便于多种应用开发。因此,DSP芯片将在应用需求的驱动下不断发展,从而不断提高电子产品的性能,成为各种电子产品更新换代的技术核心。

1.1.2 DSP的特点

对于常用的数字信号处理算法,如数字滤波、相关、卷积、FFT(快速傅里叶变换)和矩阵运算等,往往存在输入信号与参考信号的相乘及积分(累加),其执行过程就是不断地从存储器取数并进行“乘-加”运算。因此,为了快速实现这些运算,DSP在存储器结构、运算单元和操作指令等方面都具有一些鲜明的特性,其主要特点如下。

1. 存储器采用哈佛结构

微处理器的存储器结构主要有冯·诺依曼(von Neumann)结构和哈佛(Harvard)结构两类,如图1-1所示。由于冯·诺依曼结构实现简单、成本低,通用处理器广泛采用该结构,典型的冯·诺依曼结构只有一个存储器空间、一套地址总线和一套数据总线,程序和数据都存放到这个存储器空间,且统一分配存储地址,因此执行运算时,处理器必须分时访问程序

和数据空间。而 DSP 广泛采用程序存储器和数据存储器分开的哈佛结构,每个存储器都有独立的地址总线 and 数据总线,因此 DSP 通过多套地址和数据总线,可同时从程序存储器取指令和从数据存储器取操作数,从而实现并行工作,提高运算速度。

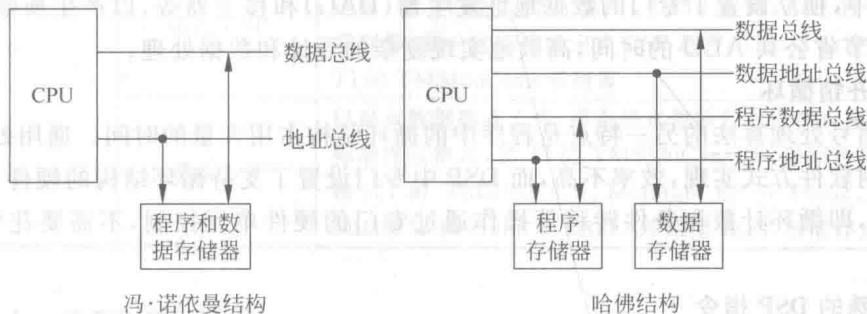


图 1-1 冯·诺依曼结构和哈佛结构

2. 流水线操作

流水线(Pipeline)操作是将指令的执行分解为预取指(Prefetch)、取指(Fetch)、译码(Decode)、寻址(Access)、取数(Read)和执行(Execute)等几个阶段,如图 1-2 所示。在程序运行过程中,不同指令的不同阶段在时间上是重叠的,当执行一个含多条指令的程序块时,首先进行预取指,加载程序计数器 PC 中的内容,然后第一条指令取指、译码,其译码的同时,第二条指令取指;而第一条指令寻址时,第二条指令译码,第三条指令取指,这样,6 个机器周期就可执行 6 条指令,即每条指令花费的指令周期平均约为一个机器周期。所以,流水线操作提高了 DSP 指令执行的整体速度,有助于保证数字信号处理的实时性。在 TMS320C64x+DSP 中,每个周期内可执行 8 条指令。



图 1-2 流水线操作示意图

3. 独立的硬件乘法累加单元

由于数字信号处理任务中,都包含有大量重复的乘法和累加操作,通用处理器的乘法运算使用软件进行移位或加法来实现,需要若干机器周期,而 DSP 处理器使用专门的硬件乘法器,并使用累加器来处理多个乘积的累加,即通过 DSP 指令集中的 MAC 指令实现单周期乘加运算,从而有效提高了数字信号处理的速度。

4. 独立的 DMA 总线和控制器

信号处理过程中,需要高速地从存储器中存取操作数,在通用处理器中尽管可用 DMA(Direct Memory Access,直接存储器访问)存取数据,但此时总线被占用,而 CPU 的各项操作必须要使用总线,使得信号处理效率难以提高。DSP 处理器中设置了独立的 DMA 总线和控制器,通过与 CPU 的程序总线和数据总线并行工作,使得在数据传输时不影响 CPU 和总线的工作,从而提高数据吞吐率,加快信号处理速度,如 TMS320C64x+中使用了 64

个独立通道的增强型 DMA(EDMA)总线及控制器。

5. 独立的地址发生器和移位器

在通用微处理器中,数据地址的产生和数据的处理都由算术逻辑单元(ALU)来完成,而在 DSP 中,独立设置了专门的数据地址发生器(DAG)和移位器等,以产生所需要的数据地址,从而节省公共 ALU 的时间,高效地实现复杂的寻址和数据处理。

6. 零开销循环

数字信号处理算法的另一特点是程序中的循环结构占用大量的时间。通用处理器的循环控制采用软件方式实现,效率不高,而 DSP 中专门设置了支持循环结构的硬件来实现“零开销”循环,即循环计数和条件转移等操作通过专门的硬件单元控制,不需要花费 CPU 的时间。

7. 特殊的 DSP 指令

DSP 指令集中,专门设计了一些完成特殊功能的指令,这些指令充分利用了 DSP 的结构特点,提高了指令执行的并行度,加快了完成相关操作的速度,如 TMS320C64x 中的 FIRS 指令和 LMS 指令,分别用于完成对称结构的 FIR 滤波算法和 LMS 算法。此外,为了降低 FFT 和卷积等运算的地址计算开销,多数 DSP 在指令系统中还设置了循环寻址和位倒序寻址指令。

8. 丰富的硬件配置

新一代 DSP 芯片集成了众多类型的硬件设备,包括定时器、串行口、并行口、主机接口(HPI)、DMA 控制器、等待状态发生器、中断处理器、PLL 时钟产生器、JTAG 标准测试接口、ROM、RAM 及 Flash 等,从而提高了 DSP 的处理速度、降低了系统功耗,简化了接口设计、方便了多处理器扩展,非常适用于嵌入式便携数字设备应用。

1.1.3 DSP 的分类

为了满足不同应用对 DSP 的功能需求,众多 DSP 厂商推出了多种不同类型的 DSP 芯片。通常,DSP 芯片可以按照 3 种方式进行分类,如表 1-1 所示。

表 1-1 DSP 的分类类型及特性

分类标准	类型	特性
基础特性(工作时钟或指令类型)	静态 DSP	在一定时钟频率范围内的任何频率上都能正常工作,除计算速度外,没有性能下降,如 TI 的 TMS320 系列芯片和日本 OKI 的 DSP 芯片
	一致性 DSP	对于两种或两种以上 DSP 芯片,其指令集和相应机器代码及引脚结构相互兼容,如 TI 的 TMS320C54x(55x)
用途	通用型 DSP	可用指令编程的 DSP 芯片,通过编程可实现复杂的数字信号处理算法,具有较强处理能力,适于普通 DSP 应用,如 TI 的 TMS320 系列芯片
	专用型 DSP	为特定 DSP 运算而设计,针对某一应用算法,由内部硬件电路实现,适用于数字滤波、FFT 和卷积等特殊运算;主要用于对信号处理速度要求较高的特殊场合,如 Motorola 的 DSP56200、Zoran 的 ZR34881 和 Inmos 的 IMSA100 等

续表

分类标准	类型	特性
数据格式	定点 DSP	以定点数据格式工作,大多数定点 DSP 芯片采用 16 位定点运算,如 TI 的 TMS320C54x/C55x 系列,ADI 的 ADSP21xx 系列等,新一代高性能定点 DSP 芯片采用 32 位定点运算,如 TI 的 TMS320C64x 系列等
	浮点 DSP	以浮点数据格式工作,浮点格式包括自定义浮点格式和 IEEE 标准浮点格式,如 TI 的 TMS320C3x/C4x 采用自定义的浮点格式,而 TMS320C67x、Motorola 的 MC96002、Fujitsu 的 MB86232 和 Zoran 的 ZR35325 采用 IEEE 标准浮点格式

1.1.4 DSP 的应用

随着大规模集成电路技术的发展,DSP 芯片的性能逐渐提高,价格不断下降,使得其具有巨大的应用潜力。目前,DSP 的主要应用领域如下。

(1) 基本信号处理:数字滤波、自适应滤波、FFT、相关运算、频谱分析、卷积运算、模式匹配、窗函数、波形产生和变换等。

(2) 通信:调制解调器、路由器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、纠错编码、传真、扩频通信、移动通信、数字基带处理芯片、可视电话、机顶盒、混合光纤同轴网(三网融合)和软件无线电等。

(3) 语音:语音编码、语音合成、语音识别、语音增强、语音存储、语音邮件和语音-文本转换等。

(4) 图形图像:二维/三维图形图像处理、图像压缩与传输、图像识别、图像增强、图像转换、动画、电子地图、机器人视觉、虚拟现实系统和多媒体计算机等。

(5) 军事:保密通信、雷达/声呐信号处理、导航制导、定位、电子对抗、搜索与跟踪、情报收集与处理等。

(6) 仪器仪表:函数发生、数据采集、锁相环、频谱分析、暂态分析、能源/地质勘探、地震信号处理和 workstation 等。

(7) 控制:引擎控制、发动机控制、声控、自动驾驶、机器人控制和磁盘/光盘控制等。

(8) 医疗:助听器、超声设备、X 射线扫描、心/脑电图、核磁共振仪和患者监护等。

(9) 家用电器:高保真音响、家庭影院、音乐合成/控制、数码相机、智能玩具与游戏、高清晰数字电视(HDTV)、变频空调、智能洗衣机、智能冰箱和智能家居等。

1.1.5 DSP 芯片的选择

在实际开发应用中,选择合适的 DSP 芯片至关重要,通常依据系统对运算速度、运算精度、成本及功耗等方面的要求来选择 DSP 芯片。由于应用场合、应用目的不同,不同的 DSP 应用系统对 DSP 芯片的选择一般应考虑的因素分析如下。

1. 运算速度

作为一项重要的性能指标,DSP 芯片的运算速度是否符合应用要求是选择 DSP 需考虑的因素之一,常见的 DSP 运算速度指标有如下几个。

(1) 指令周期: 执行一条指令需要的平均时间, 对于平均在一个周期内可以完成一条指令的 DSP 芯片, 其值等于主频的倒数, 常以 ns(纳秒)为单位。

(2) MIPS: 每秒执行百万条指令数。

(3) MOPS: 每秒执行百万次操作数。

(4) MFLOPS: 每秒执行百万次浮点操作数。

(5) BOPS: 每秒执行十亿次操作数。

(6) MAC 时间: 执行一次乘法-累加运算需要的时间, 大多数 DSP 芯片可在一个指令周期内完成一次乘法-累加操作。

(7) FFT 执行时间: 执行一个 N 点 FFT 运算需要的时间, 由于 FFT 运算是数字信号处理中常用的典型算法, FFT 执行时间用来综合衡量 DSP 的运算能力。

2. 运算精度

DSP 算法格式主要分为定点运算和浮点运算。通常定点 DSP 的字长有 16 位、20 位、24 位或 32 位。浮点 DSP 的字长为 32 位, 由于浮点算法较复杂, 所以浮点 DSP 的成本和功耗一般比定点 DSP 高。在算法确定后, 通过理论分析或软件仿真可确定算法所需的动态范围和精度, 如果应用系统对成本和功耗的要求较严格, 一般选用字长较小的定点 DSP, 如果要求易于开发、动态范围宽、精度高, 可以考虑采用字长较大的定点 DSP 或浮点 DSP。

3. 功耗

由于 DSP 越来越多地应用到便携式产品中, 因此功耗逐渐成为 DSP 选型的一个重要因素。目前, 常用的 DSP 芯片工作电压有 5V、3.3V 和 1.8V 等多种, 对功耗有特殊要求的便携式或特殊工作场合的产品常选用 3.3V 供电的低功耗高速 DSP 芯片。

4. 价格

DSP 芯片的价格是应用产品能否规模化、大众化的重要决定因素, 因此在 DSP 系统设计中, 应根据实际系统的应用场合, 结合运算精度和功耗等需求, 选择价格适中的 DSP 芯片。

5. 硬件资源

不同的 DSP 芯片内部集成的硬件资源不尽相同, 如片内存储器 RAM 和 ROM 的数量, 通过外部总线可扩展外部程序和数据空间, 总线接口和 I/O 接口等。因此, 要根据具体应用对片内集成硬件资源, 特别是存储空间大小和外部总线接口的要求来选择 DSP 芯片。

6. 开发工具

便捷、高效的开发工具和完善的软硬件支持是开发大型、复杂 DSP 应用系统的必要条件, 因此在选择 DSP 芯片时, 要考虑其开发工具的支持情况。软件工具包括编译器、汇编器、链接器、调试器、代码库及实时操作系统等; 硬件工具包括开发板和仿真器等, 如 TI 的 CCS(Code Composer Studio)集成开发环境及对应各种芯片型号的开发板和仿真器。

同时, 选择 DSP 芯片还需考虑芯片的封装形式、质量标准、供货情况和生命周期等, 此外, 对于数据计算量较大的应用, 还需考虑 DSP 芯片是否支持多核的互联扩展。

1.2 DSP 系统

1.2.1 DSP 系统的构成

通常, 典型的 DSP 系统组成如图 1-3 所示, 包括抗混叠滤波器、模/数转换器、数字信号处理器、数/模转换器和抗镜像滤波器。



图 1-3 DSP 系统组成图

当 DSP 系统输入一个模拟信号,如音视频信号时,抗混叠滤波器将输入的模拟信号中高于奈奎斯特频率的分量滤掉,以防止信号频谱的混叠;然后,模/数转换器将模拟信号转换成数字信号;数字信号处理器完成数字信号的相关处理算法;最后,经过处理的数字信号经数/模转换器转换为模拟信号,并经由抗混叠滤波器完成模拟信号的重建,得到平滑的波形输出。其中,并不是所有的 DSP 系统都包含上述所有组成部分,且上述数字信号处理器是由 DSP 芯片及外围电路组成的。

1.2.2 DSP 系统的特点

由于 DSP 系统是以数字信号为处理对象,因此与模拟信号处理系统相比,具有以下特点:

(1) 接口方便,易于模块化设计和集成。

DSP 系统提供了灵活的接口,可与其他 DSP 系统相互兼容,且 DSP 芯片有高度的规范性,易于模块化设计和大规模集成。

(2) 可编程,易于重复使用。

可编程 DSP 芯片使得设计人员在开发 DSP 系统时,可对程序软件进行重定义和修改,使得 DSP 系统易于重复使用。

(3) 快速稳定、精度高。

DSP 系统结合数字信号处理特点设计,运行速度较高,且噪声对数字信号处理的影响较小,可靠性高,抗环境干扰能力强。

当然,由于现实世界的信号都以模拟形式存在,相比模拟信号处理系统,在简单的处理任务中,由于 DSP 系统构成复杂,其成本和开发复杂度较高,且 DSP 的高速时钟可能带来高频干扰和电磁泄漏等问题。

1.2.3 DSP 系统的设计过程

DSP 系统的一般设计开发过程如图 1-4 所示,其具体设计步骤如下:

(1) 根据需求确定 DSP 系统的性能指标。首先根据待开发系统要实现的功能和目标,划分任务,进行方案设计和算法描述,以满足性能指标。

(2) 算法研究及模拟实现和功能验证。根据算法描述,使用 MATLAB 和 C 语言模拟实现相应算法,并确定相关参数,进行功能验证及性能评价。

(3) 选择合适的 DSP 芯片和外围组件。根据算法要求,选择合适的 DSP 芯片及外围组件,包括外部存储器、ADC、DAC 和电源管理芯片等。

(4) 软件设计及调试。使用 DSP 汇编语言、C 语言、混合汇编和 C 嵌套的方法进行算法实现,编译生成可执行程序,用 DSP 软件模拟器或 DSP 仿真器进行程序调试。

(5) 硬件设计及调试。根据选定的 DSP 芯片及外围组件,绘制电路原理图,设计制作

PCB, 器件安装并上电调试。



图 1-4 DSP 应用系统设计流程图

(6) 系统集成及测试。将软件加载到硬件系统中, 并通过 DSP 仿真器等手段测试整个软硬件系统运行是否正常、稳定, 是否达到所要求的性能指标。

1.3 DSP 芯片

1.3.1 TI 公司的 DSP 芯片

1982 年, TI 公司推出 TMS32010——第一款商用定点 DSP, 被 *Electronic Products* 杂志评为当年的“年度最佳产品(Product of the Year)”, TMS32010 成为以后 TMS320 系列 DSP 的典型。

经过三十多年的发展, TMS320 系列拥有多款 16 位和 32 位定点/浮点 DSP, 这些 DSP 具有高速处理器的操作灵活性和阵列处理器的数值计算能力, 其灵活的指令集、固有的操作灵活性、高速、低功耗和创新并行的架构设计, 使得 TMS320 系列 DSP 已经成为众多数字信号处理应用的理想选择。

为了满足不同应用需求, TMS320 系列相继推出了定点、浮点及多处理器模式的多系列、多型号 DSP 芯片, 如图 1-5 所示。其中, C1x、C2x、C2xx、C5x、C54x、C55x、C6x、C62x、C64x 系列为定点 DSP, C3x、C4x、C67x 系列为浮点 DSP, C8x 系列为多处理器模式 DSP。TMS320 系列 DSP 随着时间的推移不断更新换代, 其性能不断提高。同时, 其每代定点/浮点 DSP 的源代码均向上兼容, 即下一代定点 DSP 兼容上一代定点 DSP, 下一代浮点 DSP 兼容上一代浮点 DSP, 从而为设计实现高性能、低成本的 DSP 实时信号处理系统提供了软件支持。

当前, TMS320 系列 DSP 主要由三大支撑平台构成, 包括 TMS320C2000、TMS320C5000 和 TMS320C6000, 如图 1-6 所示。其中, C2000 系列主要用于包括电机控制等的系统控制优化领域; C5000 系列主要用于便携式、低功耗消费电子产品; C6000 系列主要用于高速信号处理及高性能图像、视频处理领域。表 1-2 给出了当前常用的 TMS320 系列 DSP 处理器的基本特性。