



普通高等教育“十三五”电工电子基础课程规划教材

数字电子技术基础

天津大学电子技术课程组 编
王萍 主编

Fundamentals of
Digital Electronic Technology

 机械工业出版社
CHINA MACHINE PRESS

普通高等教育“十三五”电工电子基础课程规划教材

数字电子技术基础

天津大学电子技术课程组 编
王 萍 主编



机械工业出版社

本书是为适应电子信息时代新形势和高校教学改革新要求,根据编者多年的教学实践和改革经验编写而成。全书共9章,主要包括:数字逻辑基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲信号的产生与整形及数-模和模-数转换器。

本书加强了可编程逻辑器件的应用介绍,通过实例初步介绍了组合和时序逻辑单元电路的 Verilog HDL 描述以及使用可编程逻辑器件实现逻辑电路的基本流程。

本书可作为高等学校电气工程及其自动化、自动化、电子信息、计算机等相关专业的教材,也可供从事电子技术工作的工程技术人员参考。

图书在版编目 (CIP) 数据

数字电子技术基础/王萍主编. —北京:机械工业出版社, 2019.1
普通高等教育“十三五”电工电子基础课程规划教材
ISBN 978-7-111-60944-5

I. ①数… II. ①王… III. ①数字电路-电子技术-高等学校-教材
IV. ①TN79

中国版本图书馆 CIP 数据核字 (2018) 第 216966 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)
策划编辑:王雅新 责任编辑:王雅新 张珂玲 刘丽敏
责任校对:刘志文 封面设计:张 静
责任印制:李 昂

河北鹏盛贤印刷有限公司印刷

2019 年 1 月第 1 版第 1 次印刷

184mm×260mm·20.25 印张·499 千字

标准书号: ISBN 978-7-111-60944-5

定价: 49.80 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

服务咨询热线: 010-88379833

读者购书热线: 010-88379649

封面无防伪标均为盗版

网络服务

机工官网: www.cmpbook.com

机工官博: weibo.com/cmp1952

教育服务网: www.cmpedu.com

金书网: www.golden-book.com

前 言

数字电子技术基础是面向高校电气工程及其自动化、自动化、电子信息、计算机等相关专业必修的技术基础课。本书是结合数字电子技术的新发展、新技术以及教学改革实践中的体会编写而成。

本书编写的依据是教育部数字电子技术基础课程教学的基本要求，并且本书注重保持教材内容的基础性和系统性，以使读者获得数字电子技术方面的基本知识、基本理论和基本技能。同时，本书紧跟数字电子技术的发展，读者通过学习，初步建立起系统观念、工程观念、科技进步观念和创新观念。本书主要侧重考虑了以下几点：

1) 注重科学思维与工程意识。在知识介绍中，本书注重提出问题和给出解决问题的思路，引导读者思考。本书给出的应用例题注重综合性、系统性和工程性，注重加强基本原理和技术基础与实际应用的联系。

2) 建立数字电路与硬件描述语言关系的初步概念。第1章给出了硬件描述语言的基本知识简介，并在后续相关章节给出了典型数字单元电路的 Verilog HDL 描述，在第7章给出了系统应用例题，以此循序渐进，建立数字电路硬件语言描述的初步概念。

3) 加强可编程序逻辑器件应用技术的介绍。第7章在系统介绍可编程序逻辑器件的基础上，从应用角度介绍了使用可编程序逻辑器件设计逻辑电路的基本方法和通用流程，为读者进一步学习有关技术打下基础。

4) 每章安排了小结、自测题，书后给出了部分习题和自测题参考答案，以便于读者对知识点的学习和掌握。

本书共9章。王萍负责编写第1、3、5章，李斌负责编写第2章，范娟负责编写第4章，吕伟杰负责编写第6、9章，孙彪负责编写第7章，任英玉负责编写第8章。其中，第3章习题由魏纪东编写，第6、9章习题由韩涛编写。本书由王萍主编，并负责组织和统稿。

本书的编写得到了天津大学老师与同学们的支持与帮助，在此表示感谢。

由于水平有限，疏漏难免，欢迎广大读者批评指正。

编 者
2018年6月

目 录

前 言

第 1 章 数字逻辑基础 1

1.1 数字信号与数字电路 1

1.1.1 数字量和模拟量 1

1.1.2 数字信号的表示方法 2

1.1.3 数字电路的分类与特点 4

1.1.4 数字系统的基本概念 6

1.2 数制和编码 6

1.2.1 常用数制 6

1.2.2 数制之间的转换 8

1.2.3 二进制数的算术运算 10

1.2.4 二进制编码 12

1.3 逻辑代数基础 15

1.3.1 基本逻辑运算 15

1.3.2 逻辑代数的基本定律 20

1.3.3 逻辑代数的基本规则 21

1.4 逻辑函数及其表示方法 22

1.4.1 逻辑函数的建立和表示方法 22

1.4.2 逻辑函数表示方法之间的转换 23

1.4.3 逻辑函数的标准形式 25

1.5 逻辑函数的化简方法 28

1.5.1 逻辑函数的最简形式 28

1.5.2 逻辑函数的代数化简法 28

1.5.3 逻辑函数的卡诺图化简法 30

1.6 硬件描述语言简介 35

1.6.1 概述 35

1.6.2 Verilog HDL 简介 36

本章小结 40

习题 40

自测题 43

第 2 章 逻辑门电路 45

2.1 TTL 逻辑门 45

2.1.1 晶体管开关特性 45

2.1.2 常用的 TTL 门电路 46

2.1.3 TTL 门电路的外部特性和参数 50

2.2 CMOS 逻辑门 53

2.2.1 MOS 管的开关特性 53

2.2.2 CMOS 逻辑门 54

2.2.3 CMOS 传输门 56

2.3 其他类型的集成电路 57

2.3.1 发射极耦合逻辑 (ECL) 电路 57

2.3.2 I²L 电路 58

2.3.3 Bi-CMOS 电路 59

2.4 各系列逻辑门电路接口 59

2.5 逻辑门的 Verilog HDL 描述 60

本章小结 61

习题 61

自测题 63

第 3 章 组合逻辑电路 65

3.1 组合逻辑电路的特点及逻辑功能表示方法 65

3.2 组合逻辑电路的分析和设计 66

3.2.1 组合逻辑电路的分析方法 66

3.2.2 组合逻辑电路的设计方法 67

3.3 常用的组合逻辑电路 70

3.3.1 编码器 70

3.3.2 译码器 78

3.3.3 数据选择器 89

3.3.4 数据分配器 95

3.3.5 加法器 97

3.3.6 数值比较器 105

3.4 组合逻辑电路中的“竞争-冒险” 109

3.4.1 “竞争-冒险”产生的原因 109

3.4.2 “竞争-冒险”的判断和消除方法 110

3.5 工程应用举例 113

3.6 组合逻辑电路的 Verilog HDL 描述 114

本章小结 116

习题 116

自测题 121

第 4 章 触发器 123

4.1 RS 触发器 123

4.1.1 基本 RS 触发器 123

4.1.2 同步 RS 触发器 125

4.1.3 主从 RS 触发器	127	6.2.1 掩膜式只读存储器 (MROM)	210
4.2 D 触发器	129	6.2.2 可编程只读存储器 (PROM)	210
4.2.1 门控 D 锁存器	129	6.2.3 可擦除可编程只读存储器 (EPROM)	211
4.2.2 边沿 D 触发器	130	6.2.4 电信号擦除的可编程只读存储器 (EEPROM)	212
4.3 JK 触发器	131	6.2.5 快闪式存储器 (Flash Memory)	213
4.3.1 主从 JK 触发器	131	6.3 随机存取存储器 (RAM)	215
4.3.2 边沿 JK 触发器	134	6.3.1 静态 RAM	215
4.3.3 集成 JK 触发器	135	6.3.2 动态 RAM	215
4.4 触发器逻辑功能的转换	136	6.4 工程应用举例	217
4.4.1 JK 触发器转换为 T 和 T' 触发器	136	6.4.1 ROM 集成芯片及应用举例	217
4.4.2 D 触发器和 JK 触发器的相互转换	137	6.4.2 RAM 集成芯片及应用举例	218
4.5 触发器的触发方式比较和脉冲工作特性	138	6.4.3 存储容量的扩展	219
4.5.1 触发器触发方式的比较	138	本章小结	221
4.5.2 触发器的脉冲工作特性	139	习题	222
4.6 工程应用举例	140	自测题	222
4.7 触发器的 Verilog HDL 描述	141	第 7 章 可编程逻辑器件	224
本章小结	142	7.1 概述	224
习题	143	7.2 简单可编程逻辑器件 (SPLD)	225
自测题	146	7.2.1 可编程阵列逻辑 (PAL)	225
第 5 章 时序逻辑电路	148	7.2.2 通用阵列逻辑 (GAL)	225
5.1 时序逻辑电路的基本结构与描述方法	148	7.3 复杂可编程逻辑器件 (CPLD)	226
5.1.1 时序逻辑电路的结构与特点	148	7.4 现场可编程门阵列 (FPGA)	229
5.1.2 时序逻辑电路的描述方法	149	7.5 用可编程逻辑器件设计逻辑电路	231
5.2 时序逻辑电路的分析方法	151	7.6 使用可编程逻辑器件设计自动售货机控制系统	232
5.2.1 分析时序逻辑电路的一般步骤	151	7.6.1 时序逻辑电路	233
5.2.2 同步时序逻辑电路的分析方法	152	7.6.2 组合逻辑电路	239
5.2.3 异步时序逻辑电路的分析方法	155	7.6.3 开发软件仿真	244
5.3 常用的时序逻辑电路	157	本章小结	247
5.3.1 寄存器	158	习题	248
5.3.2 计数器	164	自测题	248
5.4 同步时序逻辑电路的设计方法	191	第 8 章 脉冲信号的产生与整形	250
5.5 工程应用举例	197	8.1 单稳态触发器	250
5.6 时序逻辑电路的 Verilog HDL 描述	198	8.1.1 门电路构成的单稳态触发器	251
本章小结	199	8.1.2 集成单稳态触发器及其应用	253
习题	200	8.2 施密特触发器	256
自测题	207	8.2.1 门电路构成的施密特触发器	257
第 6 章 半导体存储器	209	8.2.2 集成施密特触发器及其应用	259
6.1 概述	209	8.3 多谐振荡器	262
6.2 只读存储器	209	8.3.1 多谐振荡器的工作原理	262
		8.3.2 石英晶体多谐振荡器	265

8.4	555 定时器及其工程应用	266	9.2.5	D-A 转换器的主要技术参数	286
8.4.1	555 定时器的组成及其逻辑功能	266	9.2.6	集成 D-A 转换芯片及其工程应用	287
8.4.2	555 定时器构成的单稳态触发器	267	9.3	A-D 转换器	289
8.4.3	555 定时器构成的施密特触发器	270	9.3.1	A-D 转换的基本原理	289
8.4.4	555 定时器构成的多谐振荡器	270	9.3.2	并行比较型 A-D 转换器	291
8.4.5	工程应用举例	272	9.3.3	逐次逼近型 A-D 转换器	293
本章小结		273	9.3.4	双积分型 A-D 转换器	294
习题		274	9.3.5	A-D 转换器的主要技术参数	296
自测题		280	9.3.6	集成 A-D 转换芯片及其工程应用	296
第 9 章 数-模 (D-A) 和模-数 (A-D) 转换器		282	本章小结		297
9.1	概述	282	习题		298
9.2	D-A 转换器	282	自测题		301
9.2.1	D-A 转换的基本原理	282	附录		302
9.2.2	二进制权电阻型 D-A 转换器	283	附录 A	基本逻辑符号及关联标注的逻辑符号举例说明	302
9.2.3	倒 T 形电阻网络 D-A 转换器	284	附录 B	部分习题和自测题参考答案	306
9.2.4	权电流源型 D-A 转换器	286	参考文献		318

内容提要

本章首先介绍数字信号的表示方法及数字集成电路的分类及特点；然后介绍数字电路中常用的数制、编码，数字逻辑的基本运算、逻辑函数及其表示方法，以及如何利用公式和卡诺图化简逻辑函数；最后简单介绍一种数字电路分析和设计中使用的硬件描述语言 Verilog HDL。

1.1 数字信号与数字电路

1.1.1 数字量和模拟量

自然界中存在着各种各样的物理量，这些物理量可分为模拟（Analog）量和数字（Digital）量两大类。

模拟量是指在时间上或数值上连续变化的量。绝大多数物理量都是模拟量，例如温度、压力、语音等。电子技术处理这一类物理量所用的电信号叫模拟信号（Analog Signal）。例如，传声器将模拟量声波转换为随声波音量大小和频率变化而连续变化的电压（或电流）信号，如图 1.1.1a 所示。这种在时间和幅值上都连续的电信号称为模拟信号。

另一种物理量是数字量，例如学生的人数、产品的个数等，特点是取值是离散的，且可以把这些离散信息与数字相对应。用电子技术处理这一类物理量时，所选取的电信号应能反映其数字信息。最通用的方法是用电压（或电流）幅值的高（高电平）和低（低电平）两种状态或二进制数字“0”和“1”来表示它们。表示数字量的信号叫数字信号（Digital Signal）。例如，用电子电路记录从自动生产线上输出的零件数目时，每送出一个零件便给电子电路发送一个信号，使之记“1”，而没有零件送出时加到电子电路的信号是“0”，不记数。可见，记录零件数目的信号无论在时间上还是在数量上都是不连续的，因此它是一个数字信

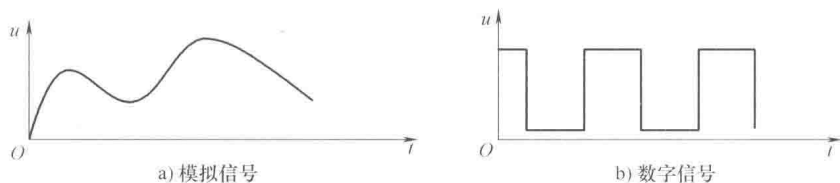


图 1.1.1 模拟信号与数字信号

号,最小的数量单位就是“1”个。如图 1.1.1b 所示是典型的数字信号。这种在时间和幅值上都呈现出离散状态的电信号称为数字信号。

模拟信号可以通过模-数转换电路(ADC)转换为数字信号。反之,数字信号也可以通过数-模转换电路(DAC)转换为模拟信号。数字信号便于存储、运算和传输,因此常将模拟信号转换为数字信号后再进行处理。

1.1.2 数字信号的表示方法

1. 二值数字逻辑和逻辑电平

数字信号是指在时间上和数值上均是离散的信号。数字信号只有“0”和“1”两种取值,故称为二值信号。在数字系统中,可以用“0”和“1”组成的二进制数表示数量的大小,也可以用“0”和“1”表示两种不同的逻辑状态。用数字信号表示数量大小时,仅用1位数码往往不够,可以用多位来表示,因此数字电路的基本工作信号是二进制的数字信号,它包含的“1”和“0”的个数称为位数。当用“0”和“1”表示两种截然不同的逻辑状态(如开与关、高与低、真与假等)时,“0”和“1”不表示数值的大小,没有数值的概念,而是逻辑“0”和逻辑“1”,故称之为二值数字逻辑或简称数字逻辑。

二值数字逻辑反映在电路上就是高电平和低电平,称为逻辑电平(Logic Level)。逻辑电平可以用电子器件的开关特性来实现。图 1.1.2 所示是 CMOS 数字电路中高电平和低电平的通常范围,高电平值在 3.3~5V;低电平值在 0~1.5V。在一般情况下,高电平用“1”来表示,低电平用“0”来表示,这种表示称为正逻辑,

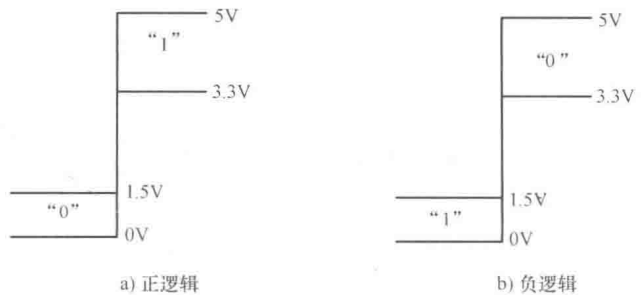


图 1.1.2 逻辑电平的电压范围

如图 1.1.2a 所示。当然也可以用“0”来表示高电平,用“1”来表示低电平,这种表示称为负逻辑,如图 1.1.2b 所示。如果不说明,本书将都使用正逻辑。

2. 数字波形

数字信号还可以用相对于时间的波形即数字波形来表示。数字波形由在高低两种电平之间变换的一系列脉冲信号组成。图 1.1.3 所示为理想的脉冲信号,其中,图 1.1.3a 是正向脉冲,即电压(或电流)从低电平变到高电平,再从高电平变回到低电平,其前沿是上升

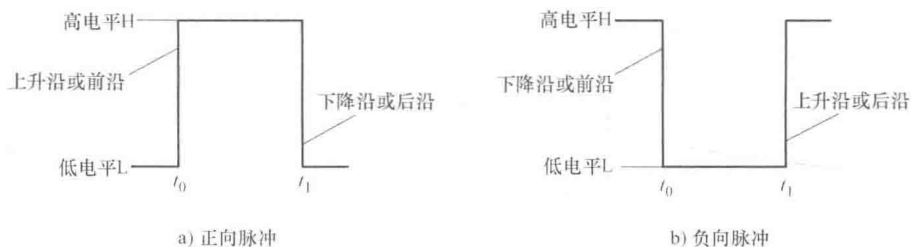


图 1.1.3 理想的脉冲

沿, 后沿是下降沿。图 1.1.3b 是负向脉冲, 即电压 (或电流) 从高电平变到低电平, 再从低电平变回到高电平, 其前沿是下降沿, 后沿是上升沿。

在实际的数字系统中, 脉冲或多或少会存在非理想的特性。当脉冲从低电平跳变到高电平, 或从高电平跳变到低电平时, 边沿会经历一个过渡过程, 分别用脉冲上升时间 t_r 和下降时间 t_f 描述, 如图 1.1.4 所示。其中, 脉冲波形从 $0.1U_m$ 上升到 $0.9U_m$ 所需的时间为 t_r , 脉冲波形从 $0.9U_m$ 下降到 $0.1U_m$ 所需的时间为 t_f , U_m 是脉冲幅值, 即脉冲电压波形变化的最大值。脉冲上升沿 $0.5U_m$ 到下降沿 $0.5U_m$ 之间的时间称为脉冲宽度 t_w 。

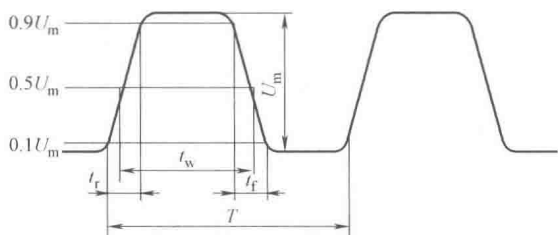


图 1.1.4 非理想脉冲波形

数字波形可以分为周期波形和非周期波形, 图 1.1.5 给出了两种波形的例子。周期波形常用周期 T (相邻两个脉冲波形重复出现所需的时间) 和频率 f (每秒脉冲出现的次数) 来描述。占空比 q 是周期波形的另一个重要参数, 它表示脉冲宽度 t_w 占整个周期 T 的百分数, 常表示为

$$q = \frac{t_w}{T} \times 100\% \quad (1.1.1)$$

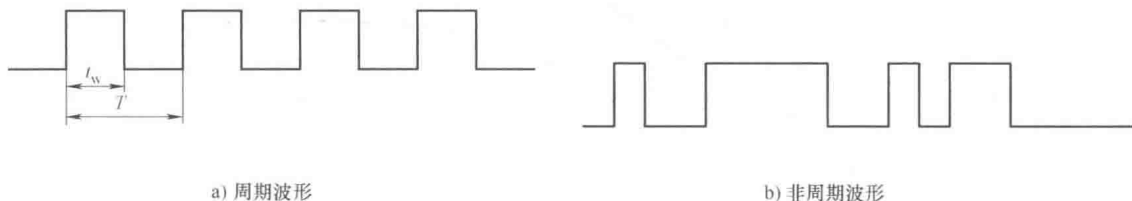


图 1.1.5 数字波形

数字信号有两种传输波形, 一种是非归零型 (不归“0”码), 另一种是归零型 (归“0”码)。一个“0”或一个“1”持续的时间 Δt 称为 1 位 (1bit) 或 1 拍。如果在一个 Δt 内用逻辑“0”表示低电平, 逻辑“1”表示高电平, 称为非归零型, 如图 1.1.6a 所示。如果在一个 Δt 内有脉冲时代表“1”, 无脉冲时代表“0”, 称为归零型, 如图 1.1.6b 所示。

数字系统处理的二进制信息是以表示二进制位序列的波形出现。当波形为高电平时, 表示二进制数“1”; 当波形为低电平时, 表示二进制数“0”。每位数据占用 1 拍时间 (位时间)。

在数字系统中, 用于协调各部分工作次序的时间同步信号称为时钟脉冲信号, 简称时钟, 用 CP 表示。时钟是脉冲间隔等于位时间的周期波形。

图 1.1.7 所示为时钟波形和位序列表示的波形同步的例子, 其中 D 和 Q 分别为 D 触发器的输入数据和输出。若干位组成一组就可作为一个二进制信息。

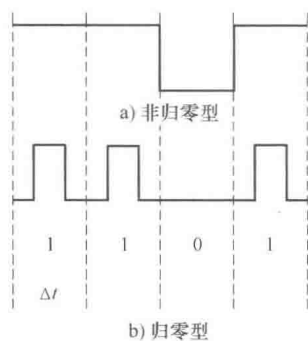


图 1.1.6 数字信号的传输波形

时钟脉冲是归零型信号，其他数字信号基本都是非归零型信号。

1.1.3 数字电路的分类与特点

工作在数字信号下的电子电路叫作数字电路。数字电路的基本功能是对输入的数字信号进行算术运算和逻辑运算。数字电路常用来研究数字信号的产生、变换、传输、储存，并对其进行分析等。随着数字集成电路制作技术的发展，数字电路在计算机、通信、自动控制、智能仪表、航天等领域获得了广泛的应用。

数字电路中的基本元件是开关元件。现代数字电路中的开关元件主要由半导体晶体管或场效应晶体管构成的门电路组成。将这些门电路集成于同一半导体芯片上就构成数字集成电路。

1. 数字集成电路的分类

根据所采用的半导体器件进行分类，数字集成电路可以分为两大类：双极型集成电路和单极型 MOS 集成电路。双极型集成电路采用双极型半导体器件作为元件，具有速度快、负载能力强等优点，但功耗较大、集成度较低。双极型集成电路又可分为 TTL (Transistor Transistor Logic) 电路、ECL (Emitter Coupled Logic) 电路和 I²L (Integrated Injection Logic) 电路等类型。MOS 集成电路采用金属-氧化物-半导体场效应晶体管 (Metal Oxide Semiconductor Field Effect Transistor, MOSFET) 作为元件。MOS 集成电路又可分为 PMOS (P-channel Metal Oxide Semiconductor)、NMOS (N-channel Metal Oxide Semiconductor) 和 CMOS (Complement Metal Oxide-Semiconductor) 等类型。CMOS 电路采用 NMOS 和 PMOS 两种互补的 MOS 管作为主要电子器件，具有显著的低功耗、高密度等特性，这些特性对大规模集成电路的设计与制造非常重要，CMOS 电路已逐渐取代 TTL 电路，发展成为目前主流的电

路形式。随着半导体工艺的发展，集成电路芯片的集成度越来越高。集成度是指每一芯片所包含的门的个数。根据集成度分类，数字集成电路通常分为小规模 (Small Scale Integration, SSI)、中规模 (Medium Scale Integration, MSI)、大规模 (Large Scale Integration, LSI)、超大规模 (Very Large Scale Integration, VLSI) 和特大规模 (Ultra Large Scale Integration, ULSI) 五类。表 1.1.1 为数字集成电路的集成度分类。

表 1.1.1 数字集成电路的集成度分类

集成电路分类	集成度	典型的数字集成电路
小规模 (SSI)	1~10 门/片	逻辑门电路、集成触发器等
中规模 (MSI)	10~100 门/片	计数器、寄存器、译码器、编码器、数据选择器、加法器、比较器等
大规模 (LSI)	100~1000 门/片	小型存储器、低密度可编程逻辑器件、各种接口电路等
超大规模 (VLSI)	>1000 门/片	大型存储器、微处理器等
特大规模 (ULSI)	>10 ⁶ 门/片	高密度可编程逻辑器件、多功能专用集成电路

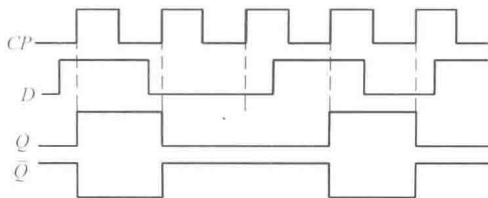


图 1.1.7 波形同步

根据逻辑功能,数字电路分为组合逻辑电路和时序逻辑电路。组合逻辑电路在逻辑功能上的特点是:任意时刻的输出仅取决于电路该时刻的输入,而与电路原来的状态无关,如译码器、编码器等。时序逻辑电路在逻辑功能上的特点是:任意时刻的输出不仅取决于电路当前的输入,而且与电路原来的状态有关,如寄存器、计数器等。

2. 数字集成电路的特点

数字电路与模拟电路相比主要具有下列优点。

1) 同时具有算术运算和逻辑运算功能。数字电路以二进制逻辑代数为数学基础,使用二进制数字信号,既能进行算术运算又能方便地进行逻辑运算,因此极其适合运算、比较、存储、传输、控制和决策等应用。

2) 便于集成化、工作可靠性高、抗干扰能力强。数字电路的工作信号是二进制的数字信号,电路的基本单元比较简单,便于集成化、成本低。另外,对组成数字电路的元器件的精度要求不高,只要在工作时能够可靠地区分“0”和“1”两种状态即可。因此工作可靠性高、抗干扰能力强。

3) 集成度高、功耗低。随着集成电路技术的高速发展,数字逻辑电路的集成度越来越高,集成电路模块随着集成度的提高也从元件级、器件级、部件级、板卡级上升到系统级。由于数字电路的工作信号只有高、低两种电平,半导体器件一般工作在导通和截止两种开关状态,因此功耗低。集成度高、体积小、功耗低是数字电路突出的优点之一。

4) 具有可编程性,保密性好。利用可编程逻辑器件(Programmable Logic Device, PLD)并借助于计算机软件和硬件的辅助作用,用户可以现场设计和“制造”所需要的电路和系统。PLD不仅具有高集成度、高速度、小型化和高可靠性等特点,而且设计周期短、保密性高,为数字系统设计技术带来变革。

另外,数字集成电路还具有产品系列多、通用性强、成本低和数字信息便于长期保存等优点。

3. 数字电路的研究方法

数字电路研究的主要问题是电路的输入和输出之间的逻辑关系,也就是电路的逻辑功能。数字电路所采用的分析工具是逻辑代数(又称布尔代数),逻辑电路功能主要用逻辑表达式、真值表、卡诺图、逻辑图、时序波形图和状态转换图来描述。

数字电路在研究的对象和方法上都跟模拟电路不同,表1.1.2把它们做了简单的对比。

表 1.1.2 模拟电路与数字电路的比较

内容	模拟电路	数字电路
工作信号	模拟信号	数字信号
管子工作状态	放大	饱和或截止
研究对象	放大性能(设计偏重参数选取)	逻辑功能(设计偏重逻辑)
基本单元电路	放大器	逻辑门、触发器
分析方法	图解法、小信号等效电路法、EDA	逻辑代数、真值表、卡诺图、逻辑表达式、状态转换图、时序波形图、EDA(支持硬件描述语言)

随着计算机技术以及电子设计自动化(Electronic Design Automation, EDA)技术的发展,使用硬件描述语言设计数字电路或数字系统已成为一种趋势。硬件描述语言(HDL)

是一种用于进行电子系统硬件设计的计算机高级语言，它采用软件的设计方法来描述电子系统的逻辑功能、电路结构和连接形式。硬件描述语言是 EDA 技术的重要组成部分。常用的硬件描述语言有 VHDL 和 Verilog HDL 等。支持硬件描述语言的 EDA 工具的出现，以及作为目标芯片的大规模、超大规模可编程逻辑器件（programmable logic device, PLD）的陆续面世，使复杂数字系统设计的自动化得以实现。

1.1.4 数字系统的基本概念

数字系统是将若干个数字电路或逻辑功能模块按设计连接起来以完成特定运算或产生一个确定输出的电路系统。数字系统通常由输入子系统、逻辑子系统和输出子系统三部分构成，如图 1.1.8 所示。一般来说，数字系统比编码器、译码器等组合逻辑电路和寄存器、计数器等时序逻辑电路等功能单一的

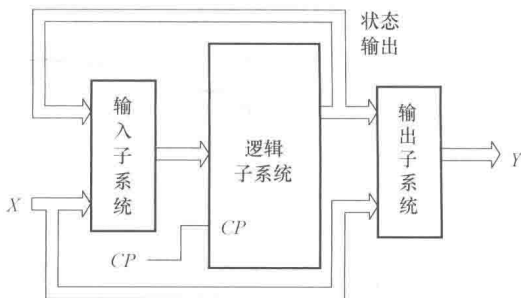


图 1.1.8 数字系统结构

逻辑部件功能更复杂，规模更大。电子计算机、交通灯控制、自动售卖系统等就是典型的数字系统。

数字系统通常可以用全硬件或硬件+软件方法予以实现。硬件实现的基础是标准集成电路芯片的功能与其组合，软件实现的基础是编译系统和程序语言。现代数字系统一般由硬件和相应的软件组成。

1.2 数制和编码

1.2.1 常用数制

数制（Number Systems）是计数进位制的简称，是多位数码的构成以及从低位到高位

的进位规则。常用的数制有十进制、二进制、八进制和十六进制，这些进制可以统称为“ R 进制”。 R 进制是“逢 R 进一”的进位制，做加、减运算时遵循“逢 R 进一，借1当 R ”的原则。 R 被称为计数基数，即每个数位可以出现的数码个数。数码在不同的位置上代表的数值不同，称之为位权，简称权。数的组成是自左向右由高位到低位排列。

一个 R 进制数 N 包含 n 位整数和 m 位小数，表示为

$$(N)_R = (k_{n-1}k_{n-2}\cdots k_1k_0k_{-1}k_{-2}\cdots k_{-m})_R$$

该数按权展开式为

$$\begin{aligned} (N)_R &= k_{n-1}R^{n-1} + k_{n-2}R^{n-2} + \cdots + k_1R^1 + k_0R^0 + k_{-1}R^{-1} + k_{-2}R^{-2} + \cdots + k_{-m}R^{-m} \\ &= \sum_{i=-m}^{n-1} k_i R^i \end{aligned} \quad (1.2.1)$$

式中， R 为计数基数； k_i 为第 i 位的数码； R^i 为第 i 位的权； i 是包含从 $n-1 \sim 0$ 的所有正整数和从 $-m \sim -1$ 的所有负整数。

1. 十进制 (Decimal)

十进制是人们日常生活和工作中最常用的数制。

十进制是“逢10进1”的进位制，每个数位由0、1、2、3、4、5、6、7、8、9共10个数码组成，计数基数为10，第*i*位的权为 10^i 。

例如，十进制数126.5，按权展开为

$$(126.5)_{10} = 1 \times 10^2 + 2 \times 10^1 + 6 \times 10^0 + 5 \times 10^{-1}$$

式中， 10^2 、 10^1 和 10^0 分别为“百位”“十位”和“个位”的权，小数点以右数码的权是10的负幂。

下标“10”表示括号里的数是十进制数，也可以用D表示。

任意一个十进制数*N*的按权展开式为

$$(N)_{10} = \sum_{i=-m}^{n-1} k_i 10^i \quad (1.2.2)$$

式中，第*i*位的系数 k_i 可以是0~9这10个数码中的任何一个。

2. 二进制 (Binary)

目前在数字电路中常用的数制是二进制。二进制是“逢2进1”的进位制。基数为2，它只有“0”和“1”两个数码，第*i*位的权为 2^i 。

例如，二进制数1011.011按权展开为

$$(1011.011)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3}$$

下标“2”表示括号里的数是二进制数，也可以用B表示。

任意一个二进制数*N*的按权展开式为

$$(N)_2 = \sum_{i=-m}^{n-1} k_i 2^i \quad (1.2.3)$$

3. 八进制 (Octal) 和十六进制 (Hexadecimal)

为了便于书写和避免输入过长的二进制数码，出现了八进制和十六进制。

八进制是“逢8进1”的进位制，基数为8，每一位有0、1、2、3、4、5、6、7共8个数码，第*i*位的权为 8^i 。

例如，八进制数207.04按权展开为

$$(207.04)_8 = 2 \times 8^2 + 0 \times 8^1 + 7 \times 8^0 + 0 \times 8^{-1} + 4 \times 8^{-2}$$

下标“8”表示括号里的数是八进制数，也可以用O表示。

任意一个八进制数*N*的按权展开式为

$$(N)_8 = \sum_{i=-m}^{n-1} k_i 8^i \quad (1.2.4)$$

十六进制是“逢16进1”的进位制，基数为16，它有0、1、2、3、4、5、6、7、8、9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15)共16个数码，第*i*位的权为 16^i 。

例如，十六进制数3AF.15按权展开为

$$(3AF.15)_{16} = 3 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 1 \times 16^{-1} + 5 \times 16^{-2}$$

下标“16”表示括号里的数是十六进制数，也可以用H表示。

任意一个十六进制数 N 的按权展开式为

$$(N)_{16} = \sum_{i=-m}^{n-1} k_i 16^i \quad (1.2.5)$$

几种常用数制的等值对照表见表 1.2.1。

表 1.2.1 常用数制的等值对照表

十进制数	二进制数	八进制数	十六进制数
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

1.2.2 数制之间的转换

1. 非十进制数转换为十进制数

将二进制数、八进制数和十六进制数按权展开，然后按十进制加法规则求和，就得到对应的十进制数。

[例 1.2.1] 将 $(10100.11)_2$ 转换为十进制数。

$$\begin{aligned} \text{解: } (10100.11)_2 &= 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ &= 16 + 4 + 0.5 + 0.25 = (20.75)_{10} \end{aligned}$$

[例 1.2.2] 将 $(35.46)_8$ 转换为十进制数。

$$\begin{aligned} \text{解: } (35.46)_8 &= 3 \times 8^1 + 5 \times 8^0 + 4 \times 8^{-1} + 2 \times 8^{-2} \\ &= 24 + 5 + 0.5 + 0.03125 = (29.053125)_{10} \end{aligned}$$

[例 1.2.3] 将 $(D8.A)_{16}$ 转换为十进制数。

$$\begin{aligned} \text{解: } (D8.A)_{16} &= 13 \times 16^1 + 8 \times 16^0 + 10 \times 16^{-1} \\ &= 208 + 8 + 0.625 = (216.625)_{10} \end{aligned}$$

2. 十进制数转换为二进制数

十进制数转换为二进制数时，需将十进制数的整数部分和小数部分分别转换。

(1) 整数部分转换 整数部分转换采用“除 2 取余”法。

已知与十进制整数 $(N)_{10}$ 等值的二进制数为 $(k_{n-1}k_{n-2} \cdots k_1k_0)_2$ ，即

$$\begin{aligned} (N)_{10} &= (k_{n-1}k_{n-2} \cdots k_1k_0)_2 = k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_12^1 + k_02^0 \\ &= 2(k_{n-1}2^{n-2} + k_{n-2}2^{n-3} + \cdots + k_1) + k_0 \end{aligned}$$

显然, 将 $(N)_{10}$ 除以 2 得到的商为 $k_{n-1}2^{n-2}+k_{n-2}2^{n-3}+\dots+k_1$, 余数为 k_0 , 将商再除以 2, 所得余数即为 k_1 。依此类推, 可以得到二进制数的每一位。

具体做法是: 将十进制数的整数部分除以 2, 得到一个商和一个余数 (0 或 1), 将所得商再除以 2, 反复进行上述过程, 直到商为 0。最先得到的余数为二进制数的最低位, 最后得到的余数为二进制数的最高位, 依次排列起来, 就得到与十进制整数等值的二进制数。

[例 1.2.4] 将 $(29)_{10}$ 转换为二进制数。

解:

	余数
2 291 (k_0)
2 140 (k_1)
2 71 (k_2)
2 31 (k_3)
2 11 (k_4)
0	

得 $(29)_{10} = (11101)_2$

(2) 小数部分转换 小数部分转换采用“乘 2 取整”法。

已知十进制小数 $(N)_{10}$ 等值的二进制数为 $0.k_{-1}k_{-2}\dots k_{-m}$, 即

$$(N)_{10} = (0.k_{-1}k_{-2}\dots k_{-m})_2 = k_{-1}2^{-1} + k_{-2}2^{-2} + \dots + k_{-m}2^{-m}$$

上式乘以 2 得到的乘积为 $k_{-1} + k_{-2}2^{-1} + \dots + k_{-m}2^{-m+1}$

显然, 将小数 $(N)_{10}$ 乘以 2 所得乘积的整数部分即为 k_{-1} 。将乘 2 后得到乘积的小数部分再乘以 2 又可得到 k_{-2} 。依此类推, 可求出二进制小数的每一位。

具体做法是: 十进制数的小数部分乘以 2, 依次取出相乘结果的整数, 将其小数部分再乘 2, 依次记下整数部分, 反复进行下去, 直到小数部分为 0, 或满足要求的精度为止。把取出的整数部分按顺序排列起来, 先得到的整数为二进制数的最高位, 最后得到的整数为二进制数的最低位。

[例 1.2.5] 将 $(0.625)_{10}$ 转化为二进制数。

解:

	整数
$0.625 \times 2 = 1.25$1 (k_{-1})
$0.25 \times 2 = 0.5$0 (k_{-2})
$0.5 \times 2 = 1.0$1 (k_{-3})

得 $(0.625)_{10} = (0.101)_2$

[例 1.2.6] 将 $(0.68)_{10}$ 转换为二进制数, 要求转换误差不大于 2^{-7} 。

解: 按照题目要求转换误差不大于 2^{-7} , 即保留小数点后 7 位, 有

$0.68 \times 2 = 1.36$1 k_{-1}
$0.36 \times 2 = 0.72$0 k_{-2}
$0.72 \times 2 = 1.44$1 k_{-3}
$0.44 \times 2 = 0.88$0 k_{-4}
$0.88 \times 2 = 1.76$1 k_{-5}
$0.76 \times 2 = 1.52$1 k_{-6}
$0.52 \times 2 = 1.04$1 k_{-7}

得

$$(0.68)_{10} = (0.1010111)_2$$

3. 八进制数、十六进制数与二进制数之间的转换

八进制数、十六进制数与二进制数之间的转换是一种以计数基数为 2^i (i 为整数) 的数制之间的转换。由于八进制数的基数 $8=2^3$ ，而十六进制的基数 $16=2^4$ ，所以 3 位二进制数恰好对应 1 位八进制数，4 位二进制数恰好对应 1 位十六进制数。因此，可用“分组对应法”完成不同制数之间的转换。

二进制转换成等值的八进制的方法是：从二进制的小数点处开始，向左右两边按每 3 位二进制数分为一组，不足 3 位的分别在整数的最高位前和小数的最低位后加 0 补足，然后每组用 1 位等值的八进制数代替，即可得到相应的八进制数。

二进制转换成等值的十六进制的方法与二进制转换成八进制的方法基本相同。只要从二进制的小数点处开始，向左右两边按每 4 位二进制数分为一组，然后每组用 1 位等值的十六进制数代替，即可得到相应的十六进制数。

[例 1.2.7] 将 $(10110101.00101)_2$ 转换为八进制数和十六进制数。

解： $(10110101.00101)_2 = (010\ 110\ 101.001\ 010)_2 = (265.12)_8$

$(10110101.00101)_2 = (1011\ 0101.0010\ 1000)_2 = (B5.28)_{16}$

八进制或十六进制数转换成等值的二进制数时，只要按照上述规则进行逆变换即可。

[例 1.2.8] 将 $(C9.2F)_{16}$ 转换为二进制数。

解：将十六进制数的每一位用等值的 4 位二进制代替即得等值的二进制数。

$$(C9.2F)_{16} = (1100\ 1001.0010\ 1111)_2$$

在将十进制转换为八进制数和十六进制数时，可以先转换为二进制数，然后再将得到的二进制数转换为等值的八进制数和十六进制数。

1.2.3 二进制数的算术运算

在数字系统中，当两个二进制数表示数量大小时，它们之间可以进行加、减、乘、除算术运算，其运算规则与十进制数基本相同，区别在于二进制数是“逢 2 进 1，借 1 当 2”。

1. 二进制数的基本运算

(1) 二进制的加法运算 二进制加法规则为

$$0+0=0; 0+1=1+0=1; 1+1=10$$

[例 1.2.9] 计算两个二进制数 1011011 和 1010.11 的和。

解：

$$\begin{array}{r} 1011011 \\ + \quad 1010.11 \\ \hline 1100101.11 \end{array}$$

则

$$1011011+1010.11=1100101.11$$

(2) 二进制数的减法运算 二进制减法规则为

$$0-0=1-1=0; 0-1=1(\text{借 } 1 \text{ 当 } 2); 1-0=1$$

[例 1.2.10] 计算两个二进制数 1101.01 和 1001.11 的差。

解：