

Digital System
Principles and Design

数字系统原理与设计

张振娟 黄静 周晶 陆慧琴 编著

清华大学出版社

张振娟, 张静, 周晶, 陆慧琴

清华大学出版社

Digital System Principles and Design

数字系统原理与设计

张振娟 张静 周晶 陆慧琴 编著



清华大学出版社
北京

内 容 简 介

本书分上、下两篇：上篇为数字电子技术基础，共分为9章，分别是：数字系统概论，逻辑代数，集成逻辑门，组合逻辑电路，锁存器和触发器，时序逻辑电路，存储器和可编程逻辑器件，脉冲波形的变换与产生，数/模和模/数转换。下篇为硬件描述语言 Verilog HDL，共分为7章，分别是：初步了解 Verilog HDL，Verilog HDL 模块的结构，Verilog HDL 语言要素，运算符与表达式，Verilog HDL 行为语句，Verilog HDL 模型的不同抽象级别描述，Verilog HDL 有限状态机的设计。

本书针对本科工程教育对数字系统原理与设计的教学要求而编写。上篇着重阐述基本原理和基本概念等基础知识，内容由浅入深、循序渐进，便于自学。下篇注重应用能力的培养，介绍了传统的数字系统设计方法和现代 EDA 设计方法，既有对基本逻辑器件的简单硬件描述语言实例，又有用于数字系统设计的较为复杂实例。另外，本书每个章节均给出了丰富的例题、复习题。

本书可作为高等院校电子信息类、电气类、自动化类专业本科生教材，也可供相关工程技术人员学习和参考。

版权所有，侵权必究。侵权举报电话：010-62782989 13701121933

图书在版编目(CIP)数据

数字系统原理与设计/张振娟等编著. —北京：清华大学出版社，2018
ISBN 978-7-302-50496-2

I. ①数… II. ①张… III. ①数字系统 IV. ①TP271

中国版本图书馆 CIP 数据核字(2018)第 135523 号

责任编辑：许 龙
封面设计：常雪影
责任校对：赵丽敏
责任印制：沈 露

出版发行：清华大学出版社

网 址：<http://www.tup.com.cn>，<http://www.wqbook.com>

地 址：北京清华大学学研大厦 A 座 邮 编：100084

社 总 机：010-62770175 邮 购：010-62786544

投稿与读者服务：010-62776969，c-service@tup.tsinghua.edu.cn

质量反馈：010-62772015，zhiliang@tup.tsinghua.edu.cn

印 装 者：三河市国英印务有限公司

经 销：全国新华书店

开 本：185mm×260mm 印 张：19.5

字 数：472 千字

版 次：2018 年 8 月第 1 版

印 次：2018 年 8 月第 1 次印刷

定 价：49.50 元

产品编号：072980-01

清华大学出版社
北京

“数字系统原理与设计”课程主要讲述数字电路设计和分析方法,是高等院校电子信息类、电气类、自动化类、计算机类等本科专业的一门技术基础课程。

针对南通大学在电类一些专业基础课和专业选修课的课程内容部分重复的情况,结合高校电类相关专业的培养目标和行业需求,经南通大学数字系统原理与设计教学研究组集体研究讨论,编写本课程的适用教材,阐述数字电路的基本原理、概念等基础知识,介绍中小规模数字集成电路的设计和分析方法,并逐步引导读者进行大规模集成电路的学习和探讨。

“数字系统原理与设计”课程整合了“数字电子技术”和“硬件描述语言”两门课程内容和课时,分为上、下两篇。上篇为数字电路基础,共分为9章,着重阐述基本原理、概念等基础知识,数字电路设计和分析的基本方法;下篇为硬件描述语言 Verilog HDL,共分为7章,介绍传统的数字系统设计方法和现代 EDA 设计方法,注重培养读者的工程应用能力,既有基本逻辑器件的设计实例,又有用于数字系统设计的较为复杂实例。本书内容由浅入深、循序渐进,便于自学。可作为高等院校教材,也可供相关工程技术人员学习和参考。

本书编写采用集体备课、集体讨论、分工编写、交叉修改的方式进行。课程组拥有一支高素质教师队伍,具有一定的学术研究水平,在教学研究方面取得了优异的成绩,通过多年的教学,积累了大量的教学经验,特别在实验和课程设计中积累了较多的设计案例、教学成果和优秀学生作业。本书由张振娟、黄静、周晶、陆慧琴编著。上篇第1、2、4章由周晶编写,第3、7章由黄静编写,第5、6、9章由张振娟编写,第8章由陆慧琴编写;下篇由张振娟编写。全书由张振娟统稿。

本书在编写过程中得到了江苏高校品牌专业建设工程——南通大学电子信息工程专业资助项目的大力支持,得到了本课程组教学团队黄颖辉、黄勋等老师的大力支持,得到了电子工程系老师的大力支持。在此,全体编写人员向所有对本书的编写、出版等工作给予大力支持的各位同仁和领导表示真诚的感谢!

因编者水平有限,书中难免存在不足和错误之处,殷切期望读者提出批评和建议。

编著者

2017年12月

3.1.1	按半导体器件分类	29
3.1.2	按半导体规模分类	30
3.1.3	按电路功能分类	30
3.2	CMOS 集成逻辑门	31
3.2.1	MOS 管及其开关特性	31
3.2.2	CMOS 反相器的工作原理	33
3.2.3	CMOS 反相器的外部特性	35
3.3	TTL 集成逻辑门	38
3.3.1	TTL 与非门的工作原理	38
3.3.2	TTL 逻辑门的输入、输出特性	39
3.3.3	三态门	40
3.3.4	集电极开路门	41
3.4	TTL 逻辑门和 CMOS 逻辑门的接口电路	42
3.4.1	接口电路的用途及电平规范	42
3.4.2	TTL 电路驱动 CMOS 电路	43
3.4.3	CMOS 电路驱动 TTL 电路	44
3.5	集成逻辑门相关的几个实际问题	45
3.5.1	正负逻辑问题	45
3.5.2	抗干扰措施	46
	习题	46
第 4 章	组合逻辑电路	49
4.1	组合逻辑电路的分析	49
4.2	组合逻辑电路的设计	51
4.2.1	不含无关项的组合逻辑电路的设计	51
4.2.2	含无关项的组合逻辑电路的设计	53
4.3	常用中规模组合逻辑器件及应用	55
4.3.1	编码器	55
4.3.2	译码器	61
4.3.3	数据选择器	69
4.3.4	数值比较器	74
4.3.5	算术运算器	76
4.4	组合逻辑电路中的竞争冒险	79
4.4.1	产生竞争冒险的原因	79
4.4.2	竞争冒险的检查方法	80
4.4.3	消除冒险现象的方法	81
	习题	82
第 5 章	锁存器和触发器	85
5.1	锁存器	85

5.1.1	基本 SR(置位-复位)锁存器	85
5.1.2	应用举例	87
5.1.3	门控 SR 锁存器	88
5.1.4	门控 D 锁存器	89
5.2	边沿触发的触发器	90
5.2.1	主从触发器	90
5.2.2	维持阻塞触发器	90
5.2.3	利用传输延迟的触发器	91
5.2.4	异步预置输入和清零输入	92
5.3	触发器的动态特性	93
5.4	触发器的逻辑功能	94
5.4.1	SR 触发器	95
5.4.2	D 触发器	95
5.4.3	JK 触发器	96
5.4.4	T 触发器和 T' 触发器	96
5.5	触发器的应用	97
5.5.1	并行数据存储	97
5.5.2	分频	98
5.5.3	计数	99
	习题	100
第 6 章	时序逻辑电路	106
6.1	时序逻辑电路的结构与特点	106
6.2	时序电路逻辑功能的表述	107
6.2.1	逻辑方程组	108
6.2.2	状态表	108
6.2.3	状态图	110
6.2.4	时序图	110
6.3	同步时序逻辑电路的分析	111
6.3.1	分析同步时序逻辑电路的一般步骤	111
6.3.2	同步时序逻辑电路分析举例	111
6.4	异步时序逻辑电路的分析	117
6.5	同步时序逻辑电路设计	119
6.5.1	设计同步时序逻辑电路的一般步骤	119
6.5.2	同步时序逻辑电路设计举例	121
6.6	常用的时序逻辑电路器件	128
6.6.1	寄存器和移位寄存器	128
6.6.2	计数器	132
	习题	144

第 7 章 存储器和可编程逻辑器件	154
7.1 半导体存储器基础	154
7.1.1 存储阵列	154
7.1.2 存储器的基本操作	155
7.2 只读存储器	156
7.2.1 ROM 电路的基本结构	156
7.2.2 可擦除可编程只读存储器	157
7.2.3 ROM 应用举例	159
7.3 随机存取存储器	161
7.3.1 RAM 的基本工作原理	161
7.3.2 RAM 应用举例	163
7.4 可编程逻辑器件	164
7.4.1 低密度可编程逻辑器件	164
7.4.2 高密度可编程逻辑器件	166
7.4.3 复杂可编程逻辑器件	166
7.4.4 现场可编程门阵列	167
7.4.5 可编程逻辑器件的开发	169
习题	170
第 8 章 脉冲波形的变换与产生	172
8.1 单稳态触发器	172
8.1.1 几种类型的单稳态触发器	173
8.1.2 单稳态触发器的应用	177
8.2 施密特触发器	178
8.2.1 施密特触发器概述	178
8.2.2 几种类型的施密特触发器	179
8.2.3 施密特触发器的应用	181
8.3 多谐振荡器	183
8.3.1 多谐振荡器概述	183
8.3.2 几种类型的多谐振荡器	183
8.4 555 定时器电路	187
8.4.1 555 定时器的结构与工作原理	188
8.4.2 555 定时器的应用	190
习题	194
第 9 章 数/模和模/数转换	203
9.1 D/A 转换器	203
9.1.1 二进制权电阻网络 D/A 转换器	204

9.1.2	倒 T 电阻网络 D/A 转换器	205
9.1.3	权电流 D/A 转换器	206
9.1.4	D/A 转换器的主要技术指标	207
9.1.5	D/A 转换器典型应用	208
9.2	A/D 转换器	209
9.2.1	A/D 转换器的基本组成	209
9.2.2	A/D 转换器的类型	211
9.2.3	A/D 转换器的主要技术指标	215
9.2.4	A/D 转换器典型应用	216
	习题	216

下篇 硬件描述语言 Verilog HDL

第 10 章	初步了解 Verilog HDL	221
10.1	引言	221
10.2	Verilog HDL 和 VHDL 比较	221
10.3	Verilog HDL 的主要特点和功能	222
10.4	采用 Verilog HDL 的设计流程简介	223
	习题	224
第 11 章	Verilog HDL 模块的结构	225
11.1	模块声明	226
11.2	端口定义	226
11.3	信号类型声明	226
11.4	逻辑功能描述	227
11.5	模块的调用	228
11.6	模块的测试	229
	习题	230
第 12 章	Verilog HDL 语言要素	231
12.1	标识符	231
12.2	注释符	231
12.3	值集合	232
12.4	数据类型	232
12.4.1	常量	232
12.4.2	变量	233
	习题	236

第 13 章 运算符与表达式	237
13.1 算术运算符	237
13.2 关系运算符	237
13.3 等式运算符	238
13.4 逻辑运算符	238
13.5 位运算符	239
13.6 缩减运算符	240
13.7 条件运算符	241
13.8 移位运算符	241
13.9 位拼接运算符	241
13.10 优先级	242
习题	242
第 14 章 Verilog HDL 行为语句	243
14.1 过程语句	243
14.1.1 initial 过程语句	244
14.1.2 always 过程语句	245
14.2 块语句	247
14.2.1 顺序块	247
14.2.2 并行块	248
14.2.3 块语句的特点	249
14.3 赋值语句	250
14.3.1 连续赋值语句	250
14.3.2 过程赋值语句	250
14.4 条件语句	253
14.4.1 if 语句	253
14.4.2 case 语句	255
14.5 循环语句	257
14.5.1 forever 语句	257
14.5.2 repeat 语句	258
14.5.3 while 语句	258
14.5.4 for 语句	259
14.6 编译预处理语句	260
14.6.1 宏替换 'define	260
14.6.2 文件包含 'include	261
14.6.3 时间尺度 'timescale	262
14.6.4 条件编译 'ifdef、'else、'endif	263
14.7 任务与函数	264

14.7.1	任务与函数结构之间的差异	264
14.7.2	任务	264
14.7.3	函数	265
14.7.4	常用的系统任务和函数	266
14.8	时延概念	269
	习题	271
第 15 章	Verilog HDL 模型的不同抽象级别描述	273
15.1	门级结构描述	273
15.1.1	Verilog HDL 内置基本门	274
15.1.2	门结构描述举例	275
15.1.3	分层次的电路设计	276
15.2	行为描述	278
15.3	数据流描述	279
15.4	组合逻辑电路的 Verilog 建模	280
15.4.1	编码器	280
15.4.2	译码器	281
15.4.3	数据选择器	282
15.4.4	数值比较器	282
15.4.5	算术运算电路	283
15.4.6	ROM 的设计	283
15.4.7	总线和总线操作	284
15.5	时序逻辑电路的 Verilog 建模	284
15.5.1	触发器	285
15.5.2	移位寄存器	285
15.5.3	计数器	286
15.5.4	FIFO 缓冲器	287
	习题	288
第 16 章	Verilog HDL 有限状态机的设计	289
16.1	有限状态机的 Verilog 描述	290
16.2	状态编码	293
16.2.1	常用的状态编码	293
16.2.2	状态编码的定义	293
16.3	有限状态机设计要点	295
	习题	297
	参考文献	299

数字电子技术基础

随着数字电子技术的飞速发展,数字技术已渗透到人类生活的各个领域,被广泛应用于广播、电视、通信、测量以及日常生活等方面。数字系统是用数字信号完成对数字量进行算术运算和逻辑运算的电路,又称为数字电路或数字逻辑电路。进入现代信息的存储、分析和传输是采用数字化的,在常用的计算机、电视机、电子仪器等电子系统中无一不采用数字电路或数字系统。因此,数字系统的出现正在改变着人类的电产方式、生活方式及思维方式,数字系统的应用将越来越广泛。

本章首先介绍数字信号与数字系统的基本概念,然后讨论数字电路的分类和分析方法,最后介绍数制、编码,以及二进制的算术运算。

1.1 数字信号与数字系统

1.1.1 数字信号

1. 数字信号的概念

在自然界中有一类物理量,它们是在一系列离散的时刻取值,数值的太小时每次的增量为某个量化单位的整数倍,即它们是离散量,取值由离散的情分。这一类物理量称为数字量,表示数字量的信号称为数字信号。例如,计算公交车站候车人数的系统,每当一人上车给系统一个信号,使之加1,没有人来时就给系统0信号。候车人数无论在时间的上还是在数量上都具不连续性的。

2. 二值数字逻辑与逻辑电平

数字信号在时间上和数值上均是离散的,常用数字0和1表示。这里的0和1不是十进制数中的0和1,而是逻辑0和逻辑1,因而称为二值数字逻辑或数字逻辑。

逻辑0和逻辑1没有大小区分,只是表示自然界中的是与非,真与假,开与关等相互对立两种状态。在数字电路中,这两种状态可以用电子器件的开关特性来实现,由此形成数

第1章

数字系统概论

随着数字电子技术的飞速发展,数字技术已遍及人类生活的各个领域,被广泛应用于广播、电视、通信、测量以及日常生活等方面。数字系统是用数字信号完成对数字量进行算术运算和逻辑运算的电路,又称为数字电路或数字逻辑电路。由于现代信息的存储、分析和传输越来越趋向于数字化,在常用的计算机、电视机、电子仪器等电子系统中无一不采用数字电路或数字系统。因此,数字系统的发展正在改变着人类的生产方式、生活方式及思维方式,数字系统的应用将越来越广泛。

本章首先介绍数字信号与数字系统的基本概念,然后讨论数字电路的分类和分析方法,最后介绍数制、编码,以及二进制数的算术运算。

1.1 数字信号与数字系统

1.1.1 数字信号

1. 数字信号的概念

在自然界中有一类物理量,它们是在一系列离散的时刻取值,数值的大小和每次的增减都是某个量化单位的整数倍,即它们是时间离散、数值也离散的信号。这一类物理量称为数字量,表示数字量的信号称为数字信号。例如,计算公交车站候车人数的系统,每来一个人就给系统一个信号,使之加1,没有人来时就给系统0信号。候车人数无论在时间上还是在数量上都是不连续的。

2. 二值数字逻辑与逻辑电平

数字信号在时间上和数值上均是离散的,常用数字0和1表示。这里的0和1不是十进制数中的0和1,而是逻辑0和逻辑1,因而称为二值数字逻辑或数字逻辑。

逻辑0和逻辑1没有大小区分,只是表示自然界中的是与非、真与假、开与关等相互对立的两种状态。在数字电路中,这两种状态可以用电子器件的开关特性来实现,由此形成数

字电压。这些数字电压又称为逻辑电平。逻辑电平不是物理量,而是物理量的相对表示。表 1.1 列出了在正逻辑体系下逻辑电平与电压值的关系。

表 1.1 逻辑电平与电压值的关系

电压/V	二值逻辑	逻辑电平
+5	1	H
0	0	L

3. 数字波形

数字波形是逻辑电平对时间的图形表示。

数字波形可分为周期性数字波形和非周期性数字波形。周期性数字波形通常用周期 T 或频率 f 来描述。图 1.1 所示为这两类数字波形。

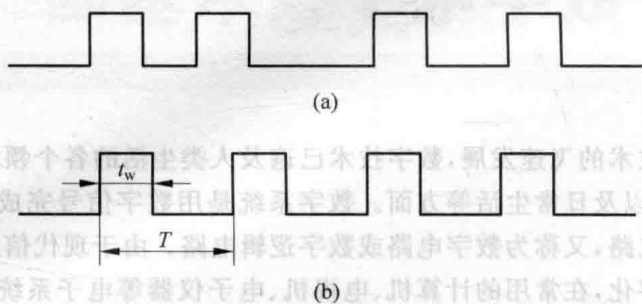


图 1.1 数字波形

(a) 非周期性数字波形; (b) 周期性数字波形

脉冲波形的脉冲宽度用 t_w 表示,它表示脉冲的作用时间。脉冲波形的占空比 q 表示脉冲宽度 t_w 占整个周期 T 的百分比,常用下式表示:

$$q(\%) = \frac{t_w}{T} \times 100\% \quad (1-1)$$

1.1.2 数字系统

数字系统已经成为人们日常生活的重要组成部分。数字系统是实现数字信号的传输、变换和处理的电路。精确地解释数字系统的组成是一件很繁杂的事情。从基本意义上讲,数字系统是仅仅用数字来“处理”信息以实现计算和操作的电子电路。但是数字系统中所用的数字是来自于特别的数制系统,该数制系统只有两个可能的值,0 或者 1。此特征定义了二进制或基-2 的数制系统。由于只使用 0 和 1 来完成所有的计算和操作,所以数字系统的设计实际上是相当复杂的。

数字系统必须完成以下任务:

- 将现实世界的信息转换成数字电路可以理解的二进制“语言”。
- 仅用数字 0 和 1 完成所要求的计算和操作。
- 将处理的结果以我们可以理解的方式返回给现实世界。

1. 数字电路的发展

数字电路的发展和模拟电路一样,经历了由电子管、半导体分立器件到集成电路的过

程。由于集成电路的发展非常迅速,因此,数字电路的主流形式是数字集成电路。从20世纪60年代开始,数字集成器件以双极型工艺制成了小规模逻辑器件,随后发展到中规模;70年代末,微处理器的出现使数字集成电路的性能有了质的飞跃;从80年代开始,专用集成电路制作技术趋于成熟,标志着数字集成电路发展到了一个新的阶段。

逻辑门是一种重要的逻辑单元电路,按照结构和工艺分为双极型、MOS型和双极-MOS型。TTL逻辑门电路问世较早,其工艺经过不断改进,至今仍是主要的基本逻辑器件之一。随着CMOS工艺的发展,TTL的主导地位被CMOS器件所取代。

可编程逻辑器件(PLD)特别是现场可编程门阵列(FPGA)的飞速发展使得数字集成电路有了新的长足发展,它将硬件与软件相结合,使器件的功能更完善,也使器件的设计更灵活方便。

专用集成电路(ASIC)是将一个复杂的数字系统制作在一块半导体芯片上,构成体积小、重量轻、功耗低、成本低且具有良好地保密性的系统级芯片。用户可通过软件编程,将自己设计的数字系统制作在可编程逻辑器件半成品芯片上,便可方便快捷地得到所需的系统级芯片。

2. 数字电路的分类

数字电路从其结构特点及对输入信号响应规则的不同,可以分成组合逻辑电路和时序逻辑电路。从集成度来说,数字集成电路可以分为小规模(SSI)、中规模(MSI)、大规模(LSI)、超大规模(VLSI)和甚大规模(ULSI)五类。所谓集成度,是指每一片芯片所包含的门的个数。表1.2所示为数字集成电路的分类依据。

表 1.2 数字集成电路的分类依据

分类	门的个数	典型的集成电路
小规模	最多 12 个	基本逻辑门、触发器
中规模	12~99 个	计数器、运算器
大规模	100~9999 个	小型存储器
超大规模	10000~99999 个	大型存储器
甚大规模	10^6 个	可编程逻辑器件、多功能专用集成电路

3. 数字电路的分析方法

数字电路又称为逻辑电路,在电路结构和功能等方面不同于模拟电路。数字电路的主要研究对象是电路的输出与输入之间的逻辑关系。因此,数字电路采用的分析工具是逻辑代数,表达电路输出与输入之间的关系主要用真值表、功能表、逻辑表达式或波形图。

随着计算机技术的发展,运用计算机仿真软件,数字电路的分析可以更直观、更全面。不仅可以仿真电路的功能,显示逻辑输出的波形结果,而且可以进行时序仿真,检测电路中存在的竞争冒险、时序错误等问题。

1.2 数制

表示数值大小的各种方法统称为数制。数字电路中经常使用的数制有二进制、八进制或十六进制。

1.2.1 二进制

在二进制数中,只有 0 和 1 两个字符,所有数值都是用 0 和 1 的字符串表示。二进制的计数基数为 2,低位和高位之间的进位关系是“逢二进一”。

任意二进制数可以表示为

$$(N)_B = \sum_{i=-\infty}^{\infty} K_i \times 2^i \quad (1-2)$$

式中, K_i 为基数 2 的第 i 次幂的系数,它可以是 0 或者 1。式(1-2)也可以作为二进制数转换为十进制数的转换公式。

例 1.1 试将二进制数 $(10010)_B$ 转换成相等的十进制数。

解: 将每位二进制字符与其位权相乘,然后相加便得到相等的十进制数。

$$(10010)_B = 1 \times 2^4 + 0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = (18)_D$$

1.2.2 八进制

在八进制数中,每一位有 8 种不同字符,分别用 0~7 表示。八进制的计数基数为 8,低位和高位之间的进位关系是“逢八进一”。

任意八进制数可以表示为

$$(N)_O = \sum_{i=-\infty}^{\infty} K_i \times 8^i \quad (1-3)$$

式中, K_i 为基数 8 的第 i 次幂的系数,它可以是 0~7 中任一字符。式(1-3)也可以作为八进制数转换为十进制数的转换公式。

例 1.2 试将八进制数 $(53)_O$ 转换成相等的十进制数。

解: 将每位八进制字符与其位权相乘,然后相加便得到相等的十进制数。

$$(53)_O = 5 \times 8^1 + 3 \times 8^0 = (43)_D$$

1.2.3 十六进制

在十六进制数中,每一位有 16 种不同字符,分别用 0~9、A、B、C、D、E、F 表示。十六进制的计数基数为 16,低位和高位之间的进位关系是“逢十六进一”。

任意十六进制数可以表示为

$$(N)_H = \sum_{i=-\infty}^{\infty} K_i \times 16^i \quad (1-4)$$

式中, K_i 为基数 16 的第 i 次幂的系数,它可以是 0~9、A、B、C、D、E、F 中任一字符。式(1-4)也可以作为十六进制数转换为十进制数的转换公式。

例 1.3 试将十六进制数 $(7C6)_H$ 转换成相等的十进制数。

解: 将每位十六进制字符与其位权相乘,然后相加便得到相等的十进制数。

$$(7C6)_H = 7 \times 16^2 + C \times 16^1 + 6 \times 16^0 = (1990)_D$$

1.2.4 数制转换

1. 十-二进制之间的转换

十-二转换就是把已知的十进制数转换成等值的二进制数。在转换过程中,整数部分和