

ANSYS原厂策划 万水精心出品

ANSYS工程行业应用系列

ANSYS®



万水ANSYS技术丛书

ANSYS

信号完整性和电源完整性 分析与仿真实例

芯片 — 封装 — 系统的协同设计

第二版

房丽丽 章传芳 编著

DVD
随书附赠光盘

 中国水利水电出版社
www.waterpub.com.cn

万水 ANSYS 技术丛书

ANSYS 信号完整性和电源完整性 分析与仿真实例（第二版）

房丽丽 章传芳 编著



中国水利水电出版社
www.waterpub.com.cn

·北京·

内 容 提 要

本书对高速电路中的完整性问题进行了系统和全面的理论分析,阐述了信号完整性、电源完整性和 EMI 问题的原理,并基于 ANSYS 软件进行了大量原理性仿真和工程实例仿真。

本书体系完整、可读性和可操作性强,理论分析紧密结合大量的原理仿真,同时通过详实的工程实例使设计者能够熟练掌握信号完整性、电源完整性和 EMI 的协同仿真方法,从而对实际工程问题给出从芯片、封装、电路板到系统端到端的全面解决方案。

本书可作为高等院校、科研院所、等相关公司等从事完整性分析的设计人员的指导教材,也可作为高校相关专业研究生和本科生的科研教学参考书。本书附有学习光盘,包含各章节中的仿真文件,以最大限度地提高读者的学习效率。

图书在版编目 (C I P) 数据

ANSYS信号完整性和电源完整性分析与仿真实例 / 房丽丽, 章传芳编著. — 2版. — 北京: 中国水利水电出版社, 2018. 5

(万水ANSYS技术丛书)

ISBN 978-7-5170-6451-0

I. ①A… II. ①房… ②章… III. ①有限元分析—应用软件 IV. ①O241.82-39

中国版本图书馆CIP数据核字(2018)第094982号

责任编辑: 杨元泓

加工编辑: 孙 丹

封面设计: 李 佳

书 名	万水 ANSYS 技术丛书 ANSYS 信号完整性和电源完整性分析与仿真实例 (第二版) ANSYS XINHAO WANZHENGXING HE DIANYUAN WANZHENGXING FENXI YU FANGZHEN SHILI
作 者 出版发行	房丽丽 章传芳 编著 中国水利水电出版社 (北京市海淀区玉渊潭南路 1 号 D 座 100038) 网址: www.waterpub.com.cn E-mail: mchannel@263.net (万水) sales@waterpub.com.cn 电话: (010) 68367658 (营销中心)、82562819 (万水)
经 售	全国各地新华书店和相关出版物销售网点
排 版 印 刷 规 格	北京万水电子信息有限公司 三河市航远印刷有限公司 184mm×260mm 16 开本 33.25 印张 882 千字
版 次	2013 年 4 月第 1 版 2013 年 4 月第 1 次印刷 2018 年 5 月第 2 版 2018 年 5 月第 1 次印刷
印 数	0001—4000 册
定 价	99.00 元 (附 1DVD)

凡购买我社图书, 如有缺页、倒页、脱页的, 本社营销中心负责调换
版权所有·侵权必究

ANSYS 公司介绍

美国ANSYS Inc (NASDAQ: ANSS)公司成立于1970年,专业从事结构CAE软件的开发,经过一系列的收购,包括2003年收购CFX公司,2006年收购Fluent公司,2008年收购Ansoft公司,2011年收购Apache DS公司,2012年收购Esterel公司,应用领域不断扩展,涵盖了结构、热、流体、电磁、系统、电路、芯片、算法、嵌入式系统等,提供集成化CAE解决方案,积极推进其世界级前沿技术的不断发展,竭诚帮助客户将设计理念转化为成功的创新型产品。

ANSYS作为世界领先的工程仿真软件供应商,为全球各行各业产品研发与优化提供能完全集成多物理场仿真软件工具的通用平台。ANSYS提供综合全面的工程仿真解决方案套件,使用户几乎能访问其设计流程所需的任何领域的工程仿真。从设计理念到最终测试阶段,验证并排除新产品的设计问题,帮助客户显著加快设计和开发周期,降低成本,洞察新产品性能。

更多信息,请访问:www.ansys.com.cn

敬请关注ANSYS新浪官方微博: @ANSYS中国

ANSYS工程行业应用系列

- ★ ANSYS Icepak 进阶应用导航案例
- ★ ANSYS Polyflow 粘弹性流动模拟软件
- ★ ANSYS AIRPAK 通风系统设计和分析软件
- ★ ANSYS 电机设计技术
- ★ 基于ANSYS的复合材料有限元分析和应用

前 言

随着半导体技术的发展及市场的需求,电子系统设计已经普遍进入纳秒级的高速电路设计领域。电路的高速化、低电压化、大电流化和高集成化,使得信号链路网络、电源分配网络和电磁兼容/电磁干扰问题日益突出。高速电路的信号完整性和电源完整性分析学对电子专业来说,兼有专业基础课、专业课和专业实践课的多重性质,内容丰富、涉及的问题点多,且还在迅速发展。因此本书在有限的篇幅中对内容进行了精心的取舍,以兼顾各个专业不同的要求。

北京理工大学于2002年举办了信号完整性培训班,作者参与了其培训教材的编写,当时的SI、PI和EMI问题还是被分开考虑的。2013年作者编写了《ANSYS信号完整性分析与仿真实例》一书,此时还没有全面的整体处理芯片—封装—系统的方法。随着仿真技术的不断提高,本书在第一版的基础上增加了CPS的SI、PI和EMI协同设计方法论和端到端的协同仿真技术。

本书的结构遵循以下几点:

1. 立足于理论学习,软件的使用方法是建立在设计者掌握了正确的设计理论基础上的,因此每章都先进行理论分析。
2. 理论的学习需要通过大量的分析来掌握,因此书中有大量的原理性仿真。
3. 实践是检验真理的唯一标准,最终的学习效果要通过实际的工程设计来检验,因此介绍了大量的工程实例仿真。

高速电路完整性分析所包含的内容众多,书中不仅涉及了SI、PI和EMI的理论,给出了大量的原理性仿真分析和实例仿真,同时还介绍了多个EDA软件的详细使用步骤,用于封装和PCB设计及CPS的协同仿真。因此为了在有限的篇幅里尽可能高效清晰地进行介绍,书中在第2.8小节汇总了仿真方法索引表;同时提供了学习光盘,包含各章节中的仿真文件。这些文件一部分来自于作者在教学中积累的大量仿真实例,另一部分来自于ANSYS公司授权的一些工程实例,力求让读者深入理解理论以分析实际的工程问题,做到不仅会用软件,而且可以用软件指导设计。

本书包括11章。其中第1~10章由房丽丽编写,第2章的2.7小节邀请ANSYS公司的褚正浩编写,第11章由章传芳编写。

第1章为高速电路完整性问题,介绍了完整性的基本问题(SI、PI和EMI),包括定义、成因、分类以及各个问题之间的相互关系。

第2章为高速电路的新设计方法学,介绍内容包括设计方法学的流程,信号链路和PDN协同建模,EDA软件,以及CPS的SI、PI和EMI协同设计方法论。

第3章到第8章为信号完整性分析,对信号完整性问题细分专题进行讨论,其中:

第3章为反射,分析了反射的产生机理,对不同端接形式、不同拓扑结构、典型不连续结构的反射问题进行了分析探讨,并给出了消除反射的措施。

第4章为有损耗传输线,分析了传输线的导体损耗和介质损耗所带来的信号完整性问题

及其解决方法。

第 5 章为串扰，分析了串扰的产生原理，并通过大量例子对不同条件下的串扰进行逐一讲解。此外，还给出了减小串扰的布线方法。

第 6 章为差分线，介绍了差分线的基本理论，分析了差分传输的特点，并进行了不同条件下的差分线仿真。

第 7 章为缝隙和过孔，介绍了缝隙和孔这两种典型的不连续结构，讨论了地回流问题，并进行了典型条件下的缝隙/过孔分析。

第 8 章为高速互连通道仿真，对实例进行了分析，如 PCI-E、DDR3 等。

第 9 章为电源完整性分析，讨论了电源完整性的相关问题，包括 SSN 噪声、谐振、去耦电容优化等，并通过大量工程实例介绍了电源完整性的分析流程。

第 10 章为 EMI 辐射，介绍了高速信号的 EMI 辐射原理，分析了 EMI 的干扰源，并进行了工程实例仿真，同时与测试结果进行比较。

第 11 章为芯片—封装—系统的协同仿真，介绍了 CPS 的协同设计基础和协同仿真方法，并通过实例详细介绍协同仿真步骤。

在此要感谢 ANSYS 公司和中国水利水电出版社为本书出版提供的帮助。感谢北京理工大学教务处“十三五”（2017 年）校级规划教材组的支持。还要特别感谢应子罡博士审阅了全稿，并提出了宝贵的意见和建议。另外感谢 ANSYS 公司的褚正浩、李可舟、李宝龙和丁海强为本书提供的帮助。

由于时间紧迫和作者水平所限，错误和不足之处在所难免，欢迎读者批评指正。

作者联系方式：fanglili@bit.edu.cn。

房丽丽

于北京理工大学信息与电子学院

2018 年 2 月 9 日

目 录

前言

第 1 章 高速电路的完整性问题	1	2.3.2 IBIS 模型	30
1.1 高速电路的定义与完整性问题	1	2.4 无源元件建模	33
1.1.1 高速电路的定义	1	2.4.1 经验法则	33
1.1.2 完整性问题	1	2.4.2 解析近似	34
1.2 高速电路的信号完整性 (SI) 问题	2	2.4.3 数值仿真	34
1.2.1 信号完整性的定义	2	2.5 EDA 仿真工具及比较	34
1.2.2 信号完整性产生的原因及要求	2	2.5.1 电磁场仿真	35
1.2.3 信号的时域和频域特性	3	2.5.2 电路仿真	36
1.2.4 电路分析的时域和频域	6	2.5.3 行为仿真	37
1.2.5 信号的上升沿和带宽	7	2.6 CPS 的 SI、PI 和 EMI 协同设计方法论	37
1.2.6 非理想脉冲有效频谱的上限频率和 下限频率	10	2.6.1 CPS 的场路协同仿真	37
1.2.7 信号的反射 (reflection)	11	2.6.2 SI、PI 和 EMI 协同设计方法	38
1.2.8 信号的衰减 (attenuation)	12	2.6.3 CPS 的 SI、PI 和 EMI 协同设计流程	38
1.2.9 信号的色散 (dispersion)	13	2.6.4 SI、PI 和 EMI 协同设计实例	40
1.2.10 多网络间信号完整性问题	14	2.7 ANSYS 用于完整性分析的 EDA 软件	47
1.2.11 信号的时序 (延迟/偏差/抖动)	14	2.7.1 ANSYS 的 EDA 软件简介	47
1.3 高速电路的电源完整性 (PI) 问题	16	2.7.2 电子设计桌面环境 (Electronics Desktop)	48
1.3.1 源/地反弹	16	2.7.3 HFSS 软件	49
1.3.2 同步开关噪声	17	2.7.4 Designer 软件	50
1.4 高速电路的电磁辐射干扰 (EMI) 问题	17	2.7.5 SIwave 软件	51
1.5 高速电路的 SI、PI 和 EMI 协同分析	17	2.7.6 Q2D (SI2D) /Q3D 软件	52
1.5.1 SI、PI 和 EMI 相互关联	17	2.8 仿真方法索引表	54
1.5.2 例 1: 改善 SI 有助于改善 EMI	18	第 3 章 反射	57
1.5.3 例 2: 改善 PI 有助于改善 SI 和 EMI	19	3.1 反射的基本理论	57
第 2 章 高速电路的新设计方法学	24	3.1.1 从路的观点看反射问题	57
2.1 新设计方法学的设计流程	25	3.1.2 欠阻尼和过阻尼	58
2.1.1 布线前仿真	26	3.1.3 一次反射	58
2.1.2 布线后仿真	26	3.1.4 多次反射	59
2.1.3 典型的前、后仿真流程	26	3.1.5 阻性负载对反射的影响	61
2.2 信号链路和 PDN 协同建模	27	3.1.6 容性负载对反射的影响	61
2.3 有源器件模型	30	3.1.7 感性负载对反射的影响	62
2.3.1 SPICE 模型	30	3.2 TDR 测试	63

3.2.1	TDR 测试原理	63	4.5	不同条件下的有耗传输线分析	128
3.2.2	TDR 测试对不同负载的反应	64	4.5.1	有耗传输线带宽分析	129
3.3	消除反射的措施	65	4.5.2	有耗传输线对上升沿的影响	131
3.4	端接匹配	66	4.5.3	上升沿对有耗传输线的要求	132
3.4.1	端接策略	66	4.5.4	有耗传输线的瞬态分析	134
3.4.2	串行端接	66	4.5.5	有耗传输线的眼图分析	136
3.4.3	并行端接	67	第 5 章 串扰		145
3.5	拓扑结构	68	5.1	串扰的原理性分析	145
3.5.1	菊花链结构	68	5.1.1	容性耦合机制	146
3.5.2	Fly-by 结构	69	5.1.2	感性耦合机制	147
3.5.3	星型结构	69	5.1.3	总的串扰	148
3.5.4	远端簇结构	70	5.1.4	减小串扰的措施	148
3.5.5	树型结构	70	5.2	不同条件下的串扰分析	149
3.6	不同条件下的反射分析	70	5.2.1	上升沿对串扰的影响	149
3.6.1	反弹图	70	5.2.2	耦合长度对微带线串扰的影响	151
3.6.2	传输线的长度需要考虑匹配	75	5.2.3	耦合长度对带状线串扰的影响	160
3.6.3	两种基本的匹配比较	78	5.2.4	耦合传输线的 SPICE 矩阵	162
3.6.4	短串接传输线的反射	80	5.2.5	典型间距下传输线的耦合电容和 耦合电感	164
3.6.5	短桩线传输线的反射	84	5.2.6	耦合间距对微带线串扰的影响	166
3.6.6	连线中途的容性负载反射	86	5.2.7	耦合间距对带状线串扰的影响	167
3.6.7	感性突变引起的反射	88	5.2.8	脉冲宽度对串扰的影响	168
3.6.8	串联电感的补偿	89	5.2.9	负载端匹配下的串扰	172
3.6.9	Fly-by 拓扑结构	91	5.2.10	源端匹配下的串扰	173
3.6.10	菊花链拓扑结构	94	5.2.11	不匹配下的串扰	177
3.6.11	远端簇拓扑结构	98	5.2.12	介电常数对串扰的影响	179
3.6.12	星型拓扑结构	100	5.2.13	多条干扰微带线的串扰影响	181
3.6.13	树型拓扑结构	106	5.2.14	多条干扰带状线的串扰影响	184
3.6.14	单端/差分 TDR 仿真	112	5.2.15	负载端匹配下防护线对串扰的影响	187
3.6.15	分析跨层传输线的 TDR	116	5.2.16	源端匹配下的防护线对串扰的影响	192
第 4 章 有损耗传输线		119	5.2.17	干扰时序对信号的影响	198
4.1	传输线损耗和信号的衰减	120	5.3	PCB 中的串扰分析实例	201
4.1.1	电阻损耗	120	5.4	封装中的串扰分析实例	202
4.1.2	介质损耗	121	第 6 章 差分线		205
4.2	色散	122	6.1	差分线基本理论	206
4.3	有耗线的时域影响	124	6.1.1	差分线中的参数	206
4.4	眼图和误码率 (BER)	124	6.1.2	差分线的端接匹配	207
4.4.1	眼图	124	6.1.3	差分传输可以减小串扰	208
4.4.2	抖动	126	6.1.4	差分传输在不连续问题中可减小	
4.4.3	误码率	127			

信号不完整	209	8.3.2 DDR 一致性测试	351
6.2 不同条件下的差分线分析	209	8.3.3 TDR 故障排除	355
6.2.1 间距对差分线各种参数的影响	209	8.4 高速互连通道协同仿真	357
6.2.2 返回路径平面距离对阻抗的影响	217	8.4.1 AnsoftLinks 与 HFSS 协同仿真	
6.2.3 阻焊层厚度对阻抗的影响	218	Flipchip 封装	358
6.2.4 差分线的匹配	220	8.4.2 Q3D 提取差分 Stripline 寄生参数	359
6.2.5 差分信号到共模信号的转换	223	8.4.3 HFSS 对差分过孔建模	359
6.2.6 差分对的串扰分析	227	8.4.4 HFSS 对 SMA 连接器建模	360
6.2.7 分析缝隙对差分对的影响	230	8.4.5 Designer 对整个高速互连通路进行	
第 7 章 缝隙和过孔	232	系统仿真	361
7.1 过孔的等效电路	232	第 9 章 电源完整性分析	364
7.2 存在地孔时的电感	233	9.1 引言	364
7.3 过孔的匹配	234	9.2 同步开关噪声	365
7.4 HDI 技术的过孔比较	234	9.2.1 ΔI 电流的产生	365
7.5 地回流问题	237	9.2.2 减小 ΔI 电流的方法	368
7.5.1 不同电位的参考层放置旁路电容	238	9.2.3 减小 SSN 噪声的方法	368
7.5.2 相同电位的参考层放置连接孔	240	9.3 PCB 整板的谐振	370
7.6 参考平面的缝隙	241	9.3.1 谐振频率的求解	371
7.6.1 参考平面缝隙对信号的影响	241	9.3.2 矩形谐振场波形	372
7.6.2 参考平面缝隙的参数估算	242	9.4 电源分配系统	372
7.6.3 解决参考面缝隙的方法	243	9.5 去耦电容的特性	374
7.7 典型条件下的缝隙/过孔分析	243	9.5.1 电容的频率特性	374
7.7.1 多层 PCB 下的缝隙的四种分析	243	9.5.2 电容并联特性	376
7.7.2 分析缝隙对传输线的影响	264	9.6 电源完整性的总体设计流程	376
7.7.3 分析缝隙对串扰的影响	275	9.7 整板谐振模式分析	378
7.7.4 分析加载电容的缝隙对传输线		9.8 PDS 的阻抗分析	388
的影响	279	9.9 传导干扰分析和电压噪声测量	395
7.7.5 分析增加平面层的缝隙对传输线		9.10 电源直流压降 (DC IRdrop) 分析	400
的影响	287	9.11 PI Advisor 去耦电容优化例一	418
7.7.6 分析过孔长度及 stub 的影响	296	9.12 PI Advisor 去耦电容优化例二	436
7.7.7 分析过孔直径、焊盘直径和反焊盘		9.13 SSN 分析	454
直径的影响	300	第 10 章 EMI 辐射	456
7.7.8 分析加地孔的影响	308	10.1 辐射原理	456
第 8 章 高速互连通道仿真	316	10.1.1 共模电流和差模电流	456
8.1 PCI-E 串行通道仿真	316	10.1.2 差模辐射	456
8.2 PCI Express Gen3 PCB (HFSS 3D 电气		10.1.3 共模辐射	458
版图设计)	326	10.2 EMI 的干扰源	459
8.3 DDR3 Compliance	343	10.3 协同分析 EMI	462
8.3.1 SIwave S 参数提取	343	10.4 PCI 远近场辐射	469

第 11 章 芯片—封装—系统的协同仿真	478	11.3 PSI 设置与 SYZ 提取	487
11.1 CPS 协同设计基础	478	11.4 CPA 设置和 RLC 提取	494
11.1.1 多物理场耦合	478	11.5 CPM 模型瞬态分析	500
11.1.2 CPS 协同分析内容	481	11.6 Q3D (TPA) 封装分析	507
11.2 CPS 协同仿真	483	11.7 定制键合线绘制	511
11.2.1 CPS 端到端协同仿真平台	483	11.8 系统级的封装与 PCB 板连接	514
11.2.2 CPS 协同仿真流程	485	11.9 SIwave 与 Icepak 无缝电—热协同仿真	517

高速电路的完整性问题

电子设计领域的快速发展，使得由集成电路、封装和电路板构成的电子系统正朝着更大的规模、更小的体积以及更快的时钟速率这一方向发展，特别是大数据和云计算的兴起，电子系统设计已经普遍进入纳秒级的高速电路设计领域。电路的高速化、低电压化、大电流化和高集成化，使得信号链路网络、电源分配网络（Power Distribution Network, PDN）和电磁兼容/电磁干扰问题日益突出。

在低速电路可以看成“透明”的互连线，在高速电路中表现为传输线，并可能导致信号在传输过程中的错误，比如传输线之间的信号串扰随着上升沿变短而加剧、阻抗不连续造成信号反射等。此外，高速下电源的非理想性和 EMI 也会对电路产生影响。因此完整性问题已经成为高速电子系统设计能否成功的关键所在。

了解完整性理论，进而指导和验证高速电路的设计是一件刻不容缓的事情。本章将对完整性问题的定义和分类进行介绍。

1.1 高速电路的定义与完整性问题

1.1.1 高速电路的定义

所谓高速电路，是指由于信号的高速变化使电路中的模拟特性，如导线电感、电容等发生作用的电路。一般认为，工作频率超过 100MHz 的电路是高速电路。但更为准确的定义是根据信号沿变化的速度来定义。当信号边沿非常陡峭时，要考虑的谐波频率更高，信号快速变化的上升沿与下降沿将会引发传输的非预期结果。因此通常约定，如果线传播时延大于驱动端的上升时间或下降时间的 1/2，则认为此类电路是高速电路并产生传输线效应。

1.1.2 完整性问题

传统的完整性问题，只是研究信号传输中的质量，即在高速电路设计初期，设计者主要关心信号链路的信号完整性（Signal Integrity, SI），如信号的反射、衰减、串扰、延迟、色散等，一般认为电源是完美的，所以此时的完整性可以说是 SI-only。随着研究的深入，电源/地平面的谐振、SSN 噪声耦合、PDN 寄生阻抗等因素进一步影响信号的质量，因此将电源系统可能带来的不稳定问题归为一个新的名词——电源完整性（Power Integrity, PI）。随着高速信

号中高频分量的增多、电源系统的非理想, EMC 问题得到了重视, 因此高速电路设计中又要考虑电磁干扰 (Electromagnetic Interference, EMI), 即在确保传输信号质量的前提下, 同时也要降低潜在的 EMI。

在电路系统不断的朝着高速、低压、高密度、大电流的趋势发展的今天, 信号完整性、电源完整性和电磁干扰问题日益突出。同时, 它们之间紧密联系、相互影响, 因此三者需要进行协同设计。

由上述可知, 高速电路设计中存在的完整性问题主要是 SI、PI 和 EMI 问题。下面分别介绍。

1.2 高速电路的信号完整性 (SI) 问题

1.2.1 信号完整性的定义

信号完整性问题研究信号传输中的质量, 是指传输系统在信号传输过程中保持信号时域和频域特性的能力。它表明信号通过信号线传输后仍能保持其正确的功能特性, 即信号在电路中能以正确的时序、幅度及相位等做出响应。

如果电路中的信号能够以要求的时序和电压幅度到达接收器, 就表明该电路具有较好的信号完整性; 反之, 当信号不能正常响应时, 表示出现了信号完整性问题。

1.2.2 信号完整性产生的原因及要求

1. 信号完整性产生的原因

信号完整性产生的原因可以归结为以下几个主要方面:

(1) 信号的上升沿变陡。信号陡峭的上升沿对应着很宽的有效频率带宽, 过高的工作频率使得出现传输线效应, 要考虑反射、串扰、色散等因素。

(2) 芯片工作电压越来越低。信号非常容易受到干扰而导致错误翻转。

(3) 电路板的集成度高, 布线距离越来越近。互连和封装的寄生效应影响严重, 串扰加大。

2. 信号完整性的要求

根据信号完整性的定义, 对一个信号的完整性有以下两个要求: 一是波形完整, 二是时序完整。

(1) 波形完整: 要求信号的电平有效, 信号的高电平不能低于高电平的判定阈值电压, 低电平不能高于低电平的判定阈值电压, 即不能出现不定态。

如图 1.1 所示, 图中的波形在 y 轴虽然已经出现了信号完整性的一些现象, 如上冲、下冲和振铃, 但仍然是完整的, 因为没有超过其噪声余量范围。

当今高速电路的电压越来越低 (从 5V 到 3.3V、1.8V、1.2V、1V……), 时钟周期越来越短 (给瞬态信号的恢复时间越来越短), 因此振荡、噪声干扰、衰减等都严重地影响信号波形完整。

(2) 时序完整: 以同步时钟信号为基准的时序计算达到设计要求, 有足够的建立时间裕量、保持时间裕量、低的时钟抖动等以保证数据采集正确。其中涉及传输时间、飞行时间、建立时间、保持时间、时钟抖动、时钟偏移等参数。

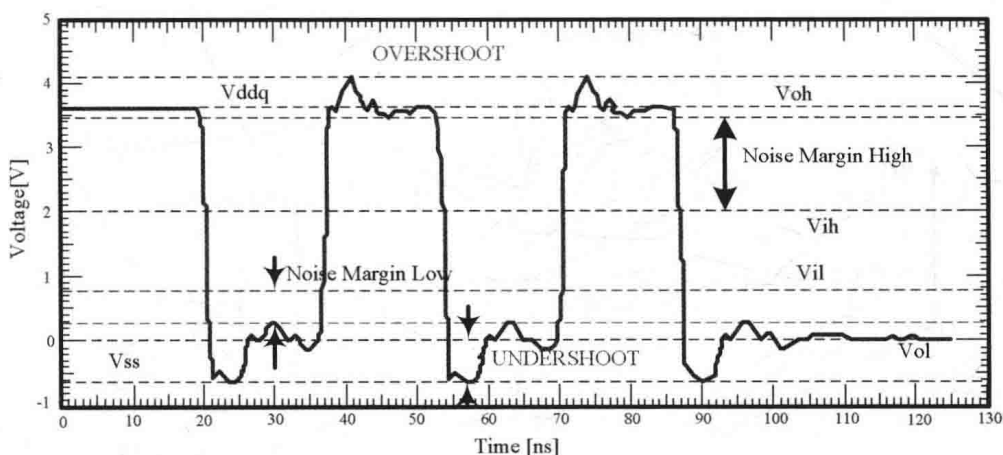


图 1.1 示波器采集到的信号波形

如图 1.2 所示为一个 D 触发器,用于时钟锁存,要求数据在时钟边沿到来前保持稳定电平,这就是所谓的“建立”时间。同样,输入数据必须在时钟边沿到来后继续有效,这就是所谓的“保持”时间,在数据保持时间内,时钟对数据进行采样。如果因为传输线的延迟、噪声抖动等问题影响到信号,则可能会导致时序上的错误,从而采样到错误的的数据。

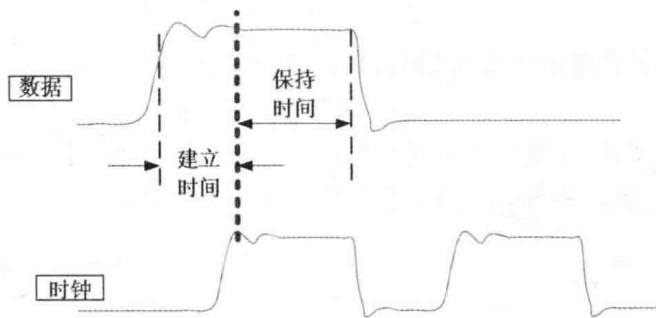
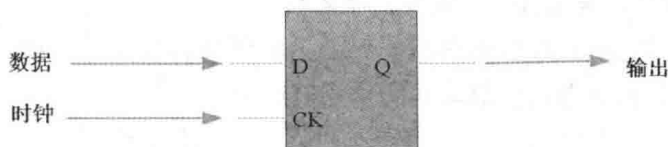


图 1.2 D 触发器

高速电路的时钟周期越来越短,寄生效应恶化信号边沿影响建立时间、走线路径失配造成时钟偏移等都严重影响了时序完整。

1.2.3 信号的时域和频域特性

由于我们分析的是信号完整性,所以先来看看信号的特性。

信号是反映信息变化的物理表现形式,信号的特性可以从时间特性和频率特性两方面来描述。时域和频域反映了信号两个不同的观测面,即两种不同观察和表示信号的方法。如图 1.3 所示,我们可以看出信号在时域和频域的关系。

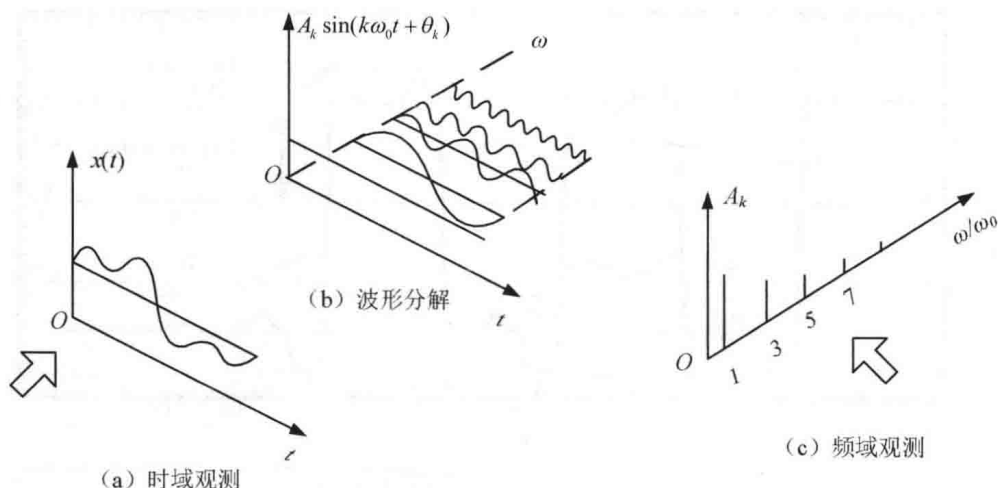


图 1.3 两种不同观测信号的方法

时间函数 $x(t)$ 是信号的时域数学模型, 按照 $x(t)$ 的自变量 t 是否能连续取值, 通常把信号分为连续时间信号和离散时间信号两类。按照 $x(t)$ 是否按一定时间间隔重复, 信号可分为周期信号和非周期信号两类。

1. 时域连续周期信号 $x(t)$ 和频域傅立叶系数

如图 1.4 所示, 对于以 T_0 为周期的任何满足狄里赫利条件的周期信号 $x(t)$, 可在复指数函数构成的信号空间中表示为复指数形式的傅立叶级数:

$$x(t) = \sum_{k=-\infty}^{+\infty} c_k e^{jk\omega_0 t} \quad (1.1)$$

$$c_k = \frac{1}{T_0} \int_{T_0} x(t) e^{-jk\omega_0 t} dt$$

式 (1.1) 确定了周期信号 $x(t)$ 和系数 c_k 之间的关系, 记为

$$x(t) \leftrightarrow c_k \quad (1.2)$$

系数 c_k 称为 $x(t)$ 的 (复指数形式的) 傅立叶系数或频谱。这些系数是对信号 $x(t)$ 中每一个谐波分量作出的度量。系数 c_0 是 $x(t)$ 中的直流或常数分量。

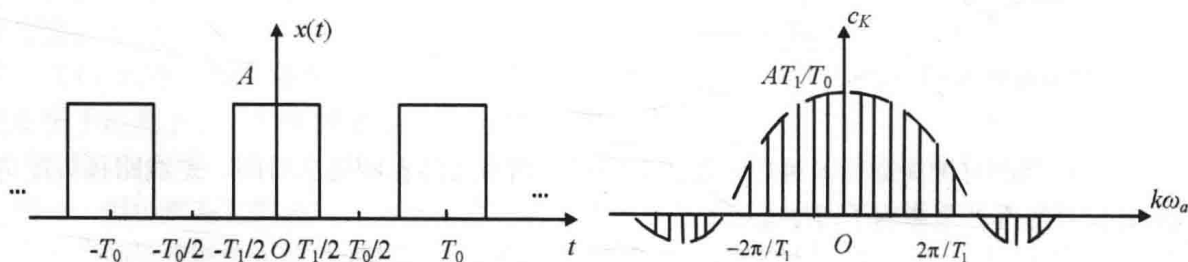


图 1.4 周期矩形脉冲信号及其频谱

同时, $x(t)$ 也可以在三角函数构成的信号空间中展开为三角傅立叶级数的形式:

$$x(t) = c_0 + 2 \sum_{k=1}^{+\infty} A_k \cos(k\omega_0 t + \theta_k) \quad (1.3)$$

两种形式的傅立叶系数的关系为:

$$c_k = A_k e^{j\theta_k}, c_{-k} = c_k^* = A_k e^{-j\theta_k} \quad (1.4)$$

周期信号的频谱有以下四种形式:

(1) 振幅频谱: 以 $2A_k$ 为纵坐标, 横坐标取正频率 $k\omega_0$, $k=0,1,2,\dots,\infty$ 所绘的线状图。

(2) 双边振幅频谱: 以 $|c_k|$ 为纵坐标, 横坐标取正负频率 $k\omega_0$, $k=0,\pm 1,\pm 2,\dots,\pm\infty$ 所绘制的线状图; 由于在实信号条件下, $|c_{-k}| = |c_k|$, 故把负频率范围的线状图折叠到正频率范围, 并使对应谱线相加, 就得到了单边振幅频谱。

(3) 相位谱: 以 θ_k 为纵坐标, $k\omega_0$ 为横坐标绘制的线状图, 相位谱也分单边谱和双边谱, 但这两种谱在正频率范围是相同的, 如在此基础上按 $\theta_{-k} = -\theta_k$ 对称关系给出负频率范围图形, 就得到双边相位谱。

(4) 功率谱: 以各正弦分量的平均功率 $(2A_k/\sqrt{2})^2$ 为纵坐标、 $k\omega_0$ 为横坐标绘制的线状图。功率谱也可以绘成双边频谱, 这时纵坐标应取 $|c_k|^2 = A_k^2$ 。无论功率谱被绘成单边还是双边的, 直流分量的平均功率都是 c_0^2 。其中帕色伐尔定理从功率的角度给出了信号的时间特性和频率特性之间的关系。该定理指出, 周期信号在时域中的平均功率等于频域中各自谐波平均功率之和。表达式为:

$$\frac{1}{T_0} \int_{-T_0/2}^{T_0/2} x^2(t) dt = c_0^2 + \frac{1}{2} \sum_{k=1}^{\infty} (2A_k)^2 \quad (1.5)$$

周期信号的频谱具有离散性、谐波性、收敛性的特点。正是基于收敛性, 才引出了信号有效频宽的概念, 即工程上往往只考虑对波形影响较大的较低频率分量, 而对波形影响不大的高频分量忽略不计。在数学上用有限项级数表示周期信号 $x(t)$, 记为

$$x_N(t) = \sum_{k=-N}^N c_k e^{jk\omega_0 t} \quad (1.6)$$

2. 时域连续非周期信号 $x(t)$ 和频谱 $X(\omega)$ 的傅立叶变换

$$x(t) = \frac{1}{2\pi} \int_{-\infty}^{+\infty} X(\omega) e^{j\omega t} d\omega \quad (1.7)$$

$$X(\omega) = \int_{-\infty}^{+\infty} x(t) e^{-j\omega t} dt$$

用符号表示为

$$\begin{aligned} X(\omega) &= \mathcal{F}[x(t)] \\ x(t) &= \mathcal{F}^{-1}[X(\omega)] \end{aligned} \quad (1.8)$$

式中, $X(\omega)$ 是 $x(t)$ 的傅立叶正变换, $x(t)$ 是 $X(\omega)$ 的傅立叶反变换, 如图 1.5 所示。

信号的有效时宽与有效频宽成反比。这里的“有效”是指能量集中频谱部分, 图 1.5 中信号的有效时间为持续时间 T_1 , 而信号的有效频宽为 $BW=2\pi/T_1$ 。

傅立叶系数与傅立叶变换的关系, 即周期信号的傅立叶系数 c_k 可以用其一个周期内信号的傅立叶变换的样本来表示:

$$c_k = X(k\omega_0)/T_0 \quad (1.9)$$

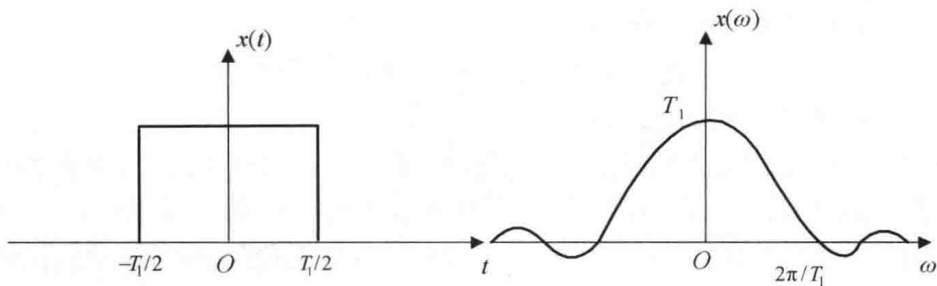


图 1.5 矩形脉冲信号及其频谱

由以上可知：

- (1) 时域为连续周期信号，则频域为离散非周期信号。
- (2) 时域为连续非周期信号，则频域为连续非周期信号。

连续时间信号还有另一种变换域分析方法——拉普拉斯变换法，简称“拉氏变换法”，记为 LT。与傅立叶变换一样，拉氏变换将连续时间信号 $x(t)$ 表示为复指数信号 e^{st} 的线性组合。区别是在傅立叶变换中 $s=j\omega$ ，它限制在 s 平面的虚轴；而在拉氏变换中 $s=\sigma+j\omega$ ，它取值于 s 平面的部分区域或整个 s 平面。因此，拉氏变换可以视为傅立叶变换的一般化。拉普拉斯变换如下：

$$X(s) = \int_{-\infty}^{+\infty} x(t)e^{-jst} dt \quad (1.10)$$

记为：

$$x(t) \leftrightarrow X(s) \quad (1.11)$$

1.2.4 电路分析的时域和频域

由于信号具有时域和频域双重特性，相应的电路分析也存在时域分析和频域分析两种方法。时域分析是本质，频域分析有其特有的优越性。

实际存在的信号可表示为时间波形，因此电路系统中的时域分析是本质的。而所谓频域则是一种积分变换，或是一种数学构造，是通过变换将信号的时间函数变为频率函数。根据傅氏变换和拉氏变换理论，时间变量可转换为虚频率变量或复频率变量，可使电路分析过程大为简化，微分和积分将被代数运算所代替，繁杂的卷积积分变为极简单的乘法，因此频域分析有其特有的优越性。

(1) 对于低速脉冲线性电路，其电路元件可以等效看成集总元件（也叫集中元件）R/L/C，通过时域方法求解其常系数线性微分方程，即可得到时域响应。

(2) 对于高速电路而言，虽然我们要求的最终结果仍为时域响应，但由于电路元件需要采用分布参数模型，时域方法必须求解同时包含时间和空间变量的偏微分方程，求解难度较大。因此，可以在频域进行处理，再通过频域和时域之间的数值变换，得到高速电路的时域响应。

数字工程师往往关心信号的时域问题，如通过示波器观察其波形，利用数字逻辑分析仪分析数字信号的逻辑关系，这种方式直观、方便；而微波工程师常常关心信号的频域问题，在一频率范围内考虑信号的传输、反射及损耗等，可以通过网络参数来分析和解决问题。实际上由于信号的双重性，信号完整性问题要从时域和频域两个方面进行分析，信号的时域分析方法与频域分析方法是密不可分的，两种方法运用得当，可以相得益彰。在时域中很复杂的某些问题，在频域中显得比较简单；而在频域中显得比较复杂的某些问题，在时域中却比较容易解决。

1.2.5 信号的上升沿和带宽

1. 脉冲波形的性质

在数字系统中常用的脉冲波形（如时钟信号）通常采用两种方法获取：一种是利用脉冲振荡器直接产生；另一种是对已有的信号进行整形，以使其变换成所需要的脉冲波形。为了更好地理解产生信号完整性问题的原因，有必要对理想和非理想数字脉冲波形进行简单的回顾和分析。

为了定量描述矩形脉冲的特性，经常使用如图 1.6 所示的几个主要参数。

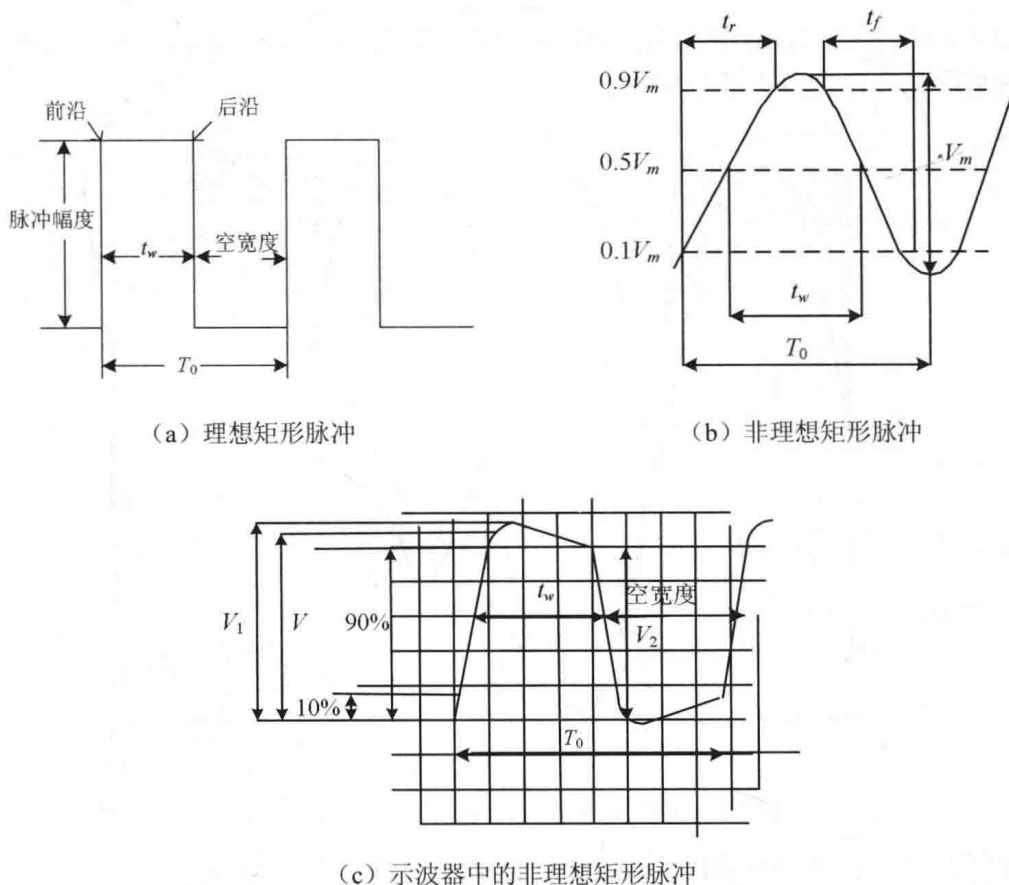


图 1.6 几种矩形脉冲波形

重复周期 T_0 : 从一个脉冲的前沿到另一个脉冲的前沿所测量的时间;

脉冲幅度 V_m : 指的是脉冲电压变化幅度的最大值;

脉冲宽度 t_w : 脉冲电压上升到 $0.5V_m$ 起至下降到 $0.5V_m$ 的时间;

空宽度: 脉冲之间的时间;

占空系数: 脉冲占有时间和周期的比;

占/空比 (M/S): 脉冲宽度与空宽度之比;

上升时间 t_r : 脉冲电压从 $0.1V_m$ 上升到 $0.9V_m$ 所需的时间;

下降时间 t_f : 脉冲电压从 $0.9V_m$ 下降到 $0.1V_m$ 所需的时间;