

ARM公司微控制器系统级设计专家Joseph Yiu享誉业界的代表作品!

ARM MCU工具总监Reinhard Keil作序!

系统论述Cortex-M0与Cortex-M0+的内核、体系结构、指令集、编译器、
程序设计及软件移植的经典作品!

清华

开发者书库



The Definitive Guide to ARM Cortex-M0 and Cortex-M0+ Processors
(2nd Edition)

ARM Cortex-M0 与 Cortex-M0+

权威指南

(第2版)

Joseph Yiu◎著
吴常玉 张淑 吴卫东◎译

清华大学出版社





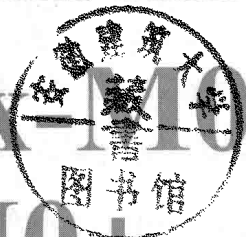
开发者书库



The Definitive Guide to ARM Cortex-M0 and Cortex-M0+ Processors

(2nd Edition)

ARM Cortex-M0 与 Cortex-M0+



权威指南

(第2版)

Joseph Yiu◎著

吴堂工 张淑 吴卫左◎译

清华大学出版社

北京

The Definitive Guide to the ARM Cortex-M0 and Cortex-M0+ Processors, 2nd Edition

Joseph Yiu

ISBN: 9780128032770

Copyright © 2015 by Elsevier. All rights reserved.

Authorized Simplified Chinese translation published by the Proprietor.

Copyright © 2017 by Elsevier (Singapore) Pte Ltd and Tsinghua University Press. All rights reserved.

Published in China by Tsinghua University Press under special arrangement with Elsevier (Singapore) Pte Ltd. This edition is authorized for sale in China only, excluding Hong Kong SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书简体中文版由 Elsevier (Singapore) Pte Ltd. 授予清华大学出版社在中国大陆地区(不包括香港、澳门特别行政区以及台湾地区)出版与发行。未经许可之出口,视为违反著作权法,将受法律之制裁。

北京市版权局著作权合同登记号 图字: 01-2016-8814

本书封底贴有 Elsevier 防伪标签,无标签者不得销售。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话: 010-62782989 13701121933

图书在版编目(CIP)数据

ARM Cortex-M0 与 Cortex-M0+ 权威指南(第2版)/(英)姚文祥著; 吴常玉,张淑,吴卫东译. —北京: 清华大学出版社, 2018

(清华开发者书库)

书名原文: The Definitive Guide to ARM Cortex-M0 and Cortex-M0+ Processors, 2nd Edition

ISBN 978-7-302-47331-2

I. ①A… II. ①姚… ②吴… ③张… ④吴… III. ①微处理器—指南 IV. ①TP332-62

中国版本图书馆 CIP 数据核字(2017)第 124546 号

责任编辑: 盛东亮 赵晓宁

封面设计: 李召霞

责任校对: 梁毅

责任印制: 王静怡

出版发行: 清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座

邮 编: 100084

社总机: 010-62770175

邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者: 三河市铭诚印务有限公司

经 销: 全国新华书店

开 本: 186mm×240mm 印 张: 40.25

字 数: 923 千字

版 次: 2018 年 1 月第 1 版

印 次: 2018 年 1 月第 1 次印刷

印 数: 1~2500

定 价: 128.00 元

产品编号: 069089-01

译者序

FOREWORD

从 2008 年开始,基于 Cortex-M3 的单片机以其高性能、低成本及易于使用等诸多优势,已经取代 ARM7,成长为 32 位微控制器的主流。而同属于 Cortex 系列的 Cortex-M0 和 Cortex-M0+ 处理器则以低功耗、低成本为突出特点,其性能相对于传统的 8 位/16 位处理器具有巨大优势,因此在市场上也占有一席之地。

从最初的 8051、ARM7 到今天的 Cortex-M0 和 Cortex-M3 等处理器,我使用单片机已经超过 10 年,在项目开发过程中,个人体会最深的就是芯片的高性能和易用性。

以前编写 8 位机的代码时,为了保证任务的正确执行,我们可能还需要考虑代码的执行速度能否满足任务的需求,而对于 Cortex-M0,由于芯片本身的性能及编译器的效率,一般情况下,我们无须为执行时间而优化代码,编写单片机的代码就如同计算机程序一样方便。

另一方面,因为这些单片机具有诸多外设以及众多控制和状态寄存器,了解它们需要花费一定的时间,但厂家一般都提供了丰富的底层驱动库,结合开发工具提供的工程示例,我们无须在底层代码上花费太多时间,从而可以专注于应用功能的实现。由于这些单片机都具有相同的内核架构,因此熟悉了其中一个,其他产品也能很快上手。

在所有介绍 Cortex-M0/M0+ 的书籍中,本书无疑是最经典的一本,一方面,作者本人就是 ARM 公司的专家,了解 Cortex-M0/M0+ 架构的设计;另一方面,作者选取的角度非常合适,既有架构设计的细节,也有程序代码实现示例,而且对容易出现问题的地方进行了说明。另外,由于 Cortex-M0/M0+ 处理器版本的更新,本书作为第二版,也对上一版的内容进行了修改和补充。

本书内容丰富,相信无论是新手还是熟练开发人员,都可以从中找到有用的信息。限于译者水平,疏漏之处敬请批评指正,最后希望这本书能给读者带来帮助。

译者

2017 年 11 月

推荐序

FOREWORD

我的职业生涯始于 1982 年,在微处理器软件部门工作,20 世纪 90 年代主要使用的微控制器架构是 8051,因为那时所有的嵌入式应用都是基于 8051 的。多年以来,嵌入式取得了巨大进展,且出现了许多种处理器架构。目前来说,由于芯片厂家和技术极多,微控制器市场已经非常分散。数年以前,每个嵌入式应用都是从头开始设计的,根本没有软件重用,而且工程师要应对项目的挑战,也需要从头培训。

但近年来,微控制器系统变得越来越复杂,且为了满足更多特性及方便操作的要求,所需的性能也越来越高。这些系统一般对价格敏感,因此许多微控制器系统都是基于高性能 32 位处理器的单芯片设计。同时,成本压力使得软件开发工作也需要标准化,而复杂些的 I/O 连接则会涉及多种设备。

为了解决这些挑战,业界已经将 ARM Cortex-M 处理器系列当作了标准微控制器架构。超过 200 家公司获得了这些处理器的授权,涉及标准微控制器、各种传感器以及完整的物联网无线通信系统等产品。

为了支持多种应用,ARM 在 Cortex-M 架构的基础上开发了多款处理器,在低端领域,Cortex-M0 和 Cortex-M0+ 处理器可用于之前 8 位微控制器占主流的应用。毫无疑问,这些处理器目前已经广泛应用于低成本设备。

有了这些特性更加丰富的微控制器,基于这些设备的软件开发工作也变得更加复杂。实时操作系统和预编译中间件的使用,已经被无数人所接受,且在软件工程中的作用越发重要。对于开发人员而言,将这些部件组合起来可能会有一些问题,但遵循工业标准,可以降低系统开发成本,并加快推向市场的时间。Cortex-M 处理器架构和 CMSIS 软件编程标准就是这种硬件和软件标准化的基础。

Joseph 所著的本书介绍了基于 ARM Cortex-M0 或 Cortex-M0+ 处理器的应用设计方法。由于这本书可以让你加深对自己日常工作的理解,因此我将这本书推荐给每位嵌入式工程师。

Reinhard Keil
ARM MCU 工具总监

前言

PREFACE

从 2011 年开始,嵌入式系统技术有了很大的变化,当时本书的第一版刚好出版。2012 年,ARM 发布了 Cortex-M0+处理器,并在 2014 年发布了 Cortex-M7。今天,Cortex-M 处理器应用广泛,其中包括多种微控制器、混合信号以及无线通信芯片。

除了处理器设计,嵌入式软件开发技术也有了一定的进步,随着 ARM Cortex-M 微控制器的广泛应用,微控制器软件开发人员在开发方面也越发成熟。同时,随着开发组件的优化,人们也在继续改进电池寿命以及能耗效率。

有了这些变化,微控制器用户需要快速适应新的技术,本书的这一版也有了许多新信息和内容的提升。除了和 Cortex-M0+处理器有关的信息外,还介绍了使用多种常见开发组件的例子。例如,本书详细描述了微控制器低功耗特性的使用,并在一个简单的应用中使用了 RTOS。

由于物联网(IoT)受到了越来越多的关注,且正在成为主流,越来越多的人都开始学习嵌入式编程。另外,许多高校在教学方面,也从老式的 8 位和 16 位微控制器转向了 ARM Cortex-M 等 32 位处理器。因此,本书中的许多部分都进行了重新编写,并且还加入了许多基本的例子,以满足初学者、学生或业余爱好者的需求。

当然,专业嵌入式软件开发人员、研究人员或半导体产品设计人员等许多读者都希望看到一些更加深入的信息,为了满足这些人的需求,本书还增加了不少技术细节以及高级应用示例。

希望你能从本书中学到东西,并在下一个项目中使用 Cortex-M 处理器时找到乐趣。

学习资源下载地址: <http://booksite.elsevier.com/9780128032770>。

Joseph

致谢

ACKNOWLEDGEMENTS

在本书以及本书第一版的调查和书写过程中,我得到了许多人的帮助。

首先要感谢给我提供第一版反馈的各位读者,有了你们的帮助,第二版才能有进步。

包括 Colin Jones 和 Edmund Player 在内的 ARM 公司不少同事,他们都对本书的内容进行了检查,许多公司也给予了我很大的帮助,比如 ST Microelectronics、Freescale 和 IAR Systems。

当然,没有第一版的成功,第二版也就无从谈起,因此我对下面这些在第一版时就给了我很大帮助的人员表示感谢: Amit Bhojraj、Bob (Robert) Boys、David Donley、Derek Morris、Dominic Pajak、Drew Barbier、Jamie Brettle、Jeffrey S. Mueller、Jim Kemerling、Joe Yu、John Davies、Jon Marsh、Kenneth Dwyer、Milorad Cvjetkovic、Nick Sampays、Reinhard Keil、Simon Craske 以及 William Farlow。

我还要感谢 Elsevier 的工作人员,本书的出版有赖于他们专业的工作。

最后,非常感谢我工作和生活中的朋友,有了他们不遗余力的鼓励,本书才得以开始并完成。

Joseph

术语和缩写

缩写	含义
AAPCS	ARM 架构过程调用标准
AHB	高级高性能总线
ALU	算术逻辑单元
AMBA	高级微控制器总线架构
APB	高级外设总线
API	应用编程接口
BE8	字节不变大端模式
BPU	断点单元
CMOS	互补金属氧化物半导体
CMSIS	Cortex 微控制器软件接口标准
CPU	中央处理单元
DAP	调试访问端口
DDR	双倍速率(存储器)
DS-5	开发平台 5
DWT	数据监视点和跟踪单元
EABI/ABI	嵌入式应用二进制接口
EWARM	IAR ARM 嵌入式开发平台
EXC_RETURN	异常返回
FPGA	现场可编程门阵列
GCC	GNU C 编译器
GPIO	通用输入输出
GPU	图形处理单元

HAL	硬件抽象层
ICE	在线仿真器
IDE	集成开发环境
ISA	指令集架构
ISR	中断服务程序
JTAG	联合测试行动小组(一种标准测试和调试接口)
LR	链接寄存器
LSB	最低位
MCU	微控制器单元
MDK/MDK-ARM	ARM Keil 微控制器开发套件
MSB	最高位
MTB	微跟踪缓冲
MSP	主栈指针
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
OS	操作系统
PC	程序计数器
PCB	印刷电路板
PSP	进程栈指针
PSR/xPSR	程序状态寄存器
RTC	实时时钟
RVDS	ARM RealView 开发组件
RTOS	实时操作系统
RTX	Keil 实时执行内核
SCB	系统控制块
SCS	系统控制空间
SoC	片上系统

SP	栈指针
SPI	串行外设接口
SWD	串行线调试
TAP	测试访问端口
TRM	技术参考手册
UART	通用异步收发器
ULP	超低功耗
USB	通用串行总线
WIC	唤醒中断控制器

本书约定

本书中使用了多种约定,例如,

(1) 普通汇编程序代码:

```
MOV R0, R1 ;将数据从寄存器 R1 送至寄存器 R0 中
```

(2) 汇编程序语法(“<>”中的内容需要被实际的寄存器名代替):

```
MRS <reg>, <special_reg>
```

(3) 程序代码:

```
for (i = 0; i < 3; i++) {func1(); }
```

(4) 伪代码

```
if(a > b) {...
```

(5) 数值:

- 4'hC、0x123 都是十六进制数值;
- #3 表示 3 号条目(例如,IRQ #3 表示编号为 3 的 IRQ);
- #immed_12 表示 12 位立即数;
- 寄存器位主要用于表示基于位的一部分数值,例如,bit[15:12]表示 15 到 12 位。

(6) 寄存器访问类型:

- R 为只读;
- W 为只写;
- R/W 为可读可写;
- R/Wc 表示可读,可被写操作清除。

目录

CONTENTS

译者序	1
推荐序	3
前言	5
致谢	7
术语和缩写	9
本书约定	13
第 1 章 概论	1
1.1 欢迎来到嵌入式处理器的世界	1
1.1.1 处理器有什么作用	1
1.1.2 处理器、CPU、内核、微控制器及其命名	2
1.1.3 嵌入式系统的编程	2
1.1.4 学习微控制器需要了解什么	3
1.2 理解处理器的类型	3
1.2.1 处理器为什么有很多种类	3
1.2.2 ARM 处理器家族概述	4
1.2.3 模糊边界	6
1.2.4 ARM Cortex-M 处理器系列	6
1.2.5 ARM Cortex-M0 和 Cortex-M0+ 处理器简介	9
1.2.6 从 Cortex-M0 处理器到 Cortex-M0+ 处理器	10
1.2.7 Cortex-M0 和 Cortex-M0+ 处理器的应用	13
1.3 微控制器内部有什么	14
1.3.1 微控制器内常见部件	14
1.3.2 微控制器应用的处理器的特点	15

1.3.3	硅片技术	17
1.4	ARM 介绍	17
1.4.1	ARM 生产芯片吗	17
1.4.2	ARM 的产品是什么	17
1.4.3	芯片厂商为什么不设计自己的处理器	18
1.4.4	ARM 生态系统有什么特殊之处	18
1.5	ARM 处理器和 ARM 微控制器方面的资源	19
1.5.1	ARM 主页	19
1.5.2	微控制器厂商提供的资源	21
1.5.3	工具厂商提供的资源	21
1.5.4	其他资源	22
第 2 章	技术综述	23
2.1	Cortex-M0 和 Cortex-M0+ 处理器	23
2.2	模块框图	25
2.3	典型系统	27
2.4	什么是 ARMv6-M 架构	29
2.5	Cortex-M 处理器间的软件可移植性	30
2.6	ARM Cortex-M0 和 Cortex-M0+ 处理器的优势	31
2.6.1	低功耗和能耗效率	31
2.6.2	高代码密度	32
2.6.3	低中断等待和确定行为	32
2.6.4	易于使用	32
2.6.5	系统级特性和 OS 支持特性	33
2.6.6	调试特性	33
2.6.7	可配置性、灵活性和可扩展性	33
2.6.8	软件可移植性和可重用性	34
2.6.9	产品选择的多样性	34
2.6.10	生态系统支持	35
2.7	Cortex-M0 和 Cortex-M0+ 处理器的应用	35
2.7.1	微控制器	35
2.7.2	传感器	36
2.7.3	传感器集线器	36
2.7.4	电源管理 IC	36
2.7.5	ASSP 和 ASIC	36
2.7.6	片上系统中的子系统	37

2.8	为什么要在微控制器应用中使用 32 位处理器	37
2.8.1	性能	37
2.8.2	代码密度	38
2.8.3	ARM 架构的其他优势	40
2.8.4	软件可重用性	41
第 3 章	嵌入式软件开发介绍	42
3.1	欢迎进入嵌入式系统编程	42
3.2	基本概念	42
3.2.1	复位	42
3.2.2	时钟	43
3.2.3	电压	43
3.2.4	输入和输出	44
3.2.5	嵌入式软件程序流程介绍	44
3.2.6	编程语言选择	48
3.3	ARM Cortex-M 编程介绍	49
3.3.1	C 编程数据类型	49
3.3.2	用 C 访问外设	50
3.3.3	程序映像内有什么	54
3.3.4	SRAM 中的数据	55
3.3.5	微控制器启动时会发生什么	56
3.4	软件开发流程	58
3.5	Cortex 微控制器软件接口标准	60
3.5.1	CMSIS 介绍	60
3.5.2	CMSIS-CORE 所做的标准化	62
3.5.3	CMSIS-CORE 的组织	63
3.5.4	使用 CMSIS-CORE	63
3.5.5	CMSIS 的优势	66
3.6	软件开发的其它信息	67
第 4 章	架构	68
4.1	ARMv6-M 架构综述	68
4.1.1	架构的含义	68
4.1.2	ARMv6-M 架构背景	68
4.2	编程模型	69
4.2.1	操作模式和状态	69

4.2.2	寄存器和特殊寄存器	71
4.2.3	APSR 的行为	75
4.3	存储器系统	76
4.3.1	概述	76
4.3.2	单周期 I/O 接口	77
4.3.3	存储器保护单元	78
4.4	栈存储操作	78
4.5	异常和中断	80
4.6	嵌套向量中断控制器	81
4.6.1	灵活的中断管理	81
4.6.2	嵌套中断支持	82
4.6.3	向量异常入口	82
4.6.4	中断屏蔽	82
4.7	系统控制块	82
4.8	调试系统	82
4.9	程序映像和启动流程	83
第 5 章	指令集	86
5.1	指令集是什么	86
5.2	ARM 和 Thumb 指令集背景	87
5.3	汇编基础	89
5.3.1	汇编语法一览	89
5.3.2	后缀的使用	93
5.3.3	统一汇编语言(UAL)	93
5.4	指令列表	94
5.4.1	处理器内传送数据	95
5.4.2	存储器访问	97
5.4.3	栈存储访问	101
5.4.4	算术运算	102
5.4.5	逻辑运算	107
5.4.6	移位和循环移位运算	109
5.4.7	展开和顺序反转运算	111
5.4.8	程序流控制	113
5.4.9	存储器屏障指令	115
5.4.10	异常相关指令	117
5.4.11	休眠模式特性相关指令	118

5.4.12 其他指令	119
5.5 伪指令	120
第 6 章 指令使用示例	122
6.1 概述	122
6.2 程序控制	122
6.2.1 if-then-else	122
6.2.2 循环	123
6.2.3 跳转指令	123
6.2.4 跳转指令的典型用法	124
6.2.5 函数调用和函数返回	125
6.2.6 跳转表	126
6.3 数据访问	128
6.3.1 简单数据访问	128
6.3.2 使用存储器访问指令的例子	128
6.4 数据类型转换	130
6.4.1 数据大小的转换	131
6.4.2 大小端转换	131
6.5 数据处理	132
6.5.1 64 位/128 位加法	132
6.5.2 64 位/128 位减法	133
6.5.3 整数除法	133
6.5.4 无符号整数开方根	135
6.5.5 位和位域计算	136
第 7 章 存储器系统	139
7.1 微控制器中的存储器系统	139
7.2 Cortex-M0 和 Cortex-M0+ 处理器中的总线系统	140
7.3 存储器映射	141
7.3.1 概述	141
7.3.2 系统级设计	143
7.4 程序存储器、Bootloader 和存储器重映射	144
7.4.1 程序存储器和 Bootloader	144
7.4.2 存储器映射	144
7.5 数据存储	145
7.6 小端和大端支持	146

7.7	数据类型	148
7.8	存储器属性和存储器访问权限	149
7.9	硬件行为对编程的影响	151
7.9.1	数据对齐	151
7.9.2	访问非法地址	152
7.9.3	多加载和存储指令的使用	152
7.9.4	等待状态	152
第 8 章	异常和中断	154
8.1	异常和中断的含义	154
8.2	Cortex-M0 和 Cortex-M0+ 处理器内的异常类型	155
8.2.1	概述	155
8.2.2	不可屏蔽中断	156
8.2.3	HardFault	156
8.2.4	SVC	156
8.2.5	可挂起的系统调用	156
8.2.6	系统节拍	157
8.2.7	中断	157
8.3	NVIC 简介	157
8.4	异常优先级定义	158
8.5	向量表	159
8.6	异常流程概述	161
8.6.1	接受异常	161
8.6.2	压栈和出栈	161
8.6.3	异常返回指令	162
8.6.4	末尾连锁	162
8.6.5	延迟到达	162
8.7	EXC_RETURN	163
8.8	用于中断控制的 NVIC 控制寄存器	166
8.8.1	NVIC 控制寄存器概述	166
8.8.2	中断使能和清除使能	166
8.8.3	中断挂起和清除挂起	168
8.8.4	中断优先级	169
8.9	异常屏蔽寄存器 (PRIMASK)	171
8.10	中断输入和挂起行为	172
8.10.1	简单中断处理	172