

Design Theories and Methods
of Radiation-Hardened CMOS
Integrated Circuits

抗辐射集成电路设计 理论与方法

高 武 编著

清华大学出版社

Design Theories and Methods
of Radiation-Hardened CMOS
Integrated Circuits

抗辐射集成电路设计 理论与方法

高 武 著



清华大学出版社
北京

内 容 简 介

本书首先介绍辐射环境、辐射相互作用物理过程及若干种辐射效应；接下来，本书详细介绍集成电路抗辐射加固设计方法学，包括单粒子门锁加固策略及测试、辐射加固器件的 SPICE 模型、抗辐射单元库设计、自动综合的抗辐射数字电路设计、模拟和混合信号电路加固设计等；最后，本书介绍集成电路辐射效应仿真、单粒子效应的脉冲激光测试原理和辐射加固保障测试。

本书可作为微电子和核科学等领域相关教师、研究生和工程人员在学术研究和工程技术方面的参考书。

本书封面贴有清华大学出版社防伪标签，无标签者不得销售。

版权所有，侵权必究。侵权举报电话：010-62782989 13701121933

图书在版编目(CIP)数据

抗辐射集成电路设计理论与方法/高武编著. —北京：清华大学出版社，2018
ISBN 978-7-302-50529-7

I. ①抗… II. ①高… III. ①抗辐射性—集成电路—电路设计 IV. ①TN402

中国版本图书馆 CIP 数据核字(2018)第 139414 号

责任编辑：王 芳

封面设计：常雪影

责任校对：李建庄

责任印制：宋 林

出版发行：清华大学出版社

网 址：<http://www.tup.com.cn>, <http://www.wqbook.com>

地 址：北京清华大学学研大厦 A 座 邮 编：100084

社 总 机：010-62770175 邮 购：010-62786544

投稿与读者服务：010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈：010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载：<http://www.tup.com.cn>, 010-62795954

印 装 者：三河市铭诚印务有限公司

经 销：全国新华书店

开 本：185mm×260mm 印 张：20 彩 插：4 字 数：526 千字

版 次：2018 年 10 月第 1 版

印 次：2018 年 10 月第 1 次印刷

定 价：139.00 元

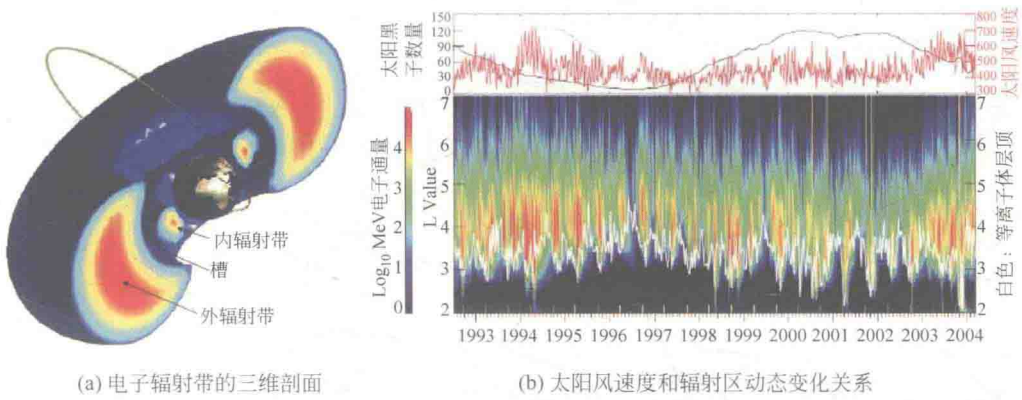


图 1-5 双辐射带结构

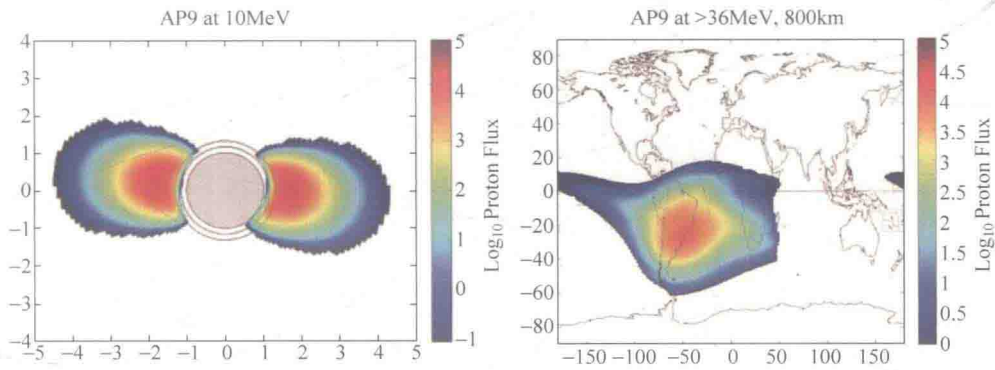


图 1-6 AP9 模型中捕获的质子带的两个视图

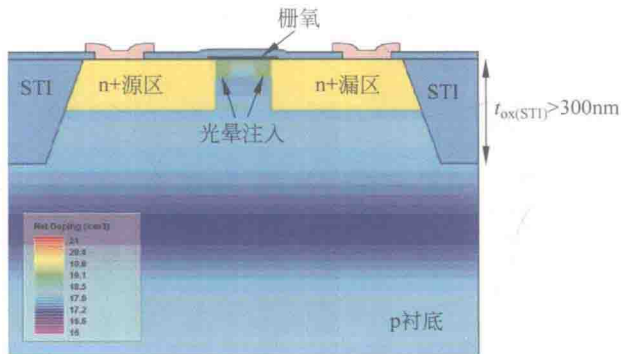


图 3-11 先进 CMOS 技术中的 n 沟道 MOSFET 的代表性横截面

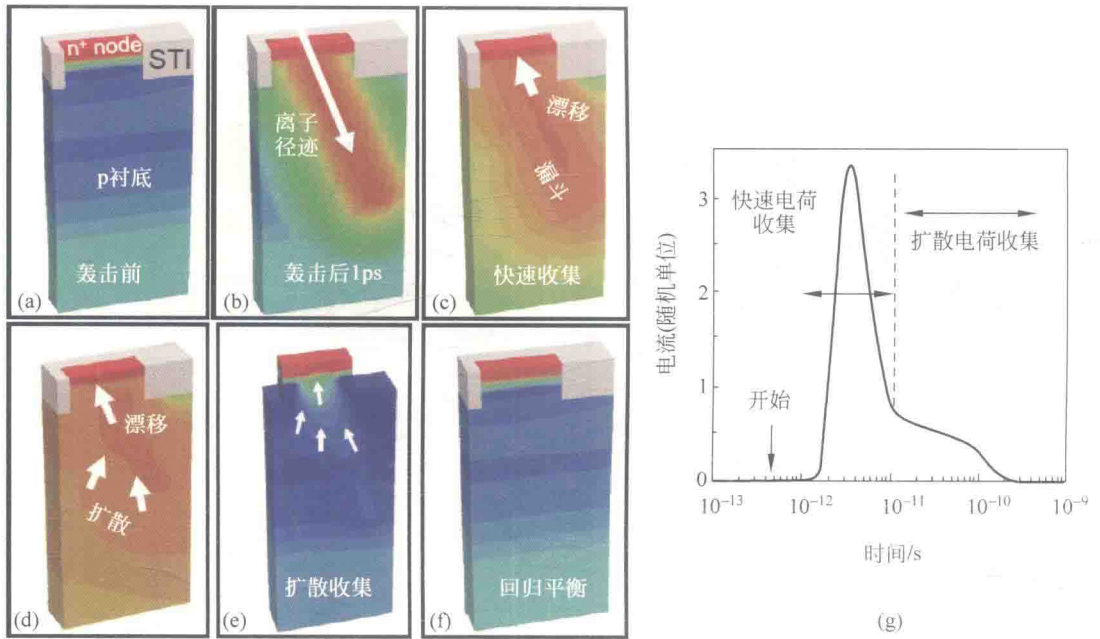


图 5-1 在反向偏置结中的电荷产生、运输和收集阶段以及由高能离子通过产生的合成电流脉冲

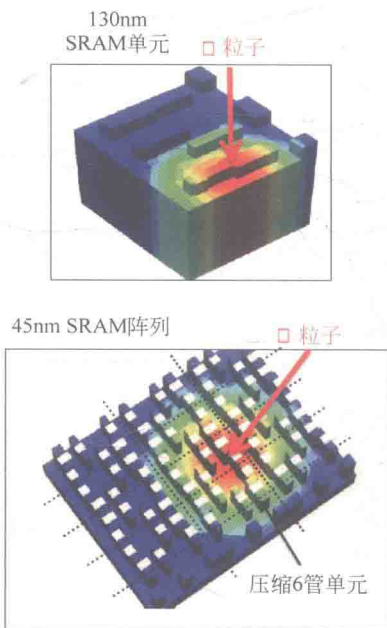


图 5-9 130nm 和 45nm 工艺中单个 α 粒子轰击 SRAM 区域的示意图

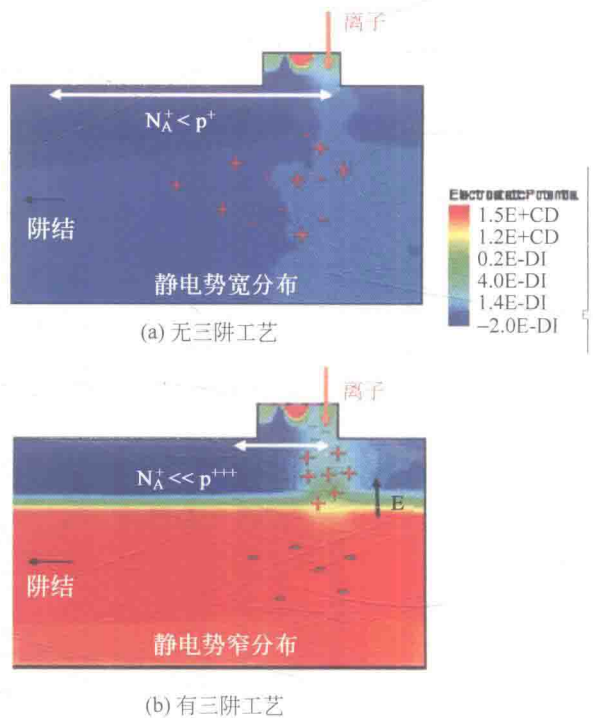
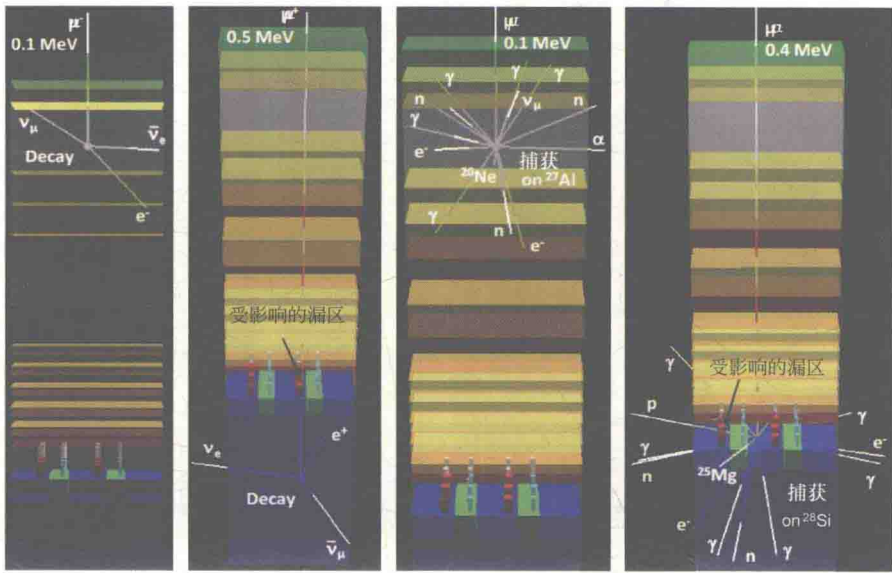


图 5-12 65nm SRAM 存储器单元离子径迹周围的静电势分布



(a) 后道(Al层)中的 μ^- 衰变 (b) 硅衬底中的 μ^- 衰变 (c) 后道中发生的两个 μ^- 俘获事件 (d) 硅中发生的两个 μ^- 俘获事件

图 5-21 四个事件的可视化示意图

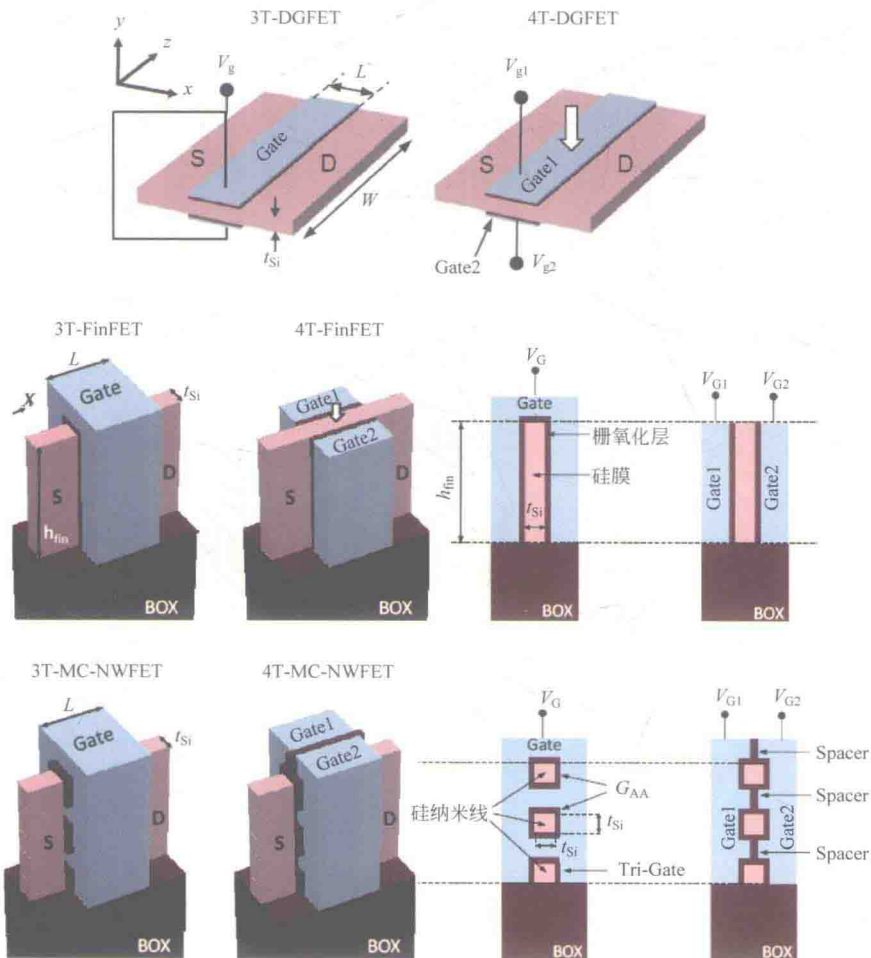


图 5-32 具有三端或四端的三维双栅极、FinFET 和多沟道纳米线场效应管结构的示意图

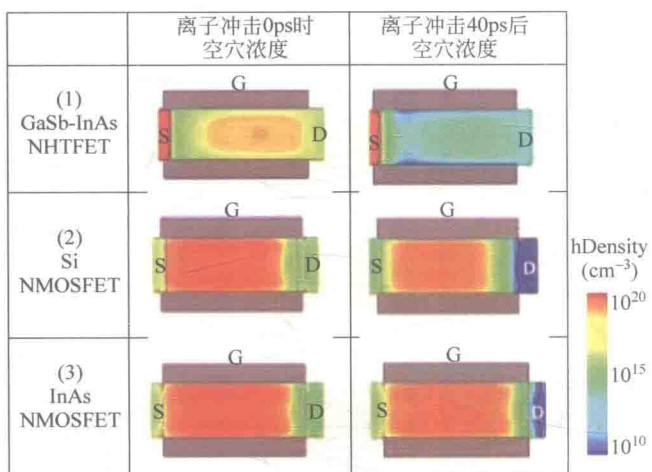


图 5-36 n 型器件沟道中空穴密度的时间演变

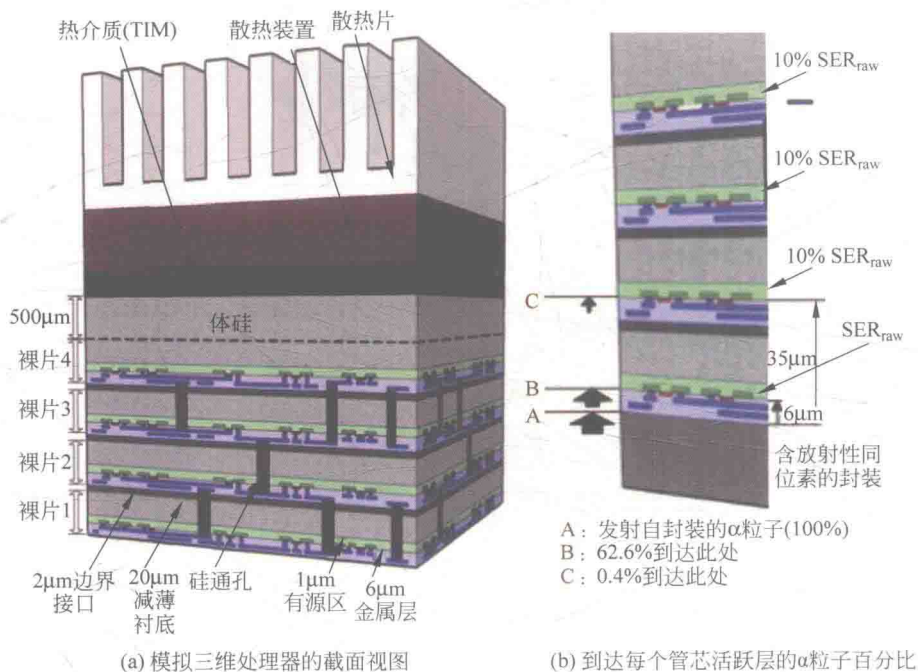


图 5-44 三维芯片微架构软错误率

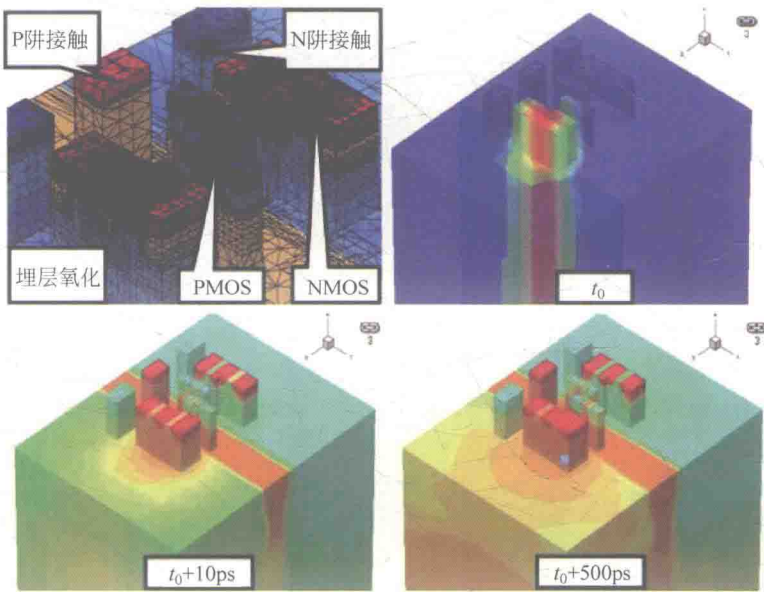
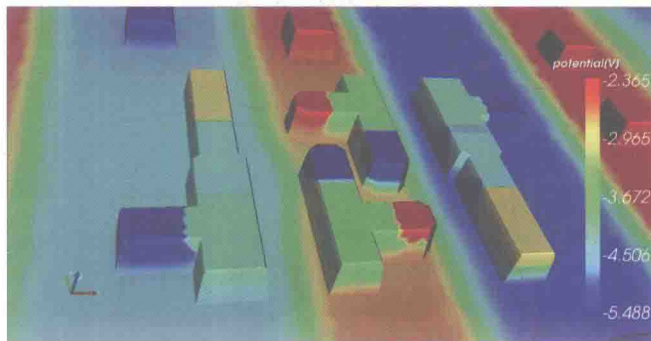
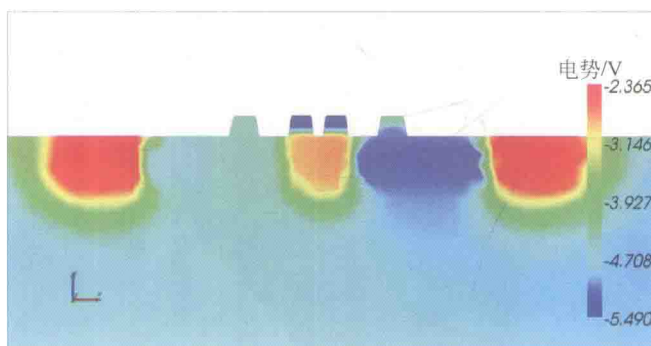


图 11-3 电路级单粒子效应的全三维数字仿真

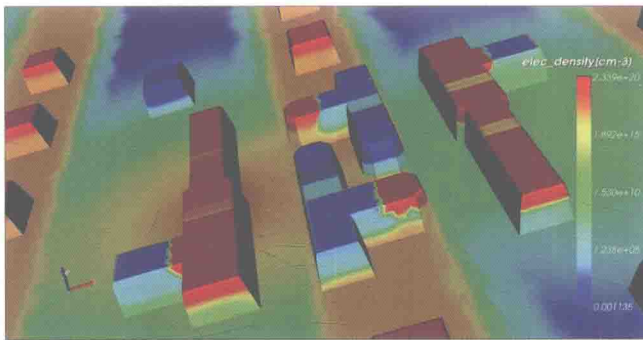


(a) 电势分布

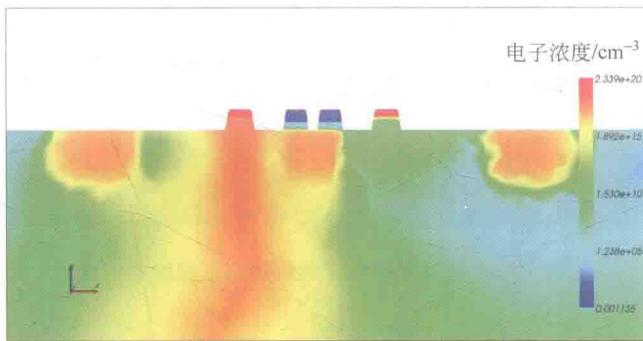


(b) 沿 $y=0$ 的电势分布剖面

图 11-24 SRAM 在 30ps 时的电势分布



(a) 电子浓度分布



(b) 沿y=0的电子浓度分布剖面

图 11-25 SRAM 在 30ps 时的电子浓度分布

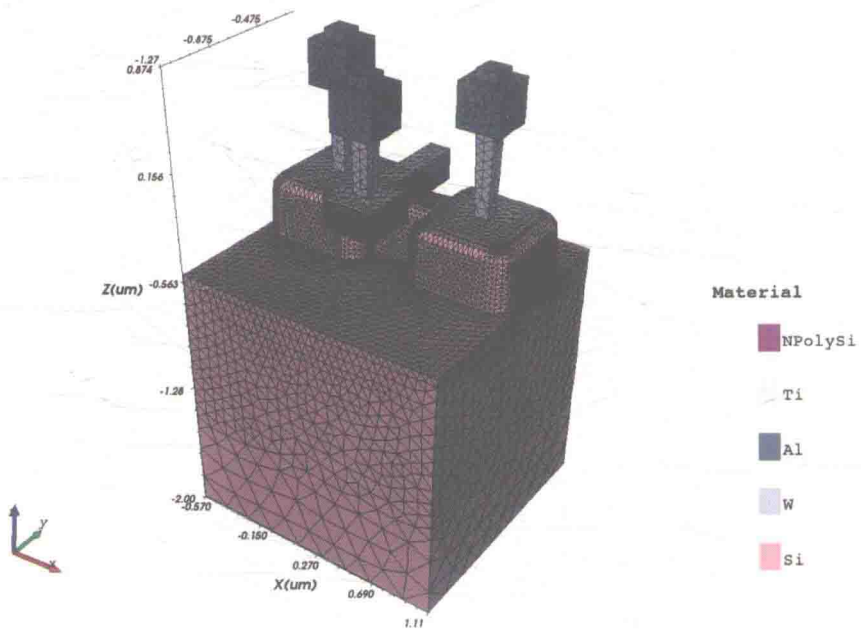


图 11-29 130nm 硅 NMOS 的三维结构

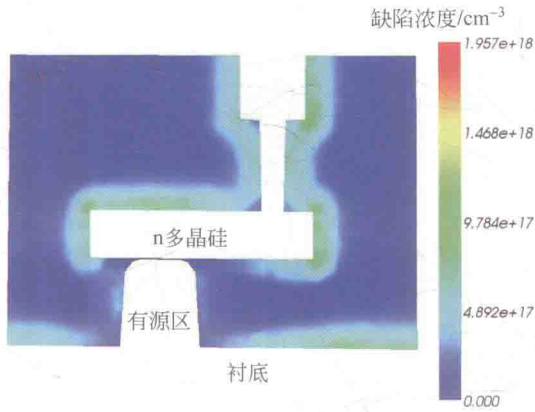


图 11-30 仿真得到的 500krad 剂量时, SiO_2 中缺陷浓度剖面图

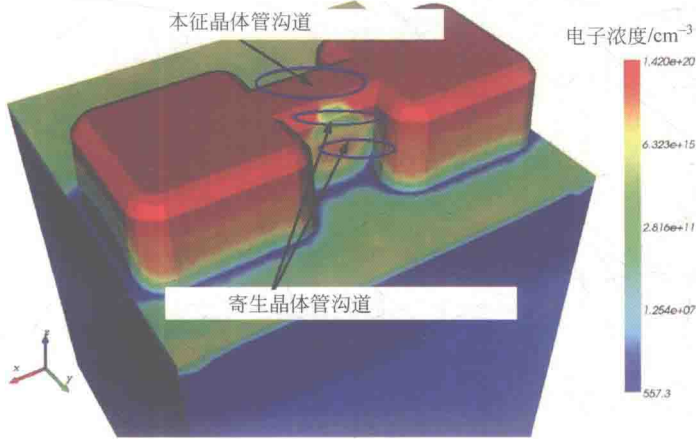


图 11-31 500krad 剂量后硅表面电子浓度分布

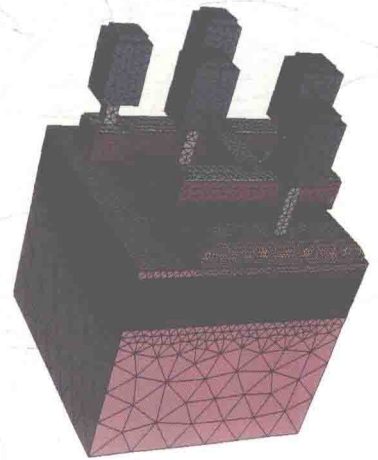


图 11-34 180nm 的 SOI NMOS 晶体管(H栅)的三维结构

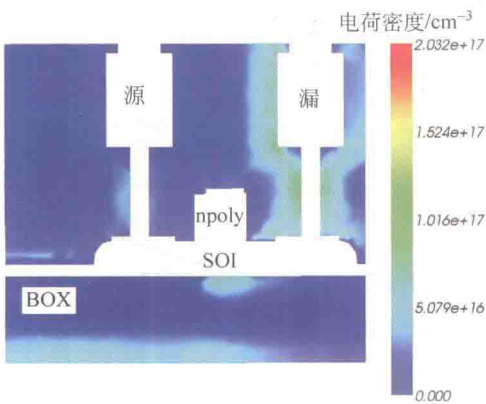


图 11-35 SOI 晶体管在总剂量 100krad 后的固定电荷密度分布

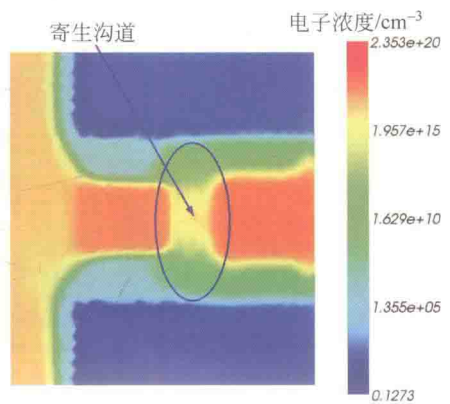


图 11-36 SOI 晶体管在 100krad 时工作电压 $V_g = 1.8\text{V}, V_d = 1.8\text{V}$ 时的电子浓度

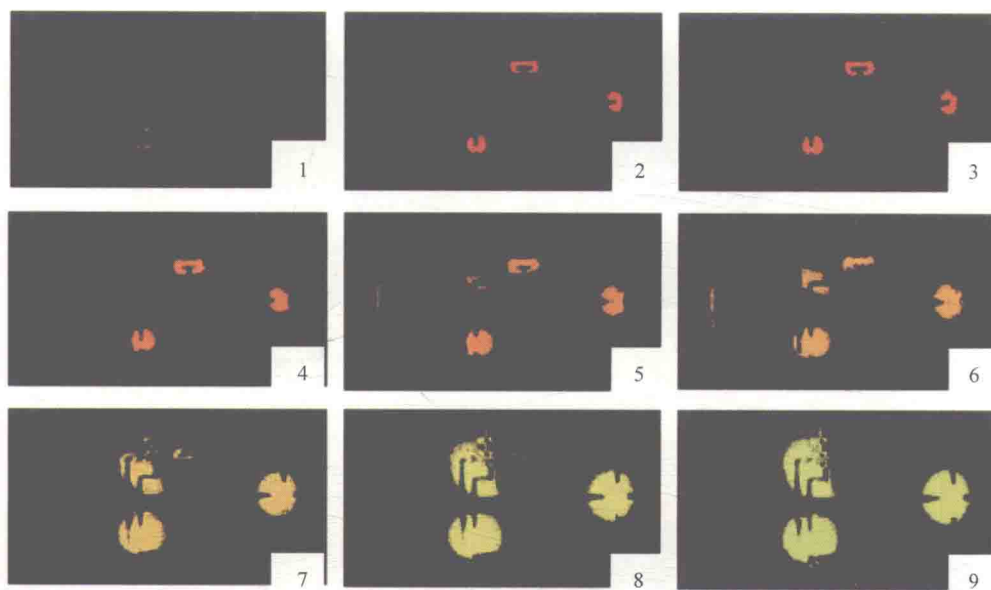


图 12-8 SRAM 存储单元的单粒子翻转敏感性分布

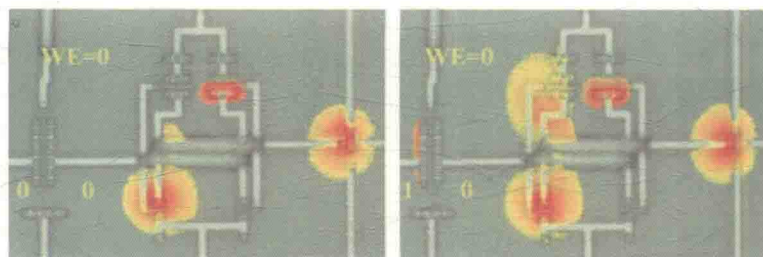


图 12-10 相同的内部逻辑状态及写入晶体管不同输入值情况下的敏感性分布图

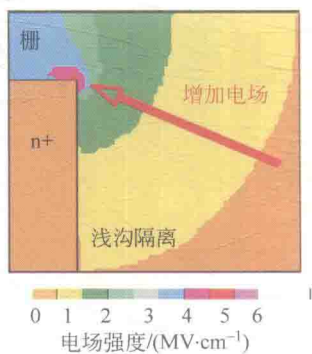


图 13-16 浅沟隔离中拐角电场强度分布截面图

航天技术、空间技术、核能工业、高能物理研究等技术的迅速发展,特别是这些技术及产品在国防、军事、武器装备系统的应用,迫使半导体器件需要在高能粒子辐射环境中工作。提高集成电路的抗辐射能力已成为航空、航天、核领域及武器装备应用研究的重点。

辐射环境能够使电子器件发生损伤效应,导致内部信号突变,从而使电子部组件发生功能故障甚至损坏。而且,长期辐射也会使器件属性发生改变,导致电子系统产生新的问题。一般地,长期辐射带来的问题都通过专用抗辐射制造工艺加固进行解决。采用专用抗辐射工艺能够为芯片开发者提供一种用于设计空间使用的电子元器件的不很复杂的技术。但采用这种技术的芯片一般市场需求很小,制造工艺要求高,周期很长,因而使设计和制造的原理样片代价非常昂贵。另外,专用抗辐射工艺在寿命上也有限制,开发一种新工艺的成本也非常高。抗辐射工艺的寿命限制阻碍了好芯片产品的长期使用,使基于专用工艺加固的芯片研制难度很大。为了解决这些问题,微电子界普遍倾向于采用商用 CMOS 工艺设计抗辐射芯片。采用多项目晶圆的商用 CMOS 工艺能加快设计周期,降低设计成本。尽管商用 CMOS 工艺没有对辐射效应进行处理,但通过抗辐射加固设计的方法可以减缓辐射效应。同时,利用商用制造商的低成本、可入性、长寿命和多样性等优势完全可以弥补传统抗辐射工艺线的限制。

目前,抗辐射集成电路设计成为国内外微电子学领域十分重视的课题之一。美国航空航天局、桑迪亚国家实验室、费米国家实验室、欧洲航天局、欧洲核子中心、法国原子能局、比利时鲁汶天主教大学、荷兰代尔夫特理工大学及德国亚琛工业大学等都先后开展了抗辐射集成电路加固设计技术方面的研究。国内航天 772 所、航天 771 所、中科院微电子所等单位也开始了抗辐射集成电路设计技术方面的研究,但由于国内在这方面起步比较晚,还没有形成气候,在教材和专著方面也相对比较落后。目前国内还没有系统地介绍抗辐射集成电路设计方面的教材或专著。本书收集了国内外关于辐射效应、损伤机理和辐射加固设计技术等方面的资料,对抗辐射集成电路设计概念、基础理论和相关技术等方面进行了全面总结和论述,可作为微电子和核科学等领域相关教师、学生和工程人员在学术研究和工程技术方面的参考书。

本书第 1 章介绍各类辐射环境。第 2 章介绍辐射相互作用的物理过程和建模。第 3~5 章分别介绍电离总剂量效应、位移损伤效应和单粒子效应。前 5 章是抗辐射集成电路的基础,主要从外部环境、内部机制和效应特征等方面进行详细论述。第 6 章介绍单粒子闩锁机制、加固策略和测试方法。第 7 章介绍辐射加固器件的 SPICE 模型,给出了环栅版图晶体管、梯形晶体管和栅包围源(漏)晶体管的 SPICE 模型和测试结果。第 8 章、第 9 章分别介绍抗辐射单元库设计和自动综合的抗辐射数字电路设计。第 10 章介绍了模拟和混合信号集成电路抗单粒子加固设计方法和电荷共享加固设计和节点分裂加固设计方法。第 6 章~第 10 章介绍抗

辐射加固设计方法学,是本书最核心的内容。第11章介绍集成电路辐射效应仿真。第12章介绍单粒子效应的脉冲激光测试原理。第13章介绍辐射加固保障测试。后3章主要从抗辐射集成电路仿真验证和测试保障方面讨论一些常用的技术和方法。

在本书的编写过程中,参考了国内外有关单位和学者的研究论文,在此一并表示感谢。书中有些内容是编者团队的成果,向我的同事和学生们表示真诚的感谢。薛菲菲、李雄、薛浏蒙、李帅、姜东蛟、葛兴、段懿玮、吴梦施、李志军、姚英朋、唐尹、刘媛和苗兆伟等参与了文献翻译、资料核实和文字图片编辑工作,借此机会对他们的辛勤工作表示深深的谢意。感谢苏州柯晶达公司提供辐射效应仿真资料和数据。

本书的研究和编写工作得到了2011年国家重大科学仪器设备专项子任务(2011YQ04008202)、2013—2016年国家高新技术发展计划(“863”计划)项目(2013XX08、2014XX45、2014XX90、2015XX39)、2015年国家自然科学基金面上项目(11475136、11575144)、2015年国家安全重大基础研究项目(2015XX0103)、2017年陕西省重点研究计划青年科技新星项目(2017KJXX-21)以及中央高校基本科研业务费资助项目(3102018jgc007)等科研项目的资助。

由于编者水平所限,书中难免存在不足,敬请读者朋友批评指正。

编者

2018年6月于西安

第 1 章 辐射环境介绍	1
1.1 空间辐射环境	1
1.1.1 背景知识	1
1.1.2 高能离子	3
1.1.3 俘获电子	4
1.1.4 俘获质子	5
1.1.5 太阳宇宙射线	5
1.1.6 银河宇宙射线	6
1.2 高能物理辐射环境	7
1.3 核辐射环境	7
1.3.1 核爆炸辐射环境	8
1.3.2 核反应堆辐射环境	9
1.4 地面辐射环境	10
1.4.1 大气辐射环境	10
1.4.2 地辐射环境	11
1.5 本章小结	12
参考文献	12
第 2 章 辐射相互作用物理过程	14
2.1 半导体材料中辐射的相互作用	15
2.1.1 简介	15
2.1.2 电磁相互作用	17
2.1.3 强子的相互作用	25
2.1.4 弱相互作用	27
2.1.5 相互作用的过程	28
2.2 辐射输运	31
2.2.1 玻尔兹曼传输方程	32
2.2.2 计算技术	33
2.2.3 辐射输运仿真工具介绍	34

2.3	应用实例	37
2.3.1	地球轨道电子环境	37
2.3.2	木星的辐射环境	37
2.3.3	行星环境	39
2.3.4	单粒子效应和轨道结构的详细建模	39
2.3.5	趋势	41
2.4	本章小结	42
	参考文献	42
第3章	电离总剂量效应	47
3.1	概述	47
3.2	电离总剂量	48
3.2.1	电离损伤概述	48
3.2.2	氧化物俘获电荷	50
3.2.3	界面态陷阱	52
3.2.4	MOS 器件中的 $1/f$ 噪声	54
3.3	深亚微米工艺的辐射效应	55
3.3.1	超小尺寸体硅 CMOS 工艺	55
3.3.2	全耗尽型 SOI 的总剂量效应	60
3.3.3	超薄氧化物	62
3.3.4	高 k 电介质	64
3.4	亚 100nm CMOS 工艺下的总剂量效应	66
3.4.1	概述	66
3.4.2	实验详情	66
3.4.3	尺寸缩小对截止态电流的影响	66
3.4.4	同一工艺节点上不同工艺类型的截止态电流	67
3.5	本章小结	72
	参考文献	73
第4章	位移损伤效应	77
4.1	背景信息	77
4.1.1	早期的位移损伤效应研究	77
4.1.2	位移损伤机制及效应的定性概述	77
4.2	一致位移损伤效应	79
4.3	非一致位移损伤效应	81
4.4	位移损伤退火	82
4.4.1	注入退火	82
4.4.2	短期退火	82
4.4.3	长期退火	85
4.5	非电离能量损失和损伤相关性	85

4.5.1	非电离能量损失率概念	85
4.5.2	器件行为的 NIEL 相关性	86
4.5.3	NIEL 计算的进一步发展	89
4.5.4	NIEL 的使用约束	89
4.6	位移损伤的演变和趋势	91
4.7	本章小结	93
	参考文献	93
第 5 章	单粒子效应	99
5.1	单粒子效应概述	99
5.1.1	硅半导体中的单粒子效应产生原理	99
5.1.2	专有名词	100
5.1.3	存储器中的单粒子翻转机制	101
5.1.4	数字电路中的单粒子效应机制	103
5.2	新型器件和电路的发展趋势	105
5.2.1	半导体发展路线图	105
5.2.2	现代工艺中的缩小效应	107
5.3	本底辐射的敏感度增强效应	114
5.3.1	低能质子	114
5.3.2	大气 μ 子	115
5.3.3	低 α 材料问题	118
5.4	新兴器件和相关机制	120
5.4.1	绝缘体硅工艺	120
5.4.2	多栅极器件	123
5.4.3	体硅和绝缘体硅 FinFET 晶体管	125
5.4.4	具有独立栅极的多栅极和多沟道器件	127
5.4.5	III-V 族 FinFET 和隧道场效应管	128
5.4.6	无结器件	131
5.5	三维集成	133
5.6	本章小结	135
	参考文献	136
第 6 章	单粒子闩锁机制加固策略及测试方法	141
6.1	闩锁机制	141
6.2	闩锁加固策略	143
6.3	电气闩锁测试	144
6.4	单粒子闩锁测试	145
6.4.1	单个粒子诱发闩锁测试	145
6.4.2	脉冲激光诱发闩锁测试	148
6.5	单粒子闩锁加固策略有效性	150

6.6	本章小结	152
	参考文献	152
第7章	辐射加固器件的 SPICE 模型	155
7.1	环栅版图晶体管介绍	155
7.2	环栅版图晶体管建模技术	156
7.2.1	宽长比	156
7.2.2	输出电阻	157
7.2.3	电容	158
7.2.4	仿真方法	159
7.3	实验结果及讨论	159
7.3.1	矩形晶体管比较	160
7.3.2	环栅版图晶体管比较	160
7.3.3	梯形晶体管比较	163
7.4	其他加固器件的建模	164
7.5	本章小结	164
	参考文献	165
第8章	抗辐射单元库设计	166
8.1	组合逻辑加固	166
8.1.1	单粒子闩锁加固	167
8.1.2	总剂量加固	167
8.1.3	总体加固影响	168
8.2	组合单元优化	168
8.2.1	晶体管尺寸的限制	168
8.2.2	手动布局改进	169
8.2.3	自动布局布线改进	169
8.3	触发器加固	170
8.3.1	传统时间冗余加固	171
8.3.2	传统三模冗余加固	172
8.3.3	高速三模冗余加固	172
8.3.4	功耗和延迟比较	176
8.3.5	辐射测试	177
8.4	存储器单元加固	178
8.4.1	6管存储单元	178
8.4.2	HIT 存储单元	180
8.4.3	DICE 存储单元	181
8.4.4	10管存储单元	182
8.4.5	几种抗辐射加固单元的性能对比	182
8.5	单元库参数提取	184