

“十一五”国家级规划教材
课程·国家电工电子教学基地教材

高等学校规划教材

数字逻辑与数字系统

(第5版)

◎ 李景宏 王永军 等编著



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

普通高等教育“十一五”国家级规划教材

高等学校规划教材

国家精品课程·国家电工电子教学基地教材

数字逻辑与数字系统

(第5版)

李景宏 王永军 编著
李晶皎 李景华



电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书在普通高等教育“十一五”国家级规划教材和国家精品课程教材《数字逻辑与数字系统(第4版)》基础上,依据教育部电子电气基础课程教学指导分委员会修订的课程教学基本要求,为适应电子技术的不断发展和应用水平的不断提高修订而成。全书共分10章,内容包括:数字逻辑基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲波形的产生与整形、数模转换和模数转换、数字系统分析与设计等。附录包括 VHDL 硬件描述语言简介、电气简图用图形符号二进制逻辑元件简介、常用逻辑符号对照表等实用内容。本书免费提供多媒体课件,登录华信教育资源网(www.hxedu.com.cn)注册后免费下载。本书配套出版《数字逻辑与数字系统(第5版)习题解答和实验指导》(ISBN 978-7-121-32536-6)。

本书为电子信息类各专业平台课程教材,可供高校计算机、通信、电子、电气及自动化等专业作为本科生教材,还可供自学考试、成人教育和电子工程技术人员自学使用。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

数字逻辑与数字系统/李景宏等编著. —5 版. —北京:电子工业出版社,2017.9

高等学校规划教材

ISBN 978-7-121-32537-3

I. ①数… II. ①李… III. ①数字逻辑—高等学校—教材②数字系统—高等学校—教材 IV. ①TP302.2

中国版本图书馆 CIP 数据核字(2017)第 203260 号

策划编辑:冉 哲

责任编辑:冉 哲

印 刷:三河市鑫金马印装有限公司

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×1 092 1/16 印张:19 字数:486.4 千字

版 次:1997 年 5 月第 1 版

2017 年 9 月第 5 版

印 次:2017 年 9 月第 1 次印刷

定 价:45.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888,88258888。

质量投诉请发邮件至 zlts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式:ran@phei.com.cn。

第 5 版前言

本书是普通高等教育“十一五”国家级规划教材、国家精品课程教材和国家电工电子教学基地教材。

《数字逻辑与数字系统》一书从 1997 年入选国家“九五”规划教材开始,东北大学信息科学与工程学院电子技术基础教学团队的教师们,不断与时俱进,探索和完善电子技术基础课程的教学体系和教学内容,对本书进行了 4 次改版。截至目前,本书销量已超过 17 万册,成为受高校师生欢迎的精品教材。

《数字逻辑与数字系统(第 5 版)》依据教育部电子电气基础课程教学指导分委员会修订的课程教学基本要求,为适应电子技术的不断发展和应用水平的不断提高,总结提高,修改增减而成。

第 5 版教材主要做了以下的修改和调整:

(1)根据目前数字电子器件的发展和应用情况,在第 2 章中适当补充了 ECL 电路及 Bi-CMOS 电路的内容。

(2)将第 4 版使用的中规模集成电路逻辑符号的表示做了修改,改变了原有的低电平有效符号表示方法,将逻辑符号与图示统一起来,以便理解起来更容易。

(3)对个别容易产生概念混淆的电路名称做了调整。为区别教材中触发器名称的不同含义,将第 8 章中的“单稳态触发器”及“施密特触发器”名称做了修改。

(4)更新了附录 B 的内容。

(5)出版配套的《数字逻辑与数字系统(第 5 版)习题解答和实验指导》(书号:ISBN 978-7-121-32536-6)。

本书由李景宏、王永军等编著。参加修订工作的有李晶皎、李景华、杜玉远、赵丽红、马学文、康恩顺、王爱侠、杨丹、闫爱云、王骄。

新版教材中一定还会存在不少错误和疏漏,殷切希望读者给予批评指正。

编 者

于东北大学信息学院

本书为任课教师免费提供配套的多媒体电子课件,需要者可登录华信教育资源网 <http://www.hxedu.com.cn> 注册后下载,或直接联系 ran@phei.com.cn 索取。

本书符号说明

1. 电流、电压符号

$i(I)$	电流瞬时值(直流量)
i_I	输入电流
I_{IL}	低电平输入电流
I_{IH}	高电平输入电流
i_O	输出电流
I_{OL}	低电平输出电流
I_{OH}	高电平输出电流
$i_L(I_L)$	负载电流瞬时值(直流量)
v_I	输入电平
V_{IH}	输入高电平
V_{IL}	输入低电平
v_O	输出电平
V_{OH}	输出高电平
V_{OL}	输出低电平
V_{CC}	电源电压(双极型器件)
V_{DD}	电源电压(MOS 器件)
V_{NH}	输入高电平噪声容限
V_{NL}	输入低电平噪声容限
V_{OFF}	关门电平
V_{ON}	开门电平
V_{REF}	参考(基准)电压
V_{T+}	施密特触发器正向阈值电压
V_{T-}	施密特触发器负向阈值电压

2. 频率参数符号

f	脉冲频率
q	占空比
t_f	下降时间
t_r	上升时间
T	脉冲周期
T_w	脉冲宽度
V_m	脉冲幅度

3. 电阻、电容符号

C	电容通用符号
R	电阻通用符号
$R_I(R_i)$	输入电阻
R_L	负载电阻
$R_O(R_o)$	输出电阻
R_{OFF}	关门电阻
R_{ON}	开门电阻

4. 器件及参数符号

A	放大器
VD	二极管
FF	触发器
G	门
S	开关
VT	三极管
VT_N	N 沟道场效应管
VT_P	P 沟道场效应管
TG	传输门
t_{pd}	平均传输延迟时间
t_{PHL}	输出由高电平变为低电平的传输延迟时间
t_{PLH}	输出由低电平变为高电平的传输延迟时间
A_v	电压放大倍数

5. 其他符号

B	二进制
CLK	时钟
CP	时钟脉冲
D	十进制
EN	使能(允许)
OE	输出使能(允许)

目 录

第 1 章 数字逻辑基础	1	2.4.2 CMOS 门电路	39
1.1 计数体制	1	2.5 ECL 电路	41
1.1.1 十进制数	1	2.5.1 ECL 门电路工作原理	42
1.1.2 二进制数	1	2.5.2 ECL 电路主要特点	43
1.1.3 八进制数和十六进制数	2	2.6 Bi-CMOS 电路	44
1.1.4 数制间的转换	3	2.6.1 Bi-CMOS 门电路工作 原理	44
1.2 常用编码	4	2.6.2 Bi-CMOS 集成电路主要 性能比较	45
1.2.1 二-十进制编码(BCD 码)	4	2.7 数字集成电路使用中应注意的 问题	45
1.2.2 循环码	5	2.7.1 TTL 数字集成电路使用中 应注意的问题	45
1.2.3 ASCII 码	5	2.7.2 CMOS 电路使用中应注意的 问题	46
1.3 二极管和三极管的开关特性	6	2.7.3 数字集成电路接口	47
1.3.1 二极管的开关特性	6	习题 2	50
1.3.2 三极管的开关特性	7	第 3 章 组合逻辑电路	55
1.4 逻辑代数基础	8	3.1 组合逻辑电路的特点	55
1.4.1 逻辑变量和逻辑函数	8	3.2 小规模集成电路构成的组合电路的 分析与设计	55
1.4.2 基本逻辑运算及基本逻辑门	9	3.2.1 分析方法	55
1.4.3 逻辑代数的基本公式和 常用公式	12	3.2.2 设计方法	57
1.4.4 逻辑函数的表示方法	13	3.3 编码器	59
1.4.5 逻辑函数的化简	14	3.3.1 二进制编码器	59
习题 1	22	3.3.2 优先编码器	59
第 2 章 逻辑门电路	24	3.4 译码器	62
2.1 分立元件门电路	24	3.4.1 二进制译码器	62
2.1.1 基本逻辑门电路	24	3.4.2 二-十进制译码器	64
2.1.2 与非门、或非门电路	25	3.4.3 半导体数码管和七段字形 译码器	65
2.2 TTL 集成逻辑门电路	26	3.5 数据分配器与数据选择器	68
2.2.1 TTL 与非门的工作原理	26	3.5.1 数据分配器	68
2.2.2 TTL 与非门的电压传输特性及 抗干扰能力	28	3.5.2 数据选择器	69
2.2.3 TTL 与非门的输入特性、输出 特性和带负载能力	29	3.6 数值比较电路	72
2.2.4 TTL 与非门的动态特性	32	3.6.1 比较原理	72
2.3 其他类型的 TTL 门电路	32	3.6.2 一位数值比较器	73
2.3.1 集电极开路门(OC 门)	33		
2.3.2 三态输出门(TSL 门)	35		
2.4 MOS 逻辑门	36		
2.4.1 NMOS 门电路	36		

3.6.3 4 位数值比较器	73	5.4.5 中规模集成计数器构成的任意进制的计数器	128
3.7 算术运算电路	75	5.4.6 移位寄存器型计数器	130
3.7.1 二进制加法电路	75	5.5 顺序脉冲发生器	131
3.7.2 二进制减法电路	78	5.6 时序逻辑电路的设计方法	134
3.7.3 算术逻辑单元	80	习题 5	140
3.8 奇偶校验电路	82	第 6 章 半导体存储器	144
3.8.1 奇偶校验的基本原理	83	6.1 概述	144
3.8.2 中规模集成奇偶发生器/校验器	83	6.1.1 半导体存储器的特点及分类	144
3.9 中规模集成电路构成的组合电路的设计	85	6.1.2 半导体存储器的技术指标	144
3.10 组合逻辑电路的竞争-冒险	88	6.2 只读存储器	145
3.10.1 竞争-冒险的产生	88	6.2.1 固定只读存储器(ROM)	145
3.10.2 竞争-冒险的判断	88	6.2.2 可编程只读存储器	146
3.10.3 竞争-冒险的消除	89	6.2.3 可擦可编程只读存储器	147
习题 3	89	6.3 随机存取存储器	150
第 4 章 触发器	94	6.3.1 静态 RAM	150
4.1 基本触发器	94	6.3.2 动态 RAM	152
4.1.1 门锁电路及基本 RS 触发器 ..	94	6.3.3 集成 RAM 简介	153
4.1.2 同步 RS 触发器	96	6.3.4 RAM 的扩展	153
4.1.3 其他功能的触发器	98	习题 6	155
4.1.4 触发器存在的问题	100	第 7 章 可编程逻辑器件	157
4.2 TTL 集成触发器	100	7.1 可编程逻辑器件概述	157
4.2.1 TTL 集成 JK 触发器	100	7.1.1 可编程 ASIC 现状与发展	157
4.2.2 集成 D 触发器	105	7.1.2 关于可编程 ASIC 器件分类以及选择问题的讨论	157
4.3 MOS 集成触发器	105	7.1.3 可编程 ASIC 的一般开发步骤	159
4.4 触发器逻辑功能的转换	106	7.1.4 自顶向下和自底向上设计思想	161
习题 4	107	7.1.5 设计库及库元件	162
第 5 章 时序逻辑电路	112	7.1.6 画层次原理图	162
5.1 时序逻辑电路的特点和表示方法 ..	112	7.1.7 层次连接器符号和总线	163
5.1.1 时序逻辑电路的特点	112	7.1.8 层次化设计的模拟	164
5.1.2 时序逻辑电路的表示方法	112	7.2 可编程逻辑器件 PLD 基础	165
5.2 时序逻辑电路的分析方法	113	7.2.1 PLD 的逻辑表示	165
5.3 寄存器	116	7.2.2 逻辑阵列的 PLD 表示法应用举例	170
5.3.1 数码寄存器	117	7.3 通用阵列逻辑 GAL 基础	171
5.3.2 锁存器	117	7.3.1 GAL 的结构及工作原理	171
5.3.3 移位寄存器	118	7.3.2 GAL 应用举例	184
5.4 计数器	121	习题 7	195
5.4.1 计数器分类	121		
5.4.2 二进制计数器	123		
5.4.3 十进制计数器	125		
5.4.4 可逆计数器	127		

第 8 章 脉冲波形的产生与整形	196	10.3 简易计算机的功能分析与电路	
8.1 集成 555 定时器及其应用	196	设计	242
8.1.1 电路组成及工作原理	196	10.3.1 简易计算机基本结构	242
8.1.2 集成 555 定时器的应用	197	10.3.2 简易计算机框图设计	243
8.2 门电路构成的矩形波发生器及整形		10.3.3 简易计算机控制器设计	245
电路	202	10.3.4 简易计算机部件逻辑图	
8.2.1 多谐振荡器	202	设计	248
8.2.2 单稳态电路	204	10.3.5 简易计算机的实现	253
8.2.3 施密特触发电路	206	习题 10	257
习题 8	207	附录 A VHDL 硬件描述语言简介	258
第 9 章 数模转换和模数转换	210	A.1 VHDL 程序结构	258
9.1 数模转换器(DAC)	210	A.1.1 实体	260
9.1.1 二进制权电阻 DAC	210	A.1.2 结构体	261
9.1.2 R-2R 倒 T 型电阻网络		A.1.3 包集合、库及配置	267
DAC	211	A.2 VHDL 语言常用语句	269
9.1.3 DAC 的主要技术指标	212	A.2.1 并行语句	269
9.1.4 集成 DAC 举例	213	A.2.2 顺序语句	273
9.1.5 D/A 转换器应用举例	215	A.3 VHDL 语法基础	277
9.2 模数转换器(ADC)	218	A.3.1 标识符和关键字	277
9.2.1 几个基本概念	218	A.3.2 数据对象	278
9.2.2 并行比较 ADC	221	A.3.3 数据类型	280
9.2.3 反馈比较 ADC	222	A.3.4 数据类型的转换	282
9.2.4 双积分型 ADC	225	A.3.5 运算操作符	282
9.2.5 ADC 的主要技术指标	227	附录 B 电气简图用图形符号 第 12 部分:	
9.2.6 集成 ADC 举例	227	二进制逻辑元件(GB/T 4728.12—	
9.2.7 A/D 转换器应用举例	229	2008)简介	286
习题 9	231	B.1 符号的构成	286
第 10 章 数字系统分析与设计	233	B.2 逻辑约定	287
10.1 数字系统概述	233	B.3 各种限定符号	288
10.2 数字系统设计语言——寄存器传送		B.4 关联标注法	291
语言	233	B.5 常用器件符号示例	293
10.2.1 基本语句	234	附录 C 常用逻辑符号对照表	294
10.2.2 设计举例	237	参考文献	296

第 1 章 数字逻辑基础

本章主要介绍计数体制、常用编码、二极管及三极管的开关特性和逻辑代数基础。这些内容是学习其他有关章节的基础,是研究逻辑电路的重要数学工具。下面分别进行介绍。

1.1 计数体制

在日常生活中人们习惯于使用十进制数,而在数字系统中常采用二进制数。本节首先从人们最熟悉的十进制数开始分析,进而引出各种不同的进位计数制。

1.1.1 十进制数

一个十进制数具有两个特点,一是用 10 个不同的数字符号 0,1,2,3,4,5,6,7,8,9 来表示,通常把这 10 个数字符号称为数码;二是它逢“十”进位。因此,同一个数码在一个数中处在不同的位置(或数位)代表的数值是不同的。例如,6666.66 这个数中,小数点左边的第 1 位代表个位,它的权值为 10^0 ,就是它本身的数值 6(或 6×10^0);小数点左边第 2 位代表十位,它的数值为 6×10^1 ;小数点左边第 3 位代表百位,它的数值为 6×10^2 ;小数点左边第 4 位代表千位,它的数值为 6×10^3 ;而小数点右边第 1 位的权值为 10^{-1} ,它的数值为 6×10^{-1} ;而小数点右边第 2 位的权值为 10^{-2} ,它的数值为 6×10^{-2} 。因此,这个数可以写成:

$$6666.66 = 6 \times 10^3 + 6 \times 10^2 + 6 \times 10^1 + 6 \times 10^0 + 6 \times 10^{-1} + 6 \times 10^{-2}$$

式中,6,6,6,6,6,6 这些数码均称为系数; $10^3, 10^2, 10^1, 10^0, 10^{-1}, 10^{-2}$ 是每位数对应的权,这里 10 称为十进制数的基数,权乘以系数称为加权系数,所以一个十进制数的数值就是以 10 为基数的加权系数之和。任意一个十进制数 M_{10} 都可以表示为

$$\begin{aligned} M_{10} &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \times 10^0 \\ &\quad + a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i \end{aligned}$$

式中, i 表示数中的第 i 位; a_i 表示第 i 位的数码(系数),它可以是 0~9 这 10 个数码中的任意一个; n 和 m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数;10 为计数制的基数; M 的下标为 10,表示 M 是一个十进制数。基数和 M 的下标是一致的。如果 M 是 R 进制数,则写成 M_R 。以 R 为基数的 n 位整数、 m 位小数的 R 进制数,其按权展开式可写为

$$M_R = \sum_{i=-m}^{n-1} a_i \times R^i$$

1.1.2 二进制数

与十进制数类似,二进制数也有两个主要特点:一是用两个不同的数字符号 0 和 1 来表示;二是它逢“二”进位,当 $1+1$ 时,本位为 0,向高位进 1($1+1=10$)。因此,同一个数码在不

同的数位所代表的值也是不同的。例如

$$(1001)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = (8 + 0 + 0 + 1)_{10} = (9)_{10}$$

$$(11011.101)_2 = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ = (27.625)_{10}$$

任意一个二进制数 M_2 都可表示为

$$M_2 = a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_1 \times 2^1 + a_0 \times 2^0 \\ + a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \cdots + a_{-m} \times 2^{-m} \\ = \sum_{i=-m}^{n-1} a_i \times 2^i$$

式中, a_i 只能是 0 或 1; n 和 m 为正整数, n 为小数点左面的位数, m 为小数点右面的位数; 2 是进位制的基数, 故称二进制数。

在数字系统中采用二进制数是比较方便的, 由于二进制数只有两个数码 0 和 1, 因此, 它的每一位数都可以用某些元件所具有的两种不同的稳定状态来表示, 如三极管的饱和导通与截止。某些器件输出电压有低与高两种稳定状态, 只要用其中一种状态表示 1, 而用另一种状态表示 0, 就可以表示二进制数了。

1.1.3 八进制数和十六进制数

1. 八进制数

八进制数有两个特点: 一是用 8 个数码符号 0, 1, 2, 3, 4, 5, 6, 7 来表示数值; 二是逢“八”进位, 即 $7+1=10$ 。

任意一个八进制数 M_8 都可以表示为

$$M_8 = \sum_{i=-m}^{n-1} a_i \times 8^i$$

式中, a_i 可取 0~7 这 8 个数码符号之中的任意一个; n 和 m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数; 8 为基数, 故称八进制数。

2. 十六进制数

十六进制数也有两个特点: 一是用 16 个数码符号 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F 来表示数值; 二是逢“十六”进位, 即 $F+1=10$ 。它的表达式为

$$M_{16} = \sum_{i=-m}^{n-1} a_i \times 16^i$$

式中, a_i 可取 0~F 这 16 个数码符号之中的任意一个; n 和 m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数; 16 为基数, 故称十六进制数。

综上所述, 4 种计数制的特点类似, 可以概括如下:

(1) 每一种计数制都有一个固定的基数 R , 它的每一位可取 R 个数码符号中的任意一个数码。

(2) 它们是逢 R 进位的。因此, 它的每一个数位 i , 对应一个固定的值 R^i , R^i 就是该位的“权”, 小数点左边各位的权依次是基数 R 的正次幂; 而小数点右边各位的权依次是基数 R 的

负次幂。显然,若将一个数中的小数点向左移一位,则等于将该数减小为 $1/R$;若将小数点向右移一位,则等于将该数增大 R 倍。

1. 1. 4 数制间的转换

1. 二进制数与十进制数之间的转换

(1) 二进制数转换成十进制数

通常的方法是用加权系数之和求得。例如

$$\begin{aligned} M_2 &= (11011.101)_2 \\ &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (27.625)_{10} \end{aligned}$$

(2) 十进制数转换成二进制数

把十进制数 25.625 转换成二进制数,其方法是:把数的整数部分连续除以 2(直至商为 0)取余数作为二进制数整数;小数部分连续乘以 2(直至积为 1)取整数作为二进制数小数。例如

2	25	
2	12	余 1 = a_0
2	6	余 0 = a_1
2	3	余 0 = a_2
2	1	余 1 = a_3
	0	余 1 = a_4

0.625	
$\times$ 2	1.250 $a_{-1}=1$
0.250	
$\times$ 2	0.500 $a_{-2}=0$
0.500	
$\times$ 2	1.000 $a_{-3}=1$

则 $(25.625)_{10} = (11001.101)_2$ 。

2. 二进制数与八进制数之间的转换

(1) 二进制数转换成八进制数

把二进制数 101011011.110101110 转换成八进制数要分别对整数和小数进行转换。整数的转换可从最低位(小数点左边第一位)开始,每 3 位分为一组,每组用 1 位等价八进制数来替代;小数的转换从小数点右边第一位开始,每 3 位分为一组,最后不足 3 位的补零,然后顺序写出对应的八进制数即可。例如

101	011	011	.	110	101	110
5	3	3	.	6	5	6

则 $(101011011.110101110)_2 = (533.656)_8$ 。

(2) 八进制数转换成二进制数

八进制数转换成二进制数,只要将每位八进制数用等价的 3 位二进制数表示即可。

例如, $(564.321)_8 = (101110100.011010001)_2$ 。

3. 二进制数与十六进制数之间的转换

(1) 二进制数转换成十六进制数

二进制数转换成十六进制数,其方法是:将二进制数的整数部分由小数点向左,每 4 位分一组,最后不足 4 位的前面补零;小数部分由小数点向右,每 4 位分一组,最后不足 4 位的后面

补零,然后把每 4 位二进制数用等价的十六进制数来代替,即可转换为十六进制数。例如, $(1101110.1101110)_2$ 转换成十六进制数:

$$\begin{array}{ccccccc} 0110 & 1110 & . & 1101 & 1100 & & \\ 6 & E & . & D & C & & \end{array}$$

则 $(1101110.1101110)_2 = (6E.DC)_{16}$ 。

(2) 十六进制数转换成二进制数

转换方法与上述过程相反,每位十六进制数用 4 位二进制数替换即可。例如, $(1BE3.97)_{16}$ 转换成二进制数,其转换过程如下:

$$\begin{array}{ccccccc} 1 & B & E & 3 & . & 9 & 7 \\ 0001 & 1011 & 1110 & 0011 & . & 1001 & 0111 \end{array}$$

则 $(1BE3.97)_{16} = (1101111100011.10010111)_2$ 。

1.2 常用编码

什么是编码?一般来说,用文字、符号或者数码来表示某种信息(数值、语言、操作命令、状态)的过程称为编码。在数字系统或计算机中是用多位二进制码按照一定规律来表示某种信息的。这些多位二进制码称为代码,编码后的代码都具有一定的含义。因为二进制代码只有 0 和 1 两个数字,所以电路上实现起来最容易。

1.2.1 二-十进制编码(BCD 码)

十进制数是用 0~9 这 10 个数字符号组成的,为此可用 4 位二进制码的 16 种组合作为代码,取其中 10 种组合来表示 0~9 这 10 个数字符号。通常,把用 4 位二进制数码来表示一位十进制数称为二-十进制编码,也称为 BCD 码。取哪 10 种组合来表示 10 个数字符号有很多种方案,这就形成了各种不同的 BCD 码,常用的几种 BCD 码列于表 1-1 中。

表 1-1 常用的几种 BCD 码

编码种类 十进制数	8421 码	余 3 码	2421 码 (A)码	2421 码 (B)码	5421 码	余 3 循环码
0	0000	0011	0000	0000	0000	0010
1	0001	0100	0001	0001	0001	0110
2	0010	0101	0010	0010	0010	0111
3	0011	0110	0011	0011	0011	0101
4	0100	0111	0100	0100	0100	0100
5	0101	1000	0101	1011	1000	1100
6	0110	1001	0110	1100	1001	1101
7	0111	1010	0111	1101	1010	1111
8	1000	1011	1110	1110	1011	1110
9	1001	1100	1111	1111	1100	1010
权	8421		2421	2421	5421	

1. 8421 码

8421 码是使用最多的一种 BCD 码,它是一个有权码,其各位的权分别是(从最高有效位开始至最低有效位)8,4,2,1。如果把每一个代码都看成是一个 4 位二进制数,这个代码的数值恰好等于它所代表的十进制数的大小。

2. 余 3 码

因为每一个余 3 码所对应的 4 位二进制数的数值要比它所表示的十进制数恰好多 3,所以这种编码称为余 3 码。从编码表中可以看到:0 和 9,1 和 8,2 和 7,3 和 6,4 和 5,这 5 对代码是互补的。例如,2 中的 0 变 1,1 变 0 就可得到 7;7 中的 0 变 1,1 变 0 就可得到 2。这种互补性有利于进行减法运算,在此不进行讨论。

1. 2. 2 循环码

4 位循环码如表 1-2 所示。从表中可以看到,相邻两组代码间只有一位取值不同,而其他位均相同。再有,每一位代码从上到下的排列顺序都是以固定的周期进行循环的,右起第 1 位的循环周期是 0110、第 2 位的循环周期是 00111100、第 3 位的循环周期是 0000111111110000 等。从表中还可以看到,以 16 种组合的中间为轴,最高位由 0 变 1,其余 3 位均以轴为对称组合。这种编码是一种无权码,又称为反射码或格雷码。

表 1-2 4 位循环码

十进制数	循 环 码
0	0 0 0 0
1	0 0 0 1
2	0 0 1 1
3	0 0 1 0
4	0 1 1 0
5	0 1 1 1
6	0 1 0 1
7	0 1 0 0
8	1 1 0 0
9	1 1 0 1
10	1 1 1 1
11	1 1 1 0
12	1 0 1 0
13	1 0 1 1
14	1 0 0 1
15	1 0 0 0

1. 2. 3 ASCII 码

ASCII 码是美国信息交换标准代码的简称(American Standard Code for Information Interchange)。它的编码表如表 1-3 所示,它是一组 7 位代码,用来表示十进制数、英文字母及专用符号。

表 1-3 ASCII 码表

$b_7b_6b_5 \backslash b_4b_3b_2b_1$	0 0 0	0 0 1	0 1 0	0 1 1	1 0 0	1 0 1	1 1 0	1 1 1
0 0 0 0	NUL	DLE	SP	0	@	P	\	p
0 0 0 1	SOH	DC1	!	1	A	Q	a	q
0 0 1 0	STX	DC2	"	2	B	R	b	r
0 0 1 1	ETX	DC3	#	3	C	S	c	s
0 1 0 0	EOT	DC4	\$	4	D	T	d	t
0 1 0 1	ENQ	NAK	%	5	E	U	e	u
0 1 1 0	ACK	SYN	&	6	F	V	f	v
0 1 1 1	BEL	ETB	'	7	G	W	g	w
1 0 0 0	BS	CAN	(	8	H	X	h	x
1 0 0 1	HT	EM	)	9	I	Y	i	y

续表

$b_7b_6b_5 \backslash b_4b_3b_2b_1$	000	001	010	011	100	101	110	111
1 0 1 0	LF	SUB	*	:	J	Z	j	z
1 0 1 1	VT	ESC	+	;	K	[	k	{
1 1 0 0	FF	FS	,	<	L	\	l	!
1 1 0 1	CR	GS	-	=	M	]	m	}
1 1 1 0	SO	RS	.	>	N	↑	n	~
1 1 1 1	SI	US	/	?	O	↓	o	DEL

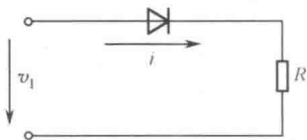
1.3 二极管和三极管的开关特性

1.3.1 二极管的开关特性

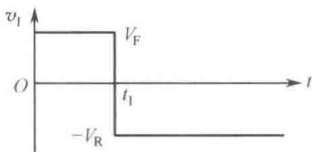
在数字电路中,二极管经常工作在开关状态(导通和截止状态交替工作)下,下面简述二极管在开关状态下的工作特点。

1. 二极管导通条件及导通时的特点

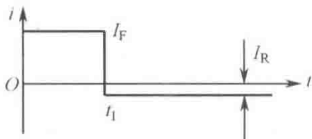
在硅二极管两端外加正向电压 V_F ,并把 $V_F \geq 0.7V$ 作为硅二极管的导通条件,近似认为二极管一旦导通,它的正向管压降 V_D 保持在 $0.7V$ 不变,相当于一个开关闭合后有一个 $0.7V$ 的压降(锗管为 $0.2V$)。这就是把二极管导通看作开关闭合时的特点。



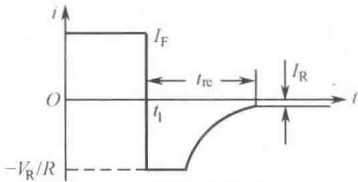
(a) 二极管电路



(b) 输入电压波形



(c) 理想电流波形



(d) 实际电流波形

图 1-1 二极管开关特性

2. 二极管截止条件及截止时的特点

当硅二极管两端外加的正向电压 V_F 小于死区电压 $0.5V$ (或外加反向电压 V_R)时,二极管电流 I_D 很小($I_D \approx 0$),相当于硅二极管截止,所以把 $V_F \leq 0.5V$ 作为硅二极管的截止条件(锗管 $V_F \leq 0.1V$)。硅二极管处于截止状态时,其电流 I_D 可看成零,相当于开关断开。这就是把硅二极管截止看作开关断开时的特点。

3. 二极管反向恢复时间 t_{re}

如图 1-1(a) 所示二极管电路,其输入电压 v_1 为如图 1-1(b)所示的矩形波。在 $0 \sim t_1$ 的时间内输入电压为 $+V_F$,二极管正向导通,有正向电流 I_F 流过。在 t_1 时刻输入电压由 $+V_F$ 跳变到 $-V_R$,在理想情况下,二极管应立刻截止,只有很小的反向饱和电流 I_R ,电流 i 的波形如图 1-1(c)所示。两种状态的相互转换不需要时间。但实际情况是,二极管并不会立刻截止,而是仍然导通的,在 t_1 时

刻产生一个很大的反向电流,只有经过时间 t_{re} 后二极管才恢复到截止状态。电流 i 的实际波形如图 1-1(d) 所示。时间 t_{re} 称为反向恢复时间。

为什么会出现很大的反向电流呢? 原因是当二极管正向导通时,多数载流子不断向对方区域扩散,在 PN 结的两侧存储大量扩散过去的载流子,如图 1-2 所示。P 区中的多数载流子空穴扩散到 N 区后,成为 N 区中的少数载流子;N 区中的多数载流子电子扩散到 P 区后,成为 P 区中的少数载流子。因此,一旦外加电压反向时,它们就会形成较大的反向漂移电流 V_R/R ,如图 1-1(d) 所示。只有经过一段反向恢复时间,在 PN 结的两侧存储的载流子消散后,二极管才进入截止状态。

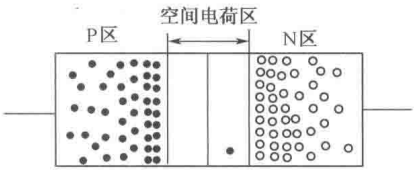


图 1-2 P 区和 N 区少数载流子存储情况

反向恢复时间 t_{re} 一般为纳秒(ns)数量级,它是开关二极管特有的参数,用来衡量开关速度的快慢。 t_{re} 值越小,开关速度越快,允许的信号频率越高。

1.3.2 三极管的开关特性

在数字电路中,三极管经常工作在截止状态(相当于开关断开)和饱和状态(相当于开关闭合)下,并且经常在这两个状态之间进行快速转换。我们把这种情况称为三极管工作在开关状态下。

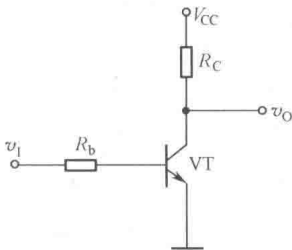


图 1-3 三极管开关电路

1. 截止、饱和的条件

三极管开关电路如图 1-3 所示。设电路的输入电压 $v_i = V_{iL}$ 时, $V_{BE} < 0V$ (一般 $V_{BE} < 0.5V$ 时三极管就截止), $I_B = 0$, $I_C = 0$, $v_o = V_{OH} = V_{CE} = V_{CC}$, 三极管截止,相当于开关断开。因此,把 $V_{BE} < 0V$ (或 $V_{BE} < 0.5V$) 作为三极管截止的条件。设电路的输入 $v_i = V_{iH}$ 使三极管饱和导通。当 $V_{CE} = V_{BE}$ 时,三极管为临界饱和和导通,则 I_C 用 I_{CS} 表示, $I_{CS} = (V_{CC} - 0.7)/R_C \approx V_{CC}/R_C$ 称为集电极临界饱和电流, $I_{BS} = I_{CS}/\beta \approx V_{CC}/(\beta R_C)$ 称为基极临界饱和电流。当 $I_B > I_{BS}$ 时,三极管工作在饱和状态下,一般 $V_{CES} = 0.1 \sim 0.3V$, 由于三极管的 C,E 之间电压很小,相当于开关闭合,因此,把 $I_B > I_{BS}$ 作为三极管饱和的条件。

2. 三极管的开关时间

三极管的开关时间如图 1-4 所示。三极管截止与饱和两种状态相互转换的过程,也需要一定时间,该时间就是三极管中电荷的建立与消散过程所需的时间。所以集电极电流 i_c 和输出电压 v_o 的变化总是滞后于输入电压 v_i 的变化。

三极管由截止到饱和导通所需要的时间,称为开启时间,用 t_{on} 表示, $t_{on} = t_d + t_r$ 。 t_d 称为延迟时间,它是从 v_i 的正跳变至 i_c 上升到 $0.1I_{CS}$ 所需的时间; t_r 称为上升时间,它是 i_c 从 $0.1I_{CS}$ 上升到 $0.9I_{CS}$ 所需的时间。所以 t_{on} 是三极管发射结由宽变窄以及基区建立电荷所需要的时间。

三极管由饱和导通到截止所需要的时间,称为关闭时间,用 t_{off} 表示, $t_{off} = t_s + t_f$ 。 t_s 称为

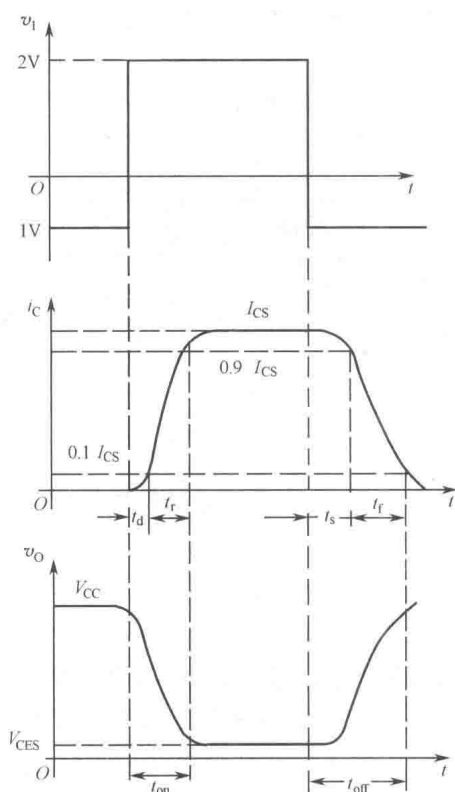


图 1-4 三极管的开关时间

存储时间,它是从 v_i 的负跳变至 i_c 下降到 $0.9I_{CS}$ 所需的时间; t_f 称为下降时间,它是 i_c 从 $0.9I_{CS}$ 下降到 $0.1I_{CS}$ 所需的时间。 t_{off} 主要是清除三极管内存储电荷的时间。

三极管的开关时间一般为纳秒(ns)数量级,并且 $t_{off} > t_{on}$, $t_s > t_f$, 因此 t_s 的大小是决定三极管开关速度的最主要的参数。

1.4 逻辑代数基础

逻辑代数是 1847 年英国数学家乔治·布尔 (George Boole) 首先创立的,所以有时把逻辑代数称为布尔代数。逻辑代数与普通代数有着不同的概念,逻辑代数表示的不是数量大小之间的关系,而是表示逻辑变量之间的逻辑关系。它是分析和设计数字电路的基本数学工具。

1.4.1 逻辑变量和逻辑函数

“逻辑”一词始于逻辑学。逻辑学研究的是逻辑思维与逻辑推理的规律。数字电路也是研究逻辑的,即研究数字电路的输入、输出的因果关系,也就是研究输入和输出间的逻辑关系。

为了对输入和输出间的逻辑关系进行数学表达和演算,提出了逻辑变量和逻辑函数两个术语。一个逻辑电路框图如图 1-5 所示,A,B 为输入,F 为输出,输出和输入之间的逻辑关系可表示为 $F=f(A,B)$ 。这种具有逻辑属性的变量称为逻辑变量。A,B 称为逻辑自变量,F 是逻辑因变量。当 A,B 的逻辑取值确定后,则 F 的逻辑值也就唯一地被确定下来,通常称 F 是 A,B 的逻辑函数。所以输出变量 F 又称为逻辑函数。 $F=f(A,B)$ 称为逻辑函数表达式。逻辑变量(自变量)和逻辑函数(因变量)的逻辑取值,只取 0,1 两个值,通常称为逻辑 0 和逻辑 1,以区别于数字 0 和 1。逻辑 0 或 1 表示两种对立的状态,表示信号的无或有,电平的低或高,电路的截止或导通,开关的断开或接通,一件事情的是或非,真或假等。

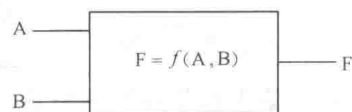


图 1-5 逻辑电路框图

在逻辑电路中,逻辑 0 和逻辑 1 是用电平的高和低来表示的。如果用高电平表示逻辑 1 而用低电平表示逻辑 0,则称为正逻辑体制(简称正逻辑)。如果用低电平表示逻辑 1 而用高电平表示逻辑 0,则称为负逻辑体制(简称负逻辑)。本书中如无特殊说明,一律采用正逻辑体制。

在逻辑电路中,电位常用电平这一术语来描述。高、低电平表示的是两种不同的状态,它们表示的都是一定的电压范围,而不是一个固定不变的值。例如在 TTL 电路中,常规定高电平的额定值为 3V,低电平的额定值为 0.2V,而从 0V 到 0.8V 都算作低电平,从 2V 到 5V 都算作高电平。

为了加深对逻辑关系的理解,下面通过图 1-6 所示开关控制电路的例子加以说明。

图 1-6 中, A, B 为单刀双掷开关, F 为电灯, 开关 A, B 的上合或下合与灯 F 的亮与灭有何因果关系呢? 设 A, B 向上合为 1, 向下合为 0; 灯 F 亮为 1, 灭为 0。F 与 A, B 间的逻辑关系如表 1-4 所示。此表描述了灯 F 和开关 A, B 的状态之间真实的逻辑关系, 这个表又称为真值表。从表中变量和函数的取值可以看出只有 0 和 1 两个逻辑值。当 A 和 B 的取值相同(全向上合或全向下合)时, F 才亮; 当 A 和 B 的取值不相同(A 向上合, B 向下合; A 向下合, B 向上合)时, F 就灭。这种逻辑关系写成函数表达式为 $F=f(A, B)=A \cdot B+\bar{A} \cdot \bar{B}$ 。表 1-4 中 1 用原变量 A, B 及原函数 F 表示, 0 用反变量 $\bar{A}$ (A 的反)、 $\bar{B}$ (B 的反)表示。函数表达式中“ $A \cdot B$ ”表示 1 · 1(全向上合), 是 A, B 相与(·)关系; “ $\bar{A} \cdot \bar{B}$ ”表示 0 · 0(全向下合), 是 $\bar{A}, \bar{B}$ 相与(·)关系; 符号“+”表示 A, B“全向上合”或“全向下合”两种情况中有一种情况存在 F 就亮, “+”表示或的关系; “ $\bar{A}$ ”, “ $\bar{B}$ ”分别表示 A 的非和 B 的非, 为非的关系。

表 1-4 F 与 A, B 间的逻辑关系

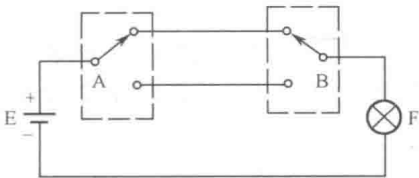


图 1-6 开关控制电路

输入自变量 A B		输出函数 F	说 明
0	0	1	A 与 B 均向下, F 亮
0	1	0	A 向下 B 向上, F 灭
1	0	0	A 向上 B 向下, F 灭
1	1	1	A 与 B 均向上, F 亮

此例的逻辑函数表达式 $F=A \cdot B+\bar{A} \cdot \bar{B}$, 说明了逻辑代数有与、或、非三种基本逻辑运算。式中的“·”为与运算符号, “+”为或运算符号, “—”为非运算符号。下面分别说明三种基本逻辑运算的含义及如何实现这三种基本运算。

1. 4. 2 基本逻辑运算及基本逻辑门

逻辑与、逻辑或、逻辑非是逻辑代数中的三种基本逻辑运算。实现这三种逻辑运算的电路, 分别称为与门、或门、非门, 这三种门是基本逻辑门。下面用三种指示灯的控制开关电路来说明三种基本逻辑运算。开关的闭合或断开作为条件, 灯的亮灭作为事件, 开关和灯之间的因果关系为逻辑关系。设开关 A, B 为输入变量, 开关闭合用逻辑值 1 表示, 开关断开用逻辑值 0 表示; 灯 F 为逻辑函数, 灯亮用逻辑值 1 表示, 灯灭用逻辑值 0 表示。

1. 与运算(逻辑与、逻辑乘)

指示灯的控制开关电路如图 1-7(a)所示。灯 F 亮作为事件发生, 开关 A, B 的闭合作为事件发生的条件。从图 1-7(a)可以看出, 只有开关 A, B 同时闭合, 灯 F 才会亮。故逻辑与定义为: 只有当决定一个事件的条件全部具备之后, 这个事件才会发生, 我们把这种因果关系称为逻辑与。

开关电路图 1-7 中, F 和 A, B 之间的逻辑关系也可以用列真值表的方式表示, 如表 1-5 所示。由于每一个变量只有两种取值(0 或 1), 因此 n 个变量有 2^n 种取值组合。图 1-7(a)有两个变量, 则有 $2^2=4$ 种取值组合(00, 01, 10, 11)。A, B 变量的 4 种取值组合与相应函数 F 值列于表 1-5 中, 这个表称为真值表。由真值表可见, 只有当逻辑变量 A, B 全为 1 时, 逻辑函数 F 才为 1。这种关系和算术中乘法相似, 所以逻辑与又称为逻辑乘, 其表达式为