

FPGA

Based on the Engineering Application and
Practice of the FPGA Technology

基于FPGA技术的 工程应用与实践

任文平 申东娅 何乐生 李 鹏/编著



科学出版社

基于 FPGA 技术的 工程应用与实践

Based on the Engineering Application and
Practice of the FPGA Technology

任文平 申东娅 何乐生 李 鹏 编著



科学出版社

北京

内 容 简 介

本书是作者结合多年来的教学经验编写的专业技术类教材,编写上尽力避免传统理论化的教学思路,注重于 FPGA 技术的实践性和应用性。在内容的编排上,为初学者提供了基础知识部分,包括 Quartus 软件的使用、硬件描述语言语句及语法、FPGA 技术常用设计方法等;基本电路及应用系统的设计实例,包括 DDS 电路、存储器电路、显示接口电路、温湿度控制系统设计等;最后是工程应用实例部分,在工程实例方面,选择了目前应用较为广泛的图像处理、触摸屏、调频调幅电源等。本书力求通过大量实例,为读者提供一个较为开阔的设计应用视野,从而能尽快提升 FPGA 开发及应用能力。

本书是以高等院校电子、通信、计算机等专业本科生为对象的教材,也可以作为相关专业研究生及工程技术人员的参考书。

图书在版编目(CIP)数据

基于 FPGA 技术的工程应用与实践/任文平等编著. —北京:科学出版社, 2018.6

ISBN 978-7-03-057429-9

I. ①基… II. ①任… III. ①可编程序逻辑器件-系统设计 IV. ①TP332.1

中国版本图书馆 CIP 数据核字(2018) 第 101713 号

责任编辑:周 涵/责任校对:杨 然
责任印制:张 伟/封面设计:无极书装

科学出版社 出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

北京建宏印刷有限公司 印刷

科学出版社发行 各地新华书店经销

*

2018 年 6 月第 一 版 开本:720×1000 B5

2018 年 6 月第一次印刷 印张:18 1/4

字数:368 000

定价:58.00 元

(如有印装质量问题,我社负责调换)

前 言

FPGA 技术是一种新型的电路设计技术,通过软件编程设计硬件电路,使硬件设计软件化。这项技术已经完全取代了传统的电路设计,是目前进行数字 IC 设计最先进的技术。近些年社会对 FPGA 人才的需求处于逐年增加的趋势,目前全国 90% 以上的高校都开设了这门课程并把它放在了重要的位置。因此重视 FPGA 教学与教材的编写,对于应用人才的培养具有重要的意义。

有关 FPGA 方面的教材及书籍,目前已经出版了很多。有些偏重于基础知识的介绍,有些偏重于工程的应用开发。本书从应用的角度出发,首先系统地介绍了 FPGA 技术开发的基础,包括 Quartus 软件的使用、硬件描述语言语句及语法、FPGA 常用设计方法、基本电路的设计实例等,在此基础上,以工程应用的方式从简到难介绍了若干开发实例,目的是使读者在掌握基本知识的基础上,逐步由设计电路模块过渡到应用工程项目中。这种以“学—做—用”的顺序进行的教材内容的组织与编排,使读者能够在较短的时间内掌握 FPGA 技术,达到学以致用目的。

本书分为 4 部分共 10 章内容。第 1 部分介绍了 FPGA 技术开发的基础,包括 Quartus 软件的使用、硬件描述语言语句及语法、FPGA 常用的设计方法等,共 4 章内容。第 2 部分是基于 FPGA 的常用功能电路及应用系统设计,包括通信接口、存储器电路、显示器接口电路,以及温湿度监控系统、频率计等系统设计,共 2 章内容。通过这部分内容,将第 1 部分的基础知识逐步与设计应用进行结合。第 3 部分是工程应用实例,共 3 章内容,每章都是一个独立的工程设计项目,包括图像处理系统、触摸屏应用系统、调频调幅电源设计等。第 4 部分是 FPGA 在全国大学生电子设计大赛上的应用,共 1 章,介绍了 2013 年 F 题的 FPGA 解决方案。可以看出,在内容的编排上,我们以大量的应用实例,逐次递增的设计难度,力图使读者通过从“简—难”、从“学—做”的过程,逐步提高 FPGA 的开发及应用水平。

本书是作者结合多年来的教学经验编写的专业技术教材,所有程序都是以 Quartus II 11.0 为软件平台编写的,并且通过了 DE2 或 DE2-115 实验板的硬件测试,读者可参考使用。

在本书的编写过程中,贾赞、张浩然、彭宏涛、郑德帅、张敦锋等同学对部分章节的内容有贡献,Terasic 公司在硬件平台及设计资料方面提供了许多支持,在

此一并表示感谢。

本书引用了一些相关资料，主要的文献资料已列于书后的参考文献中，在此向这些文献的作者表示最诚挚的感谢。

由于作者水平有限，书中难免有疏漏及不妥之处，敬请各位读者批评指正。

编 者

2018 年 5 月

目 录

前言

第 1 章	可编程逻辑器件及开发概述	1
1.1	可编程逻辑器件简介	1
1.1.1	可编程逻辑器件发展历程	1
1.1.2	可编程逻辑器件特点	2
1.2	可编程逻辑器件设计应用基础	3
1.2.1	硬件描述语言	3
1.2.2	可编程逻辑器件	3
1.2.3	设计软件	4
1.3	可编程逻辑器件开发流程	4
1.4	可编程逻辑器件应用领域	5
第 2 章	Quartus 软件的使用	7
2.1	原理图输入设计流程	7
2.1.1	半加器的设计原理	7
2.1.2	创建工程	8
2.1.3	建立图形设计文件	11
2.1.4	工程的编译	13
2.1.5	引脚分配	13
2.1.6	工程的下载验证	13
2.2	硬件描述语言输入设计流程	14
2.2.1	全加器的设计原理	15
2.2.2	半加器的硬件描述语言程序	15
2.2.3	创建工程	16
2.2.4	输入半加器程序设计文件	16
2.2.5	生成元件符号	16
2.2.6	利用生成元件符号设计全加器电路	16
2.3	宏功能模块 (LPM) 的调用	18
2.3.1	存储器的初始化	18
2.3.2	宏功能模块 LPM_ROM 的创建	19
2.3.3	查看宏功能模块 ROM 的设计文件	22

2.4	SignalTap II 嵌入式逻辑分析仪使用	23
2.4.1	SignalTap II 嵌入式逻辑分析仪的设置	23
2.4.2	编译下载	25
2.4.3	信号波形的捕捉	26
第 3 章	Verilog HDL 简介	28
3.1	Verilog HDL 硬件描述语言概述	28
3.2	Verilog HDL 程序的构成	28
3.2.1	二-十进制编码器及 Verilog HDL 描述	28
3.2.2	Verilog HDL 程序的基本构成	30
3.3	Verilog HDL 语法规则	32
3.3.1	Verilog HDL 文字规则	32
3.3.2	数据对象	34
3.3.3	运算符	36
3.4	Verilog HDL 中的语句	36
3.4.1	并行语句	36
3.4.2	顺序语句	43
3.5	Modelsim 仿真工具的使用	48
3.5.1	程序中无宏功能模块的 Modelsim 使用流程	49
3.5.2	宏功能模块的 Modelsim 使用流程	53
3.5.3	Testbench 文件的编写	57
第 4 章	有限状态机设计	61
4.1	有限状态机设计简介	61
4.1.1	有限状态机的特点及分类	61
4.1.2	基于有限状态机的电路设计步骤	61
4.2	Moore 型有限状态机的设计	62
4.3	Mealy 型有限状态机的设计	65
4.4	有限状态机设计举例: 十字路口交通灯控制电路	67
4.4.1	设计要求	67
4.4.2	设计分析	67
4.4.3	设计实现	69
第 5 章	常用功能电路设计	72
5.1	DDS 电路	72
5.1.1	DDS 原理	72
5.1.2	基于 FPGA 的 DDS 电路实现	73
5.1.3	仿真与分析	75

5.2	m 序列信号产生电路	76
5.2.1	m 序列信号产生原理	76
5.2.2	设计举例	76
5.2.3	仿真与分析	77
5.3	SPI 接口电路	78
5.3.1	SPI 通信协议	78
5.3.2	基于 FPGA 的 SPI 通信协议实现	79
5.3.3	应用举例	81
5.4	RAM 存储器接口电路	85
5.4.1	SRAM 存储器	85
5.4.2	基于双 RAM 乒乓操作的数据存储电路	86
5.5	CRC 校验电路	94
5.5.1	CRC 校验原理	94
5.5.2	CRC 校验码的编码原理	95
5.5.3	基于 FPGA 的逐比特比较法求解 CRC 校验码设计实现	96
5.5.4	仿真与分析	97
5.6	LCD 控制电路	99
5.6.1	LCD 简介	99
5.6.2	基于 FPGA 的 LCD 控制电路设计	103
5.7	VGA 控制电路	107
5.7.1	VGA 简介	107
5.7.2	扫描原理	108
5.7.3	VGA 控制时序	108
5.7.4	数模转换芯片 DAC ADV7123	109
5.7.5	基于 FPGA 的 VGA 彩条控制电路设计	109
第 6 章	应用设计实例	115
6.1	温湿度采集及显示	115
6.1.1	设计要求	115
6.1.2	设计方案	115
6.1.3	相关原理简介	116
6.1.4	温湿度模块设计	118
6.1.5	串口通信模块设计	124
6.1.6	JAVA GUI 设计	127
6.1.7	系统测试	130
6.2	频率计	132

6.2.1	设计要求	132
6.2.2	设计方案	132
6.2.3	测频原理简介	132
6.2.4	设计实现	134
6.3	基于 VGA 显示的接球游戏	140
6.3.1	设计要求	140
6.3.2	设计分析	140
6.3.3	VGA 时序控制模块设计	141
6.3.4	游戏逻辑产生模块设计	144
6.3.5	游戏测试	149
第 7 章	基于 FPGA 的图像采集处理系统	151
7.1	设计内容	151
7.2	图像采集模块	152
7.2.1	图像捕捉模块	153
7.2.2	I ² C 总线配置模块	156
7.2.3	数据格式转换模块	165
7.3	SDRAM 控制模块	170
7.4	VGA 显示控制模块	172
7.4.1	VGA 显示原理	172
7.4.2	VGA 控制模块	172
7.5	图像处理算法及实现	175
7.5.1	图像的透明算法及实现	176
7.5.2	图像灰度处理算法及实现	181
7.5.3	图像降噪算法及实现	183
7.5.4	边缘检测算法及实现	189
第 8 章	基于触摸屏的电子相册设计	193
8.1	设计要求	193
8.2	相关内容简介	193
8.2.1	LCD 显示驱动芯片 TPG110	193
8.2.2	A/D 转换器 (AD7843)	194
8.3	方案设计	195
8.4	基于 FPGA 的各模块实现	196
8.4.1	LCD 串行控制模块	196
8.4.2	ADC 串行控制模块	196
8.4.3	触摸检测模块	204

8.4.4	FLASH 到 SDRAM 控制模块	206
8.4.5	4 端口 SDRAM 控制模块	212
8.4.6	LCD 时序控制模块	214
8.5	系统的测试	219
8.5.1	LCD 触摸屏与 FPGA 的连接	219
8.5.2	FLASH 中图片下载	220
8.5.3	设计验证	221
第 9 章	基于 FPGA 的调频调幅电源设计	222
9.1	变频电源的技术分析	222
9.1.1	SPWM 调制技术	222
9.1.2	SPWM 控制方式	222
9.2	变频电源硬件的总体设计	223
9.3	基于 FPGA 的变频电源控制电路的设计	224
9.3.1	变频电源数字控制电路	224
9.3.2	SPWM 波形的实现	224
9.3.3	三路相位差 120° 的 SPWM 波形的生成	231
9.3.4	DCPWM 模块	233
9.4	变频电源的性能测试及分析	236
9.4.1	变频电源的性能	236
9.4.2	变频电源测试结果及分析	237
第 10 章	电子设计竞赛综合实例	238
10.1	第十届全国大学生电子设计竞赛 F 题	238
10.1.1	任务	238
10.1.2	要求	238
10.1.3	说明	239
10.2	参考设计	240
10.2.1	频率可调时钟产生电路	240
10.2.2	m 序列产生电路	242
10.2.3	曼彻斯特码产生电路	242
10.2.4	从曼彻斯特码提取已知频率的同步时钟的电路	243
10.2.5	从曼彻斯特码中恢复数据的电路	246
10.2.6	从曼彻斯特码提取未知频率的同步时钟的电路	247
10.3	有源低通模拟滤波器的设计	252
附录 A	DE2 开发平台	256
A.1	DE2 板上资源及硬件布局	256

A.2 DE2 电路组成·····258

A.3 DE2 平台的开发环境·····260

A.4 DE2 平台的扩展接口·····261

A.5 DE2 平台上 EP2C35F672 的引脚分配表·····261

附录 B DE2-115 开发平台·····273

B.1 DE2-115 板上资源及硬件布局·····273

B.2 DE2-115 平台上提供的资源·····273

B.3 DE2-115 平台的扩展接口·····274

B.4 DE2-115 平台的开发环境·····275

B.5 DE2-115 平台上 EP4CE115F29C7 的引脚分配表·····275

参考文献·····282

第 1 章 可编程逻辑器件及开发概述

可编程逻辑器件 PLD(Programmable Logic Device) 是近些年迅速发展起来的一种新型器件,它是一种半定制的集成电路,内部集成了大量的门及触发器等基本的电路单元,通过编程形成的网表文件,控制其内部连线,形成所需要的电路设计。可编程逻辑器件的出现,彻底改变了传统的“搭积木”式设计方法,使数字电路的设计出现了质的飞跃,为集成电路高容量、低功耗、小体积的发展提供了保证。

1.1 可编程逻辑器件简介

从数字电路的基本知识可知,组合逻辑函数均可化为与或式,而任何时序电路又由组合电路和存储元件构成,也就是说,任何逻辑函数都可以用“与门-或门”的二级电路实现。因此,在 20 世纪 70 年代出现了一种新结构的数字器件,如图 1.1 所示,器件的主体是由与门和或门构成的“与阵列”和“或阵列”组成,通过编程来控制器件中门阵列之间的连接关系,实现不同的逻辑函数,这种器件被称为可编程逻辑器件 PLD。

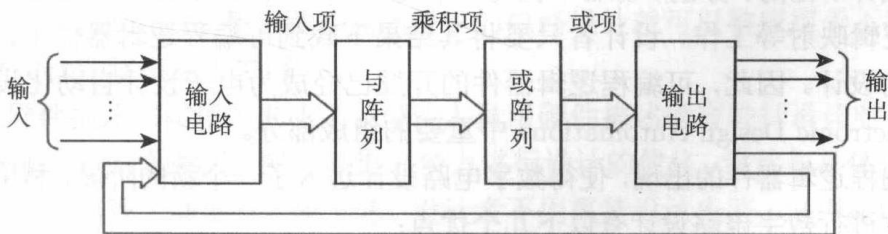


图 1.1 基本可编程逻辑器件结构图

1.1.1 可编程逻辑器件发展历程

(1) 20 世纪 70 年代末,出现了第一个 PLD 器件 PLA(Programmable Logic Array),该器件的与阵列和或阵列都可以编程控制,但由于其运行速度慢,没有得到广泛应用。

(2) 20 世纪 80 年代初,出现了 PAL(Programmable Array Logic),其特点是或阵列固定,与阵列可编程。这种结构相对容易控制,而且性价比高,所以 PAL 成为第一片被真正使用的可编程逻辑芯片。

(3) 20 世纪 80 年代初期, Lattice 公司推出了通用阵列逻辑 GAL(Generic Array Logic), 该器件在 PAL 的基础上, 增加了输出逻辑宏单元 OLMC(Output Logic Macro Cell), 比 PAL 更加灵活。

这些早期的 PLD 器件的一个共同特点是实现的逻辑功能速度特性较好, 但其过于简单的结构也使它们只能实现规模较小的电路。

(4) 20 世纪 80 年代中期, Altera 公司推出了 CPLD(Complex Programmable Logic Device), 它对 GAL 作了进一步的扩展, 提高了器件的集成度。CPLD 允许有更多的输入信号, 内部含有更多的宏单元和逻辑单元块, 即 CPLD 相当于在一个芯片上集成多个 GAL 块, 各个 GAL 块可以通过共享的互联资源交换信息, 能够实现较为复杂的逻辑功能。

(5) 20 世纪 80 年代中期, 在 CPLD 出现的同时, Xilinx 公司采用不同的方法扩展可编程逻辑器件的规模, 推出了世界上第一片现场可编程门阵列 FPGA(Field Programmable Gate Array) 器件, FPGA 的结构与传统的掩模编程门阵列相似, 内部由纵横交错的分布式可编程互联线将逻辑单元阵列 CLB(Configurable Logic Block) 连接而成, 具有更高的密度和更大的灵活性。

1.1.2 可编程逻辑器件特点

可编程逻辑器件是一种新型器件, 伴随着计算机、集成电路、电子系统设计技术的发展, 可编程逻辑器件的开发及设计过程也融合了这些最新成果: 设计者以计算机为工具, 在软件平台上用硬件描述语言完成设计文件, 由计算机自动地完成逻辑编译、化简、分割、综合、优化、布局、布线、仿真以及对特定芯片的适配编译、逻辑映射等工作, 设计者只要将其结果下载到可编程逻辑器件中, 就可完成电路的设计。因此, 可编程逻辑器件的开发已经成为电子设计自动化设计技术 EDA(Electronic Design Automation) 中重要的组成部分。

可编程逻辑器件的出现, 使得数字电路设计进入了一个新的阶段, 利用可编程逻辑器件进行数字电路设计有以下几个优点:

(1) 设计具有更大的灵活性。用软件的方式设计硬件, 设计文件易于在各种集成电路工艺和可编程器件之间移植, 应用性更加广泛。对于复杂的系统设计, 设计者可以分工合作, 协同设计, 缩短了开发周期。

(2) 产品具有保密性。由于器件中的大量可编程元件, 使得电路具有“黑盒”效果, 知识产权能够得到有效保护。

(3) 设计的每个阶段都可以仿真。利用设计软件中的逻辑仿真及测试技术, 能够及时发现设计中的错误, 大大提高设计成功率, 缩短设计周期。

(4) 对设计者硬件电路的知识要求减低。由于设计采用高级语言描述电路的逻辑功能, 与器件结构无关, 因此对设计者专业背景要求降低。

1.2 可编程逻辑器件设计应用基础

硬件描述语言、可编程逻辑器件及设计软件是可编程逻辑器件设计开发的基础。

1.2.1 硬件描述语言

硬件描述语言的发展至今已有多年历史,它是 FPGA 设计开发的重要组成部分。常用的硬件描述语言有 AHDL、VHDL、Verilog HDL 等,而 VHDL 和 Verilog HDL 是当前最流行的并且已经成为 IEEE 工业标准的硬件描述语言,得到了众多 EDA 公司的支持。

Verilog HDL 和 VHDL 作为描述硬件电路设计的语言,可以非常方便地进行复杂数字电路和数字系统的开发及调试。与传统的原理图设计方法相比较,它们的优点在于:

(1) 强大的系统硬件描述能力,设计灵活。硬件描述语言具有功能强大的语言结构,可以用简洁明确的源代码来描述复杂的逻辑控制。它具有多层次的设计描述功能,既可以描述系统级电路,又可以描述门级电路。支持同步电路、异步电路和随机电路的设计。在设计方法上,它既支持自底向上的设计,又支持自顶向下的设计;既支持模块化设计,又支持层次化设计等多种方式。

(2) 支持广泛、易于修改,具有很强的移植能力。目前大多数 EDA 工具都支持硬件描述语言,这为硬件描述语言的进一步推广和广泛应用奠定了基础。由于被不同的 EDA 工具所支持,基于硬件描述语言的电路设计就可以被应用于不同的系统中,电路设计的移植能力增强。

(3) 硬件描述与实现工艺无关。设计人员用硬件描述语言进行设计时,不需要首先考虑选择设计的器件,就可以集中精力进行设计的优化。设计与具体的硬件电路无关,一旦出现了新器件、新工艺,设计者不用重新设计电路,只需将电路的算法级描述或 RTL 描述输入到逻辑综合工具中,就能产生新的门级网表,能够非常有效地缩短产品的开发周期。

1.2.2 可编程逻辑器件

可编程逻辑器件经历了从低密度到高密度的发展过程,目前常用的是现场可编程门阵列 FPGA 和复杂可编程逻辑器件 CPLD。这两类可编程逻辑器件中,FPGA 提供了最高的逻辑密度、最丰富的特性和最高的性能,提供了诸如大容量存储器、时钟管理系统等特性,并支持多种最新的超快速器件至器件 (device-to-device) 信号技术。因此,FPGA 广泛应用于仪器仪表、电信和数字信号处理等高性能的系统设计中。与此相反,CPLD 提供的逻辑资源少得多,最高约 1 万门。但是,CPLD

提供了非常好的可预测性,非常适合于设计关键控制电路,并且价格低廉,从而使其对于成本敏感、电池供电的便携式应用(如移动电话)非常理想。

1.2.3 设计软件

目前比较流行的设计软件有 Altera 的 Quartus II、Lattice 的 ispEXPERT、Xilinx 的 ISE。

ispEXPERT 是 Lattice 公司的设计软件,通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入。ispEXPERT 是目前流行的 EDA 软件中最容易掌握的设计工具之一,它界面友好、操作方便、功能强大,并与第三方 EDA 工具兼容良好。

ISE 是 Xilinx 公司集成开发的设计软件,它采用自动化的、完整的集成设计环境,是业界最强大的 EDA 设计工具之一。

Quartus II 是 Altera 公司的开发软件,它支持原理图、VHDL、Verilog HDL 等多种设计输入形式,内嵌自有的综合器以及仿真器,可以完成从设计输入到硬件配置的完整 PLD 设计流程。它包含了整个可编程逻辑器件设计阶段的所有解决方案,提供了完整的图形用户界面。基于该工具,设计者可以方便地完成数字系统设计的全过程,它是目前应用最广泛的 EDA 设计软件之一。

1.3 可编程逻辑器件开发流程

可编程逻辑器件的开发是在设计软件平台上进行的,它的设计流程主要包括设计输入、设计处理、设计验证、器件下载和电路测试等五个步骤。

(1) 设计输入。设计输入有多种方式,主要包括文本输入方式、图形输入方式和波形输入方式,还支持文本输入和图形输入两者混合的方式。

文本输入方式是采用硬件描述语言进行电路设计的方式,主要有 Verilog HDL、VHDL 等,具有很强的逻辑功能表达能力,描述简单,是目前进行电路设计最主要的设计方法。

图形输入方式是最直接的设计输入形式。利用设计软件提供的元件库,将电路的设计以原理图的方式输入。这种输入方式直观,便于电路的观察及修改,但是不适用于复杂电路的设计。

(2) 设计处理。设计处理是重要的设计环节,主要对设计输入的文件进行逻辑化简、综合优化,最后产生编程文件。此阶段主要包括设计编译、检查,逻辑分割,逻辑优化,布局布线等过程。

设计编译、检查是对输入的文件进行语法检查,例如原理图文件中是否有短路现象,文本文件的输入是否符合语法规范等。

逻辑分割是将设计分割成逻辑小块形式映射到相应的器件的逻辑单元中，分割可以自动实现，也可以由设计者控制完成。

逻辑优化主要包括面积优化和速度优化。面积优化的目标是使设计占用的逻辑资源最少，速度优化是使电路中信号的传输时间最短。

布局布线是完成电路中各电路元件的分布及线路的连接。

(3) 设计验证。设计验证即时序仿真和功能仿真。通常情况下，先进行功能仿真，因此功能仿真又称为前仿真，它直接对原理图描述或其他描述形式的逻辑功能进行测试模拟，验证其实现的功能是否满足原设计的要求，仿真的过程不涉及任何具体形式的硬件特性，不经历综合和适配。在功能仿真已经完成，确认设计文件表达的功能满足要求后，再进行综合适配和时序仿真。时序仿真是在选择了具体器件并且完成了布局布线之后进行的时序关系仿真，因此又称为时延仿真或后仿真。

(4) 器件下载。器件下载是指将设计处理中产生的编程数据下载到具体的可编程器件中去。如果之前的步骤都满足原设计的要求，就可以将适配器产生的配置/下载文件通过 CPLD/FPGA 编程器或下载电缆载入目标芯片 CPLD 或 FPGA 中。

(5) 电路测试。电路测试是将载入了设计的 FPGA 或 CPLD 的硬件系统进行测试，便于在真实的环境中检验设计效果。

1.4 可编程逻辑器件应用领域

可编程逻辑器件最初只能用来设计一些辅助性的电路，起连接逻辑的作用，例如设计总线控制器、协议处理器等。随着近几年可编程逻辑器件特别是 FPGA 的快速发展，器件容量和工作速度得到很大提高，单个门电路成本大大下降，特别是内部资源的极大丰富，片内嵌入的高度集成的多核处理器，使得可编程逻辑器件设计应用的深度和广度达到前所未有的程度。其典型设计应用如表 1.1 所示，可以说可编程逻辑器件在数字系统中几乎无所不能，因此其发展前景非常广阔。

表 1.1 可编程逻辑器件开发应用

行业	应用
无线通信	蜂窝和 WiMAX 基站
有线通信	高速交换机、路由器、DSL 多路复用器
电信	光学和无线电发射设备、电话交换机、流量管理器、背板收发器
消费电子	液晶电视、DVR、机顶盒、高端相机
视频和图像处理	视频监控系統，广播视频，JPEG、MPEG 解码器
汽车	GPS 系统，车载信息娱乐系统，驾驶辅助系统：停车场援助、汽车危险回避、倒车辅助、自适应巡航控制、盲点检测
航空航天和防御	雷达和声呐系统、卫星通信

续表

行业	应用
测试和测量	协议分析仪、逻辑分析仪、示波器
数据安全	数据加密: AES、3DES 算法, 公钥加密 (RSA), 数据完整性
医疗	医疗成像
高性能科学计算	并行算法、矩阵乘法