信息科学技术学术著作丛书

集成电路验证

沈海华　张 锋　乐 翔　著

科学出版社

信息科学技术学术著作丛书

集成电路验证

沈海华　张　锋　乐　翔　著

科学出版社

北京

内 容 简 介

本书从集成电路验证领域存在的问题出发，详细介绍数字电路和模拟电路验证方法，主要包括设计验证语言基础、模拟仿真验证、覆盖率检验方法、电路的形式验证、物理验证、SPICE 仿真、低功耗设计和验证方法、低功耗验证技术实例、硅后验证等方面。全书紧密围绕工业界集成电路验证流程进行阐述，尽可能覆盖集成电路验证领域的现有技术内容，同时对低功耗验证、硅后验证等验证领域新的趋势和研究课题进行分析。

本书可供计算机、电子、微电子领域的科研和工程技术人员参考，也可以作为相关专业的研究生和高年级本科生的教材。

图书在版编目(CIP)数据

集成电路验证/沈海华，张锋，乐翔著. —北京：科学出版社，2019.1
(信息科学技术学术著作丛书)
ISBN 978-7-03-055370-6

Ⅰ.①集… Ⅱ.①沈… ②张… ③乐… Ⅲ.①集成电路-验证
Ⅳ.①TN407

中国版本图书馆 CIP 数据核字(2017)第 279683 号

责任编辑：魏英杰 王 苏 纪四稳 / 责任校对：郭瑞芝
责任印制：张 伟 / 封面设计：铭轩堂

科学出版社出版
北京东黄城根北街 16 号
邮政编码：100717
http://www.sciencep.com

北京中石油彩色印刷有限责任公司 印刷
科学出版社发行 各地新华书店经销
*
2019 年 1 月第 一 版 开本：720×1000 1/16
2019 年 1 月第一次印刷 印张：14 3/4
字数：293 000

定价：98.00 元

(如有印装质量问题，我社负责调换)

《信息科学技术学术著作丛书》序

21世纪是信息科学技术发生深刻变革的时代，一场以网络科学、高性能计算和仿真、智能科学、计算思维为特征的信息科学革命正在兴起。信息科学技术正在逐步融入各个应用领域并与生物、纳米、认知等交织在一起，悄然改变着我们的生活方式。信息科学技术已经成为人类社会进步过程中发展最快、交叉渗透性最强、应用面最广的关键技术。

如何进一步推动我国信息科学技术的研究与发展；如何将信息技术发展的新理论、新方法与研究成果转化为社会发展的新动力；如何抓住信息技术深刻发展变革的机遇，提升我国自主创新和可持续发展的能力？这些问题的解答都离不开我国科技工作者和工程技术人员的求索和艰辛付出。为这些科技工作者和工程技术人员提供一个良好的出版环境和平台，将这些科技成就迅速转化为智力成果，将对我国信息科学技术的发展起到重要的推动作用。

《信息科学技术学术著作丛书》是科学出版社在广泛征求专家意见的基础上，经过长期考察、反复论证之后组织出版的。这套丛书旨在传播网络科学和未来网络技术，微电子、光电子和量子信息技术、超级计算机、软件和信息存储技术，数据知识化和基于知识处理的未来信息服务业，低成本信息化和用信息技术提升传统产业，智能与认知科学、生物信息学、社会信息学等前沿交叉科学，信息科学基础理论，信息安全等几个未来信息科学技术重点发展领域的优秀科研成果。丛书力争起点高、内容新、导向性强，具有一定的原创性；体现出科学出版社“高层次、高水平、高质量”的特色和“严肃、严密、严格”的优良作风。

希望这套丛书的出版，能为我国信息科学技术的发展、创新和突破带来一些启迪和帮助。同时，欢迎广大读者提出建议，以促进和完善丛书的出版工作。

中国工程院院士
原中国科学院计算技术研究所所长
李国杰

前　言

2017年是我从事芯片设计工作的第十五个年头。在数十款芯片的设计过程中，遇到不同行业的用户，他们在芯片的性能、功耗、成本、面积等方面提出各种各样的要求。大多数情况下，对于用户来说，芯片的性能、功耗、成本、面积中总有某项或某几项指标存在弹性，这都可以协商的，唯有一项是不可协商的，那就是正确性。如果芯片厂商敢对用户说："我家的芯片有一点儿小错，给您便宜点儿，您凑合用吧！"相信脾气再好的用户也会转身就走。

无论过去还是现在，集成电路验证都是保证芯片设计正确性的重要工作。然而，今天的集成电路产业状况却和十五年前大不相同。十五年前，集成电路产业处于高速发展期，新的架构、工艺、电子设计自动化工具和设计流程不断推出，芯片产品的复杂度尚未像今天这样庞杂、难以驾驭，验证尚未成为整个芯片设计流程中的瓶颈，业界自然把更多关注点放在芯片设计创新方面。今天，集成电路产业的发展日趋成熟，在架构设计方面，以处理器设计为例，通用处理器架构设计模式已基本定型，架构设计方面已经很长时间没有让人眼前一亮的创新了；在逻辑设计方面，随着硬件描述语言Verilog、VHDL和电子设计自动化设计工具功能的日臻完善，逻辑设计越来越像代码堆砌，入门门槛也越来越低；在物理设计方面，随着制造工艺越来越接近纳米工艺的极限，在成熟电子设计自动化工具的辅助下，进入工艺平台期的物理设计就如带上镣铐的舞者，几乎没有发挥的余地。当然，近十年集成电路制造工艺领域一直是"暗流汹涌"，选择新型材料替代硅材料，突破纳米工艺限制的呼声越来越高，从物理到材料（如石墨烯）再到工艺（如碳纳米管）取得越来越多的重要成果，但这些成果的实际应用恐怕还需要若干年。与设计领域相对的是集成电路验证领域的迅猛发展。随着制造工艺进入纳米级（2003年），动辄上亿个晶体管的集成电路设计复杂度使集成电路设计空间急剧爆炸，曾经对设计结构了然于胸的设计者变得茫然了，因为现代复杂的集成电路设计结构和庞杂的功能规范已经超出了设计工程师能够轻易掌握的范畴，验证成为集成电路设计流程中真正的瓶颈。

在过去的十年中，无论芯片设计公司，还是电子设计自动化工具提供商，都对集成电路验证领域给予了高度重视。电子设计自动化工具提供商纷纷投入巨大精力开发新的集成电路验证工具以应对汹涌而来的市场需求，芯片设计公司则组织越来越多经验丰富的工程师成立日趋庞大的验证队伍应对验证危机。目前，业界知名芯片设计公司中的芯片验证人员与设计人员的比例普遍为7∶1～10∶1，伴随着人员和资金的大量投入，国外大型芯片厂商推出一款更新换代的芯片产品时，花费上亿美元的验证费用实非罕见。对于芯片设计从业者来说，验证领域人员密

集、资金密集的情况既意味着机遇，也意味着挑战。一方面，验证领域创造的大量就业机会对每一个芯片工程师来说都是机遇；另一方面，对于成本非常敏感的芯片行业，厂商巨大投入往往意味着验证工作不好做，会面临各种各样的困难和挑战。

事实上，集成电路验证是一个工程实践性很强的领域，涉及的知识点极为庞杂，非常强调经验的积累，而缺乏系统的方法学研究。对于大多数集成电路相关领域的本科、硕士，甚至博士毕业生来说，工作后从事集成电路验证等同于进入一个全新的领域，难免茫然失措。目前，国际芯片厂商的验证队伍大多是自行培养的，即把部分芯片设计人员从设计队伍中抽离出来，使其经过多年的艰苦探索和实践，逐渐成为验证领域的专门人才。我本人就亲身经历了上述过程。十几年前我加入了龙芯团队，先是从事处理器结构设计工作，随着处理器设计复杂度的提高，验证工作量急速增长，我从设计团队中抽身出来，组建了龙芯的验证团队。十多年来，我带领龙芯验证团队完成国家级和省部级科研项目十余项，主持开发了十余种基础验证平台软件，完成了一系列处理器芯片的验证工作。在此期间，龙芯验证团队规模扩大了 10 倍，2015 年龙芯已成功应用在对可靠性要求极高的导航卫星上。十年间，作为开拓者和团队负责人，我亲身体会到进入新的工作领域的艰难，也常常感受到进入验证团队的新同事对这个研究领域的迷茫和困惑。由于很难找到经验丰富的验证工程师来授课，极少有大学能独立开设集成电路验证课程。在很长一段时间里，验证领域还极度缺乏参考书籍，即使现在，想找到一本既能够深入浅出引导新手入门，又能够系统全面地介绍验证领域发展的参考书也不容易。为了让更多的人在面对集成电路领域时不再是一片迷茫和空白，我从 2007 年开始在中国科学院研究生院开设“集成电路验证”课程，十五年的科研、工程实践和十年的教学经验积累使我萌生了撰写一本既能让领域新人看得懂，又能全面介绍近年来验证技术发展全貌的参考书的想法。这也是我撰写本书的动机。

本书的撰写工作历时四年，沈海华撰写第 1 章～第 5 章和第 8 章，张锋撰写第 6 章、第 7 章和第 9 章，乐翔撰写第 10 章。张尧、赵薇、陈博文及陈铖颖也参与了本书的文献整理和部分撰写工作，特此表示感谢。

本书的撰写和出版得到国家自然科学基金项目(61474134 和 61173001)的资助。在撰写过程中，从学术界到出版界，很多人付出了心血和努力，在此也致以深深的谢意。

限于作者水平，书中难免存在疏漏之处，敬请读者不吝批评指正。

沈海华

目　录

第1章 引 言

1.1 集成电路验证的定义

集成电路验证是确保集成电路设计符合其设计规范的全部工作，通俗地说，就是保证集成电路设计正确性的全部工作。

集成电路发展到今天，任何一位从业者都可以侃侃而谈集成电路验证的重要性——“验证是集成电路设计流程中的瓶颈”“验证工作占到集成电路设计全部工作的70%”“验证资源与单纯的设计资源配比通常不小于4∶1”等，甚至有人对我说：“公司大裁员时，做验证测试的人员最好找工作！”这对验证从业者来说当然是好事情，但对整个集成电路产业来说却绝非好事。下面从集成电路的发展历史来看验证是怎样一步步铸就今天的重要地位的。

人类历史上的第一块集成电路于1958年诞生于美国德州仪器公司(在“谁是第一”问题上有些争议，此处采纳了较为普遍的认识)，其包含5个元器件。图1.1为世界上第一块集成电路的历史图片。此后，很长一段时间内集成电路基本在几十个到上百个晶体管的规模。这一阶段属于集成电路的诞生期，无论设计规模，还是产品化程度都还用不到专门的验证。值得注意的是，早在1965年，戈登·摩尔(Gordon Moore)就提出著名的摩尔定律：当价格不变时，集成电路上可容纳的晶

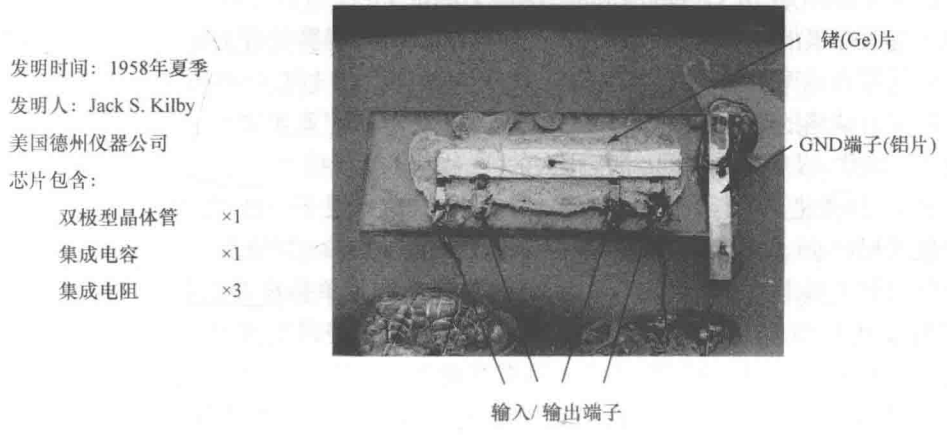


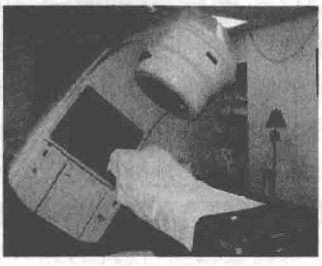
图1.1 世界上第一块集成电路(芯片尺寸0.040in×0.062in，1in=2.54cm)

体管数，约每隔 18 个月便会增加一倍，性能也将提升一倍。摩尔定律为此后近半个世纪集成电路的发展描绘出清晰的蓝图。

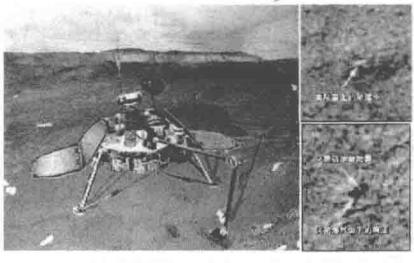
20 世纪 70～90 年代是集成电路的高速发展期，作为集成电路的典型代表——处理器，就是在这一阶段诞生并得到快速发展的。以 Intel 为例，自 1971 年设计第一款 4004（包含 2300 个晶体管）后，先后设计了 i8086、80286、80386、80486、Pentium Pro 等，撑起这一阶段处理器发展的主线。与此同时，另一个今天大家已经非常熟悉的概念——精简指令集计算机（reduced instruction set computer，RISC）也是在这一阶段提出并得到实践的。最早关于精简指令集架构的探索和尝试源自 1975 年，IBM 华生实验室的 Cocke（获 1987 年度图灵奖）发现计算机的指令系统中只有约 20%的指令是经常使用的，它们占程序执行总指令数的 80%；指令系统中其余 80%的指令则很少使用，只占程序执行总指令数的 20%。并据此提出了精简指令集的思想，这一思想随后用于 IBM 801 计算机的设计实践。此后，加利福尼亚大学伯克利分校的 Patterson 和斯坦福大学的 Hennessy 对相关概念进行了改进和升华，并于 1980 年明确提出 RISC 的概念。对于广大互联网技术（internet technology，IT）工程师来说，今天再来争论谁第一个发明了 RISC 并没什么意义，重要的是，这一架构的提出开拓了处理器设计的新方向，促进了整个处理器产业的百花齐放，IBM、HP、SUN、MIPS、ARM 等都先后采用 RISC 思想设计自己的处理器产品。与第一阶段相比，这一阶段集成电路产品（特别是处理器产品）的复杂度迅速提高，对验证的需求也越来越高。然而，由于第一阶段的惯性，从硬件到软件再到系统，验证问题都未能引起人们足够的重视，很多情况下验证都只是设计人员的兼职，从理论到实践都未形成专业的验证体系。未经正确验证的设计可能导致巨大的灾难——20 世纪 80 年代中期，加拿大原子能量有限公司（Atomic Energy of Canada Limited）的 Therac 25 放射治疗仪在美国和加拿大造成多起医疗事故，导致 4 人死亡、多人受伤；1994 年，奔腾处理器被发现在执行某个特定的浮点运算时出现错误，为此 Intel 公司付出大约 4 亿 7500 万美元的代价来回收那些有缺陷的处理器；1996 年，欧洲航天局研制的阿里亚娜五型火箭在发射后不到 40s 爆炸，事后调查发现，一个很大的 64 位浮点数转换为 16 位带符号整数时出现了异常，细微错误使耗资 50 亿英镑 10 年努力的成果毁于一旦；1998 年，美国国家航空航天局（National Aeronautics and Space Administration，NASA）发射的一枚探测火星气象的卫星未进入预定轨道坠毁，起因仅仅是计量单位没有把英制转换成公制，损失超过 1.25 亿美元；1999 年，火星极地着陆者于美国东部时间 1 月 3 日下午 3 时 21 分“乘坐”一枚德尔塔二型火箭离开地球并顺利到达火星轨道，随后失去联系，直到 2005 年才发现了失踪的火星极地着陆者残骸，失败原因可能为着陆前发动机过早关闭导致飞船坠毁，损失超过 1.2 亿美元。图 1.2 展示了上述一系列事故的历史图片，正是在这一阶段，“验证危机”初步显露出“撒旦的羽翼”。

(a) 奔腾处理器浮点运算错误

(b) 阿里亚娜五型火箭爆炸图片



(c) Therac 25放射治疗仪事故



(d) 火星极地着陆者及其残骸

(e) 坠毁的火星气象探测卫星

图 1.2 一系列事故的历史图片

20 世纪 90 年代末至今，既是集成电路技术的高速发展期，也是以处理器为代表的复杂集成电路设计的迷惘期。作为集成电路工业基础的半导体技术飞速发展，集成电路工艺从众所周知的 0.25μm 工艺，历经 0.18μm(1999 年)、0.13μm(2001 年)、90nm(2003 年)、65nm、45nm、32nm、28nm、22nm、14nm 工艺，2015 年 IBM 发布的 7nm 工艺被认为达到当前工艺条件下的物理极限。50 多年来，半导体技术突破了一个又一个看似不可能的瓶颈，神奇地遵循着摩尔定律高速发展。半导体技术的发展使人们有机会实现更大规模、更复杂的设计，但同时也带来许多新问题，其中最主要的问题就是功耗和验证。一般来说，集成电路芯片的功耗与其内部电流、电压的平方，以及工作频率成正比。随着工艺的改进，芯片集成的晶体管数目的增加和频率的提高会带来功耗的极大增长。更糟糕的是，进入纳米级工艺后，晶体管漏电流变得不容忽视，而可降工作电压也逐渐接近晶体管阈值电压，功耗问题变得极为严峻。功耗问题导致人们在进行复杂集成电路设计时，很难采用传统的提高主频的方法获取更高的性能。以处理器为例，提高主频和增加每个时钟周期内可执行的指令数(instructions per clock，IPC)都可以提高性能。传统上更多地依赖提高主频的方法来提高性能，然而考虑到电压和主频之间也存在正比关系，主频提高时，处理器的功耗迅速增长。当主频增加到一定程度时，功耗会逼近芯片的封装极限，迫使人们不得不从另一条途径提高处理器的性能——提高 IPC，各种体系结构的新构想，以及提高片上并行度的新方法都逐渐得以实施。然而，从普通的多发射超标量结构到同时多线程结构(simultaneous multi-threading，

SMT)、片上多核结构(chip multi-processor,CMP),设计变得越来越复杂,设计中出现错误的压力也越来越大。同时,市场竞争日益激烈,导致电子产品面临急于面世的压力,因此需要缩短设计周期,那么验证便成为整个设计制造过程中的关键路径。2003 年,国际半导体技术路线图的作者就深有感触地称验证已经"由瓶颈转化成了危机"。以 ASIC 芯片为例,据 *Collett International Research* 研究报告调查,37%的 ASIC 芯片面临 2 次流片,其中的 24%甚至需要 3 次以上的流片。为了应对验证压力,传统的硅前验证方法近年来得到极大的发展,但仍然无法保证复杂芯片 1 次流片的正确率,人们不得不转向硅后验证以期以最少的流片代价满足验证需求。频繁出现的事故隐患、不断增加的巨大验证开销、验证过程被迫从硅前延展到硅后等迹象表明验证危机已经来临。

1.2 验证危机——困境与希望

为了保证集成电路设计的正确性,理想情况是通过各种验证技术手段遍历待验证设计(design under verification,DUV)的全部状态空间。然而,现代集成电路设计规模动辄千万门以上,包含上亿个晶体管的设计也不再罕见,尽管面对不同的待验证设计、不同的验证粒度,以及不同的验证层次,验证的难度不同,但无论寄存器传输级(register transfer level,RTL)、网表级,还是晶体管级,现代集成电路设计都面临着状态空间爆炸问题。表 1.1 给出了电路状态随等效的逻辑门数目指数增长情况,直观描述了状态空间急剧膨胀的情况。状态空间爆炸问题是典型的非确定性多项式(non-deterministic polynominal,NP)问题。十几年来,尽管验证领域的科研人员和工程师在模拟仿真、形式化方法、硬件仿真加速,甚至硅后验证等一系列领域开发了多种技术、工具和方法,但遍历全部待验证设计状态空间仍是难以完成的任务,这也是验证危机的根源所在。

表 1.1 电路状态随等效的逻辑门数目指数增长情况

逻辑门	状态数
32	4,294,967,296
64	18,446,744,073,709,551,616
128	340, 282, 366, 920, 938, 463, 463, 374, 607, 431, 768, 211, 456
1024	179, 769, 313, 486, 231, 590, 772, 930, 519, 078, 902, 473, 361, 797, 697, 894, 230, 657, 273, 430, 081, 157, 732, 675, 805, 500, 963, 132, 708, 477, 322, 407, 536, 021, 120, 113, 879, 871, 393, 357, 658, 789, 768, 814, 416, 622, 492, 847, 430, 639, 474, 124, 377, 767, 893, 424, 865, 485, 276, 302, 219, 601, 246, 094, 119, 453, 082, 952, 085, 005, 768, 838, 150, 682, 342, 462, 881, 473, 913, 110, 540, 827, 237, 163, 350, 510, 684, 586, 298, 239, 947, 245, 938, 479, 716, 304, 835, 356, 329, 624, 224, 137, 216
…	…

事实上，在过去的几十年里，验证领域一直把“如何用有限的技术手段、在有限的时间内完全验证几乎膨胀到无限的待验证设计状态空间”作为唯一的努力目标，至今仍有大量的科研人员在为此而努力。然而，实践表明，如果以完全遍历待验证设计全部状态空间为目标，即使验证技术人员如希腊神话中的英雄“阿喀琉斯”一样强悍，开发了较现在更多、更先进的验证技术和工具，也无法做到在有限的技术手段、有限的时间内完全验证几乎膨胀到无限的待验证设计状态空间。这个事实十分令人沮丧，由于无法遍历全部待验证设计状态空间，很多验证工程师最怕听到这类质询——“你们把设计完全验证好了吗”“你们是否能保证我们的芯片不出错”，进而对自己从事的工作产生怀疑——“作为验证工作的负责人都不能理直气壮地保证芯片的正确性，那么花这么多钱建设这么一支队伍辛苦工作这么长时间有什么意义”。我和许多同事都亲身经历过这种自我怀疑和迷惘的阶段。此时，注意到另一个事实：集成电路设计规模早已膨胀，验证危机早已显现，但市场上商用集成电路依然在售且大多应用良好——以处理器为例，虽然 Intel 出过如 Pentium FDIV 损失惨重的错误，但绝大多数处理器看起来没有大问题，能够满足用户需求。面对这种看似矛盾的现象，我们围绕验证的根本问题进行思考，可以发现一些有趣的现象，如图 1.3 所示。

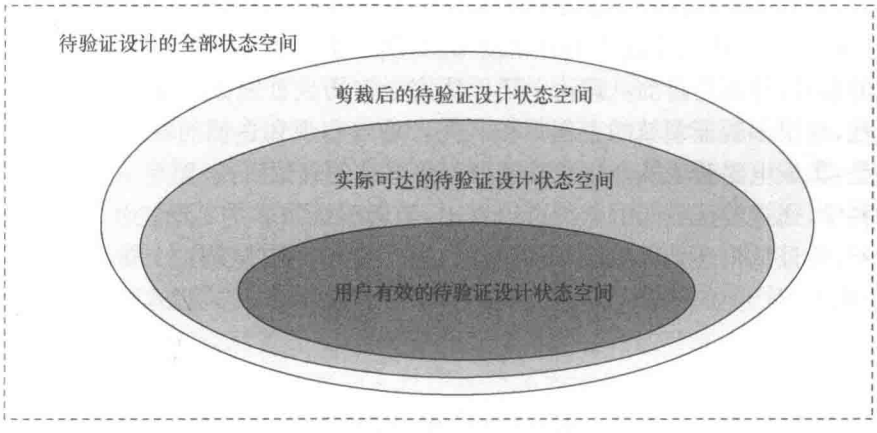


图 1.3 待验证设计状态空间划分示意图

理论上说，只有检查了待验证设计的全部状态空间，才能保证待验证设计完全正确。因此，一直以来验证的目标都是遍历待验证设计的全部状态空间，虽然已经知道这一目标并不现实。在实际验证过程中，验证技术人员会根据待验证设计的结构特点和应用目标进行状态空间剪裁，将剪裁后的待验证设计状态空间作为实际的待验证状态空间。例如，对于普通的超标量处理器，理论上认为只有保证其指令集中的全部指令及其所有指令域状态的全组合执行正确，才能认为该处理器执行正确。由于指令序列可以无限长，而指令域的细微划分也可以无限多，因此前述

指令的全组合组成的状态空间显然是无限的。事实上，任何一个实际处理器都不会把待运行的所有指令无限驻留在处理器中。换句话说，对于具体的处理器设计，指令存在着执行窗口，已退出执行窗口的指令与尚未进入执行窗口的指令基本不再互相影响，因此需要验证的指令序列不必无限长，这就成功剪裁了待验证状态空间。与原来待验证设计的全部状态空间相比，剪裁后的待验证设计状态空间明显减小了很多，但通常情况下，它仍然是巨大的，而验证人员所能采取的技术手段和验证时间仍然是有限的。验证人员会倾尽所有的技术手段和验证时间，最终覆盖的验证空间称为实际可达的待验证设计状态空间。通常情况下，实际可达的待验证设计状态空间仍然无法完全覆盖剪裁后的待验证设计状态空间。此时，验证人员在工程实践中会实际采纳一个最小验证空间的底线概念，这个最小验证空间就是用户有效的待验证设计状态空间。不同的集成电路设计具有不同的设计目标和用户群，所有用户使用的状态空间即用户有效的待验证设计状态空间。事实上，在工程实践中，如果能够保证实际可达的待验证设计状态空间大于用户有效的待验证设计状态空间，就可以保证该待验证设计的可用性(并不能保证待验证设计完全正确)。而大多数情况下，上述目标才是集成电路设计验证人员的实际目标。可以看出，这个目标的可实现性要好得多。

近年来，工艺的快速发展使片上可用资源不再成为芯片结构设计的限制，验证能力逐渐成为芯片设计成功率的瓶颈，进而制约整个集成电路工业的发展。验证危机的出现，特别是目前从理论上还无法完全遍历或证明大规模复杂集成电路的正确性，使很多验证领域的工程师和研究者陷入悲观和迷惘的状态。对此我们的观点是：集成电路验证从诞生之日起就不是单纯的理论研究，而是一门紧密联系实践的科学，通过验证空间的分析可以看出，随着验证技术的不断进步，从工程实践角度看，验证危机还是可以应对和缓解的，甚至存在最终从理论上解决问题的可能性，集成电路产业的未来仍十分光明。从 1.3 节起，我们正式迈入验证技术领域的门槛。

1.3 验证的划分

由于集成电路验证的定义十分笼统，在芯片设计制造流程中，除功能验证，许多其他工作也常常以“验证”或类似的名字命名，这些工作往往归类于广义的集成电路验证范畴，在此将其划分为功能验证、时序验证、物理验证、功耗验证、性能验证和测试几大类。

1. 功能验证

功能验证保证芯片和系统在任何状况下都能按照设计规范正确地执行操作。