

高等学校计算机基础教育教材精选

计算机硬件技术基础

迟丽华 喻梅 编著

非外借

清华大学出版社



高等学校计算机基础教材精选

计算机硬件技术基础

迟丽华 喻梅 编著

清华大学出版社
北 京

内 容 简 介

本书是为高校非计算机专业的本科生学习计算机硬件知识编写的教材。内容包括计算机硬件的基础知识、基本技术和基本应用,并由浅入深地介绍了计算机硬件发展中的新知识、新技术。全书共分8章。第1章介绍计算机系统的硬件组成、工作原理、逻辑部件、数据计算等基础知识。第2章介绍微处理器,包括基础的16位微处理器、现代先进的32位、64位微处理器。第3~4章通过实例介绍微机的指令系统和汇编语言与程序设计。第5章介绍总线技术。第6章介绍存储器的分类、管理和使用。第7章介绍输入输出技术。第8章介绍常用的接口芯片。每章都配备了多种类型的习题,并且在附录中给出了习题答案。

本书适合作为高校的计算机公共基础课程“计算机硬件技术基础”的教材,也可作为科技人员学习计算机硬件知识的教材和参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

计算机硬件技术基础 / 迟丽华, 喻梅编著. —北京: 清华大学出版社, 2019

(高等学校计算机基础教育教材精选)

ISBN 978-7-302-51560-9

I. ①计… II. ①迟… ②喻… III. ①硬件—高等学校—教材 IV. ①TP303

中国版本图书馆 CIP 数据核字(2018)第 257388 号

责任编辑: 张瑞庆 常建丽

封面设计: 傅瑞学

责任校对: 李建庄

责任印制: 杨 艳

出版发行: 清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座 邮 编: 100084

社 总 机: 010-62770175 邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者: 清华大学印刷厂

经 销: 全国新华书店

开 本: 185mm×260mm

印 张: 15.25

字 数: 351 千字

版 次: 2019 年 2 月第 1 版

印 次: 2019 年 2 月第 1 次印刷

定 价: 39.90 元

产品编号: 080222-01

前言

— 计算机硬件技术基础 —

本书是为高校非计算机专业的本科生学习计算机硬件知识编写的教材,适合作为计算机公共基础课程“计算机硬件技术基础”的教材。为了跟进计算机硬件技术的新发展,在教材中体现计算机硬件的新知识、新技术、新功能,贯彻教育部提出的适应发展的新工科教育理念,对原有教材《微型计算机硬件技术基础》(清华大学出版社出版)做了修改,推出此版新教材《计算机硬件技术基础》,删除原有的一些内容,增加了新内容,不仅可以使学生掌握计算机硬件的基础知识、基本技术和基本应用,同时可使学生开阔视野,了解计算机硬件技术的新发展,提高利用计算机硬件知识解决问题的思维方式和实践能力,更好地利用计算机解决问题。

本书的内容符合高校非计算机专业对计算机硬件知识的要求,编著方式适合这类学生的认知习惯和理解能力,内容由浅入深,文字通俗易懂,注重理论联系实际,贴近实际应用。

全书共 8 章。第 1 章介绍计算机系统的硬件组成、工作原理、逻辑部件、数据计算等基础知识。第 2 章介绍处理器,包括基础的 16 位微处理器和现代先进的 32 位、64 位、多核微处理器,主要讲解它们的基本结构、组成部件、工作原理以及采用的新技术。第 3 章介绍指令系统,并给出使用例子。第 4 章通过实例介绍汇编语言与程序设计。第 5 章介绍总线技术。第 6 章介绍存储器的分类、管理和使用。第 7 章介绍输入输出技术,包括输入输出接口、中断技术等内容。第 8 章介绍常用的接口芯片,包括计数/定时芯片、数/模转换芯片、模/数转换芯片、并行接口芯片和串行接口芯片等,通过实例说明芯片的功能和用法。每章都配备有多种类型的习题,并在附录中给出答案,有助于学生归纳教学内容,测试学习结果。

全书由迟丽华策划、主编、统稿,喻梅和李英慧参加编写。由于作者水平有限,书中难免存在不妥之处,恳请广大读者批评指正。作者联系方式是 chilihua@tju.edu.cn。可在清华大学出版社的网站下载本书的 PPT 课件。

作 者

2018 年 12 月于天津大学

目录

计算机硬件技术基础

第 1 章	计算机的基础知识	1
1.1	计算机系统的硬件组成	1
1.1.1	一般计算机系统的硬件组成	1
1.1.2	微型计算机系统的硬件组成	2
1.1.3	嵌入式计算机系统的硬件组成	3
1.1.4	主要的性能指标	4
1.1.5	基本的逻辑部件	5
1.1.6	计算机的基本工作原理	8
1.2	数制转换与数据运算	9
1.2.1	数制转换	9
1.2.2	二进制数的数据范围	11
1.2.3	二进制数的逻辑运算	11
1.3	符号二进制数的表示与运算	12
1.3.1	符号二进制数的表示方法	12
1.3.2	符号二进制数的运算	13
1.3.3	小数的表示	15
1.4	字符的编码	16
1.4.1	BCD 编码	16
1.4.2	ASCII 编码	17
习题		19
第 2 章	微处理器	22
2.1	微处理器基础	22
2.1.1	微处理器发展概述	22
2.1.2	内部寄存器	22
2.1.3	功能结构	26
2.1.4	并行工作方式	27

2.1.5	引脚说明	28
2.1.6	工作时序	31
2.1.7	存储器的管理方式	32
2.2	现代微处理器技术	34
2.2.1	32 位与 64 位微处理器简介	34
2.2.2	主要组成部件	35
2.2.3	外部引脚与内部寄存器	36
2.2.4	工作模式	39
2.2.5	多核处理器简介	41
习题		42
第 3 章	指令系统	45
3.1	指令系统概述	45
3.1.1	指令的格式	45
3.1.2	指令字长与指令的执行时间	46
3.2	操作数的寻址方式	47
3.2.1	立即寻址	47
3.2.2	寄存器寻址	48
3.2.3	存储器寻址	49
3.3	指令系统	53
3.3.1	数据传送指令	53
3.3.2	算术运算指令	57
3.3.3	逻辑运算指令	64
3.3.4	移位指令	66
3.3.5	字符串操作指令	72
3.3.6	程序控制指令	76
3.3.7	系统功能调用指令	83
3.3.8	处理器控制指令	86
习题		86
第 4 章	汇编语言与程序设计	91
4.1	汇编语言基础	91
4.1.1	汇编语言程序的设计步骤	91
4.1.2	汇编语言源程序的结构	92
4.1.3	汇编语言的语句格式	93
4.2	常用伪指令	94
4.2.1	定义段的伪指令	94
4.2.2	指定段寄存器的伪指令	95

4.2.3	定义过程的伪指令	96
4.2.4	定义变量的伪指令	97
4.2.5	定义符号的伪指令	99
4.3	汇编语言程序设计	99
4.3.1	顺序结构	99
4.3.2	分支结构	101
4.3.3	循环结构	103
4.3.4	子程序	108
习题		109
第 5 章	总线技术	115
5.1	总线的基本概念	115
5.1.1	总线的分类	115
5.1.2	总线的结构	116
5.1.3	总线的基本功能及性能指标	118
5.2	常用的总线标准	121
5.2.1	系统总线	122
5.2.2	外部总线	124
习题		127
第 6 章	存储器	130
6.1	概述	130
6.1.1	存储层次	130
6.1.2	主要指标	131
6.2	半导体存储器	132
6.2.1	只读存储器	132
6.2.2	随机存取存储器	133
6.3	存储芯片与系统的连接方式	136
6.3.1	全地址译码方式	137
6.3.2	部分地址译码方式	138
6.3.3	线性译码方式	138
6.4	高速缓冲存储器	139
6.4.1	工作原理	139
6.4.2	读写策略	140
6.4.3	与主存的对应方式	141
6.5	存储器的扩充方式	143
6.5.1	位扩充方式	143
6.5.2	字扩充方式	144

6.5.3	字位扩充方式	145
6.6	存储器的管理技术	147
6.6.1	虚拟存储器	147
6.6.2	Windows 的内存管理	151
6.7	外部存储器	151
6.7.1	硬盘	152
6.7.2	光盘	154
6.7.3	U 盘	156
	习题	156
第 7 章	输入输出技术	159
7.1	输入输出接口	159
7.1.1	输入输出接口的基本功能	159
7.1.2	输入输出端口及编址方式	161
7.2	输入输出的基本方法	162
7.2.1	无条件传输与查询方式传输	162
7.2.2	中断方式	163
7.2.3	直接存储器存取方式	164
7.2.4	通道传输方式	165
7.3	中断技术	166
7.3.1	中断的基本概念	166
7.3.2	中断的过程	168
7.3.3	中断服务程序地址的获取方法	169
7.3.4	8259 中断控制器	172
	习题	183
第 8 章	常用的接口芯片	186
8.1	定时/计数芯片 8254	186
8.1.1	外部引脚和内部结构	186
8.1.2	工作方式及控制字	187
8.1.3	应用举例	192
8.2	并行接口芯片 8255	194
8.2.1	外部引脚和内部结构	194
8.2.2	与系统总线的连接及寻址	196
8.2.3	工作方式	197
8.2.4	控制字和状态字	200
8.2.5	应用举例	202
8.3	串行接口芯片 8250	206

8.3.1	外部引脚和内部寄存器.....	206
8.3.2	工作过程.....	211
8.3.3	应用举例.....	211
8.4	数/模转换芯片和模/数转换芯片	214
8.4.1	模/数转换芯片	214
8.4.2	数/模转换芯片	218
	习题.....	223
附录 习题答案		225
参考文献		233

本章简要介绍计算机硬件的一般知识,包括组成部件、基本逻辑门、基本工作原理等,还介绍了数制转换、数据的表示与运算等基础知识,为后续章节奠定基础。

1.1 计算机系统的硬件组成

计算机系统由硬件系统、软件系统组成。硬件系统是组成计算机的机器部分,软件系统由程序、数据和文档资料组成。

1.1.1 一般计算机系统的硬件组成

计算机的硬件系统由控制器、运算器、存储器、输入设备、输出设备五大部件组成。其中,运算器、控制器集成在一块芯片中,称为中央处理单元(central process unit)或中央处理器,简称 CPU。微型计算机的 CPU 也称为微处理器(microprocessor)。处理器是计算机硬件的核心部件,决定计算机的整体性能。

1. 控制器

控制器是整个计算机硬件系统的指挥控制中心,根据程序指令产生一系列控制信号,以此控制所有部件按指令工作。控制器内部包括指令寄存器、指令译码器、程序计数器和控制单元等。

计算机中有 3 类信息:数据信息、地址信息和控制信息,分别在数据总线、地址总线和控制总线上流动,由控制器控制如何流动。

2. 运算器

运算器的功能是做算术运算和逻辑运算。运算器包括运算部件、累加器、寄存器。运算部件是运算器的核心部件。寄存器用于存放指令、指令地址、数据、运算结果等。

3. 存储器

存储器是计算机的存储部件,用于存放程序、数据等信息,分为内存储器 and 外存储器两类。衡量存储器的主要指标是存储容量、存取速度。

(1) 内存储器简称内存,又分为高速缓冲存储器(Cache)、只读存储器(read only memory,ROM)和随机存储器(random access memory, RAM)。

RAM 也称主存储器,简称主存或内存,是可读可写的存储器。RAM 内容可由用户随时读写,断电后内容立即丢失。RAM 用来暂存计算机正在运行的程序和正在使用的数据。主存被划分成若干个存储单元,每个存储单元可以存放指令或数据等信息。为了能找到存储单元,赋予每个存储单元一个编号(地址),存储单元一般按字节编址,即每个字节有一个编号。一个字节(byte,B)包括 8 个二进制位(bit,b),即 $1\text{B}=8\text{b}$ 。

ROM 是只读存储器,用于存放永久性的系统程序和服务程序,用户只能读出其中的内容,不能修改,它的内容由计算机厂家采用特殊方法写入,断电后内容不丢失。

高速缓冲存储器的优点是读写速度快,可以解决处理器和主存读写速度不匹配的问题。处理器读取信息时,先访问 Cache,如果没有所要内容,再访问主存。高速缓存的缺点是价格高、容量小。随着制作技术的不断提高,容量逐步提高,价格降低。

(2) 外存储器也称辅助存储器,简称外存或辅存。与内存相比,其特点是存储容量大、成本低、可以永久脱机(断电)保存信息。常用的外存储器有磁带、硬盘、光盘和 U 盘等。

4. 输入输出设备

计算机内部通过输入输出设备与外界传送信息。输入输出设备有多种,其速度、数据格式、电位高低等与处理器不匹配,不能与处理器直接连接,必须通过输入输出接口连接,输入输出设备与处理器通过接口实现联络、信号变换、数据缓冲和传送信息等工作。

1.1.2 微型计算机系统的硬件组成

微型计算机简称微机,微机的硬件结构也属于冯·诺依曼结构,仍由控制器、运算器、存储器、输入设备、输出设备构成。各部件的连接方式普遍采用总线结构,即由总线将处理器、主存储器和输入输出接口电路连接起来,并实现与外部设备的信息传送。总线作为传送信息的公共通道,包括地址总线、数据总线、控制总线,分别传送地址信息、数据信息和控制信息。

图 1.1 是微机硬件基本组成的框图,总线将主板与输入输出接口连接起来,依靠输入输出接口连接外设(磁盘、鼠标、显示器等)。虚线内的部件安装在机箱内的主板上。主板是微机的最大电路板,是重要部件,几乎集中了系统的全部功能,微处理器安装在主板的专用插座上。主板上还包括内存插槽(用于插接内存条芯片,构成主存储器)、高速缓存、芯片组、BIOS(basic input output system,基本输入输出系统)、CMOS RAM(简称 CMOS)、总线插槽(输入输出通道)、串行接口和并行接口等。主板有多种类型,区别是各

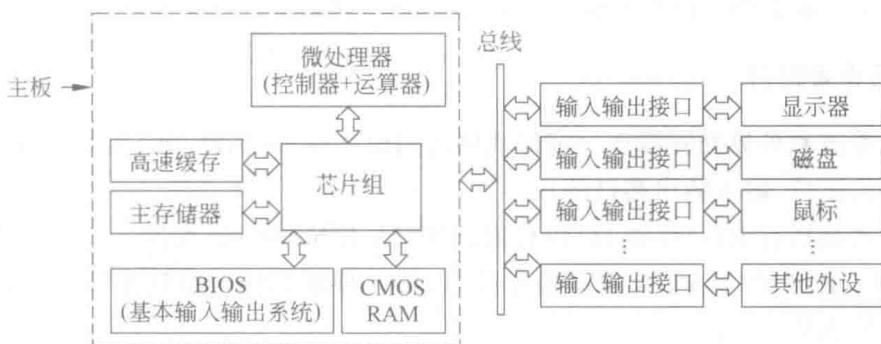


图 1.1 微机硬件基本组成的框图

部件的排列位置、电源接口外形、控制方式等。

对于 Intel 80286 及以后推出的微机，主板上都有一块 CMOS RAM 芯片，用于存储微机的一些配置信息，如系统时间、硬件配置等参数。要修改 CMOS 内容，开机后进入 Setup 程序。CMOS 由电池供电，关机后信息不丢失。

BIOS 是一块 ROM，内容由计算机厂家采用特殊方法写入，用于存储微机的基本输入和输出程序。用户只能读出 BIOS 内容，不能修改。关机后 BIOS 信息不丢失。

芯片组是固定在主板上的几块芯片。微处理器的种类、引脚、时序各不相同，需要不同芯片组的支持。系统时钟以及各种与其同步的时钟由芯片组决定。

1.1.3 嵌入式计算机系统的硬件组成

嵌入式计算机系统简称嵌入式系统(embedded system)，是用于特定应用的专用计算机系统。其特点是便利灵活、嵌入性强，可以嵌入到信息家电和工业控制系统中。

日常生活中广泛使用手持式嵌入式系统，如手机、条码扫描、物流管理和数据采集设备等。其他嵌入式系统还有 ATM 机、自动售货机、GPS 导航、车载计算机、医院的医疗设备、机顶盒、智能电视、工业控制设备等。

嵌入式的硬件部分包括嵌入式处理器或单片机、外围硬件设备等。外围硬件设备包括显示卡、存储器(ROM、RAM 等)、通信设备接口、IC 卡或信用卡的读取设备等。

1. 嵌入式微处理器

嵌入式微处理器是嵌入式系统的核心，它与通用处理器最大的不同是，它工作在专用的系统中，将通用处理器由板卡完成的任务集成在芯片内部，便于制作小型化的嵌入式系统。嵌入式微处理器有多种体系结构，全世界的嵌入式微处理器已超过一千多种，面向不同的应用。

2. 存储器

存储器用于存放程序、数据、图片等内容，包含主存储器、辅助存储器(外存)、高速缓存(Cache)。用于主存的存储介质有 ROM、RAM。系统使用的操作系统和应用程序都固

化在 ROM 中。常用的外存有闪存(flash memory)、硬盘等。

3. 通用设备接口

嵌入式系统和外界交互需要一定形式的通用设备接口,如模/数(A/D)转换接口、数/模(D/A)转换接口、输入输出接口等。

输入输出接口有 RS-232 接口(串行通信接口)、Ethernet(以太网接口)、USB(通用串行总线接口)、音频接口、VGA 视频输出接口、I2C(现场总线)、SPI(串行外围设备接口)和 IrDA(红外线接口)等。

1.1.4 主要的性能指标

1. 字与字长

字是计算机处理器处理数据的基本单位。字长是处理器一次能同时处理的二进制数的位数,如 16 位、32 位、64 位等。通常以字长定义计算机,如 16 位机、32 位机、64 位机。一般来说,计算机数据总线的线数就是字长。字长的大小决定计算机处理数据的能力。字长越长,一次能处理的数据越多。

2. 存储容量

存储容量是存储器存储数据的总量。存储容量的常用单位换算关系如下。

1B(byte,字节)=8b(bit,位)

1W(word,字)=2B

1KB(kilobyte,千字节)=1024B

1MB(megabyte,兆字节)=1024KB

1GB(gigabyte,吉字节)=1024MB

1TB(terabyte,太字节)=1024GB

1PB(petabyte,拍字节)=1024TB

位(b)、字节(B)分别是存储容量的最小单位和基本单位。

3. 运算速度

运算速度(平均运算速度)是计算机每秒执行指令的条数,取决于指令的执行时间,是衡量计算机性能的一项重要指标,可用“百万条指令/秒”(million instruction per second, MIPS)描述。

4. 主频、外频

主频是处理器的工作频率,即处理器内部电路实际运行的频率,是分辨处理器速度的主要指标。外频是向处理器提供的基准时钟的频率,即处理器总线的频率,是处理器与其他部件之间传送数据的工作频率。

1.1.5 基本的逻辑部件

计算机用二进制(0、1)表示数据,二进制的 0、1 也称为逻辑值,0 是负逻辑,1 是正逻辑。逻辑部件用于表示逻辑值和逻辑运算。下面从应用角度介绍几种常用的逻辑部件:基本的逻辑门电路、三态电路、译码器。这里只介绍部件的功能、外部引线、表示符号(逻辑符号),不涉及内部电路。

1. 基本的逻辑门

基本的逻辑门包括与门、或门、非门、与非门、或非门、异或门。

1) 与门

与门(AND GATE)是多个逻辑值进行与运算的门电路。两个逻辑值 A、B 做与运算,结果 Y 表示为 $Y=A \wedge B$ 。图 1.2 是与门逻辑图。表 1.1 是与门真值表。

当输入量 A、B 均是 1 时,输出 Y 才是 1。A、B 只要有一个是 0,输出 Y 就是 0。从电路角度说,如果采用正逻辑,当与门的输入量 A、B 都是高电位时,输出 Y 才是高电位,否则 Y 输出低电位。

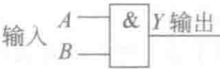


图 1.2 与门逻辑图

表 1.1 与门真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

2) 或门

或门(OR GATE)是多个逻辑值进行或运算的门电路。两个逻辑值 A、B 做或运算,结果 Y 表示为 $Y=A \vee B$ 。当输入量 A、B 有一个是 1 时,输出 Y 是 1;只有当 A、B 都是 0 时,Y 才为 0。图 1.3 是或门逻辑图。表 1.2 是或门真值表。

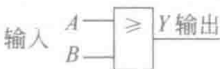


图 1.3 或门逻辑图

表 1.2 或门真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

3) 非门

非门(NOT GATE)是非运算的门电路。图 1.4 是非门逻辑图。表 1.3 是非门真值表。

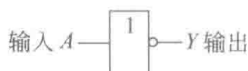


图 1.4 非门逻辑图

表 1.3 非门真值表

A	Y
0	1
1	0

4) 与非门

与非门(AND NOT GATE)是与门、非门两者的结合,即先对输入量 A 、 B 做与运算,再对结果做非运算,结果 Y 表示为 $Y = \overline{A \wedge B}$ 。图 1.5 是与非门逻辑图。表 1.4 是与非门真值表。

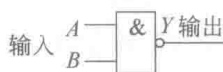


图 1.5 与非门逻辑图

表 1.4 与非门真值表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

5) 或非门

或非门(OR NOT GATE)是或门、非门两者的结合,即先对输入量 A 、 B 做或运算,再对结果做非运算,结果 Y 可表示为 $Y = \overline{A \vee B}$ 。图 1.6 是或非门逻辑图。表 1.5 是或非门真值表。

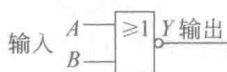


图 1.6 或非门逻辑图

表 1.5 或非门真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

6) 异或门

异或门(XOR GATE)是异或运算的门电路。图 1.7 是异或门逻辑图。表 1.6 是异或门真值表。



图 1.7 异或门逻辑图

表 1.6 异或门真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

2. 三态门

一般的逻辑门只能输出两种状态：高电位(1)、低电位(0)。三态门电路也叫三态缓冲器，简称三态门，能输出第三种状态，即高阻态(高阻抗，电阻很大，相当于电路开路)，相当于隔断状态。

三态门可被看成是一种控制开关，主要用于外部设备与处理器的连接，控制选通哪个设备。未选通的设备，三态门处于高阻态，相当于没有与处理器连接，设备的信号不能传给处理器。如果处理器只连接一个设备，就不需要三态门。

由于三态门具有控制信号是否通过的能力，所以常用三态门构造输入接口。图 1.8 是 EN 高电位导通的三态门。图 1.9 是 $\overline{\text{EN}}$ 低电位导通的三态门。EN 或 $\overline{\text{EN}}$ 作为三态门的开关信号，控制三态门的导通和隔断。当 EN 或 $\overline{\text{EN}}$ 是高电位时，三态门导通，选中与之连接的设备，设备的信号可以通过三态门传给处理器。当 EN 或 $\overline{\text{EN}}$ 是低电位时，三态门处于隔断状态，未选中与之连接的设备，设备的信号不能传给处理器。

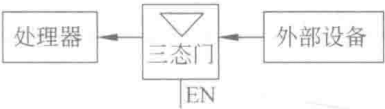


图 1.8 EN 高电位导通的三态门

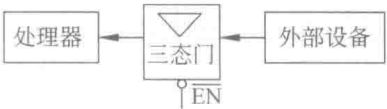


图 1.9 $\overline{\text{EN}}$ 低电位导通的三态门

3. 译码器

计算机系统中通过控制电路将地址信号转换成选择信号，以便选择所需的部件，这个控制电路称为译码电路或译码器。

译码器的种类有很多，这里主要介绍译码器 74LS138，其外部引脚如图 1.10 所示。它有 3 个输入信号 C、B、A，控制 8 个输出信号 $\overline{\text{Y}}_0 \sim \overline{\text{Y}}_7$ ，称为 3-8 线译码器。 G_1 、 $\overline{G}_{2A}$ 、 $\overline{G}_{2B}$ 是译码器的 3 个使能(enable)输入信号，控制是否允许译码器工作。当 $G_1 = 1$ 、 $\overline{G}_{2A} = \overline{G}_{2B} = 0$ 时，译码器处于工作状态，称为使能(enable)状态，否则处于禁止状态，称为不能(disable)状态。3 位输入信号 C、B、A 有 8 种状态，决定 8 个输出线 $\overline{\text{Y}}_0 \sim \overline{\text{Y}}_7$ 的状态。输出是 0 时，与该输出线连接的部件才能工作。例如，输入信号 C、B、A 都是 0 时，输出线 $\overline{\text{Y}}_0$ 是 0， $\overline{\text{Y}}_0$ 线导通，与 $\overline{\text{Y}}_0$ 线连接的部件可以工作。通过程序控制输入信号 C、B、A，以便

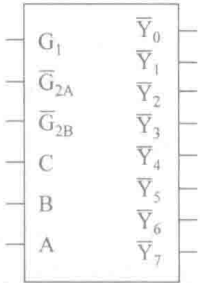


图 1.10 74LS138 译码器的外部引脚

从 $\overline{Y}_0 \sim \overline{Y}_7$ 选择其一导通。74LS138 译码器的功能表见表 1.7。

表 1.7 74LS138 译码器的功能表

使 能 线			输 入 线			输 出 线							
G_1	$\overline{G}_{2A}$	$\overline{G}_{2B}$	C	B	A	$\overline{Y}_0$	$\overline{Y}_1$	$\overline{Y}_2$	$\overline{Y}_3$	$\overline{Y}_4$	$\overline{Y}_5$	$\overline{Y}_6$	$\overline{Y}_7$
×	1	1	×	×	×	1	1	1	1	1	1	1	1
0	×	×	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

1.1.6 计算机的基本工作原理

计算机按照程序的指示工作。需要预先把让计算机完成的工作写成命令序列，即编写程序，并且存储到存储器中。

计算机能做什么操作取决于提供了哪些指令，一条指令对应一种基本操作，指令的多少决定了计算机功能的强弱。计算机能辨别、执行的所有指令称为指令系统，又称指令集合。不同类型的计算机有不同的指令系统。

计算机的工作就是执行程序。一个程序包含若干条指令，需要逐条执行。执行程序的过程是不断地取指令、分析指令、执行指令的过程，如图 1.11 所示。



图 1.11 计算机的工作过程

执行一条指令的过程大体如下。

- (1) 计算机的执行部件从指令预取(排队)部件中提取一条指令，若没有所需指令，就向总线接口部件发出请求，要求访问内存，从中取出该条指令。
- (2) 当总线空闲时，总线接口部件通过总线从内存中取出一条指令，放入高速缓存和指令预取部件中。
- (3) 指令译码部件从指令预取部件中取得该指令，并翻译成起控制作用的微码。
- (4) 地址转换部件算出指令所需操作数的物理地址，按照该地址从内存取出操作数。
- (5) 执行部件按照指令操作码的要求完成处理，并根据处理结果设置一些状态标志。
- (6) 修改相关地址，为提取下一条指令准备好地址。