



普通高等教育“十三五”规划教材  
电子信息科学与工程类专业规划教材

# DSP原理及应用 (第3版)

◎ 邹 彦 主编



中国工信出版集团



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY  
<http://www.phei.com.cn>

电子信息科学与工程类专业规划教材

# DSP 原理及应用

## (第3版)

邹 彦 主编

唐 冬 宁志刚 副主编

電子工業出版社

Publishing House of Electronics Industry

北京 · BEIJING

## 内 容 简 介

本书以 TI 公司的 TMS320C54x 系列芯片为描述对象，以应用系统设计为主线，系统介绍 DSP 芯片的基本结构、开发和应用。全书共 8 章，首先详细介绍 TMS320C54x 的体系结构、原理和指令系统；其次介绍汇编语言开发工具、汇编程序设计和应用程序开发实例；然后从应用的角度介绍 DSP 芯片的片内外设、接口及其应用和 DSP 系统的硬件设计，并通过两个应用系统设计实例介绍 DSP 芯片的开发过程。

本书旨在使读者了解 TMS320C54x 的体系结构和基本原理，熟悉 DSP 芯片的开发工具和使用方法，掌握 DSP 系统的设计和应用系统的开发方法。

本书内容全面、通俗易懂、实用性强，可作为电子信息、通信工程、自动化等专业本科生和研究生的教材或参考书，也可供从事 DSP 芯片开发应用的工程技术人员参考。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

### 图书在版编目(CIP)数据

DSP 原理及应用/邹彦主编. —3 版. —北京：电子工业出版社，2019.1

电子信息科学与工程类专业规划教材

ISBN 978-7-121-35854-8

I . ①D… II . ①邹… III. ①数字信号处理—高等学校—教材 IV. ①TN911.72

中国版本图书馆 CIP 数据核字（2018）第 291866 号

责任编辑：凌毅

印 刷：三河市鑫金马印装有限公司

装 订：三河市鑫金马印装有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1 092 1/16 印张：19.5 字数：525 千字

版 次：2005 年 1 月第 1 版

2019 年 1 月第 3 版

印 次：2019 年 1 月第 1 次印刷

定 价：49.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系。联系及邮购电话：(010)88254888，88258888。

质量投诉请发邮件至 [zlts@phei.com.cn](mailto:zlts@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

本书咨询联系方式：(010)88254528，[lingyi@phei.com.cn](mailto:lingyi@phei.com.cn)。

# 前　　言

21世纪是数字化的时代，随着越来越多的电子产品将数字信号处理（DSP）作为技术核心，DSP已经成为推动数字化进程的动力。作为数字化最重要的技术之一，DSP无论在其应用的深度还是广度方面，都在以前所未有的速度向前发展。

数字信号处理器，也称DSP芯片，是针对数字信号处理需要而设计的一种具有特殊结构的微处理器，它是现代电子技术、计算机技术和信号处理技术相结合的产物。随着信息处理技术的飞速发展，数字信号处理技术已逐渐发展成为一门主流技术，在电子信息、通信、软件无线电、自动控制、仪器仪表、信息家电等高科技领域得到了越来越广泛的应用。

数字信号处理器由于运算速度快、具有可编程特性和接口灵活的特点，在许多电子产品的研制、开发与应用中发挥着越来越重要的作用。采用DSP芯片来实现数字信号处理系统更是当前的发展趋势。

近年来，DSP技术在我国也得到了迅速的发展，不论是在科学技术研究，还是在产品的开发等方面，其应用越来越广泛，并取得了丰硕的成果。为了紧跟DSP技术的发展，越来越多的高校开设了有关DSP技术的课程和实验。为了适应DSP技术的发展，满足教学和产业市场的需求，让更多的本科生、研究生和工程技术人员能尽快学习、掌握DSP应用技术，促进我国DSP技术水平的不断提高，我们编写了这本教材。

本书依据作者近几年为本科生开设“DSP原理及应用”课程的讲义和讲稿，参考国内外最新的教材和文献资料，结合近几年来学习、开发DSP系统的体会编写而成。其目的是使读者了解TMS320C54x的体系结构和基本原理，熟悉DSP芯片的开发工具和使用，掌握DSP系统的软硬件设计和应用系统的开发方法，具备独立从事DSP应用开发的能力。

本书的主要特点是以TI公司16位定点处理器TMS320C54x系列芯片为描述对象，以应用系统设计为主线，系统地介绍DSP芯片的基本结构、软件开发和硬件设计，并给出设计实例，使读者尽快掌握DSP系统的设计方法。

全书共分为8章，其内容如下。

第1章：绪论。

第2章：TMS320C54x的硬件结构。详细介绍TMS320C54x的体系结构与原理，内容包括总线结构、中央处理器、存储器结构、片内外设电路、系统控制和外部总线等。

第3章：TMS320C54x的指令系统。首先详细介绍数据的7种寻址方式，然后介绍指令的表示方式，最后重点介绍DSP的指令系统。

第4章：汇编语言程序的开发工具。主要介绍汇编语言程序的开发工具和开发过程。第一部分简要介绍软件开发过程，包括汇编语言程序的编辑、汇编和链接过程等；第二部分介绍公共目标文件格式(COFF)；第三部分介绍程序语言开发工具的使用方法，包括汇编器和链接器等。

第5章：TMS320C54x的汇编语言程序设计。主要介绍汇编语言程序设计的方法。首先概述汇编源程序，包括汇编语言源程序的格式、常数、字符串、符号和表达式；然后详细介绍汇编语言程序设计，包括堆栈使用方法、控制程序、算术运算程序、重复操作程序、数据块传送程序、小数运算程序和浮点运算程序。

第 6 章：应用程序设计。介绍数字信号处理和通信中最常见、最具有代表性的应用，如 FIR 滤波器、IIR 滤波器、FFT 变换、正弦信号发生器的实现方法。

第 7 章：TMS320C54x 片内外设、接口及应用。从应用的角度介绍主机接口、定时器、串行口和中断系统应用设计。

第 8 章：TMS320C54x 的硬件设计，主要介绍基于 TMS320C54x DSP 系统的硬件设计方法。首先概述系统的硬件设计过程；其次详细介绍 DSP 系统的基本设计，包括电源电路、复位电路和时钟电路的设计；然后介绍 DSP 电平转换电路的设计、DSP 存储器和 I/O 的扩展、DSP 与 A/D 转换器和 D/A 转换器的接口设计；最后通过两个实例介绍 DSP 系统的硬件设计。

另外，TI 公司 CCS 集成开发环境的使用方法本书不做介绍，请读者参考相关书籍。

本书主要作为电子信息、通信工程和自动化等专业高年级本科生和研究生学习 DSP 课程的教材或参考书，包括实验在内大约 48~60 学时，也可供从事 DSP 芯片开发应用的工程技术人员参考。

本书由邹彦、唐冬和宁志刚合作编写。其中，邹彦编写第 1、2、6、8 章和附录，唐冬编写第 3、5 章和第 4 章的部分内容，宁志刚编写第 4 章的部分内容和第 7 章。全书由邹彦统稿和定稿。另外，董湘君、李圣参加了本书第 3、5、8 章中部分例子的调试工作。

由于 DSP 技术是一门发展迅速的新技术，加上作者水平有限，编写时间仓促，书中错误和不妥之处在所难免，敬请广大读者批评指正。

编 者

# 目 录

<b>第1章 绪论</b>	.....	1
1.1 数字信号处理概述	.....	1
1.2 可编程 DSP 芯片	.....	2
1.2.1 DSP 芯片的发展概况	.....	2
1.2.2 DSP 芯片的特点	.....	3
1.2.3 DSP 芯片的分类	.....	6
1.2.4 DSP 芯片的应用	.....	6
1.2.5 DSP 芯片的发展现状和趋势	.....	7
1.3 DSP 系统	.....	10
1.3.1 DSP 系统的构成	.....	10
1.3.2 DSP 系统的特点	.....	10
1.3.3 DSP 系统的设计过程	.....	11
1.3.4 DSP 芯片的选择	.....	12
1.4 DSP 产品简介	.....	13
本章小结	.....	14
思考题与习题	.....	14
<b>第2章 TMS320C54x 的硬件结构</b>	.....	15
2.1 'C54x 的基本结构	.....	15
2.2 'C54x 的主要特性和外部引脚	.....	17
2.2.1 'C54x 的主要特性	.....	17
2.2.2 'C54x 的引脚功能	.....	18
2.3 'C54x 的内部总线结构	.....	23
2.4 'C54x 的中央处理器	.....	24
2.4.1 算术逻辑运算单元 (ALU)	.....	24
2.4.2 累加器 A 和 B	.....	26
2.4.3 桶形移位寄存器	.....	26
2.4.4 乘法-累加单元 (MAC)	.....	27
2.4.5 比较、选择和存储单元 (CSSU)	.....	29
2.4.6 指数编码器 (EXP)	.....	30
2.4.7 CPU 状态和控制寄存器	.....	30
2.5 'C54x 的存储空间结构	.....	34
2.5.1 存储空间结构	.....	34
2.5.2 程序存储空间	.....	35
2.5.3 数据存储空间	.....	37
2.5.4 I/O 空间	.....	39
2.6 'C54x 的片内外设电路	.....	39
2.7 'C54x 的系统控制	.....	42
2.7.1 程序地址的生成	.....	42
2.7.2 流水线操作	.....	43
2.7.3 系统的复位	.....	52
2.7.4 中断操作	.....	53
2.7.5 省电和保持方式	.....	55
2.8 'C54x 的外部总线	.....	56
2.8.1 外部总线接口	.....	56
2.8.2 外部总线等待状态控制	.....	58
2.8.3 外部总线接口时序	.....	62
本章小结	.....	64
思考题与习题	.....	64
<b>第3章 TMS320C54x 的指令系统</b>	.....	65
3.1 寻址方式	.....	65
3.1.1 立即寻址	.....	65
3.1.2 绝对寻址	.....	66
3.1.3 累加器寻址	.....	67
3.1.4 直接寻址	.....	67
3.1.5 间接寻址	.....	68
3.1.6 存储器映像寄存器寻址	.....	72
3.1.7 堆栈寻址	.....	72
3.2 'C54x 指令的表示方法	.....	72
3.2.1 指令系统中的符号	.....	72
3.2.2 指令系统中的运算符	.....	74
3.3 'C54x 的指令系统	.....	75
3.3.1 数据传送指令	.....	75
3.3.2 算术运算指令	.....	77
3.3.3 逻辑运算指令	.....	80
3.3.4 程序控制指令	.....	81
3.3.5 并行操作指令	.....	83
3.3.6 重复操作指令	.....	84
本章小结	.....	85
思考题与习题	.....	86
<b>第4章 汇编语言程序的开发工具</b>	.....	87
4.1 'C54x 软件开发过程	.....	87

4.2	汇编语言程序的编辑、汇编和链接过程	89	5.5.3	循环嵌套	140
4.3	COFF 的一般概念	91	5.6	数据块传送程序	140
4.3.1	COFF 文件的基本单元	91	5.7	小数运算程序	143
4.3.2	汇编器对段的处理	92	5.8	浮点运算程序	144
4.3.3	链接器对段的处理	95	本章小结		147
4.3.4	链接器对程序的重新定位	96	思考题与习题		147
4.3.5	程序装入	97	<b>第 6 章 应用程序设计</b>		148
4.3.6	COFF 文件中的符号	98	6.1	FIR 滤波器的 DSP 实现	148
4.4	源程序的汇编	98	6.1.1	FIR 滤波器的基本结构	148
4.4.1	汇编程序的运行	99	6.1.2	FIR 滤波器的设计方法	149
4.4.2	汇编时的列表文件	100	6.1.3	FIR 滤波器的 MATLAB 设计	151
4.4.3	汇编伪指令	101	6.1.4	FIR 滤波器的 DSP 实现	154
4.4.4	宏定义和宏调用	109	6.1.5	FIR 滤波器的设计实例	161
4.5	链接器的使用	111	6.2	IIR 滤波器的 DSP 实现	163
4.5.1	链接器的运行	111	6.2.1	IIR 滤波器的基本结构	164
4.5.2	链接命令文件的编写与使用	113	6.2.2	IIR 滤波器的设计	166
4.5.3	目标库	114	6.2.3	IIR 滤波器的 MATLAB 设计	168
4.5.4	MEMORY 命令	114	6.2.4	IIR 滤波器的 DSP 实现	172
4.5.5	SECTIONS 命令	116	6.3	快速傅里叶变换 (FFT) 的 DSP 实现	177
4.5.6	多个文件的链接实例	118	6.3.1	FFT 算法的简介	178
本章小结		120	6.3.2	FFT 算法的 DSP 实现	180
思考题与习题		121	6.4	正弦波信号发生器	189
<b>第 5 章 TMS320C54x 的汇编语言程序设计</b>		122	6.4.1	产生正弦波的算法	189
5.1	概述	122	6.4.2	正弦波的实现	189
5.1.1	汇编语言源程序格式	122	本章小结		194
5.1.2	汇编语言中的常数与字符串	124	思考题与习题		194
5.1.3	汇编源程序中的符号	126	<b>第 7 章 TMS320C54x 片内外设、接口及应用</b>		196
5.1.4	汇编源程序中的表达式	128			
5.2	堆栈的使用方法	130	7.1	'C54x 的主机接口 (HPI)	196
5.3	控制程序	131	7.2	'C54x 的定时器	200
5.3.1	分支操作程序	131	7.2.1	定时器结构	200
5.3.2	循环操作程序	134	7.2.2	'C54x 定时器/计数器的应用	203
5.4	算术运算程序	134	7.3	'C54x 的串行口	209
5.4.1	加/减法运算和乘法运算	134	7.3.1	标准同步串行口 (SP)	209
5.4.2	除法运算	135	7.3.2	缓冲同步串行口 (BSP)	213
5.4.3	长字运算和并行运算	136	7.3.3	时分复用串行口 (TDM)	217
5.5	重复操作程序	139	7.3.4	多通道缓冲串行口 (McBSP)	218
5.5.1	单指令重复操作	139	7.3.5	'C54x 串行口的应用	232
5.5.2	块程序重复操作	139	7.4	'C54x 的中断系统	233

7.4.1 中断寄存器 .....	234	8.4.3 I/O 扩展应用 .....	258
7.4.2 中断控制 .....	235	8.4.4 综合扩展应用 .....	262
7.4.3 中断系统的应用 .....	239	8.5 DSP 与 A/D、D/A 转换器的接口 .....	262
本章小结 .....	242	8.5.1 'C54x 与 A/D 转换器的接口 .....	263
思考题与习题 .....	242	8.5.2 'C54x 与 D/A 转换器的接口 .....	272
<b>第 8 章 TMS320C54x 的硬件设计 .....</b>	<b>243</b>	8.6 DSP 系统的硬件设计实例 .....	277
8.1 硬件设计概述 .....	243	8.6.1 基于 G.729A 标准的 DSP 实时 系统的设计 .....	277
8.2 DSP 系统的基本设计 .....	245	8.6.2 语音基带处理模块的设计 .....	281
8.2.1 电源电路的设计 .....	245	本章小结 .....	289
8.2.2 复位电路的设计 .....	247	思考题与习题 .....	290
8.2.3 时钟电路的设计 .....	249		
8.3 DSP 的电平转换电路设计 .....	252		
8.4 DSP 存储器和 I/O 扩展 .....	255		
8.4.1 程序存储器的扩展 .....	255	<b>附录 A TMS320C54x 助记符汇编 指令集 .....</b>	<b>291</b>
8.4.2 数据存储器的扩展 .....	256	<b>参考文献 .....</b>	<b>301</b>

# 第1章 绪 论

**内容提要：**本章首先对数字信号处理进行概述，介绍 DSP 的基本知识；接着介绍可编程 DSP 芯片，对 DSP 芯片的发展、特点、分类、应用和发展趋势进行论述；然后介绍 DSP 系统，对 DSP 系统的构成、特点、设计过程及芯片的选择进行详细的介绍；最后对 DSP 产品做简要介绍。

**知识要点：**

- 数字信号处理；
- DSP 芯片的特点；
- DSP 系统；
- DSP 系统的设计过程。

**教学建议：**本章对 DSP 做了概述，建议学时数为 2~3 学时。

## 1.1 数字信号处理概述

数字信号处理（Digital Signal Processing, DSP）是一门涉及多门学科并广泛应用于很多科学和工程领域的新兴学科。20 世纪 60 年代以来，计算机和信息技术的飞速发展，有力地推动和促进了 DSP 技术的发展进程。在过去的 20 多年里，DSP 技术已经在通信等领域得到了极为广泛的应用。

数字信号处理是利用计算机或专用处理设备，以数字的形式对信号进行分析、采集、合成、变换、滤波、估算、压缩、识别等加工处理，以便提取有用的信息并进行有效的传输与应用。与模拟信号处理相比，数字信号处理具有精确、灵活、抗干扰能力强、可靠性高、体积小、易于大规模集成等优点。

步入 21 世纪以后，信息社会已经进入了数字化时代，DSP 技术已成为数字化社会最重要的技术之一。DSP 可以代表数字信号处理（Digital Signal Processing）技术，也可以代表数字信号处理器（Digital Signal Processor），其实两者是不可分割的。前者是理论和计算方法上的技术，后者是指实现这些技术的通用或专用可编程微处理器芯片。随着 DSP 芯片的快速发展，其应用越来越广泛，DSP 这一英文缩写已被大家公认为是数字信号处理器的代名词。

数字信号处理以众多学科为理论基础，所涉及的范围极其广泛。如在数学领域中，微积分、概率统计、随机过程、数字分析等都是数字信号处理的基础工具。它与网络理论、信号与系统、控制理论、通信理论、故障诊断等密切相关。近年来，一些新兴学科，例如，人工智能、模式识别、神经网络等都与数字信号处理密不可分。可以说，数字信号处理是将许多经典的理论体系作为自己的理论基础，同时又使自己成为一系列新兴学科的理论基础。

数字信号处理包括以下两个方面的内容。

### 1. 算法的研究

算法的研究是指如何以最小的运算量和存储器的使用量来完成指定的任务，如 20 世纪 60 年代出现的快速傅里叶变换（FFT），使数字信号处理技术发生了革命性的变化。近几年来，数字信号处理的理论和方法得到了迅速的发展，诸如：语音与图像的压缩编码、识别与鉴别，信

号的调制与解调、加密和解密，信道的辨识与均衡，智能天线，频谱分析等各种快速算法都成为研究的热点，并取得了长足的进步，为各种实时处理的应用提供了算法基础。

## 2. 数字信号处理的实现

数字信号处理的实现是用硬件、软件或软硬结合的方法来实现各种算法的。数字信号处理的实现一般有以下几种方法。

① 在通用计算机（PC）上用软件（如 FORTRAN、C 语言）实现，但速度慢，不适合于实时数字信号处理，只用于算法的模拟。

② 在通用计算机系统中加入专用的加速处理机实现，以增强运算能力和提高运算速度。不适合于嵌入式应用，专用性强，应用受到限制。

③ 用单片机实现，用于不太复杂的数字信号处理。不适合于以乘法-累加运算为主的密集型 DSP 算法。

④ 用通用的可编程 DSP 芯片实现，具有可编程性和强大的处理能力，可完成复杂的数字信号处理的算法，在实时 DSP 领域中处于主导地位。

⑤ 用专用的 DSP 芯片实现，可用在要求信号处理速度极快的特殊场合，如专用于 FFT、数字滤波、卷积、相关算法的 DSP 芯片，相应的信号处理算法由内部硬件电路实现。用户无须编程，但专用性强，应用受到限制。

⑥ 用基于通用 DSP 核的 ASIC 芯片实现。随着专用集成电路（Application Specific Integrated Circuit, ASIC）的广泛使用，可以将 DSP 的功能集成到 ASIC 中。一般说来，DSP 核是通用 DSP 器件中的 CPU 部分，再配上用户所需的存储器（包括 Cache、RAM、ROM、Flash、EPROM）和外设（包括串行口、并行口、主机接口、DMA、定时器等），组成用户的 ASIC。DSP 核概念的提出与技术的发展，使用户可将自己的设计，通过 DSP 厂家的专业技术来加以实现，从而提高 ASIC 的水准，并大大缩短产品的上市时间。

## 1.2 可编程 DSP 芯片

数字信号处理器（DSP）是一种特别适合于进行数字信号处理运算的微处理器，主要用于实时快速实现各种数字信号处理的算法。在 20 世纪 80 年代以前，由于受实现方法的限制，因为数字信号处理的理论不能得到广泛的应用。直到 20 世纪 70 年代末，世界上第一块单片可编程 DSP 芯片的诞生，才使理论研究成果广泛应用到实际的系统中，并且推动了新的理论和应用领域的发展。可以毫不夸张地讲，DSP 芯片的诞生及发展对近 40 年来通信、计算机、控制等领域技术发展起到了十分重要的作用。

### 1.2.1 DSP 芯片的发展概况

DSP 芯片诞生于 20 世纪 70 年代末，至今已经得到了突飞猛进的发展，并经历了以下 3 个阶段。

第一阶段，DSP 的雏形阶段（1980 年前后）。在 DSP 芯片出现之前，数字信号处理只能依靠通用微处理器（MPU）来完成。由于 MPU 处理速度较低，因此难以满足高速实时处理的要求。1965 年库利（Cooley）和图基（Tukey）发表了著名的快速傅里叶变换（Fast Fourier Transform, FFT），极大地降低了傅里叶变换的计算量，从而为数字信号的实时处理奠定了算法的基础。与此同时，伴随着集成电路技术的发展，各大集成电路厂商都在为生产通用 DSP 芯片做了大量的工作。1978 年，AMI 公司生产出第一片 DSP 芯片 S2811。1979 年，美国 Intel 公司发布了商用

可编程 DSP 器件 Intel2920，由于内部没有单指令周期的硬件乘法器，因此芯片的运算速度、数据处理能力和运算精度受到了很大的限制。运算速度大约为单指令周期 200~250ns，应用仅局限于军事或航空航天领域。这个时期的代表性器件主要有：Intel2920（Intel）、μPD7720（NEC）、TMS32010（TI）、DSP16（AT&T）、S2811（AMI）、ADSp-21（AD）等。值得一提的是，TI 公司的第一代 DSP 芯片——TMS32010，采用了改进的哈佛结构，允许数据在程序存储空间与数据存储空间之间传输，大大提高了运行速度和编程灵活性，在语音合成和编码解码器中得到了广泛的应用。

第二阶段，DSP 的成熟阶段（1990 年前后）。这个时期，许多国际上著名的集成电路厂家都相继推出自己的 DSP 产品。如：TI 公司的 TMS320C20、30、40、50 系列，Motorola 公司的 DSP5600、9600 系列，AT&T 公司的 DSP32 等。这个时期的 DSP 芯片在硬件结构上更适合于数字信号处理的要求，能进行硬件乘法、硬件 FFT 变换和单指令滤波处理，其单指令周期为 80~100ns。如 TI 公司的 TMS320C20，它是该公司的第二代 DSP 芯片，采用了 CMOS 制造工艺，其存储容量和运算速度成倍提高，为语音处理、图像硬件处理技术的发展奠定了基础。20 世纪 80 年代后期，以 TI 公司的 TMS320C30 为代表的第三代 DSP 芯片问世，伴随着运算速度的进一步提高，其应用范围逐步扩大到通信、计算机领域。

第三阶段，DSP 的快速发展和完善阶段（2000 年以后）。这一时期各 DSP 制造商不仅使信号处理能力更加完善，而且使系统开发更加方便、程序编辑调试更加灵活、功耗进一步降低、成本不断下降。尤其是各种通用外设集成到芯片上，大大地提高了数字信号处理能力。这一时期的 DSP 运算速度可达到单指令周期 10ns 左右，可在 Windows 环境下直接用 C 语言编程，使用方便灵活，使 DSP 芯片不仅在通信、计算机领域得到了广泛的应用，而且渗透到了人们日常消费领域。

目前，DSP 芯片的发展非常迅速。硬件结构方面主要向多处理器的并行处理结构、便于外部数据交换的串行总线传输、大容量片上 RAM 和 ROM、程序加密、增加 I/O 驱动能力、外围电路内装化、低功耗等方面发展。软件方面主要是综合开发平台的完善，使 DSP 的应用开发更加灵活方便。

## 1.2.2 DSP 芯片的特点

数字信号处理不同于普通的科学计算与分析，它强调运算的实时性。因此，DSP 除了具备普通微处理器所强调的高速运算和控制能力，针对实时数字信号处理的特点，在处理器的结构、指令系统、指令流程上也做了很大的改进，其主要特点如下。

### 1. 采用哈佛结构

DSP 芯片普遍采用数据总线和程序总线分离的哈佛结构或改进的哈佛结构，比传统处理器的冯·诺依曼结构有更快的指令执行速度。

#### （1）冯·诺依曼（Von Neumann）结构

该结构采用单存储空间，即程序指令和数据公用一个存储空间，使用单一的地址总线和数据总线，取指令和取操作数都是通过一条总线分时进行的。当进行高速运算时，不但不能同时进行取指令和取操作数，而且还会造成数据传输通道的瓶颈现象，其工作速度较慢。冯·诺依曼结构如图 1.2.1 所示。

#### （2）哈佛（Harvard）结构

该结构采用双存储空间，程序存储器和数据存储器分开，有各自独立的程序总线和数据总线，可独立编址和独立访问，可对程序和数据进行独立传输，使取指令操作、指令执行操作、数据吞吐并行完成，大大地提高了数据处理能力和指令的执行速度，非常适合于实时的数字信号处理。哈佛结构如图 1.2.2 所示。

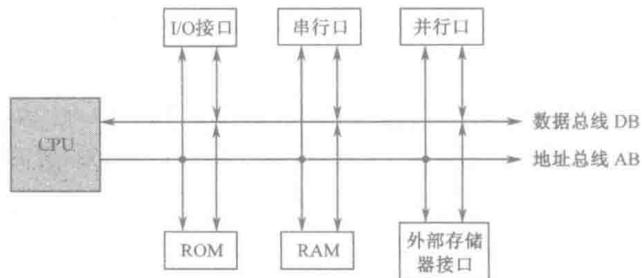


图 1.2.1 冯·诺依曼结构

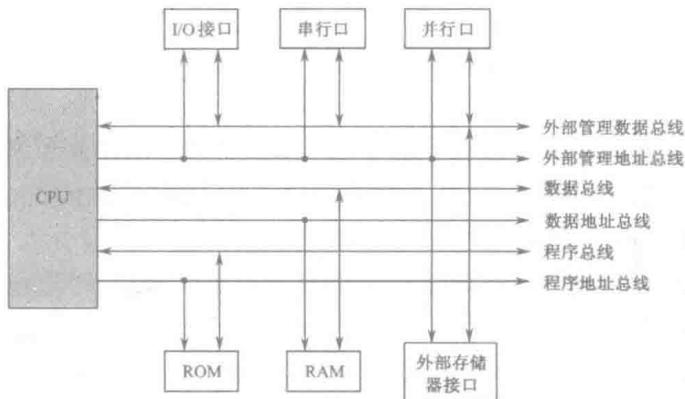


图 1.2.2 哈佛结构

### (3) 改进型的哈佛结构

改进型的哈佛结构采用双存储空间和数条总线，即一条程序总线和多条数据总线。其特点如下：

- ① 允许在程序存储空间和数据存储空间之间相互传送数据，使这些数据可以由算术运算指令直接调用，增强了芯片的灵活性；
- ② 提供了存储指令的高速缓冲器（Cache）和相应的指令，当重复执行这些指令时，只需读入一次就可连续使用，不需要再次从程序存储器中读出，从而减少了指令执行所需要的时间。如：TMS320C6200 系列的 DSP，整个片内程序存储器都可以配制成高速缓冲结构。

## 2. 采用多总线结构

DSP 芯片都采用多总线结构，可同时进行取指令和多个数据存取操作，并由辅助寄存器自动增减地址进行寻址，使 CPU 在一个时钟周期内可多次对程序存储空间和数据存储空间进行访问，大大提高了 DSP 的运行速度。如：TMS320C54x 系列内部有 P、C、D、E 等 4 组总线，每组总线中都有地址总线和数据总线，这样在一个时钟周期内可以完成如下操作：

- ① 从程序存储器中取一条指令；
- ② 从数据存储器中读两个操作数；
- ③ 向数据存储器写一个操作数。

对于 DSP 芯片，内部总线是十分重要的资源，总线越多，可以完成的功能就越复杂。

## 3. 采用流水线技术

每条指令可通过片内多功能单元完成取指、译码、取操作数和执行等多个步骤，实现多条指令的并行执行，从而在不提高系统时钟频率的条件下减少每条指令的执行时间。其过程如图 1.2.3 所示。

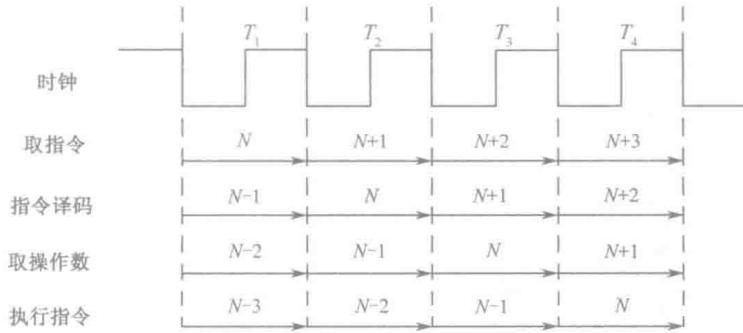


图 1.2.3 四级流水线操作过程

利用这种流水线结构，加上执行重复操作，就能保证在单指令周期内完成数字信号处理中用得最多的乘法-累加运算。如： $y = \sum_{i=1}^n a_i x_i$ 。

#### 4. 配有专用的硬件乘法-累加器

为了适应数字信号处理的需要，当前的 DSP 芯片都配有专用的硬件乘法-累加器，可在在一个周期内完成一次乘法和一次累加操作，从而可实现数据的乘法-累加操作。如矩阵运算、FIR 和 IIR 滤波、FFT 变换等专用信号的处理。

#### 5. 具有特殊的 DSP 指令

为了满足数字信号处理的需要，在 DSP 的指令系统中，设计了一些能完成特殊功能的指令。如：TMS320C54x 中的 FIRS 和 LMS 指令，专门用于完成系数对称的 FIR 滤波器和 LMS 算法。

为了实现 FFT、卷积等运算，DSP 大多在指令系统中设置了“循环寻址”(Circular Addressing)、“位码倒置”(Bit-Reversed) 指令和其他特殊指令，使得在进行这些运算时，其寻址、排序及计算速度大大提高。

#### 6. 快速的指令周期

采用哈佛结构、流水线操作、专用的硬件乘法-累加器、特殊的指令及集成电路的优化设计，使指令周期可在 20ns 以下。如：TMS320C54x 的运算速度为 100MIPS，即 100 百万条指令每秒；TMS320C6203 的时钟为 300MHz，运算速度为 2400MIPS。

#### 7. 硬件配置强

DSP 芯片具有较强的接口功能，除了具有串行口、定时器、主机接口(HPI)、DMA 控制器、软件可编程等待状态发生器等片内外设，还配有中断处理器、PLL、片内存储器、测试接口等单元电路，可以方便地构成一个嵌入式自封闭控制的处理系统。

高速数据传输能力是 DSP 进行高速实时处理的关键之一。新型的 DSP 大多设置了单独的 DMA 总线及其控制器，在不影响或基本不影响 DSP 处理速度的情况下，进行并行的数据传输，传输速率可以达到数百兆字每秒(16 位)\*，但受片外存储器速度的限制。

#### 8. 支持多处理器结构

尽管当前的 DSP 芯片已达到较高的水平，但在一些实时性要求很高的场合，单片 DSP 的处理能力还不能满足要求。如在图像压缩、雷达定位等应用中，若采用单处理器将无法胜任。因此，支持多处理器系统就成为提高 DSP 应用性能的重要途径之一。为了满足多处理器系统的设计，许多 DSP 芯片都采用支持多处理器的结构。如：TMS320C40 提供了 6 个用于处理器间

\* 以后本书中未标注的“字”，均指 16 位。

高速通信的 32 位专用通信接口，使处理器之间可直接对通，应用灵活、使用方便。

由于支持多处理器结构，从而可以实现完成巨大运算量的多处理器系统，即将算法划分给多个处理器，借助高速通信接口来实现计算任务并行处理的多处理器阵列。

## 9. 省电管理和低功耗

DSP 功耗一般为 0.5~4W，若采用低功耗技术可使功耗降到 0.25W，可用电池供电，适用于便携式数字终端设备。

### 1.2.3 DSP 芯片的分类

为了适应数字信号处理各种各样的实际应用，DSP 厂商生产出多种类型和档次的 DSP 芯片。在众多的 DSP 芯片中，可以按照下列 3 种方式进行分类。

#### 1. 按基础特性分类

这种分类是依据 DSP 芯片的工作时钟和指令类型进行的，可分为静态 DSP 芯片和一致性 DSP 芯片。

如果 DSP 芯片在某时钟频率范围内的任何频率上都能正常工作，除计算速度有变化外，没有性能的下降，则这类 DSP 芯片一般称为静态 DSP 芯片。例如，TI 公司的 TMS320 系列芯片、日本 OKI 电气公司的 DSP 芯片都属于这一类芯片。

如果有两种或两种以上的 DSP 芯片，它们的指令集和相应的机器代码及引脚结构相互兼容，则这类 DSP 芯片被称为一致性 DSP 芯片，例如，TI 公司的 TMS320C54x。

#### 2. 按用途分类

按照 DSP 芯片的用途来分类，可以将 DSP 芯片分为通用型芯片和专用型芯片。

通用型 DSP 芯片一般是指可以用指令编程的 DSP，适合于普通的 DSP 应用，具有可编程性和强大的处理能力，可完成复杂的数字信号处理的算法，如 TI 公司的一系列 DSP 芯片。

专用型 DSP 芯片是为特定的 DSP 运算而设计的，通常只针对某一种应用，相应的算法由内部硬件电路实现，适合于数字滤波、FFT、卷积和相关算法等特殊的运算。主要用于要求信号处理速度极快的特殊场合，如 Motorola 公司的 DSP56200 等。

#### 3. 按数据格式分类

这是根据 DSP 芯片工作的数据格式来分类的，即按精度或动态范围将通用 DSP 分为定点 DSP 芯片和浮点 DSP 芯片。

数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片。如 TI 公司的 TMS320C1x/C2x、TMS320C2xx/C5x、TMS320C54x/C62xx 系列，AD 公司的 ADSP21xx 系列，AT&T 公司的 DSP16/16A，Motorola 公司的 MC56000 等。大多数定点 DSP 芯片都采用 16 位定点运算，只有少数 DSP 芯片为 24 位定点运算。

数据以浮点格式工作的称为浮点 DSP 芯片。主要产品有：TI 公司的 TMS320C3x/C4x/C67x，AD 公司的 ADSP21xxx 系列，AT&T 公司的 DSP32/32C，Motorola 公司的 MC96002 等。

不同的浮点 DSP 芯片所采用的浮点格式有所不同，有的 DSP 芯片采用自定义的浮点格式，有的 DSP 芯片则采用 IEEE 的标准浮点格式。如 TI 公司的 TMS320C3x 芯片为自定义的浮点格式，而 Motorola 公司的 MC96002、Fujitsu 公司的 MB86232 等为 IEEE 标准浮点格式。

### 1.2.4 DSP 芯片的应用

自从 20 世纪 70 年代末 DSP 芯片诞生以来，DSP 芯片得到了飞速的发展。DSP 芯片的高速发展，主要得益于集成电路技术的发展和巨大的应用市场。在近 40 年时间里，DSP 芯片已经在

许多领域得到广泛的应用。目前，随着 DSP 芯片价格的下降，性价比的提高，DSP 芯片具有巨大的应用潜力。DSP 芯片的应用主要有：

- 信号处理——如数字滤波、自适应滤波、快速傅里叶变换、Hilbert 变换、相关运算、频谱分析、卷积、模式匹配、窗函数、波形产生等；
- 通信——如调制解调器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、传真、扩频通信、移动通信、纠错编/译码、可视电话、路由器等；
- 语音——如语音编码、语音合成、语音识别、语音增强、语音邮件、语音存储、文本-语音转换等；
- 图形/图像——如二维和三维图形处理、图像压缩与传输、图像鉴别、图像增强、图像转换、模式识别、动画、电子地图、机器人视觉等；
- 军事——如保密通信、雷达处理、声呐处理、导航、导弹制导、全球定位、电子对抗、搜索与跟踪、情报收集与处理等；
- 仪器仪表——如频谱分析、函数发生、数据采集、锁相环、暂态分析、石油/地质勘探、地震预测与处理等；
- 自动控制——如引擎控制、发动机控制、声控、自动驾驶、机器人控制、神经网络控制等；
- 医疗工程——如助听器、X 射线扫描、心电图/脑电图、超声设备、核磁共振、诊断工具、病人监护等；
- 家用电器——如高保真音响、智能玩具与游戏、数字电话/电视、高清晰度电视 (HDTV)、变频空调、机顶盒等；
- 计算机——如阵列处理器、图形加速器、工作站、多媒体计算机等。

### 1.2.5 DSP 芯片的发展现状和趋势

#### 1. DSP 芯片的现状

1980 年以来，DSP 芯片已取得了突飞猛进的发展，主要表现如下：

##### (1) 制造工艺

早期 DSP 采用  $4\mu\text{m}$  的 NMOS 工艺，现在的 DSP 芯片普遍采用  $0.25\mu\text{m}$  或  $0.18\mu\text{m}$  的 CMOS 工艺。芯片引脚从原来的 40 个增加到 200 个以上，需要设计的外围电路越来越少，成本、体积和功耗不断下降。

##### (2) 存储器容量

早期的 DSP 芯片，其片内程序存储器和数据存储器只有几百个单元。目前，片内程序和数据存储器可达到几千字，而片外程序存储器和数据存储器可达到  $16\text{M}\times48$  位和  $4\text{G}\times40$  位以上。

##### (3) 内部结构

目前，DSP 内部均采用多总线、多处理器和多级流水线结构，加上完善的接口功能，使 DSP 的系统功能、数据处理能力和与外部设备的通信功能都有了很大的提高。

如：TMS320C6201 有 8 个并行处理单元（包括 6 个 32 位 ALU 和 2 个 16 位乘法器）、片内 1M 位的 SRAM、32 位外部总线（ $4\text{G}\times8$  位的寻址空间）、32 个 32 位运算寄存器、2 个定时器、4 个外部中断、2 个串行口、一个 16 位主机接口、4 个 DMA 通道，其流水线分为取指、解码和执行 3 个阶段，共计 11 级。另外，它还是一种主频为 200MHz 的定点 DSP，一个时钟周期可执行 8 条指令，每秒最高可进行 16 亿次的定点运算。

#### (4) 运算速度

近 20 年的发展,使 DSP 的指令周期从 400ns 缩短到 10ns 以下,其相应的速度从 2.5MIPS 提高到 2000MIPS 以上。如 TMS320C6201 执行一次 1024 点复数 FFT 运算的时间只有 66μs。

#### (5) 高度集成化

集滤波、A/D、D/A、ROM、RAM 和 DSP 内核于一体的模拟混合式 DSP 芯片已有较大的发展和应用。

#### (6) 运算精度和动态范围

由于输入信号动态范围和迭代算法可能带来误差积累,因此对单片 DSP 的精度提出了较高的要求。DSP 的字长已从 8 位增加到 32 位,累加器的长度也增加到 40 位,从而提高了运算精度。同时,采用超长字指令字 (VLIW) 结构和高性能的浮点运算,扩大了数据处理的动态范围。

#### (7) 开发工具

具有较完善的软件和硬件开发工具,如:软件仿真器 Simulator、在线仿真器 Emulator、C 编译器等,给开发应用带来了很大方便。值得一提的是 CCS (Code Composer Studio) 开发工具,它是 TI 公司针对自己的 DSP 产品开发的集成开发环境。CCS 的功能十分强大,集成了代码的编辑、编译、链接和调试等诸多功能,而且支持 C/C++ 和汇编语言的混合编程。开放式的结构允许用户外扩用户自身的模块,它的出现大大简化了 DSP 的开发工作。

### 2. 国内 DSP 的发展现状

目前,我国的 DSP 产品主要来自国外。1983 年, TI 公司的第一代产品 TMS32010 最先进入中国市场,之后 TI 公司通过提供 DSP 培训课程,使该公司 DSP 产品的市场份额不断扩大。现在 TI 公司的 DSP 产品约占国内市场的 90%,其余的市场份额由 AD、Motorola、NEC 等公司占有。

相对国外 DSP 应用开发的情况,我国还存在着相当大的差距。近年来,在国内一些 DSP 专业用户的推动下,DSP 的应用在我国获得突飞猛进的发展。除此之外,国内许多高校相继建立了 DSP 实验室,开设了相关的课程,这对 DSP 在我国的发展起到了关键性的作用。

进入 21 世纪后,数字消费类电子产品进入增长期,市场呈现高增长态势,普及率大幅度提高,从而带动了 DSP 市场的高速发展。此外,计算机、通信和消费类电子产品的数字化融合也为 DSP 提供了进一步的发展机会。目前, DSP 在 VoIP、网络音频 (Internet Audio)、DSL、3G/4G、电机控制等需要实时处理大量数据的应用中发挥着重要作用。

对于 DSP 的发展,我国与国外相比不论在硬件方面,还是在软件方面都存在着很大的差距,还有很长的一段路要走。我们对 DSP 的应用前景充满希望和信心,也盼望有更多的高校、科研机构和开发公司开展 DSP 的应用研究,为推动 DSP 技术的发展、振兴我国的电子工业作出贡献。

### 3. DSP 技术的发展趋势

未来的 10 年,全球 DSP 产品将向着高性能、低功耗、加强融合和拓展多种应用的趋势发展,DSP 芯片将越来越多地渗透到各种电子产品中,成为各种电子产品尤其是通信类电子产品的技术核心。

#### (1) DSP 的内核结构将进一步改善

多通道结构和单指令多重数据 (SIMD)、特大指令字组 (VLIW) 将在新的高性能处理器中占主导地位,如 AD 公司的 ADSP-2116x。

#### (2) DSP 和微处理器的融合

低成本的微处理器 (MPU) 是一种执行智能定向控制任务的通用处理器,它能很好地执行智能控制任务,但是对数字信号的处理功能很差。而 DSP 的功能正好与之相反。在许多应用中

均需要同时具有智能控制和数字信号处理两种功能，如数字蜂窝电话就需要监测和声音处理功能。因此，把 DSP 和微处理器结合起来，用单一芯片的处理器实现这两种功能，将加速智能电话、无线网络产品的开发，同时简化设计，减小 PCB 体积，降低功耗和整个系统的成本。例如，有多个处理器的 Motorola 公司的 DSP5665x，有协处理器功能的 Massan 公司的 FILU-200，把 MPU 功能扩展成 DSP 和 MPU 功能的 TI 公司的 TMS320C27xx，以及 Hitachi 公司的 SH-DSP，都是 DSP 和 MPU 融合在一起的产品。互联网和多媒体的应用将进一步加速这一融合过程。

### (3) DSP 和高档 CPU 的融合

大多数高档 MCU，如 Pentium 和 PowerPC 都是 SIMD 指令组的超标量结构，速度很快。LSI Logic 公司的 LSI401Z 采用高档 CPU 的分支预示和动态缓冲技术，结构规范，利于编程，不用进行指令排队，使得性能大幅度提高。

### (4) DSP 和 SoC 的融合

SoC (System on Chip) 是指把一个系统集成在一块芯片上，称为片上系统。这个系统包括 DSP 和系统接口软件等。比如，Virata 公司购买了 LSI Logic 公司的 ZSP400 处理器内核使用许可证，将其与系统软件如 USB、10BaseT、以太网、UART、GPIO、HDLC 等一起集成在芯片上，应用在 xDSL 上，得到了很好的经济效益。

### (5) DSP 和 FPGA 的融合

FPGA 是现场可编程门阵列器件。它和 DSP 集成在一块芯片上，可实现宽带信号处理，大大提高信号处理速度。Xilinx 公司的 Virtex-II FPGA 对快速傅里叶变换 (FFT) 的处理可提高 30 倍以上，它的芯片中有自由的 FPGA 可供编程。Xilinx 公司开发出一种称作 Turbo 卷积编/译码器的高性能内核，设计者可以在 FPGA 中集成一个或多个 Turbo 内核，它支持多路大数据流，大大节省开发时间，使功能的增加或性能的改善非常容易。因此，在无线通信、多媒体等领域将有广泛应用。

### (6) 实时操作系统 RTOS 与 DSP 的结合

最初，DSP 系统的开发者除了开发需要实时实现的核心算法，还要自己设计系统软件框架，作为目标代码的一部分一起运行。随着应用的不同，核心算法和控制框架也是多种多样的。有时核心算法可以从专业公司购买，结合自己的应用开发系统组成新的产品。

随着 DSP 处理能力的增强，芯片结构越来越复杂，甚至有些芯片在其片内集成了多个芯核，如何充分使用器件的资源，使其物尽其用已成为 DSP 开发中的重点和难点之一。另外，DSP 系统越来越复杂，使得软件的规模越来越大，往往需要运行多个任务，各任务间的通信、同步等问题就变得非常突出。随着 DSP 性能和功能的日益增强，对 DSP 应用提供 RTOS 的支持已成为必然的结果。

### (7) DSP 的并行处理结构

为了提高 DSP 芯片的运算速度，各 DSP 厂商纷纷在 DSP 芯片中引入并行机制，主要分为片内并行和片间并行。TI 公司的 TMS320C8x 是一种紧耦合、多指令、多数据流 (MIMD) 的单片多处理器系统。在这个系统中，采用交叉开关结构来代替传统的总线互连。这样，可以在同一时刻将不同的 DSP 与不同的任一存储器连通，大大提高数据的传输速率，使得多处理器并行处理数据传输的瓶颈问题得以缓解。TI 公司的 TMS320C6200 则通过超长指令字结构 (VLIW) 来实现并行处理。在 CPU 内部，多个功能单元并发工作，共享大型的寄存器堆，由 VLIW 的长指令来同步各个功能单元并行执行各种操作。这两款 DSP 芯片均采用片内并行，而 AD 公司的 ADSP2106x 和 ADSP21160 则可以方便地实现多 DSP 片间并行处理。