

# 基于VHDL的 数字系统设计方法

威廉姆·J. 戴利 (William J. Dally)

[美] R. 柯蒂斯·哈丁 (R. Curtis Harting) 著

托·M. 阿莫特 (Tor M. Aamodt)

廖栋梁 李卫 杜智超 成畅 译

王志华 校

*Digital Design  
Using VHDL  
A Systems Approach*

**DIGITAL  
DESIGN  
USING VHDL**  
a systems approach

WILLIAM J. DALLY  
R. CURTIS HARTING  
TOR M. AAMODT



# 基于VHDL的 数字系统设计方法

威廉姆·J. 戴利 (William J. Dally)

[美] R. 柯蒂斯·哈丁 (R. Curtis Harting) 著

托·M. 阿莫特 (Tor M. Aamodt)

廖栋梁 李卫 杜智超 成畅 译

王志华 校

*Digital Design  
Using VHDL  
A Systems Approach*

**DIGITAL  
DESIGN  
USING VHDL**  
a systems approach

WILLIAM J. DALLY  
R. CURTIS HARTING  
TOR M. AAMODT

## 图书在版编目 ( CIP ) 数据

基于 VHDL 的数字系统设计方法 / (美) 威廉姆·J. 戴利 (William J. Dally) 等著 ; 廖栋梁等译. —北京 : 机械工业出版社, 2018.10

(国外电子与电气工程技术丛书)

书名原文: Digital Design Using VHDL: A Systems Approach

ISBN 978-7-111-61133-2

I. 基… II. ①威… ②廖… III. VHDL 语言 - 程序设计 IV. TP301.2

中国版本图书馆 CIP 数据核字 (2018) 第 237179 号

本书版权登记号: 图字 01-2017-5815

This is a Chinese simplified edition of the following title published by Cambridge University Press:

William J. Dally, R. Curtis Harting, Tor M.Aamodt, Digital Design Using VHDL: A Systems Approach, 978-1-107-09886-2.

© Cambridge University Press 2016.

This Chinese simplified edition for the People's Republic of China (excluding Hong Kong, Macau and Taiwan) is published by arrangement with the Press Syndicate of the University of Cambridge, Cambridge, United Kingdom.

© Cambridge University Press and China Machine Press in 2019.

This Chinese simplified edition is authorized for sale in the People's Republic of China (excluding Hong Kong, Macau and Taiwan) only. Unauthorized export of this simplified Chinese is a violation of the Copyright Act. No part of this publication may be reproduced or distributed by any means, or stored in a database or retrieval system, without the prior written permission of Cambridge University Press and China Machine Press.

本书原版由剑桥大学出版社出版。

本书简体字中文版由剑桥大学出版社与机械工业出版社合作出版。未经出版者预先书面许可, 不得以任何方式复制或抄袭本书的任何部分。

此版本仅限在中华人民共和国境内 (不包括香港、澳门特别行政区及台湾地区) 销售。

本书作为数字电路设计著作, 为读者提供了一个系统级的视角, 并为他们理解、分析和设计数字系统提供了相关资料和工具。它教授当前工业界数字系统设计中所需要的硬件描述语言 (VHDL) 和现代 CAD 工具使用相关的技能。特别注意系统级问题, 包括分解和划分数字系统、接口设计和接口时序。也涉及需要深入理解的相关问题, 如时序分析、亚稳态和同步性。当然, 本书还涵盖了组合和时序逻辑电路的人工设计。

本书适用于微电子、电子信息与工程及计算机等专业的高年级本科生、研究生的教材, 但同样适用于相关专业的研究生以及缺乏数字电路设计基础的同学。

出版发行: 机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码: 100037)

责任编辑: 张梦玲

印刷: 北京诚信伟业印刷有限公司

开本: 185mm × 260mm 1/16

书号: ISBN 978-7-111-61133-2

责任校对: 殷虹

版次: 2019 年 7 月第 1 版第 1 次印刷

印张: 31.5

定价: 129.00 元



凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88378991 88361066

购书热线: (010) 68326294 88379649 68995259

投稿热线: (010) 88379604

读者信箱: hzsj@hzbook.com

版权所有·侵权必究

封底无防伪标均为盗版

本书法律顾问: 北京大成律师事务所 韩光 / 邹晓东

文艺复兴以来，源远流长的科学精神和逐步形成的学术规范，使西方国家在自然科学的各个领域取得了垄断性的优势；也正是这样的传统，使美国在信息技术发展的六十多年间名家辈出、独领风骚。在商业化的进程中，美国的产业界与教育界越来越紧密地结合，信息学科中的许多泰山北斗同时身处科研和教学的最前线，由此而产生的经典科学著作，不仅擘划了研究的范畴，还揭示了学术的源变，既遵循学术规范，又自有学者个性，其价值并不会因年月的流逝而减退。

近年，在全球信息化大潮的推动下，我国的信息产业发展迅猛，对专业人才的需求日益迫切。这对我国教育界和出版界都既是机遇，也是挑战；而专业教材的建设在教育战略上显得举足轻重。在我国信息技术发展时间较短的现状下，美国等发达国家在其信息科学发展的几十年间积淀和发展的经典教材仍有许多值得借鉴之处。因此，引进一批国外优秀教材将对我国教育事业的发展起到积极的推动作用，也是与世界接轨、建设真正的世界一流大学的必由之路。

机械工业出版社华章公司较早意识到“出版要为教育服务”。自1998年开始，我们就将工作重点放在了遴选、移译国外优秀教材上。经过多年的不懈努力，我们与 Pearson、McGraw-Hill、Elsevier、John Wiley & Sons、CRC、Springer 等世界著名出版公司建立了良好的合作关系！从它们现有的数百种教材中甄选出 Alan V. Oppenheim、Thomas L. Floyd、Charles K. Alexander、Behzad Razavi、John G. Proakis、Stephen Brown、Allan R. Hambley、Albert Malvino、Peter Wilson、H. Vincent Poor、Hassan K. Khalil、Gene F. Franklin、Rex Miller 等大师名家的经典教材，以“国外电子与电气工程技术丛书”和“国外工业控制与智能制造丛书”为系列出版，供读者学习、研究及珍藏。这些书籍在读者中树立了良好的口碑，并被许多高校采用为正式教材和参考书籍。其影印版“经典原版书库”作为姊妹篇也越来越多被实施双语教学的学校所采用。

权威的作者、经典的教材、一流的译者、严格的审校、精细的编辑，这些因素使我们的图书有了质量的保证。随着电气与电子信息学科、自动化、人工智能等建设的不断完善和教材改革的逐渐深化，教育界对国外电气与电子信息类、控制类、智能制造类等相关教材的需求和应用都将步入一个新的阶段，我们的目标是尽善尽美，而反馈的意见正是我们达到这一终极目标的重要帮助。华章公司欢迎老师和读者对我们的工作提出建议或给予指正，我们的联系方式如下：

华章网站：[www.hzbook.com](http://www.hzbook.com)

电子邮件：[hzjsj@hzbook.com](mailto:hzjsj@hzbook.com)

联系电话：(010)88379604

联系地址：北京市西城区百万庄南街1号

邮政编码：100037



华章科技图书出版中心

## 本书赞誉

“基于在数字设计方面的卓越经验，Dally 和 Harting 以一种清晰且具有建设性的方式融合了电路和架构设计。”

“通过了解不同的抽象层次和计算系统的观点，学生将会发现一种现代的和有效的方式来理解数字电路设计的基础知识。”

——Giovanni De Micheli, 瑞士洛桑联邦理工学院

“在数字系统设计领域，为了从非常实用的角度出版一本能够培训未来工程师的有关理论知识的教科书，作者将数十年的学术和行业经验融合在一起，使学生不仅学习他们正在设计的内容，而且还学习他们在做什么。通过介绍关键的高级主题，如综合、延时和逻辑，以及同步性，在引导层面上，本书不仅有实用建议而且还有深层的理解，这是本书十分难得的一点。因此，本书可很好地帮助学生为未来工艺、工具和技术的日新月异做好准备。”

——David Black-Schaffer, 乌普萨拉大学

“你将会期待从本书中找到的一切。数十年的实践经验经过提炼，以提供设计和组成完整数字系统所需的各种工具。本书涵盖基础知识和系统级问题，对于微处理器和未来的 SoC 设计师是一个理想的起点！”

——Robert Mullins, 剑桥大学和 Raspberry Pi 基金会

“这本书为如何教授本科生数字系统设计建立了新标准。实用方法和具体例子可为任何想要了解或设计现代复杂的数字系统的人提供坚实的知识基础。”

——Steve Keckler, 德克萨斯大学奥斯汀分校

“本书不仅教如何做数字设计，更重要的是教如何做好设计。它不只是强调使用清晰的接口进行模块化的重要性，还强调生产数字产品不仅要符合规格要求，而且要使别人容易理解。它巧妙地选择了合适的示例和用于实现它们的 Verilog 代码。”

“本书包括异步逻辑设计有关内容，随着能源消耗成为数字系统的主要关注点，这个主题可能日益重要起来。”

“最后关于 Verilog 编码风格的附录特别有用。本书不仅对学生有价值，而且还对该领域的从业人员有用。强烈推荐它。”

——Chuck Thacker, 微软

“一本有着非常好的系统观点的好书。在数字设计中最有趣的、同时也最令人头疼的事情在这本书中都得到了体现，即工程师必须将从点到块、从信号到 CPU 的想法整合起来。本书在突出重点、从基础到系统的迁移等方面做了非常大的努力，特别是选用了适量的 HDL(Verilog)，使得所有的设计都切合实际并且相关。”

——Rob A. Rutenbar, 伊利诺伊大学香槟分校



## 译 者 序

本书于2015年12月首次出版，原作者是William J. Dally、R. Curtis Hartin以及Tor M. Aamodt，这三位在数字电路设计领域都卓有建树。William J. Dally是斯坦福大学Willard R. 和 Inez Kerr Bell 教授以及NVIDIA公司的首席科学家，在学术界和工业界享有盛誉。R. Curtis Hartin博士是Google的软件工程师，而Tor M. Aamodt则是大不列颠哥伦比亚大学计算机工程系的副教授，同样有着丰富的电路设计经验。

数字电路设计发展到目前已经形成了相当成熟的体系，各种介绍数字电路设计的书籍也不胜枚举。但技术总是在不断进步，每发展到一个阶段，人们又会对技术产生更深的理解，用更高的角度重新审视现有的一切。本书作为数字电路设计著作，为读者提供了一个系统级的视角，并为他们理解、分析和设计数字系统提供了相关资料和工具。从最简单的组合逻辑和时序逻辑模块的设计，到如何使用这些模块搭建完整的系统，整个过程体现了真实世界的数字电路设计。

本书适用于微电子、电子信息与工程及计算机等专业的高年级本科生、研究生的教材，但同样适用于相关专业的研究生以及缺乏数字电路设计基础的同学。即便是有着相当丰富的数字电路设计经验的工程师，本书也能提供很多帮助。

本书的翻译工作由清华大学王志华教授主持，廖栋梁翻译了前言以及第1~7章，李卫翻译了第8~15章，杜智超翻译了第16~22章，成畅翻译了第23~29章以及附录A和附录B。最后，四位译者也做了交叉校阅，王志华教授审定了全部书稿。该书计划将于2019年春季学期起作为清华大学电子科学与技术学科研究生数字电路系统设计课程的教材。

非常荣幸能够参与本书的翻译工作中，这是一项非常有趣且有意义的工作，但同时这项工作也非常具有挑战性。虽然之前修过一些与之相关的课程，对翻译很有帮助，但在翻译过程中依然遇到过对书中内容理解不够透彻而使翻译无法顺利进行的地方，好在通过查阅文献，咨询老师，这些问题得到了很好的解决。

本书中文版中难免存在翻译欠妥之处，望读者朋友不吝赐教，欢迎与我们联系。

——译者于清华大学

2018年1月16日

# 前 言

这本导论性教科书为学生提供了系统级的观点和用于理解、分析和设计数字系统的工具。书中讲解了这些模块如何用于构建完整的系统，这远远超越了简单的组合和时序模块设计。

- 理解现代设计实践所需的所有重要主题，本书都涉及：
  - 组合和时序模块的设计与分析
  - 组合和时序模块的构成
  - 数据和控制分区
  - 有限状态机的分解和构成
  - 接口规格
  - 系统级时序
  - 同步性
- 教授如何以高效和可维护的方式编写 VHDL-2008 HDL，这使得 CAD 工具可以处理很多烦琐的工作。
- 涵盖逻辑设计的基本原理，描述设计组合逻辑的有效方法，手动和使用现代 CAD 工具分析状态机。

数字设计的完整介绍是通过清晰的解释、延伸示例和在线 VHDL 文件给出的。完整的教学包括课件幻灯片、实验和教师解决方案手册等。假设学生没有数字知识背景，那么这本教科书是本科阶段数字设计课程的理想选择，是为学习现代数字实践的学生准备的。

本书旨在帮助本科生学习和设计数字系统。它教授当前工业界数字系统设计中所需要的硬件描述语言(VHDL)和现代 CAD 工具使用相关的技能。特别注意系统级问题，包括分解和划分数字系统、接口设计和接口时序。也涉及需要深入理解的相关问题，如时序分析、亚稳态和同步性。当然，本书还涵盖了组合和时序逻辑电路的人工设计。但是，因为与设计这样简单的模块相比数字系统设计要复杂很多，所以在此不详细叙述这些问题。

在完成本书的课程后，学生应该准备实践工业界的数字设计。虽然他们缺乏经验，但他们已经学习了实践所需要的所有工具。经验将随着时间而逐渐积累。

本书诞生于作者超过 25 年的本科生数字设计教学经验(加州理工学院 CS181，麻省理工学院 6.004，斯坦福 EE121 和 EE108A)，以及工业界 35 年的数字系统设计经验(Bell Labs, Digital Equipment, Cray, Avici, Velio Communications, Stream Processors 和 Nvidia)。本书结合这两方面的经验来指导学生，在工业界中，已经在几代学生身上证明了本书所教授的知识是十分有用的。附录 B 中的 VHDL 语法指南是大不列颠哥伦比亚大学(EECE 353 和 EECE 259)本科生近十年的 VHDL 教学资料。

因为市场上没有一本可以涵盖系统级数字设计方面的书，所以我们写了这本书。另外，绝大多数关于组合和时序逻辑电路的人工设计主题的教科书也已经停止出版了。当今

大多数教科书都使用硬件描述语言，但是它们绝大多数都介绍 TTL 风格的设计，尽管这类设计能够在 7400 系列芯片的面积内放置 4 个“与非”门元件(20 世纪 70 年代)，但没考虑让学生设计一个具有 30 亿个晶体管的 GPU。今天的学生需要了解如何把状态机、划分设计和构建带有正确时序的接口等因素考虑在内。本书以深入浅出的方式描述这些问题。

## 本书大纲

下面的流程图显示了本书的组织结构及各章节之间的关系，如图 1 所示。附录 B 提供了一个 VHDL-2008 语法的总结。

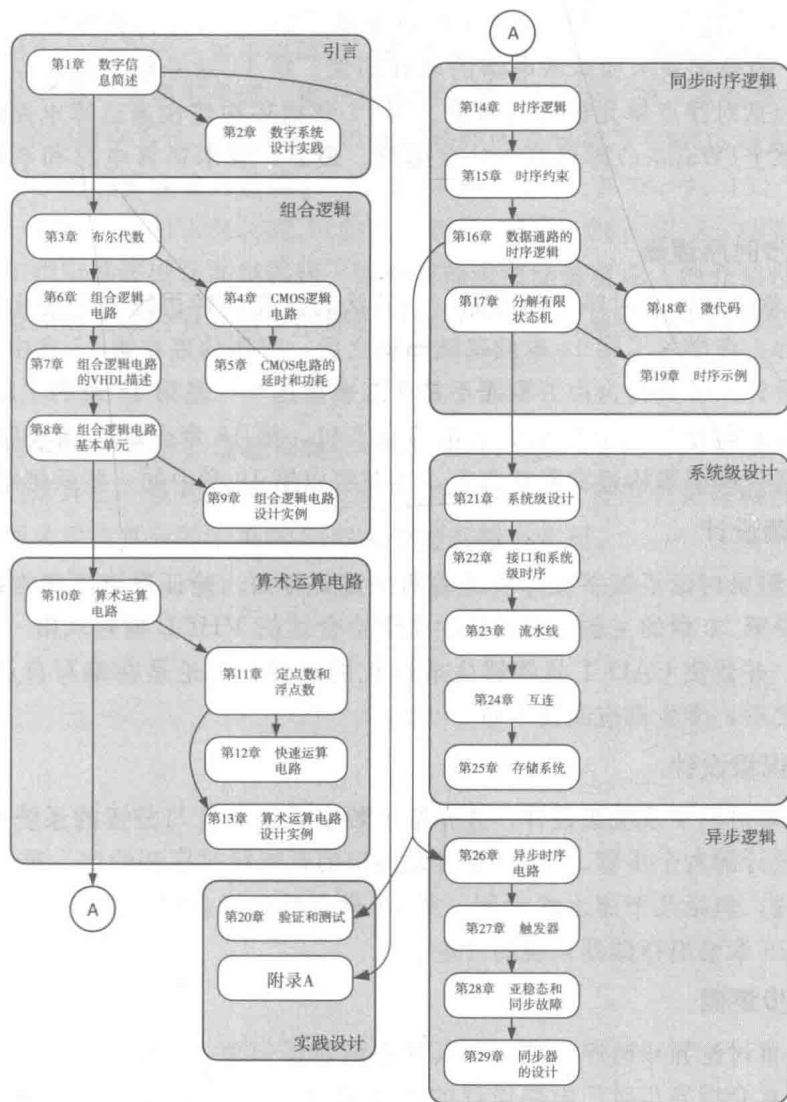


图 1 本书的结构图和各章节之间的关系

## 第一部分 引言

第 1 章介绍数字系统，包括数字信号、噪声容限等信息的表示，数字逻辑在现代世界扮演的角色。第 2 章介绍工业界数字系统设计实践。其中包括设计过程、现代实现技术、计算机辅助设计工具和摩尔定律。



## 第二部分 组合逻辑

第 3~9 章介绍组合逻辑电路——数字电路的输出仅取决于其输入的当前值。布尔代数是逻辑设计的理论基础,在第 3 章中讨论。第 4 章介绍开关逻辑和 CMOS 门电路。第 5 章介绍计算 CMOS 电路延时和功耗的简单模型。第 6 章介绍从基本的门开始手动设计组合逻辑电路的方法。第 7 章讨论如何通过 VHDL 中组合逻辑的行为描述进行编码来使设计过程自动化。第 8 章介绍译码器、多路复用器等组合逻辑中的构建块,第 9 章列出了几个组合逻辑电路的设计实例。

## 第三部分 算术运算电路

第 10~13 章描述了数字系统和算术运算电路。第 10 章描述在整数上执行四个函数 +、-、 $\times$  和  $\div$  的数字表示和算术电路的基础知识。第 11 章介绍定点和浮点数表示及其精度,该章还包括对浮点单元设计的讨论。第 12 章描述构建快速运算电路的技术,包括超前进位、华莱士(Wallace)树和 Booth 重编码。最后,算术运算电路和系统的示例在第 13 章中给出。

## 第四部分 同步时序逻辑

第 14~19 章描述同步时序逻辑电路——其状态仅在时钟边缘发生变化,以及设计有限状态机的过程。在学习了第 14 章的基础知识之后,时序约束在第 15 章中讨论。数据通路时序电路的设计——其行为由方程而不是状态表描述——是第 16 章的主题。第 17 章描述如何将复杂状态机分为几个更小更简单的状态机。第 18 章介绍存储程序控制的概念,以及如何使用微代码引擎构建有限状态机。本节将以第 19 章中的一些示例结束。

## 第五部分 实践设计

第 20 章和附录讨论了数字设计项目的两个重要方面。验证逻辑正确性的过程和设计完成后的测试是第 20 章的主题。附录让学生学会合适的 VHDL 编码风格——良好的可读性和可维护性,并且使 CAD 工具能够生成优化的硬件。无论是在编写自己的 VHDL 之前、之中还是之后,学生都应阅读本章。

## 第六部分 系统级设计

第 21~25 章讨论了系统级设计,并介绍了数字系统设计与分析的系统化方法。第 21 章介绍了系统设计的六个步骤。第 22 章讨论接口的系统级时序和约定。第 23 章介绍模块和系统的流水线,包括几个流水线示例。第 24 章介绍包括总线、交叉开关和网络在内的系统互连。第 25 章给出存储器系统的讨论。

## 第七部分 异步逻辑

第 26~29 章讨论异步时序电路——其状态随着任何输入变化而变化,不需等待时钟上升沿。第 26 章介绍异步时序电路设计的基础知识,包括流程表分析和综合以及竞争问题。第 27 章给出这些技术的一个例子,分析作为异步电路的触发器和锁存器。亚稳态和同步故障的问题在第 28 章中有所描述。第 29 章讨论同步器设计——如何设计跨越异步边界安全移动信号的电路。

## 教学建议

本书适用于每学年三学期(Quarter 制)或者每学年两学期(Semester 制)的一学期课

程，可用作 10 周(Quarter 制)或 13 周(Semester 制)的数字系统设计基础性课程教材。本书也可以作为大学高年级数字系统课程的教材。

使用本书做教材时，学生不需要任何正式的先修知识。高中数学知识是唯一需要掌握的。除了第 5 章和第 28 章之外，其他章节不需要微积分知识。在斯坦福大学，E40(电机工程简介)是 EE108A(数字系统 I)的先修课程，但学生在没有学习先修课程的情况下使用 EE108A 也没有问题。

每学期 10 周的数字系统设计入门课程可采用第 1、3、6、7、8、10、(11)、14、15、16、(17)、21、22、(23)、26、28 和 29 等章节的内容。对于每学期 10 周的课程，省略了 CMOS 电路的细节(第 4、5 章)、微代码(第 18 章)和更高级的系统问题(第 24、25 章)。括号中的 3 个章节是可选的，也可以跳过以稍微减慢课程节奏。在斯坦福大学讲授本课程时，我们通常会安排两次期中考试：第一次在学完第 11 章后，第二次在学完第 22 章后。

每学期 13 周的数字系统入门课程可以使用额外的 3 周学习 CMOS 电路和一些更高级的系统知识。一学期课程应该涵盖第 1、2、3、4、(5)、6、7、8、9、10、(11)、13、14、15、16、(17)、(18)、(19)、21、22、(23)、(24)、(25)、26、(27)、28 和 29 章。

本书可用于数字系统设计高级课程。这种课程应该涵盖更深入的介绍性内容，包括介绍性课程中省略掉的高级内容。这样的课程通常包括一个重要的学生课程设计项目。

## 材料<sup>⊖</sup>

为了支持这本书的教学，课程网站([www.cambridge.org/dallyVHDL](http://www.cambridge.org/dallyVHDL))提供的教学材料包括：课件幻灯片、一系列函数(单元)库和习题答案。库是用于完善课程内容的补充材料，并且可以用来对仿真后的结果在 FPGA 上进行综合实现。

---

⊖ 关于本书教辅资源，只有使用本书作为教材的教师才可以申请，需要的教师可向剑桥大学出版社北京代表处申请，电子邮件 [Solutions@Cambridge.org](mailto:Solutions@Cambridge.org)。——编辑注

## 致 谢

深深感谢许多为这本书做出贡献的人。这本书已经在麻省理工学院(课程 6.004)和斯坦福大学(课程 EE108A)作为数字设计教材使用多年。感谢那些使用早期版本并提供反馈意见的学生,帮助我们不断完善。Subhasish Mitra、Phil Levis 和 My Le 教授在斯坦福大学使用过本书的早期版本当作教学材料,并提供了宝贵的意见,帮助进行了许多改进。相关课程和纸书的完善多年来得到了许多优秀助教的帮助。Paul Hartke、David Black-Shaffer、Frank Nothaft 和 David Schneider 特别值得感谢。提供了练习答案的 Frank 也值得感谢。在麻省理工学院教授 6.004 版本课程的 Gill Pratt、Greg Papadopolous、Steve Ward、Bert Halstead 和 Anant Agarwal 教授协助开发了本书的数字设计教学方法。本书早期的 VHDL 稿件被不列颠哥伦比亚大学(UBC)的 EECE 259 课程使用,感谢提供反馈意见的学生,在此版本中已进行了改进。附录 B 中的 VHDL-2008 通过多年的教学实践已经得到很好的完善,UBC 的 ECE 353 课程早期教学用的 VHDL 版本使用了由 Steve Wilton 教授提供的一组幻灯片。在早期的 VHDL 代码设计中,Steve 也给予了有用的帮助和反馈。

剑桥大学出版社的 Julie Lancashire 和 Kerry Cahill 帮助完成了整个原始 Verilog 版本,当前的 VHDL 版本由剑桥大学出版社的 Julie Lancashire、Karyn Bailey 和 Jessica Murphy 帮助完成。感谢 Irene Pizzie 仔细修改原始 Verilog 版本,感谢 Abigail Jones 对有段落落的修改及完成最初始的 Verilog 版本。感谢 Steve Holt 对当前呈现的 VHDL 版本进行的仔细编辑。

最后,我们的家人 Sharon、Jenny、Katie、Liza Dally、Jacki Armiak、Eric Harting、Susanna Temkin、Dayna、Ethan Aamodt 都给予了巨大的支持,做出了重大的牺牲,使得我们可以有时间去写作。

## 作者简介

William J. Dally 是斯坦福大学的 Willard R. 和 Inez Kerr Bell 工程教授和 NVIDIA 公司的首席科学家。他和他的团队已经开发了系统架构、网络架构、信令、路由和同步技术，这些技术可以在今天的大型并行计算机中发现。他是美国国家工程院院士、IEEE 会士、ACM 会士和美国艺术与科学学院院士。他获得过许多荣誉，包括 ACM Eckert-Mauchly 奖、IEEE Seymour Cray 奖和 ACM Maurice Wilkes 奖。

R. Curtis Harting 是谷歌的软件工程师，拥有斯坦福大学的博士学位。他于 2007 年毕业于杜克大学，获得学士学位，主修电气与计算机工程和计算机科学。在 2009 年，他从斯坦福大学获得硕士学位。

Tor M. Aamodt 是不列颠哥伦比亚大学电气与计算机工程系副教授。他与研究生一起开发了 GPGPU-Sim 模拟器。他的三篇关于通用 GPU 结构的论文曾被选中作为 IEEE 杂志的“热门精选”，一篇作为 ACM 杂志通信方向的“研究热点”。在 2012~2013 年度休假期间他是斯坦福大学计算机科学系客座副教授，2004~2006 年他在 NVIDIA 公司工作，研究 GeForce 8 系列 GPU 的内存系统架构（“帧缓冲器”）。

出版者的话  
 本书赞誉  
 译者序  
 前言  
 致谢  
 作者简介

## 第一部分 引言

**第 1 章 数字信息简述** ..... 2

1.1 数字信号 ..... 2

1.2 数字信号噪声容限 ..... 3

1.3 数字信号表示复杂数据 ..... 6

1.4 数字逻辑函数 ..... 8

1.5 数字电路与系统的硬件描述语言(VHDL) ..... 10

1.6 系统中的数字逻辑 ..... 11

总结 ..... 12

文献解读 ..... 13

练习 ..... 13

**第 2 章 数字系统设计实践** ..... 15

2.1 设计过程 ..... 15

2.2 数字系统由芯片和电路板组成 ..... 19

2.3 计算机辅助设计工具 ..... 22

2.4 摩尔定律和数字系统发展 ..... 23

总结 ..... 24

文献解读 ..... 25

练习 ..... 25

## 第二部分 组合逻辑

**第 3 章 布尔代数** ..... 28

3.1 原理 ..... 28

3.2 内容 ..... 29

3.3 对偶函数 ..... 30

3.4 标准型 ..... 31

3.5 从方程式到逻辑门 ..... 31

3.6 硬件描述语言中的布尔表达式 ..... 33

总结 ..... 36

文献解读 ..... 36

练习 ..... 36

**第 4 章 CMOS 逻辑电路** ..... 38

4.1 开关逻辑 ..... 38

4.2 MOS 晶体管的开关模型 ..... 41

4.3 CMOS 门电路 ..... 46

总结 ..... 53

文献解读 ..... 53

练习 ..... 53

**第 5 章 CMOS 电路的延时和功耗** ..... 56

5.1 CMOS 静态延时 ..... 56

5.2 大负载下的驱动扇出 ..... 58

5.3 逻辑努力的扇入 ..... 59

5.4 延时计算 ..... 61

5.5 延时优化 ..... 63

5.6 导线延时 ..... 65

5.7 CMOS 电路的功耗 ..... 68

总结 ..... 69

文献解读 ..... 70

练习 ..... 70

**第 6 章 组合逻辑电路** ..... 73

6.1 组合逻辑 ..... 73

6.2 闭包 ..... 74

6.3 真值表、最小项、“与”门标准形式 ..... 74

6.4 “与”电路的蕴含项 ..... 76

6.5 卡诺图 ..... 78

6.6 封装函数 ..... 80

6.7 从封装转变为门 ..... 81

6.8 不完全的指标函数 ..... 81

6.9 实现和之积 ..... 82

6.10 冒险 ..... 84

总结 ..... 86

文献解读 .....	86	10.5 除法 .....	176
练习 .....	86	总结 .....	179
<b>第 7 章 组合逻辑电路的 VHDL</b>		练习 .....	180
描述 .....	89	<b>第 11 章 定点数和浮点数</b>	184
7.1 基本数字电路的 VHDL 描述 .....	89	11.1 误差的表示: 准度、精度和	
7.2 素数电路的测试文件 .....	100	分辨率 .....	184
7.3 七段译码器 .....	104	11.2 定点数 .....	185
总结 .....	108	11.3 浮点数 .....	189
文献解读 .....	109	总结 .....	194
练习 .....	109	文献解读 .....	195
<b>第 8 章 组合逻辑电路基本单元</b>	111	练习 .....	195
8.1 多位标记 .....	111	<b>第 12 章 快速运算电路</b>	197
8.2 译码器 .....	111	12.1 超前进位 .....	197
8.3 多路复用器 .....	115	12.2 Booth 重编码 .....	202
8.4 编码器 .....	121	12.3 华莱士树 .....	205
8.5 仲裁器和优先编码器 .....	125	12.4 综合注意事项 .....	209
8.6 比较器 .....	129	总结 .....	210
8.7 移位器 .....	132	文献解读 .....	210
8.8 ROM .....	133	练习 .....	210
8.9 读/写存储器 .....	137	<b>第 13 章 算术运算电路设计实例</b>	212
8.10 可编程逻辑阵列 .....	139	13.1 复数乘法器 .....	212
8.11 数据表 .....	140	13.2 定点格式和浮点格式之间的	
8.12 知识产权模块 .....	141	转换 .....	214
总结 .....	142	13.3 FIR 滤波器 .....	218
文献解读 .....	142	总结 .....	220
练习 .....	143	文献解读 .....	220
<b>第 9 章 组合逻辑电路设计实例</b>	144	练习 .....	220
9.1 倍三电路 .....	144		
9.2 明天电路 .....	147		
9.3 优先级仲裁器 .....	149		
9.4 井字游戏电路 .....	151		
总结 .....	158		
练习 .....	159		
		<b>第四部分 同步时序逻辑</b>	
<b>第三部分 算术运算电路</b>		<b>第 14 章 时序逻辑</b>	224
<b>第 10 章 算术运算电路</b>	162	14.1 时序电路 .....	224
10.1 二进制数 .....	162	14.2 同步时序电路 .....	226
10.2 二进制加法 .....	164	14.3 交通灯控制器 .....	228
10.3 负数和减法 .....	168	14.4 状态分配 .....	230
10.4 乘法器 .....	174	14.5 有限状态机的实现 .....	231
		14.6 有限状态机的 VHDL 实现 .....	233
		总结 .....	239
		文献解读 .....	240
		练习 .....	240
		<b>第 15 章 时序约束</b>	242
		15.1 传播延时和污染延时 .....	242



15.2	触发器	244	20.2	测试	340
15.3	建立时间和保持时间约束	244	总结		344
15.4	时钟偏移的影响	247	文献解读		344
15.5	时序示例	248	练习		345
15.6	时序和逻辑综合	249			
总结		250	<b>第六部分 系统级设计</b>		
文献解读		251	<b>第 21 章 系统级设计</b>		348
练习		251	21.1	系统设计过程	348
<b>第 16 章 数据通路的时序逻辑</b>		254	21.2	设计规范	348
16.1	计数器	254	21.3	划分	352
16.2	移位寄存器	261	总结		354
16.3	控制和数据划分	265	文献解读		355
总结		279	练习		355
练习		279	<b>第 22 章 接口和系统级时序</b>		356
<b>第 17 章 分解有限状态机</b>		281	22.1	接口时序	356
17.1	闪光器设计	281	22.2	接口划分和选择	358
17.2	交通信号灯控制器	289	22.3	串行和打包接口	359
总结		296	22.4	同步时序	360
练习		296	22.5	时序表	361
<b>第 18 章 微代码</b>		299	22.6	接口和时序示例	363
18.1	简单的微代码状态机	299	总结		366
18.2	指令序列	302	练习		367
18.3	多路分支	306	<b>第 23 章 流水线</b>		369
18.4	多种指令类型	308	23.1	普通流水线	369
18.5	微代码子程序	311	23.2	流水线示例	371
18.6	简单的计算器	313	23.3	逐位进位加法器流水线结构 设计示例	373
总结		319	23.4	流水线停滞	376
文献解读		320	23.5	双重缓冲	378
练习		320	23.6	负载平衡	380
<b>第 19 章 时序示例</b>		322	23.7	可变负载	381
19.1	3 分频计数器	322	23.8	资源共享	385
19.2	SOS 检测器	324	总结		386
19.3	井字棋游戏	327	文献解读		386
19.4	赫夫曼编码器/解码器	329	练习		386
总结		335	<b>第 24 章 互连</b>		388
文献解读		335	24.1	抽象互连	388
练习		335	24.2	总线	388
<b>第五部分 实践设计</b>			24.3	交叉开关	390
<b>第 20 章 验证和测试</b>		338	24.4	互连网络	392
20.1	设计验证	338	总结		394

文献解读 .....	395
练习 .....	395
<b>第 25 章 存储系统 .....</b>	<b>396</b>
25.1 存储基元 .....	396
25.2 位片和堆存储器 .....	399
25.3 交叉存储器 .....	400
25.4 高速缓存 .....	403
总结 .....	406
文献解读 .....	406
练习 .....	406

## 第七部分 异步逻辑

<b>第 26 章 异步时序电路 .....</b>	<b>410</b>
26.1 流表分析 .....	410
26.2 流表综合：触发电路 .....	412
26.3 竞争和状态赋值 .....	415
总结 .....	418
文献解读 .....	419
练习 .....	419
<b>第 27 章 触发器 .....</b>	<b>421</b>
27.1 锁存器内部结构 .....	421
27.2 触发器的内部结构 .....	423
27.3 CMOS 锁存器和触发器 .....	425
27.4 锁存器的流表 .....	426
27.5 D 触发器的流表综合 .....	427
总结 .....	429

文献解读 .....	429
练习 .....	429
<b>第 28 章 亚稳态和同步故障 .....</b>	<b>431</b>
28.1 同步故障 .....	431
28.2 亚稳态 .....	432
28.3 进入并且留在非法状态的 可能性 .....	434
28.4 亚稳态的验证 .....	435
总结 .....	438
文献解读 .....	438
练习 .....	438
<b>第 29 章 同步器的设计 .....</b>	<b>440</b>
29.1 同步器的用途 .....	440
29.2 强力同步器 .....	441
29.3 多比特信号问题 .....	442
29.4 FIFO 同步器 .....	443
总结 .....	450
文献解读 .....	450
练习 .....	450

## 附录 VHDL 编码风格和 语法指南

附录 A VHDL 编码风格 .....	454
附录 B VHDL 语法指南 .....	462
参考文献 .....	483

第一部分

# 引 言