



新工科暨卓越工程师教育培养计划电子信息类专业系列教材
电工电子国家级实验教学示范中心（长江大学）实验教材

数字电路设计·仿真·测试

（第二版）

- 主 编 余新平 覃洪英
- 副主编 吴爱平 郑恭明 王晓爽
付青青 刘开健



华中科技大学出版社

<http://www.hustp.com>



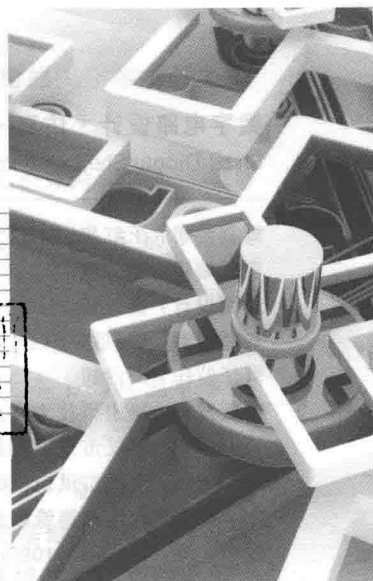
新工科暨卓越工程师教育培养计划电子信息类专业系列教材
电工电子国家级实验教学示范中心（长江大学）实验教材

数字电路设计·仿真·测试

（第二版）

主 编 余新平 覃洪英
副主编 吴爱平 郑恭明 王晓爽
付青青 刘开健

常州大学图书馆
藏书章



华中科技大学出版社
<http://www.hustp.com>

中国·武汉

内 容 简 介

本书根据教育部高等学校电工电子基础课程教学指导委员会制定的“数字电子技术”课程教学的基本要求编写修订而成。全书内容分为两部分,共9章。第一部分主要内容为数字电路基础实验、数字电路基础实验的 Proteus 仿真、数字电路综合设计实验;第二部分主要内容为 VHDL 语言基础、Verilog HDL 语言基础、数字电路的 CPLD/FPGA 实现。在教学过程中,可根据不同专业、不同学时实验教学要求,选择相关内容组织教学。

本书编排结构新颖,内容全面、丰富,以数字电路设计、仿真、测试为主线,覆盖了基础性实验、设计性实验、综合设计实验以及计算机软件仿真实验等全部内容,保证了从基础到设计和综合的全过程训练。

本书可作为高等学校本、专科学生的数字电路实验教材,也可作为硬件描述语言与可编程器件相关课程的教材或相关课程设计的参考书。

图书在版编目(CIP)数据

数字电路设计·仿真·测试/余新平,覃洪英主编. —2 版. —武汉:华中科技大学出版社,2017.12
新工科暨卓越工程师教育培养计划电子信息类专业系列教材
ISBN 978-7-5680-3667-2

I. ①数… II. ①余… ②覃… III. ①数字电路-高等学校-教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2018)第 034495 号

数字电路设计·仿真·测试(第二版)

Shuzi Dianlu Sheji · Fangzhen · Ceshi

余新平 覃洪英 主编

策划编辑:王红梅

责任编辑:熊 慧

封面设计:秦 茹

责任校对:曾 婷

责任监印:周治超

出版发行:华中科技大学出版社(中国·武汉)

电话:(027)81321913

武汉市东湖新技术开发区华工科技园

邮编:430223

录 排:武汉市洪山区佳年华文印部

印 刷:武汉市籍缘印刷厂

开 本:787mm×1092mm 1/16

印 张:18

字 数:436 千字

版 次:2017 年 12 月第 2 版第 1 次印刷

定 价:38.80 元



华中出版

本书若有印装质量问题,请向出版社营销中心调换
全国免费服务热线:400-6679-118 竭诚为您服务
版权所有 侵权必究

第二版前言

本书自 2010 年出版以来,得到了广大读者的关注和厚爱,连续 5 次印刷,发行量达到了 17000 册。本书满足了不同学校、不同专业、不同学时数字电路实验教学的需要。

目前,现代电子技术的新发展、教育部“新工科”概念的提出及建设行动路线图,对高等学校在培养学生工程能力和创新能力方面有了更高的目标和要求。

近 5 年来,电工电子国家级实验教学示范中心(长江大学)围绕“强化培养学生工程实践能力和创新能力”这一主题,实施了“必做实验与选做实验结合、课内实验与课外实验结合、实做实验与仿真实验结合、平时实验与课外科技活动结合”的“四结合”实验综合改革与探索,人才培养质量显著提高,先后在 2013 年和 2017 年连续两届获得湖北省高等学校教学成果一等奖。

根据我校数字电路实验教学改革的情况,并结合作者广泛收集的关于本书各方面的建议和意见,本次主要修改和增补内容说明如下。

(1) 修改了原第 3 章“数字电路基础实验”中的第 3.5 节、第 3.8 节内容。

(2) 对原第 6 章“数字电路的 CPLD/FPGA 实现”中的各个实验项目,在原 VHDL 程序基础上,增加了对应的 Verilog HDL 程序代码,供读者选用。

(3) 考虑到有些学校单独开设了硬件描述语言与可编程器件的相关课程,此次修订增加了“可编程技术”和“Verilog HDL 语言基础”两章内容,加上本书的其他章节内容,本书也可作为硬件描述语言与可编程器件相关课程的理论和实验教材。

(4) 为了加强计算机虚拟仿真技术在数字电路中的应用,本书第一版第 4 章“数字电路综合设计实验”中包含了相应的 Proteus 软件仿真实验。在此基础上,本次修订增加了“数字电路基础实验的 Proteus 仿真”一章,进一步充实了计算机虚拟仿真的内容。

(5) 增加了附录 C“FPGA 实验箱使用说明书”。

通过上述修订,对全书章节进行了重新编排,共 9 章。第 1 章“实验基础知识”、第 2 章“Proteus 仿真软件快速入门”、第 3 章“数字电路基础实验”、第 4 章“数字电路基础实验的 Proteus 仿真”、第 5 章“数字电路综合设计实验”、第 6 章“可编程技术”、第 7 章“VHDL 语言基础”、第 8 章“Verilog HDL 语言基础”、第 9 章“数字电路的 CPLD/FPGA 实现”。

本次修订由余新平负责策划、内容编排和定稿,并编写第4章;覃洪英编写第6章,并承担第9章中的 Verilog HDL 程序编写及调试;郑恭明编写第8章及附录C;王晓爽修订第3章,并承担第4章的部分仿真实验编写和此次修订的全部文字校对工作。在此次修订过程中,得到了电工电子国家级实验教学示范中心(长江大学)各位领导和老师的大力支持,在此一并表示衷心的感谢!

由于编者水平有限,书中难免会有疏漏与错误,恳请使用本书的读者进一步提出宝贵意见,帮助编者不断提高本书的质量。

编者

2017年12月

第一版前言

现代电子技术的迅速发展对高等学校电类专业学生的实践动手能力和创新能力提出了更高、更新的要求。在这种背景下,必须打破传统的人才培养模式,积极探索人才培养的新途径,促进学生知识、素质、能力协调发展。在大学生就业形势严峻的今天,以市场需求为导向,加强对学生工程实践能力的培养,不断提高学生的就业竞争力,显得尤为重要。

长江大学电工电子实验中心作为在建的电工电子国家级实验教学示范中心,针对电工电子实验教学的特点和不同能力层次学生的情况,构建了“四层一线”的分层次、循序渐进的实验教学体系,即“电工电子基础实验→现代电子技术应用实验→专业基础与系统性实验→综合设计与创新实验”四个层次逐层推进,以学生基本技能、工程能力和创新精神培养为主线,通过调整设计性实验的内容和比例,采用仿真与实做结合、课内与课外结合、硬件与软件结合的教学模式和手段,全面而系统地培养学生的获知能力、综合设计与研究创新能力,并在后续的大学生电子设计竞赛、大学生第二课堂活动和各种科技创新竞赛项目中,进一步强化学生工程实践能力的培养。

本书以“保证基础、体现先进、联系实践、引导创新”为指导思想,以数字电路的设计、仿真和测试为主线,全书共分为6章,第1~3章为基础实验部分,第4章为综合设计实验部分,第5~6章为EDA实验部分。教师可选择不同内容组织教学,以适应不同专业、不同层次学生的实验要求。全书内容安排如下。

第1章“实验基础知识”介绍了数字电路实验中广泛使用的数字集成电路的知识。

第2章“Proteus 仿真软件快速入门”介绍了数字电路仿真软件 Proteus 的电路原理图输入、编辑和仿真方法。该软件的使用方法与其他软件(如 EWB、Protel 等)的使用方法相近。

第3章“数字电路基础实验”包括8个数字电路的基础实验,每个实验项目均含有基础性实验和设计性实验,由中、小规模数字集成电路实现。其中,基础性实验为必做部分,设计性实验为扩展和提高部分,可供学生选做。

第4章“数字电路综合设计实验”包含9个应用性较强的综合设计性课题,每个课题均包括设计任务与要求,课题分析及设计思路,集成电路及元器件选择,原理图绘制与电路仿真,电路安装与调试,设计、仿真及实验问题研究等六个方面的内容,由中、小规模数字集成电路实现。通过这些课题的训练,可拓宽学生的知识面,提高学生的数字

电路及数字系统设计和应用能力。

第5章“VHDL 语言基础”介绍了 VHDL 语言的基础知识与编程方法。

第6章“数字电路的 CPLD/FPGA 实现”以第3、4章中的部分实验项目为例,介绍了使用 CPLD/FPGA 进行数字电路设计的 EDA 方法。让学生掌握数字电路的两种不同的技术实现手段,体验可编程逻辑器件在数字电路设计中的应用中的神奇魅力。

本书由长江大学余新平主编,负责全书的构思、策划,制定编写提纲和统稿工作,同时编写第1章、第3章、第4章的第4.1节至第4.4节、第4.9节。付青青编写第4章的第4.6节、第4.8节。覃洪英编写第4章的第4.5节和附录A,并为本书的文字校对、绘图做了大量工作。刘开健编写第2章。吴爱平编写第5、6章和附录B。高秀娥参加了第3章的实验研究工作。湖北工业大学吉孔诗编写第4章的第4.7节。全书由长江大学博士生导师、电工电子实验中心主任、电子信息学院院长余厚全教授担任主审。

在本书的编写过程中,得到了长江大学教务处和电子信息学院的大力支持。湖北省教学名师罗炎林教授、博士生导师余厚全教授对本书的编写给予了悉心指导。电工电子实验中心的各位老师给予了热情支持和帮助,在此一并表示感谢。

本书在编写过程中参考了许多同行的著作,在此表示诚挚的感谢。

由于电子技术发展迅速、技术更新不断加快,加之编者水平有限,书中难免有错误与不妥之处,恳请读者批评指正。

编 者

2010年6月

目 录

1 实验基础知识	(1)
1.1 数字集成电路简介	(1)
1.1.1 概述	(1)
1.1.2 TTL 集成电路	(1)
1.1.3 CMOS 集成电路	(2)
1.2 数字集成电路型号命名规则	(3)
1.2.1 国内 TTL、CMOS 集成电路型号命名规则	(3)
1.2.2 国际 TTL、CMOS 集成电路型号命名规则	(3)
1.3 数字集成电路的主要性能参数	(4)
1.3.1 直流电源电压	(4)
1.3.2 输入/输出逻辑电平	(4)
1.3.3 传输延时	(5)
1.3.4 输入/输出电流	(5)
1.3.5 功耗	(6)
1.4 数字集成电路使用注意事项	(6)
1.5 实验报告的基本要求	(6)
2 Proteus 仿真软件快速入门	(8)
2.1 Proteus 概述	(8)
2.2 电路原理图编辑	(8)
2.2.1 Proteus ISIS 编辑环境	(8)
2.2.2 Proteus ISIS 原理图输入	(9)
2.2.3 电路原理图编辑实例	(12)
2.3 Proteus ISIS 的库元件	(14)
2.3.1 库元件的分类	(14)
2.3.2 各子类介绍	(15)
2.4 Proteus 中常用仪器简介	(20)
2.4.1 激励源	(20)
2.4.2 虚拟仪器	(21)
2.4.3 图表仿真工具	(24)
2.5 Proteus 电路仿真方法	(25)
2.5.1 Proteus ISIS 实时仿真	(25)
2.5.2 实时仿真中的电路测量	(26)
2.5.3 基于数字图表的电路分析	(27)

3 数字电路基础实验	(30)
3.1 常用集成门电路实验	(30)
3.1.1 实验目的	(30)
3.1.2 实验仪器及元器件	(30)
3.1.3 预习要求	(30)
3.1.4 实验原理	(30)
3.1.5 基础性实验任务及要求	(31)
3.1.6 设计性实验任务及要求	(33)
3.1.7 思考题	(33)
3.2 组合逻辑电路实验(一)	(33)
3.2.1 实验目的	(33)
3.2.2 实验仪器及元器件	(33)
3.2.3 预习要求	(34)
3.2.4 实验原理	(34)
3.2.5 基础性实验任务及要求	(36)
3.2.6 设计性实验任务及要求	(38)
3.2.7 思考题	(38)
3.3 组合逻辑电路实验(二)	(38)
3.3.1 实验目的	(38)
3.3.2 实验仪器及元器件	(38)
3.3.3 预习要求	(39)
3.3.4 实验原理	(39)
3.3.5 基础性实验任务及要求	(40)
3.3.6 设计性实验任务及要求	(40)
3.3.7 思考题	(41)
3.4 时序逻辑电路实验(一)	(41)
3.4.1 实验目的	(41)
3.4.2 实验仪器及元器件	(41)
3.4.3 预习要求	(41)
3.4.4 实验原理	(41)
3.4.5 基础性实验任务及要求	(44)
3.4.6 设计性实验任务及要求	(45)
3.4.7 思考题	(45)
3.5 时序逻辑电路实验(二)	(45)
3.5.1 实验目的	(45)
3.5.2 实验仪器及元器件	(45)
3.5.3 预习要求	(46)
3.5.4 实验原理	(46)
3.5.5 基础性实验任务及要求	(48)
3.5.6 设计性实验任务及要求	(48)
3.5.7 思考题	(48)

3.6	555 定时器实验	(48)
3.6.1	实验目的	(48)
3.6.2	实验仪器及元器件	(49)
3.6.3	预习要求	(49)
3.6.4	实验原理	(49)
3.6.5	基础性实验任务及要求	(52)
3.6.6	设计性实验任务及要求	(52)
3.6.7	思考题	(53)
3.7	D/A 转换器实验	(53)
3.7.1	实验目的	(53)
3.7.2	实验仪器及元器件	(53)
3.7.3	预习要求	(53)
3.7.4	实验原理	(53)
3.7.5	基础性实验任务及要求	(54)
3.7.6	设计性实验任务及要求	(55)
3.7.7	思考题	(56)
3.8	A/D 转换器实验	(56)
3.8.1	实验目的	(56)
3.8.2	实验仪器及元器件	(56)
3.8.3	预习要求	(56)
3.8.4	实验原理	(56)
3.8.5	基础性实验任务及要求	(57)
3.8.6	设计性实验任务及要求	(58)
3.8.7	思考题	(58)
4	数字电路基础实验的 Proteus 仿真	(59)
4.1	逻辑门电路的仿真	(59)
4.1.1	与非门的功能仿真验证	(59)
4.1.2	三态门的功能仿真验证	(59)
4.1.3	三态门的应用仿真验证	(60)
4.1.4	OC 门的功能仿真验证	(60)
4.2	组合逻辑电路的仿真	(61)
4.2.1	二进制译码器 74LS138 的功能仿真验证	(61)
4.2.2	编码与译码显示电路的功能仿真验证	(61)
4.3	时序逻辑电路的仿真	(63)
4.3.1	JK 触发器 74LS76 构成二分频、四分频电路的功能仿真验证	(63)
4.3.2	集成计数器 74LS161 构成六进制加法计数器的功能仿真验证	(63)
4.3.3	集成计数器 74LS161 构成十进制加法计数器的功能仿真验证	(63)
4.3.4	集成计数器 74LS161 构成六十进制加法计数器的功能仿真验证	(64)
4.4	555 定时器的仿真	(65)
4.4.1	555 定时器构成多谐振荡器的功能仿真验证	(65)
4.4.2	555 定时器构成单稳态触发器的功能仿真验证	(65)

4.4.3	555 定时器构成施密特触发器的功能仿真验证	(66)
4.5	A/D 与 D/A 转换器的仿真	(66)
4.5.1	A/D 转换器的功能仿真验证	(66)
4.5.2	D/A 转换器的功能仿真验证	(66)
4.6.3	A/D 与 D/A 联合实验的仿真验证	(67)
5	数字电路综合设计实验	(69)
5.1	数字密码锁设计	(69)
5.1.1	设计任务与要求	(69)
5.1.2	课题分析及设计思路	(69)
5.1.3	集成电路及元器件选择	(71)
5.1.4	原理图绘制与电路仿真	(71)
5.1.5	电路安装与调试	(71)
5.1.6	设计、仿真及实验问题研究	(71)
5.2	十进制数的动态显示电路设计	(72)
5.2.1	设计任务与要求	(72)
5.2.2	课题分析及设计思路	(72)
5.2.3	集成电路及元器件选择	(73)
5.2.4	原理图绘制与电路仿真	(73)
5.2.5	电路安装与调试	(73)
5.2.6	设计、仿真及实验问题研究	(74)
5.3	模 M 的十进制加/减可逆计数器设计	(74)
5.3.1	设计任务与要求	(74)
5.3.2	课题分析及设计思路	(74)
5.3.3	集成电路及元器件选择	(76)
5.3.4	原理图绘制与电路仿真	(76)
5.3.5	电路安装与调试	(76)
5.3.6	设计、仿真及实验问题研究	(77)
5.4	多功能数字钟设计	(77)
5.4.1	设计任务与要求	(77)
5.4.2	课题分析及设计思路	(78)
5.4.3	集成电路及元器件选择	(82)
5.4.4	原理图绘制与电路仿真	(82)
5.4.5	电路安装与调试	(82)
5.4.6	设计、仿真及实验问题研究	(82)
5.5	多路抢答器设计	(83)
5.5.1	设计任务与要求	(83)
5.5.2	课题分析及设计思路	(83)
5.5.3	集成电路及元件选择	(85)
5.5.4	原理图绘制与电路仿真	(86)
5.5.5	电路安装与调试	(86)
5.5.6	设计、仿真及实验问题研究	(87)

5.6 简易频率计设计	(87)
5.6.1 任务与要求	(87)
5.6.2 课题分析及设计思路	(87)
5.6.3 集成电路及元器件选择	(90)
5.6.4 原理图绘制与电路仿真	(90)
5.6.5 电路安装与调试	(90)
5.6.6 设计、仿真及实验问题研究	(91)
5.7 多路序列信号发生器设计	(91)
5.7.1 设计任务与要求	(92)
5.7.2 课题分析及设计思路	(92)
5.7.3 集成电路及元器件选择	(95)
5.7.4 原理图绘制与电路仿真	(95)
5.7.5 电路安装与调试	(96)
5.7.6 设计、仿真及实验问题研究	(97)
5.8 出租车计价器控制电路设计	(97)
5.8.1 设计任务与要求	(97)
5.8.2 课题分析及设计思路	(98)
5.8.3 集成电路及元器件选择	(101)
5.8.4 原理图绘制与电路仿真	(101)
5.8.5 电路安装与调试	(101)
5.8.6 设计、仿真及实验问题研究	(101)
5.9 交通信号灯控制电路设计	(102)
5.9.1 方案设计	(102)
5.9.2 组合逻辑电路设计	(104)
5.9.3 时序逻辑电路设计	(106)
6 可编程技术	(109)
6.1 EDA 技术概述	(109)
6.2 硬件描述语言概述	(110)
6.2.1 VHDL	(110)
6.2.2 Verilog HDL	(111)
6.2.3 Verilog HDL 与 VHDL 的区别	(111)
6.3 可编程逻辑器件概述	(112)
6.3.1 可编程逻辑器件简介	(112)
6.3.2 CPLD 简介	(113)
6.3.3 FPGA 简介	(114)
6.3.4 可编程逻辑器件的一般设计流程	(116)
6.4 SOPC 技术概述	(118)
6.4.1 SOPC 技术实现方式	(118)
6.4.2 SOPC 的特点	(120)
6.4.3 SOPC 系统开发流程	(120)
7 VHDL 语言基础	(122)
7.1 VHDL 概述	(122)

7.1.1	VHDL 简介	(122)
7.1.2	VHDL 与 Verilog HDL 的比较	(122)
7.2	VHDL 的基本结构	(123)
7.2.1	实体	(123)
7.2.2	结构体	(125)
7.2.3	库	(127)
7.2.4	包	(128)
7.2.5	配置	(129)
7.3	VHDL 的数据对象、数据类型和运算操作符	(130)
7.3.1	VHDL 数据对象	(130)
7.3.2	VHDL 数据类型	(134)
7.3.3	VHDL 运算操作符	(138)
7.4	VHDL 的顺序语句	(140)
7.4.1	赋值语句	(140)
7.4.2	流程控制语句	(140)
7.4.3	等待语句	(144)
7.4.4	返回语句和空操作语句	(145)
7.5	VHDL 的并行语句	(146)
7.5.1	并行信号赋值语句	(146)
7.5.2	进程语句	(148)
7.5.3	元件例化语句	(151)
7.5.4	生成语句	(152)
7.5.5	并行过程调用语句	(153)
8	Verilog HDL 语言基础	(156)
8.1	Verilog HDL 基本结构	(156)
8.1.1	简单的 Verilog HDL 例子	(156)
8.1.2	Verilog HDL 模板	(157)
8.1.3	逻辑功能定义	(158)
8.2	Verilog HDL 词法约束	(159)
8.2.1	关键字	(159)
8.2.2	标识符	(160)
8.2.3	注释	(160)
8.2.4	代码编写标准	(161)
8.3	数据类型	(161)
8.3.1	线网类型	(161)
8.3.2	寄存器类型	(162)
8.3.3	常数类型	(163)
8.4	运算符及其表达式	(165)
8.4.1	算术运算符	(166)
8.4.2	逻辑运算符	(166)
8.4.3	位运算符	(167)

8.4.4	关系运算符	(167)
8.4.5	归约运算符	(168)
8.4.6	移位运算符	(168)
8.4.7	条件运算符	(168)
8.4.8	位拼接运算符	(168)
8.4.9	运算符的优先级	(169)
8.5	语句及结构	(169)
8.5.1	赋值语句	(170)
8.5.2	块语句	(172)
8.5.3	条件语句	(174)
8.5.4	循环语句	(177)
8.5.5	结构说明语句	(181)
8.6	预编译处理命令	(187)
8.6.1	宏定义预编译处理命令	(187)
8.6.2	文件包含预编译处理命令	(188)
8.6.3	时间尺度预编译处理命令	(189)
8.6.4	条件预编译处理命令	(190)
8.7	Testbench	(191)
9	数字电路的 CPLD/FPGA 实现	(198)
9.1	Quartus II 使用指南	(198)
9.2	组合逻辑电路实验(一)	(209)
9.2.1	实验目的	(209)
9.2.2	实验仪器及元器件	(209)
9.2.3	预习要求	(209)
9.2.4	实验内容	(209)
9.2.5	思考题	(214)
9.3	组合逻辑电路实验(二)	(214)
9.3.1	实验目的	(214)
9.3.2	实验仪器及元器件	(214)
9.3.3	预习要求	(214)
9.3.4	实验内容	(214)
9.3.5	思考题	(218)
9.4	时序逻辑电路实验(一)	(218)
9.4.1	实验目的	(218)
9.4.2	实验仪器及元器件	(218)
9.4.3	预习要求	(218)
9.4.4	实验内容	(218)
9.4.5	思考题	(223)
9.5	时序逻辑电路实验(二)	(223)
9.5.1	实验目的	(223)
9.5.2	实验仪器及元器件	(224)

9.5.3	预习要求	(224)
9.5.4	实验内容	(224)
9.5.5	思考题	(229)
9.6	多功能数字钟设计	(230)
9.6.1	实验目的	(230)
9.6.2	实验仪器及元器件	(230)
9.6.3	预习要求	(230)
9.6.4	设计性实验任务及要求	(230)
9.6.5	设计思路	(230)
9.6.6	仿真与测试	(234)
9.6.7	思考题	(235)
9.7	简易频率计设计	(235)
9.7.1	实验目的	(235)
9.7.2	实验仪器及元器件	(235)
9.7.3	预习要求	(235)
9.7.4	设计性实验任务及要求	(235)
9.7.5	设计思路	(236)
9.7.6	仿真与测试	(238)
9.7.7	思考题	(240)
9.8	出租车计价器控制电路设计	(240)
9.8.1	实验目的	(240)
9.8.2	实验仪器及元器件	(240)
9.8.3	预习要求	(240)
9.8.4	设计性实验任务及要求	(240)
9.8.5	设计思路	(240)
9.8.6	仿真与测试	(244)
9.8.7	思考题	(244)
9.9	交通信号灯控制电路设计	(244)
9.9.1	实验目的	(244)
9.9.2	实验仪器及元器件	(245)
9.9.3	预习要求	(245)
9.9.4	设计性实验任务及要求	(245)
9.9.5	设计思路	(245)
9.9.6	仿真与测试	(247)
9.9.7	思考题	(248)
附录		(249)
附录 A	常用数字集成电路引脚排列图	(249)
附录 B	CPLD/FPGA 实验装置介绍	(256)
附录 C	FPGA 实验箱使用说明书	(264)
参考文献		(273)

1

实验基础知识

1.1 数字集成电路简介

1.1.1 概述

把若干有源器件和无源器件及其连线按照一定的功能要求,安装在一块半导体基片上,这样的产品称为集成电路。若它完成的功能是逻辑功能或数字功能,则称为数字集成电路。最简单的数字集成电路是集成逻辑门电路。

集成电路与分立元件电路相比有许多显著的优点,如体积小、耗电省、重量轻、可靠性高等,所以集成电路一出现就受到人们的极大关注,并迅速得到广泛应用。

数字集成电路的规模一般是根据门的数目来划分的。小规模集成电路(SSI)约有十个门,中规模集成电路(MSI)约有一百个门,大规模集成电路(LSI)约有一万个门,而超大规模集成电路(VLSI)则约有一百万个门。

集成电路按照其组成的有源器件可分为两大类:一类是晶体管构成的集成电路,主要有 TTL、ECL、 I^2L 等类型;另一类是 MOS 场效应管构成的集成电路,主要有 PMOS、NMOS、CMOS 等类型。其中,应用最广泛的是 TTL 集成电路和 CMOS 集成电路。

1.1.2 TTL 集成电路

TTL 集成电路有 74 系列(民用)和 54 系列(军用)两大系列,每个系列又有若干子系列。例如,74 系列包含如下子系列。

- (1) 74:标准 TTL(standard TTL)。
- (2) 74L:低功耗 TTL(low-power TTL)。
- (3) 74S:肖特基 TTL(Schottky TTL)。
- (4) 74AS:先进肖特基 TTL(advanced Schottky TTL)。
- (5) 74LS:低功耗肖特基 TTL(low-power Schottky TTL)。
- (6) 74ALS:先进低功耗肖特基 TTL(advanced low-power Schottky TTL)。

使用者在选择 TTL 子系列时主要要考虑它们的速度和功耗,其速度及功耗的比较如表 1.1 所示。其中 74LS 系列产品具有较佳的综合性能,是 TTL 集成电路的主流产

品,是应用较广的子系列。

表 1.1 TTL 系列速度及功耗的比较

速度	TTL 系列	功耗	TTL 系列
最快 ↓ 最慢	74AS	最小 ↓ 最大	74L
	74S		74ALS
	74ALS		74LS
	74LS		74AS
	74		74
	74L		74S

54 系列和 74 系列具有相同的子系列,两个系列的参数基本相同,主要在电源电压范围和工作温度范围上有所不同,如表 1.2 所示。比较而言,54 系列的适用范围更广。不同子系列在速度、功耗等参数上有所不同。全部的 TTL 集成电路都采用+5 V 电源供电,逻辑电平为标准 TTL 电平。

表 1.2 54 系列与 74 系列的比较

系列	电源电压/V	环境温度/(℃)
54 系列	4.5~5.5	-55~+125
74 系列	4.75~5.25	0~70

1.1.3 CMOS 集成电路

CMOS 集成电路的特点是集成度高、功耗低,但速度较慢、抗静电能力差。虽然 TTL 集成电路由于速度快和选择类型多样而流行多年,但 CMOS 集成电路具有功耗低、集成度高的优点,而且其速度也已经获得了很大的提高,目前已经能够与 TTL 集成电路媲美。因此,CMOS 集成电路获得了广泛的应用,特别是在大规模集成电路和微处理器中已经占据了支配地位。

CMOS 集成电路的供电电源可以为 3~18 V,不过,为了与 TTL 集成电路的逻辑电平兼容,多数的 CMOS 集成电路使用+5 V 电源。另外还有 3.3 V CMOS 集成电路。它的功耗比 5 V CMOS 集成电路的低得多。同 TTL 集成电路一样,CMOS 集成电路也有 74 系列和 54 系列两大系列。

1. 74 系列 5 V CMOS 集成电路的子系列

- (1) 74C:CMOS。
- (2) 74HC 和 74HCT:高速 CMOS(high-speed CMOS),T 表示和 TTL 直接兼容。
- (3) 74AC 和 74ACT:先进 CMOS(advanced CMOS),它们提供了比 TTL 系列更高的速度和更低的功耗。
- (4) 74AHC 和 74AHCT:先进高速 CMOS(advanced high-speed CMOS)。

74C 系列 CMOS 集成电路和 74 系列 TTL 集成电路具有相同的功能和引脚排列,而 74HCT 系列还具有与 TTL 集成电路相同的逻辑电平。

2. 74 系列 3.3 V CMOS 集成电路的基本子系列

- (1) 74LVC:低压 CMOS(lower-voltage CMOS)。
- (2) 74ALVC:先进低压 CMOS(advanced lower-voltage CMOS)。