



Weixiu Diangong
Kuaisu Tigao

维修电工

快速提高

主编◎王洪福 顾曙敏

 **北京理工大学出版社**
BEIJING INSTITUTE OF TECHNOLOGY PRESS

维修电工快速提高

主编 王洪福 顾曙敏



北京理工大学出版社

BEIJING INSTITUTE OF TECHNOLOGY PRESS

内 容 简 介

本教材是依据《国家职业标准》高级维修电工的知识要求和技能要求,按照岗位培训需要的原则编写的。本书主要包括内容:数字电子技术、电源变换技术、调速电路、B2012A型龙门刨床电气控制系统、电气设备修理工艺知识及编制方法、可编程序控制器技术、变频器技术等。

本书可作为高级技校、技师学院、高职的教材,也可作为企业培训部门、职业技能鉴定机构的教材。

版权专有 侵权必究

图书在版编目(CIP)数据

维修电工快速提高/王洪福,顾曙敏主编. —北京:北京理工大学出版社,2015.4

ISBN 978-7-5682-0499-6

I. ①维… II. ①王…②顾… III. ①电工-维修 IV. ①TM07

中国版本图书馆 CIP 数据核字(2015)第 075900 号

出版发行 / 北京理工大学出版社

社 址 / 北京市海淀区中关村南大街 5 号

邮 编 / 100081

电 话 / (010)68914775(办公室) 68944990(批销中心) 68911084(读者服务部)

网 址 / [http:// www. bitpress. com. cn](http://www.bitpress.com.cn)

经 销 / 全国各地新华书店

印 刷 / 三河市天利华印刷装订有限公司

开 本 / 880 毫米×1230 毫米 1/32

印 张 / 12.5

插 页 / 1

字 数 / 327 千字

版 次 / 2015 年 4 月第 1 版 2015 年 4 月第 1 次印刷 责任校对 / 陈玉梅

定 价 / 46.00 元 责任印制 / 边心超

图书出现印装质量问题,本社负责调换

前言

维修电工快速提高

本教材是依据《国家职业标准》高级维修电工的知识要求和技能要求,按照岗位培训需要的原则编写的。本教材的主要内容包括:数字电子技术、电源变换技术、调速电路、B2012A型龙门刨床电气控制系统、电气设备修理工艺知识及编制方法、可编程序控制器技术、变频器技术。

本教材由王洪福、顾曙敏老师编写。由于编者水平有限,教材中难免存在缺点和不足,敬请各位同行、专家和广大读者批评指正,以期再版时臻于完善。

本教材可以作为企业培训部门、职业技能鉴定机构的教材,也可作为高级技校、技师学院、高职和各种短训班的教学用书。

编者

目 录

维修电工快速提高

课题一 数字电子技术	1
第一节 TTL 系列数字电路	1
第二节 CMOS 数字电路介绍	15
第三节 组合逻辑电路的分析方法	22
第四节 组合逻辑电路的设计	27
第五节 时序逻辑电路的分析方法	44
第六节 时序逻辑电路的设计	54
第七节 可编程逻辑器件	61
课题二 电源变换技术	70
第一节 电力电子器件	70
第二节 晶闸管整流电路	74
第三节 逆变电路	93
课题三 调速电路	107
第一节 直流调速基础知识	107
第二节 交流调速技术及应用	124
第三节 软起动器	128
课题四 B2012A 型龙门刨床电气控制系统	164
课题五 电气设备修理工艺知识及编制方法	198
课题六 可编程序控制器技术	209
第一节 可编程序控制器概述	209

第二节	FX2 系列 PLC 简介	230
第三节	FX2 系列 PLC 指令系统及编程方法	245
第四节	顺序控制设计法与顺序功能图	257
第五节	顺序控制梯形图的编程方法	268
第六节	SWOPC-FXGP/WIN-C 编程软件的使用方法	305
课题七	变频器技术	320
第一节	变频器基本知识	320
第二节	变频器的外围设备	348
第三节	变频器的使用	360
第四节	变频器实用线路	364
参考文献		394

课题一

数字电子技术

- ◎第一节 TTL 系列数字电路
- ◎第二节 CMOS 数字电路介绍
- ◎第三节 组合逻辑电路的分析方法
- ◎第四节 组合逻辑电路的设计
- ◎第五节 时序逻辑电路的分析方法
- ◎第六节 时序逻辑电路的设计
- ◎第七节 可编程逻辑器件

第一节 TTL 系列数字电路

TTL 是晶体管—晶体管—逻辑电路的三个英文单词的首个英文字母的缩写。TTL 系列数字电路是指将半导体三极管、元件、连接线集成制作在同一块半导体基片上的集成电路。目前已有小规模、中规模、大规模、超大规模集成的 TTL 系列数字电路。

一、TTL 系列数字电路的分类和参数指标

1. TTL 系列数字电路的分类

TTL 系列数字电路的分类方法有很多种，这里只介绍 TTL 数字

集成电路手册上关于功能的分类。

(1) 小规模集成电路。由于其集成度比较低,大多数是与门、或门、与非门、或非门、与或非门、反相器、三态输出门、RS 锁存器、JK 触发器、D 触发器、单稳态多谐振荡器以及一些扩展门、扩展器、缓冲器、驱动器等比较基本、简单、通用的数字逻辑单元电路。有许多单元电路可以有多个输入端,可以根据电路需要利用手册从这些基本、简单的数字逻辑单元电路中选择适用的电路构成所需的各种数字逻辑电路。

(2) 中、大规模集成电路。由于其集成度比较高,大多数是一些具有特定逻辑功能的数字逻辑电路。例如,加法器、累加器、算术逻辑单元、乘法器、比较器、奇偶发生器/校验器、其他算术运算器、多个(四、六、八)触发器、寄存器堆、时钟发生器、码制转换器、锁存器、数据选择器/多路开关、译码器/分配器、显示译码器/驱动器、位片式处理器片、异步计数器、同步计数器、A/D 和 D/A 转换器、随机存取存储器(RAM)、只读存储器(ROM)、可编程只读存储器(PROM)、处理机控制器和支持功能器件等。使用这些集成电路,一定要看清手册提供的功能表、时序图(波形图)、引脚图以及使用说明,提供正确的信号电平,保证电路正常工作。

2. 重要参数指标

TTL 系列数字电路有许多参数指标。例如,最大电源电压、工作环境温度范围,储存温度范围等一般正常工作必须具备的条件。这里只介绍以下一些有关 TTL 集成电路的电特性的重要参数指标。

(1) 高电平输出电压 V_{OH} : $2.4 \sim 3.4 \text{ V}$ 。

(2) 高电平输出电流 I_{OH} : 输出为高电平时,提供给外接负载的最大输出电流,随电路不同而不同,超过此值会使输出高电平下降, I_{OH} 表示电路的拉电流负载能力。

(3) 低电平输出电压 V_{OL} : $0.2 \sim 0.4 \text{ V}$ 。

(4) 低电平输出电流 I_{OL} : 输出为低电平时,外接负载的最大输出电流,随电路不同而不同。超过此值会使输出低电平上升。 I_{OL} 表

示电路的灌电流负载能力。

(5) 时钟脉冲 $f_{\max}$: 电路最大的工作频率, 超过此频率就不能正常工作。

(6) 高电平输入电压 V_{IH} : 一般为 2 V, 是确保输出为低电平时的最小输入高电平值。

(7) 高电平输入电流 I_{IH} : 输入为高电平时的输入电流, 也即当前级输出为高电平时, 本级输入电路造成的前级拉电流负载。 I_{IH} 随电路不同而不同。

(8) 低电平输入电压 V_{IL} : 一般为 0.8 V, 是确保输出为高电平时的最大输入低电平值。

(9) 低电平输入电流 I_{IL} : 输入为低电平时的输出电流, 也即当前级输出为低电平时, 本级输入电路造成的前级灌电流负载。 I_{IL} 随电路不同而不同。

(10) 电源电流: 随电路不同而不同, 用来确定整个电路和供电电源功率。

(11) 传输延迟时间 t_{PLH} 和 t_{PHL} : 随电路不同而不同。在工作频率较高的数字电路中, 信号经过多级传输后造成的时间延迟, 会影响电路的逻辑功能。

在 TTL 数字集成电路设计中, I_{OH} 和 I_{OL} 的反映了集成电路芯片的带负载能力, 而 I_{IH} 和 I_{IL} 则反映了对前级集成电路芯片负载的影响。当负载的 I_{IH} 和 I_{IL} 之和超过前级的 I_{OH} 和 I_{OL} 值时, 则需增加驱动器芯片加以连接。

上面提及的 TTL 集成电路的重要电特性参数指标, 都可以在 TTL 集成电路手册中查到。对于功能复杂的 TTL 集成电路, 在使用时, 还要参考手册上提供的波形图 (或时序图)、真值表 (或功能表), 以及引脚信号电平的要求, 这样才能正确使用各类 TTL 集成电路。

二、常用 TTL 数字电路介绍

TTL 数字集成电路品种繁多, 我们以 TTL 与非门集成电路作为

常用 TTL 数字电路, 来介绍 TTL 数字集成电路的工作特点。

1. TTL 与非门结构及工作原理

图 1-1 所示的是 TTL 与非门的电路图。

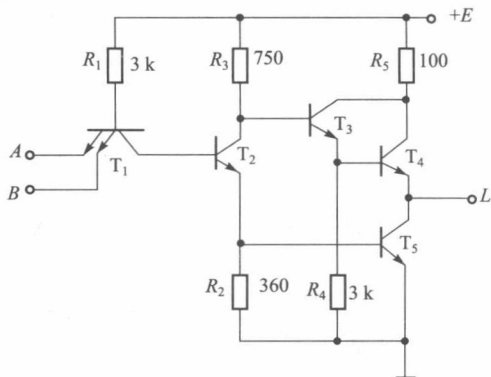


图 1-1 TTL 与非门的电路图

由图 1-1 可以看到, T_1 管为双发射极的输入三极管, T_2 管为中间反相级, T_3 、 T_4 、 T_5 为输出管。其工作原理如下:

当 $A=B=0$ 时, $u_{b1}=0.7\text{ V}$, $u_{b2}=0\text{ V}$, 这样 T_2 、 T_5 管截止, 此时, 由于电源 E 经 R_3 使 $u_{b3}=1.4\text{ V}$, T_3 和 T_4 管处于导通饱和状态, $u_0=E-V_{\text{BES}3}-V_{\text{BES}4}=3.6\text{ V}$, 输出为高电平。

当 $A=0$, $B=1$ (或 $A=1$, $B=0$ 时), 由于 $A=0$ ($B=0$), 使 $u_{b1}=0.7\text{ V}$, 这样 B 端 (A 端) 的输入二极管处于反向偏置而不导通, 此时, $u_{b2}=0\text{ V}$, 使 T_2 、 T_5 管截止, 由于电源 E 的作用, 使 $u_{b3}=1.4\text{ V}$, T_3 和 T_4 管处于导通饱和状态, $u_0=E-V_{\text{BES}3}-V_{\text{BES}4}=3.6\text{ V}$, 输出为高电平。

当 $A=B=1$ (高电平为 3.6 V) 时, $u_{b1}=0.7\text{ V}$, 使 $u_{b2}=1.4\text{ V}$, T_2 和 T_5 管导通饱和, 此时 $u_{c2}=V_{\text{CES}2}+V_{\text{BES}5}=1\text{ V}=u_{b3}$, 使 T_3 和 T_4 管截止, $u_0=V_{\text{BES}5}=0.3\text{ V}$, 输出为低电平。

由此可见, 此电路的输出 L 与输入 A 、 B 之间符合与非逻辑关系: $L=\overline{A \cdot B}$ 。其真值表、逻辑表达式、波形图与各种非门相同。

2. TTL 与非门的输入特性和输出特性

TTL 与非门的电压传输特性与 TTL 非门的电压传输特性相同。

在数字电路中,经常遇到 TTL 数字电路之间的相互连接的问题,因此对 TTL 数字集成电路输入和输出的电气特性应当有较深入的了解,才能正确使用 TTL 数字集成电路。由于 TTL 数字集成电路都是以三极管作为其输入和输出,我们只要了解 TTL 与非门的输入和输出的电气特性,也就基本上掌握了其他 TTL 数字集成电路的输入和输出的电气特性。

(1) 输入特性。输入电路的输入电压与输入电流之间的关系称为输入特性,这其中包括输入端的负载特性。

① 输入伏安特性。

图 1-2 所示的是 TTL 与非门的输入伏安特性曲线图及其分析电路图。

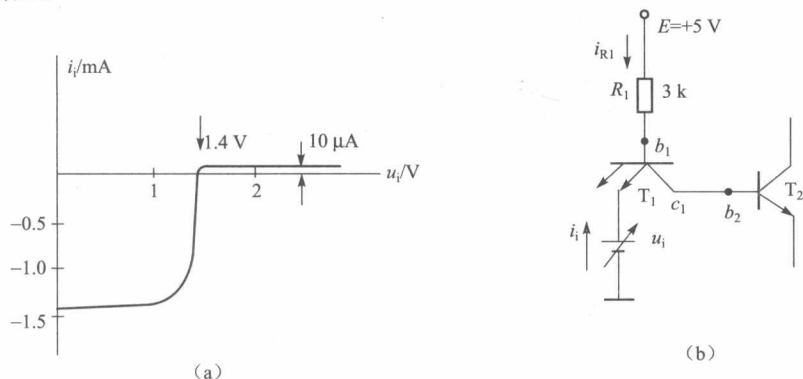


图 1-2 TTL 与非门的输入伏安特性

(a) 曲线图; (b) 分析电路图

TTL 数字集成电路的输入伏安特性是对一个输入端的电压与电流的关系而言,而其他的输入端则悬空或接正电源。由于 TTL 数字集成电路的制造工艺的一致性,一个输入端的伏安特性也代表了其他输入端的输入伏安特性。

当 $u_i = 0$ 时, $u_{b1} = 0.7$ V, 输入电流

$$i_i = -i_{R1}$$

$$\begin{aligned}
 &= -(E - u_{\text{bel}}) / R_1 \\
 &= -(5 \text{ V} - 0.7 \text{ V}) / 3 \text{ k}\Omega \\
 &= -1.4 \text{ mA}
 \end{aligned}$$

此电流是输入端短路时的流入电流，手册上称为低电平输入电流，一般用 I_{IL} 表示（有时也称输入短路电流，用 I_{IS} 表示）。若此电路作为前级电路的负载，此电流即为前级输出为低电平时的灌电流负载电流 I_{IL} 。随着 u_i 的增加， i_i 逐渐减少，基本上计算公式为

$$i_i = i_{\text{R1}} = -(E - u_{\text{bel}} - u_i) / R_1$$

当 u_i 增大到 $V_T = 1.4 \text{ V}$ 时，此发射结等效二极管截止，只有二极管反相截止电流流过，与 i_i 同相。当 $u_i = 1 (3.6 \text{ V})$ 时，可以认为二极管反向电流变化不大。若此电路作为前级电路的负载时，此电流即为前级输出为高电平时的拉电流负载电流 I_{IH} ，一般为 $10 \mu\text{A}$ 左右。

由此可知，集成电路手册上的 I_{IL} 和 I_{IH} 的值是指一个输入端的电流而言。在分析具体电路的负载影响时，应将有关负载的各输入端的 I_{IL} 和 I_{IH} 全部计算在内，才是全部的灌电流负载和拉电流负载。

② 输入负载特性。

图 1-3 所示的是 TTL 与非门的输入负载特性曲线图及其分析电路图。

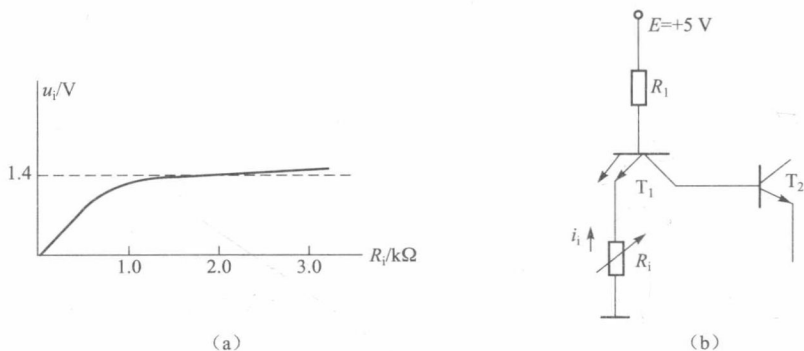


图 1-3 TTL 与非门输入负载特性

(a) 曲线图；(b) 分析电路图

由图 1-3 (b) 可知, 由于存在电流 i_i , 电阻 R_i 上出现电压 u_i 。 u_i 与 R_i 的关系称为输入负载特性。

当 $R_i=0$ 时, 相当于 $u_i=0$, 输入短路。当 R_i 增大时, u_i 也增大, $u_i=R_i \times (E-u_{be1})/(R_i+R_1)$, 这个关系只有 $u_i < V_T=1.3\text{ V}$ 时才成立。当 R_i 继续增大使 $u_i \geq V_T=1.4\text{ V}$ 时, 使 T_2 、 T_5 导通饱和, 将 u_{b1} 箝位在 2.1 V , 此时 R_i 再增大, u_i 也不再增大了, $u_{i\max}=1.4\text{ V}$, 相当于输入电压为高电平。

由此可知, 在使用 TTL 集成电路时, 有些不用的输入端在对地接小电阻时, 会使此输入端相当于输入低电平; 对地的电阻过大时, 就会使输入端相当于输入高电平。因此在处理 TTL 集成电路不用的输入端时, 要特别注意: 确保不用输入端的输入电平不破坏电路的逻辑关系。对图 1-1 所示的 TTL 与非门来讲, 当使用一个输入端 A 时, 应使 $B=1$, 而满足 $L=\overline{A \cdot B}=\overline{A \cdot 1}=\overline{A}$ 。若使 $B=0$, 则 $L=\overline{A \cdot B}=\overline{A \cdot 0}=1$ 。对于 B 端, 可以通过一个电阻接至电源 E , 或在 B 端接一个 $2\text{ k}\Omega$ 以上的电阻来确保 $B=1$ 。对于不用的输入端, 要使其为零才不影响逻辑关系时, 此端须接到地线或接一个 $700\text{ }\Omega$ 以下的电阻, 就可确保不用的输入端为零。

TTL 电路的这一特性与 CMOS 电路是不同的, 在使用时要注意加以区别。

(2) 输出特性。输出电压与输出电流之间的关系称为输出特性。由于输出电压有高、低电平之分而使负载电流的方向不同, 所以要分开加以说明。

① 输入低电平、输出高电平。图 1-4 所示的是输入低电平、输出高电平时的电路图和曲线图。

图 1-4 (b) 为 TTL 与非门输入低电平、输出高电平时的输出部分电路图。此时, T_3 、 T_4 管导通饱和, 负载电流是流向负载。电路不带负载时, $i_L=0$, 即 $i_{OH}=0$, T_5 管截止, 但存在反相漏电流, 所以 $u_0=u_{b3}-u_{be3}-u_{be4}=5-0.7-0.7=3.6\text{ V}$, 输出为高电平。若存在负载 R_L , 则 $u_0=-i_i R_L$ 。当 R_L 减小时, i_L 增大, 使 i_{OH} 增大 (电流流出

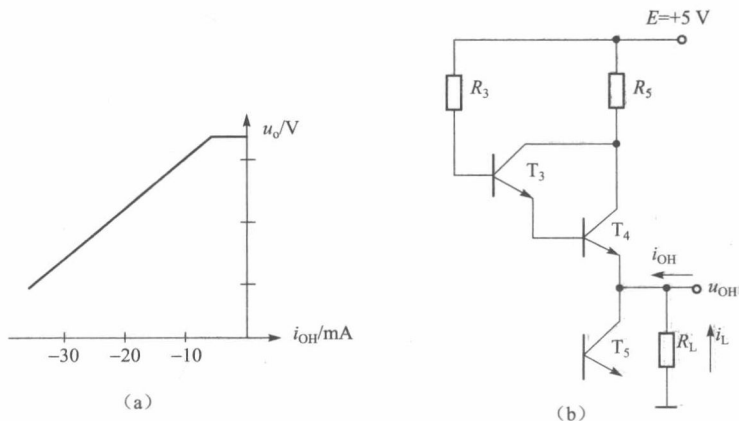


图 1-4 输入低电平、输出高电平特性

(a) 曲线图；(b) 电路图

到负载，当 i_{OH} 增大到某个值时，破坏了 T_3 、 T_4 管导通饱和条件，进入放大状态，使 u_{OH} 下降，甚至变为低电平，从而破坏电路的逻辑关系）。

这就是外接负载从输出端拉出电流而造成输出电压下降的拉电流负载特性。因此在使用 TTL 电路时要考虑拉电流负载对输出高电平的影响。

② 输入高电平、输出低电平。图 1-5 所示的是输入高电平、输出低电平时的电路图和曲线图。

图 1-5 (b) 所示的是输入高电平，输出低电平时的输出部分电路图。此时 T_2 、 T_5 管导通饱和，输出为低电平。负载电流是流入 T_5 管的。不接负载 R_L 时， $u_o = V_{CES} = 0.3V$ ，输出为低电平。接上负载 R_L 后 $i_{c5} = i_o$ 。 R_L 越小， i_o 就越大。输入为高电平时， T_2 、 T_4 有足够大的基极电流使此两管处于导通饱和状态，可以承担较大的 i_{c5} 而不致于使 u_o 很快达到 V_{imax} （即下一级 TTL 电路的输入电压），所以曲线比较平坦。若 R_L 太小，使 i_{c5} 增加太多，使 $u_o > V_{imax}$ 后，就会破坏下一级 TTL 电路的输入逻辑。

这就是外接负载向输出端灌入电流而造成输出电压升高的灌电流

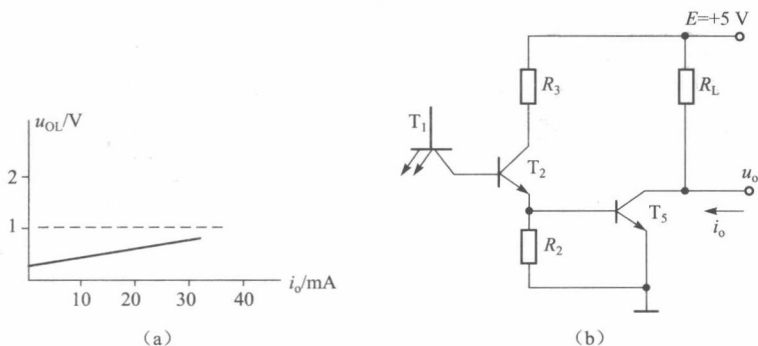


图 1-5 输入高电平、输出低电平特性

(a) 曲线图; (b) 电路图

负载特性。因此在使用 TTL 电路时,要考虑灌电流负载时输出低电平的影响。

三、其他常用 TTL 门电路介绍

下面将介绍两种常用的特殊门电路——集电极开路门电路 (OC 门) 和三态门。

1. 集电极开路门电路 (OC 门)

集电极开路的门电路有许多种,包括集电极开路的与门、非门、与非门、或非门、异或非门等,还有一些其他种类的集电极开路的集成电路。集电极开路的集成电路,其逻辑表达式、真值表等描述方法与普通的集成电路是一样的,只是在具体应用时要加以注意。本节以集电极开路与非门为例来说明其工作原理及应用。

在实际应用中,有时要将 n 个门电路的输出端接在一起,称为“线与”。图 1-6 所示的是两个 TTL 与非门“线与”的示意图。

当门 1 输出 $L_1=1$, 门 2 输出 $L_2=0$ 时,就有电流 i 自 L_1 端流入 T_3' 管的集电极。电流 i 相当于门 2 的灌电流负载, i 过大会使 T_3' 管的饱和状态受到破坏,使 $L_2=1$; 另外由于门 1 的输出电阻小, i 过大会使 T_4 管烧坏。这样一来就破坏了门 1、门 2 原来的逻辑关系。

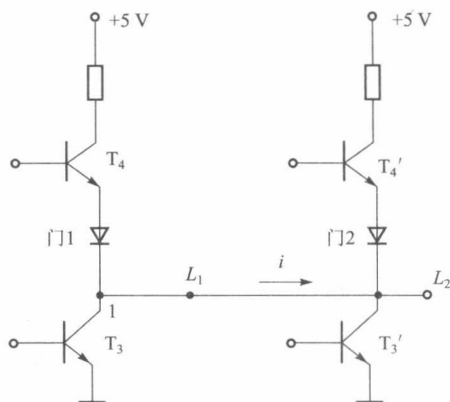


图 1-6 TTL 与非门“线与”图

为了解决门电路的“线与”关系，设计出集电极开路门电路（又称 OC 门）。图 1-7 所示的是集电极开路与非门。

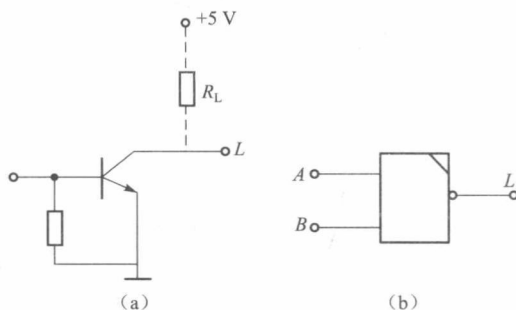


图 1-7 集电极开路与非门

(a) 电路图；(b) 逻辑符号

集电极开路与非门和普通非门的区别在于：输出管的集电极处于开路状态，若要单独使用时，只要接上集电极负载电阻 R_L 即可工作；集电极开路与非门的“线与”连接如图 1-8 所示。

由图 1-8 可以看出，由于“线与”关系，当门 1 输出为 1，门 2 输出为 0 时，将门 1 输出箝位在 0，使“线与”输出 $L=0$ 。此时可以适当选择集电极的负载电阻 R_L ，使输出电流 i 不会太大而烧坏器件，

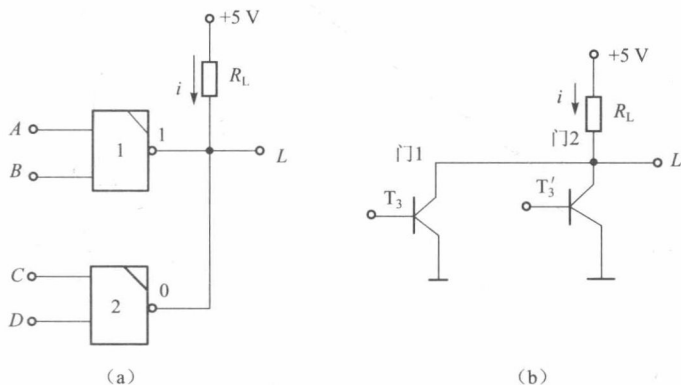


图 1-8 集电极开路与非门“线与”图

(a) 逻辑图; (b) 电路图

这样满足“线与”逻辑关系： $L = \overline{A \cdot B \cdot C \cdot D} = \overline{A \cdot B + C \cdot D}$ 。适当选择 OC 门的外接电阻，可以解决此问题。

图 1-9 介绍了集电极开路与非门的外接电阻 R_L 值的计算方法（其他集电极开路的门电路也可照此方法计算外接电阻 R_L 的值）。

假定有 n 个 OC 与非门“线与”在一起，并接有 m 个与非门作为负载，每个与非门负载都有 K 个输入端。对图 1-9 (a) 来讲，OC 与非门输出为高电平 V_{OH} 时，流过 R_L 的电流最小，用 $I_{R_{Lmin}}$ 表示。 I_{OH} 为每个 OC 与非门输出管反向漏电流， I_{IH} 为与非门负载的输入漏电流，则 $I_{R_{Lmin}} = n \times I_{OH} + m \times K \times I_{IH}$ 。为了保证 OC 与非门输出电平不低于输出高电平的最小值 V_{OHmin} ，必须使 $I_{R_{Lmin}} \times R_L \leq +5 \text{ V} - V_{OHmin}$ ，则最大负载电阻 $R_{Lmax} = (+5 \text{ V} - V_{OHmin}) / (nI_{OH} + mKI_{IH})$ 。对图 1-9 (b) 来讲，OC 与非门输出为低电平 V_{OL} 时，每个 OC 与非门电路负载的 I_{IL} 将灌入 OC 与非门。由于线与关系，只要有一个 OC 与非门输出为 0，则“线与”的结果为 0，此 OC 与非门承受的灌电流最大，用 $I_{R_{Lmax}}$ 来表示，这是“线与”关系中最不利的情况。若同时有 n 个 OC 与非门输出为 0，每个 OC 与非门的灌电流比单个 OC 与非门输出为 0 时的灌电流要小 n 倍。因此只要确定 $I_{R_{Lmax}}$ 最大时的 R_L 值就可确保不破坏“线与”关系。 $I_{R_{Lmax}} = I_{OL} - m \times (-K \times I_{IL}) = I_{OL} + mKI_{IL}$ 。为了