

应用型人才培养

高等学校“十三五”规划教材

嵌入式系统实验教程

(含实验报告)

荀艳丽 张伟岗 编

西北工业大学出版社

QIANRUSHI XITONG SHIYAN JIAOCHENG

嵌入式系统实验教程

(含实验报告)

荀艳丽 张伟岗 编



西北工业大学出版社

【内容简介】 本书是根据“嵌入式系统原理及应用开发”教学大纲要求编写的一本实验教学指导书。全书共 25 个实验,包括了“嵌入式系统原理及应用开发”课程的主要实验内容及相关实验仪器的使用。不同层次不同需要的学生可根据本专业教学要求进行选择,也可自行开发实验内容。部分实验后面附思考题,实验报告单独成册。

本书可作为普通本科、成人高校的通信、电子、自动化、计算机应用等专业的实验教材,也可供相关学生和工程技术人员参考。

图书在版编目(CIP)数据

嵌入式系统实验教程:含实验报告/荀艳丽主编. —增订本. —西安:西北工业大学出版社,2017.8

ISBN 978-7-5612-5524-7

I. ①嵌… II. ①荀… III. ①微型计算机—系统设计—实验—高等学校—教材
IV. ①TP360.21-33

中国版本图书馆 CIP 数据核字(2017)第 204902 号

策划编辑:李 杰

责任编辑:李 杰

出版发行:西北工业大学出版社

通信地址:西安市友谊西路 127 号

邮编:710072

电 话:(029)88493844, 88491757

网 址:www.nwpup.com

印 刷 者:兴平市博闻印务有限公司

开 本:787 mm×1 092 mm

1/16

印 张:13

字 数:325 千字

版 次:2017 年 8 月第 1 版

2017 年 8 月第 1 次印刷

定 价:38.00 元(全 2 册)

前 言

本书是根据“嵌入式系统原理及应用开发”教学大纲的要求,为了配合教学而编写的一本实验教学指导书,全书共 25 个实验。其中 15 个为基于 ARM 系统资源的实验,10 个为 Linux 操作系统的实验。为了便于学习,书中还“简单介绍了本实验室所采用的实验设备——ARM830+实验平台和开发环境;有 1 个附录,介绍了启动代码的烧写操作。

作为高等工科学校电子信息类专业的重要技术基础课,“嵌入式系统原理及应用开发”具有很强的实用性和工程指导性,其相应的实验教学对于学生基础理论知识的掌握,基本实验技能、专业技术应用能力、职业素质的培养具有重要作用。为此,在“嵌入式技术实验室”建设和与之配套的《嵌入式系统实验教程》的编写中,考虑了以下的原则和特点:

(1)在实验项目的设计上,采用模块化结构,力求通过不同的实验,使学生掌握更多的嵌入式技术相关概念。

(2)在实验指导内容的编写上,力求做到原理讲述清楚、实验步骤详细,方便教师教学指导和学生自学使用。

(3)实验内容力求有利于学生动手能力和实际技能的培养。本书不仅重视原理和理论,而且注重过程,重视实验方法、思路,重视 C 语言和汇编语言的混合编程技巧,重视芯片外围电路的设计,重视利用仿真器进行软硬件的联合调试。

(4)注重系统性和全面性,力求使学生对嵌入式技术有一个较为全面的认识,了解嵌入式技术在电子设计中的主导作用,掌握嵌入式开发的方法,为学习后续课程和从事实践技术工作有良好的指导作用。

(5)各实验相互独立,不同层次不同需要的学生,根据本专业课程教学要求自由选择。也可自行开发实验内容。

(6)全书内容丰富,概念清晰,指导性强,既便于教师组织教学,又利于学生自学。

本书可作为普通本科、成人高校的通信、电子、信号检测、自动化、计算机应用等专业的实验教材,也可供相关专业学生和工程技术人员参考。

本书由荀艳丽,张伟岗编写,在编写过程中得到了王维斌和焦库老师的帮助和指导,在此表示衷心感谢。

本书所依据的“嵌入式实验室”为陕西省省级实验教学示范中心项目。在项目的实施过程中得到了学院领导和教学部、电子信息工程系等部门的大力支持和帮助,在此表示衷心感谢。

由于水平有限,书中错误在所难免,恳请读者批评指正。

编 者

2017 年 8 月

目 录

第一部分	基于 ARM 系统资源的实验	1
实验一	认识 EL - ARM - 830+实验系统	3
实验二	ADS1.2 开发环境创建与简要介绍	30
实验三	基于 ARM 的汇编语言程序设计简介	39
实验四	基于 ARM 的 C 语言程序设计简介	43
实验五	基于 ARM 的硬件 BOOT 程序的基本设计	47
实验六	ARM 的 I/O 接口实验	52
实验七	ARM 的中断实验	58
实验八	ARM 的 DMA 实验	63
实验九	ARM 的 A/D 接口实验	67
实验十	模拟输入输出接口的实验	72
实验十一	键盘接口和七段数码管的控制实验	74
实验十二	LCD 的显示实验	76
实验十三	触摸屏实验	88
实验十四	音频播放实验	96
实验十五	USB 设备收发数据实验	101
第二部分	Linux 操作系统的 ARM 实验	105
实验一	Linux 实验环境的搭建	107
实验二	BootLoader 引导程序	116
实验三	Linux 的移植、内核、文件系统的编译与下载	120
实验四	Linux 驱动程序的编写	126
实验五	Linux 应用程序的编写与调试	130
实验六	基于 Linux 的键盘驱动程序的编写	132

实验七 基于 Linux 的 LCD 驱动程序的编写	140
实验八 基于 Linux 的键盘应用程序的编写	147
实验九 基于 Linux 的基本绘图应用程序的编写	150
实验十 基于 Linux 的跑马灯应用程序的编写	155
附录 烧写启动代码	157
参考文献	161

第一部分 基于 ARM 系统 资源的实验

实验一 认识 EL-ARM-830+实验系统

一、实验目的

基本了解 EL-ARM-830+实验系统。

二、实验要求

本实验为认识性实验,为后续整个 ARM 实验做准备,要求认真阅读实验内容,了解试验系统的模块化结构,学会实验箱的基本连接和实验软件的基本操作。

三、实验设备与环境

- (1) EL-ARM-830+教学实验箱,PentiumII 以上的 PC 机,仿真调试电缆。
- (2) 计算机,ADS1.2 集成开发环境,仿真调试电缆驱动程序。

四、实验内容

EL-ARM-830+型教学实验系统是一种综合的教学实验系统,该系统采用了 ARM920T 核,32 位微处理器,实现了多模块的应用实验。在实验板上有丰富的外围扩展资源(数字、模拟信号发生器,数字量 IO 输入输出,语音编解码、人机接口等单元),可以完成 ARM 的基础实验、算法实验和数据通信实验、以太网实验。系统组成框图如图 1-1-1 所示。

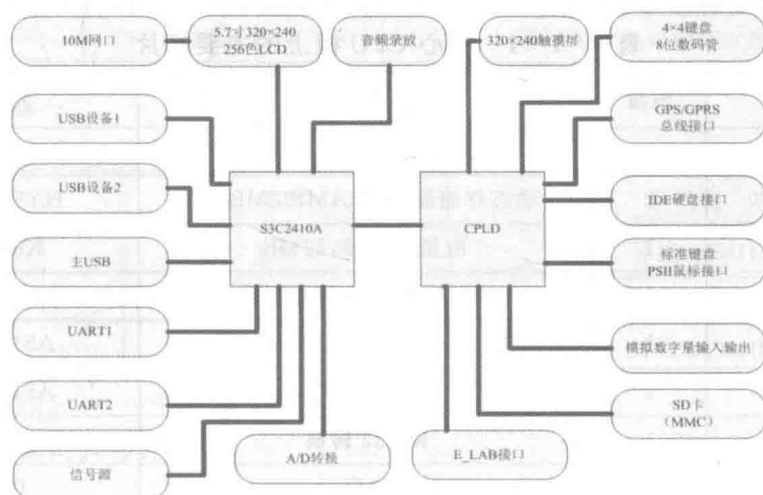


图 1-1-1 EL-ARM-830+实验教学系统的功能框图

1. 实验系统的硬件资源总览

- (1)CPU 单元:内核 ARM920T,芯片三星的 S3C2410,工作频率最高 202MHz。
- (2)动态存储器:64MB,芯片 HY57V561620。
- (3)海量存储器:32MB,芯片 K9F5608。
- (4)USB 单元:1 个主接口,两个设备接口,芯片 PDIUSB12。
- (5)网络单元:10/100M 以太网,芯片 AX88796。
- (6)UART 单元:2 个,最高通信波特率 115200bps。
- (7)语音单元:IIS 格式,芯片 UDA1341TS,采样频率最高 48 kHz。
- (8)LCD 单元:5.7 寸,256 色,320X240 像素。
- (9)触摸屏单元:四线电阻屏,320X240,5.7 寸。
- (10)SD 卡单元:通信频率最高 25MHz,芯片 W86L388D,兼容 MMC 卡。
- (11)键盘单元:4X4 键盘,带 8 位 LED 数码管;芯片 HD7279A。
- (12)模拟输入输出单元:8 个带自锁的按键,及 8 个 LED 发光管。
- (13)A/D 转换单元:芯片自带的 8 路 10 位 A/D,满量程 2.5V。
- (14)信号源单元:方波输出。
- (15)标准键盘及 PS2 鼠标接口。
- (16)Tech_V 总线接口。
- (17)E_Lab 总线接口。
- (18)调试接口:20 针 JTAG。
- (19)CPLD 单元。
- (20)电源模块单元。

2. 核心板的资源介绍

(1)核心板的硬件资源(ARM920T 核)。

在核心 CPU 板上包括下列单元和芯片:①32 位 ARM920T 的处理器,即三星的 S3C2410 芯片;②两片动态存储器,每片 32M 字节;③一片 32M 字节的 NAND_flash 存储器;④一个 USB 主接口;⑤一个 USB 从接口;⑥一个 10/100M 的以太网控制芯片,完成网络访问功能;⑦一个 UART 接口,完成串口通信,最高波特率率为 115200bps;⑧一个 RTC 实时时钟;⑨一个 5V 转 3.3V 和 1.8V 的电源管理模块;⑩一个 20 针的 JTAG 调试接口。具体元器件见表 1-1-1。

表 1-1-1 核心 CPU 板上的主要芯片

芯片名称	数量	功能	板上标号
S3C2410	1	ARM920T,中央处理器	S3C2410X
HY57V561620	2	动态存储器(SDRAM)32MB/片	HY57V561620
K9F5608	1	海量存储器,32MB	K9F5608U
AX88796	1	10/100M 以太网控制器	AX88796
AS1117-3.3	1	5V 转 3.3V	AS1117-3.3
AS1117-1.8	1	5V 转 1.8V	AS1117-1.8
MAX3232	1	RS232 转换	
IMP811-S	1	复位	IMP811

具体的单元、跳线见表 1-1-2。表 1-1-3、表 1-1-4 分别为核心板上各 LED 指示灯的意义和晶振单元。

表 1-1-2 核心 CPU 板上的单元、跳线

标号	名称	功能
JP1	JTAG 复位单元	控制 nRESET 与 nTRST 是否接通
AREF SEL	模拟参考电压选择	短接后连接到 VDD33, 否则接地
3S/4S	3Step 与 4Step 选择	设置 Nand Flash 的运行模式, 选择 NCON (CPU 引脚) 与 3Step、4Step 连接
RESET	复位键	系统复位按键
P.S	电源插座	电源插座, 接 5V 电源
SW	电源开关	拨向 EXT 接通, 拨向 INT 断开电源
USB-HOST	主 USB 单元	主 USB
UART0(CROSS/F)	串口 0 单元	和 S3C2410 的串口 0 通信
USB-DEVICE	从 USB 单元	USB 设备
RJ45	网络单元	访问以太网
ARM-JTAG	JTAG 插座	20 针 JTAG 插座, 用于与宿主机通信
INTERFACE C	功能单元	
INTERFACE B	数据、地址单元	
INTERFACE A	功能单元	

表 1-1-3 核心板上的指示灯

标号	名称	功能
PWR	LED 灯	电源指示灯
LED1	LED 灯	GPI/O 口 G 口的第 8 位指示
LED2	LED 灯	GPI/O 口 G 口的第 9 位指示

表 1-1-4 核心板上的晶振单元

标号	名称	功能
12MHz	CPU 主时钟晶振	外接 12MHz
32kHz	RTC 时钟晶振	外接 32.768kHz
25MHz	网络时钟晶振	外接 25MHz

(2)核心板资源的具体介绍。

1)电源模块。

在 S3C2410 CPU 板上由于其内核采用 1.8V,I/O 接口采用 3.3V 供电,因此需要将通用

的 5V 转换成 1.8V 和 3.3V。图 1-1-2 为使用 LM1117 电源转换芯片把 5V 转成 3.3V 和 1.8V 的转换电路。

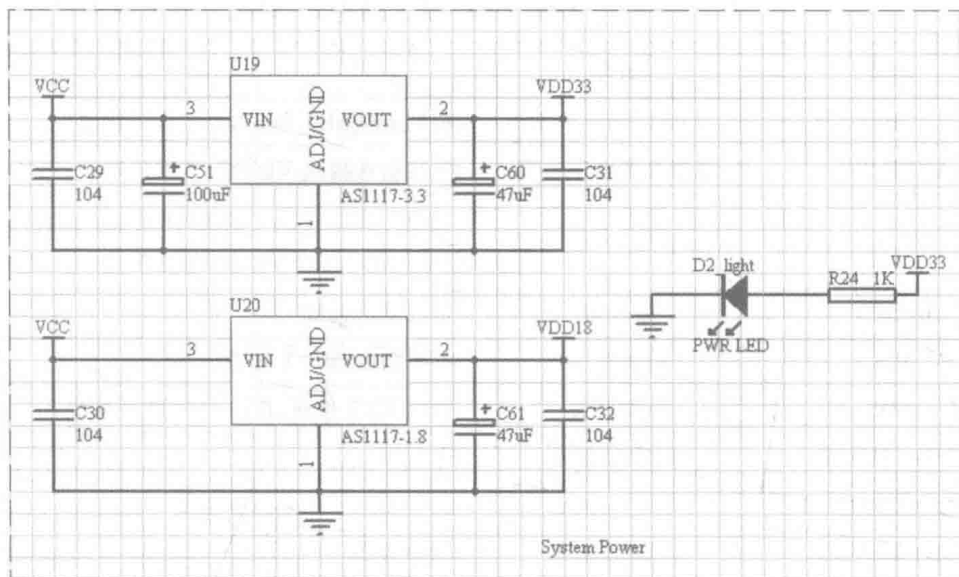


图 1-1-2 电源转换电路

2) NAND_FLASH 海量存储器单元。

该存储单元在板卡上标号为 K9F5608U, 选用 32MB 字节的 K9F5608U, 8 位数据总线, 该芯片由 S3C2410 的相关引脚直接控制, CPU 分配给它的地址空间为 0x0000 0000—0x01ff ffff。启动代码部分则放在从 0x0000 0000 开始的地址空间内。系统将 CPU 的引脚 OM[1:0] 设置成 00b, 当核心板上电复位时, 系统首先将 Nand_Flash 开始的 0~4K 的程序映射到 SteppingStone 区, 然后从那里开始执行。Nand_Flash 可以存放数据和程序, 但需要特定的指令进行读写。

3) 同步动态存储器单元。

该存储单元在板卡上标号为 HY57V561620。选用两片 8MB 字节的 HY57V561620, 32 位数据总线。片选 NSCS6 接两片 HY57V561620 单元作为片选信号, CPU 分配给这两片 HY57V561620 单元的地址空间分别为 0x3000 0000~0x31ff ffff, 0x3200 0000~0x33ff ffff, 也就是 S3C2410CPU 的 Bank6 区和 Bank7 区。

4) RS232 串口单元。

该存储单元在板卡上标号为 UART0(CROSS/F), 选用了 MAX3232 电压转换芯片, 进行 PC 机与 CPU 板的串口通讯。它采用收、发、地, 三线连接, 无握手信号。通过 S3C2410 内部的串口 0 控制器进行控制。

5) 主/从 USB 单元。

该单元在板卡上标号为 USB-HOST 和 USB-DEVICE, 通过 S3C2410 内部的 USB 主控制器和 USB 设备控制器进行控制。

6) 网络单元。

该存储单元在板卡上标号为 AX88796, 选用了 ASIX 公司的 AX88796 网络芯片, 传输速

率为 10/100M 自适应,16 位数据总线传输,片选 NGCS2 接网络单元。CPU 分配给 AX88796 单元的 地址空间为 0x1000 0000—0x1800 0000,也就是 S3C2410CPU 的 bank2 区。S3C2410CPU 的外部中断 ExINT2 响应该中断。RJ45 插座上面自带数据传输的指示灯。

为清楚显示核心板上各存储区及单元,见表 1-1-5。

表 1-1-5 核心板上各存储区及单元一览表

标号	名称	存储区	存储的有效区	容量/B
HY57V561620	同步动态存储器	Bank7	0x3200 0000—0x33ff ffff	32M
HY57V561620	同步动态存储器	Bank6	0x3000 0000—0x31ff ffff	32M
AX88796	网络控制器	Band2	0x1000 0000 后的若干	若干寄存器
NAND_FLASH	海量存储器	Bank0	0x0000 0000—0x01ff ffff	32M

7)JTAG 单元。

JTAG(Joint Test Action Group,联合测试行动小组)是一种国际标准测试协议,主要用于芯片内部测试及对系统进行仿真、调试,JTAG 技术是一种嵌入式调试技术,它在芯片内部封装了专门的测试电路 TAP(Test Access Port,测试访问口),通过专用的 JTAG 测试工具对内部节点进行测试。目前大多数比较复杂的器件都支持 JTAG 协议,如 ARM、DSP、FPGA 器件等。标准的 JTAG 接口是 4 线:TMS、TCK、TDI、TDO,分别为测试模式选择、测试时钟、测试数据输入和测试数据输出。

通过 JTAG 接口,可对芯片内部的所有部件进行访问,因而是开发调试嵌入式系统的一种简洁高效的手段。目前 JTAG 接口的连接有两种标准,即 14 针接口和 20 针接口,EL-ARM-830+核心板上使用的是 20 针接口。接口定义见表 1-1-6。

表 1-1-6 JTAG 接口定义表

引 脚	名 称	描 述
1	VTref	目标板参考电压,接电源
2	VCC	接电源
3	nTRST	测试系统复位信号
4、6、8、10、12、14、16、18、20	GND	接地
5	TDI	测试数据串行输入
7	TMS	测试模式选择
9	TCK	测试时钟
11	RTCK	测试时钟返回信号
13	TDO	测试数据串行输出
15	nRESET	目标系统复位信号
17、19	NC	未连接

在核心板上,JTAG 的第 1 脚用一黄色的方框标注,当串口、USB 口、网络口向左摆放时,第 1 脚下面的管脚为第 2 脚,它左面的管脚依次为 3,5,⋯,19;第 2 脚左面的管脚依次为 4,6,⋯,20。

8)核心 CPU 板上的外接接口单元。

在 CPU 板上有 INTERFACE A、INTERFACE B、INTERFACE C3 个外扩接口单元,现对这三个接口的引脚加以说明。

INTERFACE B:INTERFACE B 扩展的是地址、数据总线和读写、片选信号,见表 1-1-7。

表 1-1-7 接口 INTERFACE B 的引脚含义表

序号	代号	含义	I/O	备注
1	+5V	+5V 电源		
2	+5V	+5V 电源		
3	LA19	地址线	O	
4	LA18	地址线	O	
5	LA17	地址线	O	
6	LA16	地址线	O	
7	EXA15	地址线	O	
8	EXA14	地址线	O	
9	EXA13	地址线	O	
10	EXA12	地址线	O	
11	GND	地		
12	GND	地		
13	EXA11	地址线	O	
14	EXA10	地址线	O	
15	EXA9	地址线	O	
16	EXA8	地址线	O	
17	EXA7	地址线	O	
18	EXA6	地址线	O	
19	EXA5	地址线	O	
20	EXA4	地址线	O	
21	+5V	+5V 电源		
22	+5V	+5V 电源		
23	EXA3	地址线	O	
24	EXA2	地址线	O	
25	EXA1	地址线	O	
26	EXA0	地址线	O	

续表

序号	代号	含义	I/O	备注
27	LA21	地址线	O	
28	LA20	地址线	O	
29	NC	空脚		
30	NC	空脚		
31	GND	地		
32	GND	地		
33	NC	空脚	空	
34	NC	空脚	空	
35	NC	空脚	空	
36	NC	空脚	空	
37	NC	空脚	空	
38	NC	空脚	空	
39	NC	空脚	空	
40	NC	空脚	空	
41	VDD33	+3.3V 电源		
42	VDD33	+3.3V 电源		
43	NC	空脚	空	
44	NC	空脚	空	
45	NC	空脚	空	
46	NC	空脚	空	
47	NC	空脚	空	
48	NC	空脚	空	
49	NC	空脚	空	
50	NC	空脚	空	
51	GND	地		
52	GND	地		
53	EXD15	数据线	I/O	
54	EXD14	数据线	I/O	
55	EXD13	数据线	I/O	
56	EXD12	数据线	I/O	
57	EXD11	数据线	I/O	
58	EXD10	数据线	I/O	
59	EXD9	数据线	I/O	

续表

序号	代号	含义	I/O	备注
60	EXD8	数据线	I/O	
61	GND	地		
62	GND	地		
63	EXD7	数据线	I/O	
64	EXD6	数据线	I/O	
65	EXD5	数据线	I/O	
66	EXD4	数据线	I/O	
67	EXD3	数据线	I/O	
68	EXD2	数据线	I/O	
69	EXD1	数据线	I/O	
70	EXD0	数据线	I/O	
71	GND	地		
72	GND	地		
73	LNOE	使能信号	O	
74	LNWE	写信号	O	
75	LNOE	使能信号	O	
76	NWIT	等待信号	I	
77	NC	空脚	空	
78	NGCS0	片选信号	O	
79	GND	地		
80	GND	地		

INTERFACE A:INTERFACE A 扩展外设信号接口:见表 1-1-8。

表 1-1-8 接口 INTERFACE A 引脚含义表

序号	代号	含义	I/O	备注
1	+12V	+12V 电源		
2	-12V	-12V 电源		
3	GND	地		
4	GND	地		
5	+5V	+5V 电源		
6	+5V	+5V 电源		
7	GND	地		
8	GND	地		

续表

序号	代号	含义	I/O	备注
9	+5V	+5V 电源		
10	+5V	+5V 电源		
11	NC	空脚	空	
12	NC	空脚	空	
13	NC	空脚	空	
14	NC	空脚	空	
15	NC	空脚	空	
16	NC	空脚	空	
17	NC	空脚	空	
18	NC	空脚	空	
19	+3.3V	+3.3V 电源		
20	+3.3V	+3.3V 电源		
21	SPICLK0	SPI 时钟输出	O	CPU 引脚
22	MISO0	SPI 数据输入	I	CPU 引脚
23	nSS0	SPI 片选	O	CPU 引脚
24	MOSI0	SPI 数据输出	O	CPU 引脚
25	GND	地		
26	GND	地		
27	NC	空脚	空	
28	NC	空脚	空	
29	NC	空脚	空	
30	NC	空脚	空	
31	GND	地		
32	GND	地		
33	NC	空脚	空	
34	NC	空脚	空	
35	IISLRCLK	IIS 左右声道时钟	O	
36	IISDO	IIS 数据输出	O	
37	GND	地		
38	GND	地		
39	IISCLK	IIS 输出时钟	O	
40	NC	空脚	空	
41	NC	空脚	空	