

集成电路 CAD 讲义

石林初 编著

中国科学技术大学
物理系

2000 年 5 月

集成电路 CAD 讲义

致中国科学技术大学图书馆：

您们好！我是中科大第二届毕业生，叫石林初（学号 5902032）。2000 年前 12 月，我应科大物理系之邀，先后给两届毕业生讲过《集成电路计算机辅助设计》的课程。今将当年我编写的讲义捐赠给母校图书馆，聊表对母校的感激之情，祝母校为祖国培育出更多栋梁之才。

中科大 5902 届学生 石林初

于江苏省无锡市家中

2018 年 9 月 7 日



中国科学技术大学
物理系

2000 年 5 月



“集成电路 CAD 技术”目录

- 第一章 集成电路 CAD 技术概况
 - 1.1 IC 的飞速发展与摩尔定律
 - 1.2 CAD 技术的优点
 - 1.3 典型的 TOP—DOWN 设计流程
 - 1.4 CAD 系统的基本功能
 - 1.5 现有主要 CAD 系统的简单介绍
 - 1.6 CAD 技术基本概念
- 第二章 LAYOUT 的设计规则和设计实践
 - 2.1 IC 工艺流程的回顾
 - 2.2 器件的纵向结构
 - 2.3 纵向结构对设计规则的制约
 - 2.4 双极 5 微米工艺的典型设计规则
 - 2.5 双极 2 微米工艺的典型设计规则
 - 2.6 设计规则检查(DRC)文件实例
 - 2.7 L-edit 使用简介
 - 2.8 读 CMOS 电路版图的要领
 - 2.9 集成电路 RS 触发器设计实践
 - 2.10 两种通用的 LAYOUT 数据格式——GDS 和 CIF
 - 2.11 PANDA 系统的版图编辑软件
 - 2.12 Verilog HDL 的简单介绍
 - 2.13 掩模制作简介
- 第三章 IC 器件的提取和 LVS (Layout Versus Schematic)
 - 3.1 CADENCE 系统的功能
 - 3.2 掩模层次之间的拓扑关系
 - 3.3 从版图提取器件
 - 3.4 提取器件的程序实例——Extracting
 - 3.5 提取器件的关键——识别层
 - 3.6 验证模块——LVS
 - 3.7 在 CADENCE 系统上运行 LVS 的技巧
 - 3.8 CADENCE 系统 LVS 文件的实例
- 第四章 通用电路分析程序 SPICE
 - 4.1 SPICE 的功能和适用范围
 - 4.2 SPICE 中的 BJT 模型
 - 4.3 SPICE 中的 MOSFET 模型
 - 4.4 模型参数的提取
 - 4.5 PCM 在提取模型参数中的应用
- 第五章 CAD 技术前景的展望
 - 5.1 从 CAD 到 EDA 发展的三个阶段

- 5.2 INTERNET——全球性的信息流通讯平台
 - 5.3 21 世纪的由 INTERNET 支持的 EDA
 - 5.4 从竞争对手到合作伙伴
- 附录
- 1. DRC 文件的实例
 - 2. L-Edit 命令表
 - 3. 提取文件的实例
 - 4. LVS 文件的实例

第一章 集成电路 CAD 技术概况

1.1 IC 的飞速发展与摩尔定律

在当前的信息社会中,集成电路(IC)产业已经成为国民经济中具有战略意义的基础产业.它的技术水平和各国在 IC 总市场中所占的份额,已成为衡量一个国家经济发达、科技水平的重要标志,更是衡量一个国家军事实力或潜力的标志.

IC 产业的飞速发展,大致有以下三方面的原因:第一是市场的驱动,IC 的用处几乎渗透所有科技领域.航空、航天、飞机、飞船自不必说,家用电器几乎都离不开 IC,连儿童玩具也都用上了 IC.市场一旦需求,就会形成一种势不可挡的驱动力.第二是 IC 产业本身的工艺技术和设备飞速发展.就拿光刻工艺来说,最初使用的接触式光刻机分辨率 $3\sim 5 \mu m$,且掩模的磨损严重.其后发展的接近式光刻机虽解决了磨损掩模的困难,但由于掩模和硅片之间存在间隙,降低了分辨率.步进式曝光机已达到分辨率 $0.5 \mu m$,而最新的电子束曝光和 X 射线,已提高到 $0.25 \mu m$.第三是计算机辅助设计(CAD)技术的迅猛发展.当前,一个 IC 芯片上的晶体管数目已达 10^8 量级,离开计算机辅助,是无法完成的,更进一步明确地说,即使有了计算机,那怕各方面性能均很好,但没有一个好的设计系统,仍然是无济于事的.回顾一下最近 25 年 CAD 技术的发展,70 年代自动刻图机代替了手工刻红膜,其后在 130 机上开发了图形编译器,靠人工读入图形单元的数据,由计算机解决图形重复单元(如平移、对称、旋转等)的处理.数字化仪的出现使读取数据更直观;并出现了图形处理功能极强的工作站系统.CALMA 是这一时期的代表系统.随后出现的工作站系统如雨后春笋,如 DAISY, MENTOR GRAPHICS, CADENCE 等.工作站的性能愈来愈好,非但能保证设计的正确性,即实现预期的功能,逻辑或线路均正确;还能保证设计的准确性,即精确地达到预期的技术指标,连所使用的器件寄生效应也考虑在内,预言 IC 产品的性能.当然,话要说回来, CAD 系统的水平愈高,要求使用系统的技术人员的知识水平和技术水平也愈高.

IC 产业的发展速度是惊人的,集成度也愈来愈高.所谓集成度是指单块硅片上制作的元器件总数.双极 IC 中大量使用晶体管和电阻,很少用到电容,二极管也是用三极管代替的;MOS 电路中几乎全是晶体管.美国 Intel 公司是生产中央处理器 CPU (Center Processing Unit) 的著名厂家,其创始人之一摩尔,观察和研究了 1959~1965 年 IC 集成度的数据,发现了一条规律:每隔两年单块硅片上的集成度增加一倍.或者,按我们习惯的说法,集成度每隔两年翻一番.其后的历史也证明此规律依然成立.图 1.1 画出了单块硅片上晶体管数目与年份的关系,由于 MOS 电路的器件几乎全是晶体管,所以晶体管数目可以代表集成度.表 1.1 是 Intel 公司推出 CPU 的具体的时间表.微电子专家们预言,至少在未来 15 年内, CPU 和 DRAM (动态随机存储器) 的集成度仍将高速增长,并将继续遵循摩尔定律.

表 1.1 Intel 公司推出 CPU 的时间表

年份	CPU 型号	晶体管数
1971	4 位 4004	2003
1972	8 位 8008	5000
1974	8 位 8080	
1978	8 位 8086	
1979	8 位 8088	
1982	16 位 80286	10E5
1985	32 位 80386	2.75E5
1989	64 位 80486	1.2E6
1993	Pentium	3.0E6
1995	Pentium Pro	5.5E6
1997	Pentium II	7.5E6

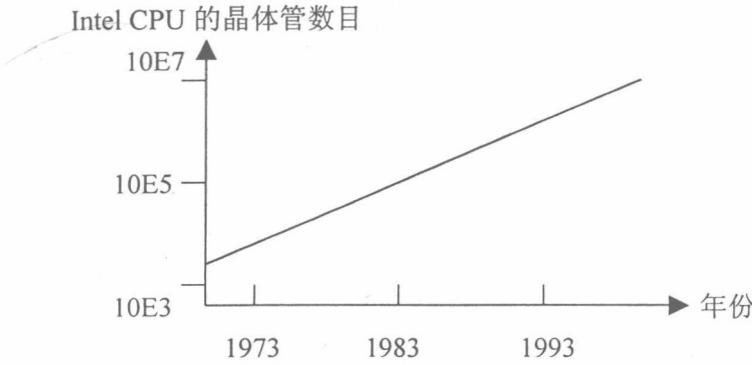


图 1.1 晶体管数目 ~ 年份关系曲线

由表 1.1 知，1971~1982 这 11 年间增长 50 倍，1982~1997 的 15 年间，增长 75 倍，26 年间增长 3750 倍，表 1.2 列出了按摩尔定律该增长的倍数，与实际增长的倍数大体符合，至少是在相同的数量级上。

表 1.2 26 年集成度的增长大体符合摩尔定律

时间	$N = (\text{间隔年数})/2$	实际集成度增长倍数	摩尔定律集成度增长倍数 = 2^N
1971~1982	5.5	50	45
1982~1997	7.5	75	181
1971~1997	13	3750	8192

1.2 CAD 技术的优点

在叙述 CAD 技术的优点前，让我们先来看看现代微电子企业界是怎样满足客户五花八门的需求的。以往微电子企业的特点是大而全，小而全。无论企业规模多大，从单晶制备，前道工序，后道工序，样样齐全，设计，测试更是必备。IC 的生产实际上是一个技术密集型行业，投资规模更是惊人。1996 年 4 月组建的上海华虹微电子有限公司，即国内最大的微电子企业“909”工程，投资总额达 100 亿元 RMB，这是在经过改革开放政策 18 年之后，国民经济增强后才能有这么大的实力。但是，我国台湾省在短短七、八年之内用于 IC 公司的投资竟达 127 亿美元，投资强度为 909 工程的十倍。详见表 1.3。这几家工厂在 2000 年将全部投入生产，其中 95 年 2 家，96 年 3 家，97 年 4 家，2000 年 1 家。

表 1.3 台湾 12 家公司的投资情况 (单位: 百万美元)

厂名	投资额	产品	开始生产时间
Vanguard	3000	DRAM, SRAM	97 年 7 月
Winbond	2000	MPEG 1/2 标准 LSI	97 年 7 月
Macronix	1200	快擦存储器、通信用 IC	97 年 6 月
TSMC	1000	铸件	95 年 12 月
UNC	1000	MPU, 消费类 IC, SRAM	96 年 3 月
AL-Acer	1000	DRAM (新厂)	2000 年 1 月
A1-Acer	400	DRAM (扩厂)	95 年 12 月
HMC	800	消费类用 IC	97 年 3 月
Powerchip	800	DRAM	96 年 8 月
Nan Va Plastics	700	DRAM	97 年 3 月
Holtek	400	消费类用 IC	98 年 7 月
Mosel-Vietelic	400	DRAM	98 年 7 月

并采用 8 英寸亚微米工艺技术。同时，另在四家液晶显示器 (LCD) 厂正在建设之中。

现代 IC 工厂，一改以往大而全的格局，分工细化，大体形成了三分天下的局面。如图 1.2 所示。其中 IC 设计公司起着举足轻重的作用，也集中着该行业中最优秀的人才。由它们面向用户，对用户负责，满足用户各种各样的要求。

IC 设计公司凭借着 CAD 技术来实现与各方面的技术衔接，在与客户打交道时，对于客户提出的技术要求，要考虑采用哪种方案来实现.所谓方案，就是具体的可实施的框架，或称功能块.对其中的每一个功能块都有具体的技术指标要求，这些方案都是用计算机模拟之后归纳出来的.对几个方案进行比较，除了考虑技术指标留有余量之外，还要顾及成本、Fab 的交货期、封装功率耗散的可靠性等因素，最终选定一个最经济、最有把握的方案.在实际设计时，首先根据 Fab 提供的标准工艺和标准设计规则，选定最适宜的工艺和规则，进行设计，在完成后，再根据 Fab 提供的库中的器件模型参数，运行电路分析程序，(如以后要讲到的 SPICE)，对电路的性能进行预测，不断修改设计，直到满足全部技术指标为止.与封装工厂打交道时，成本、可靠性和功率等因素考虑得最多.

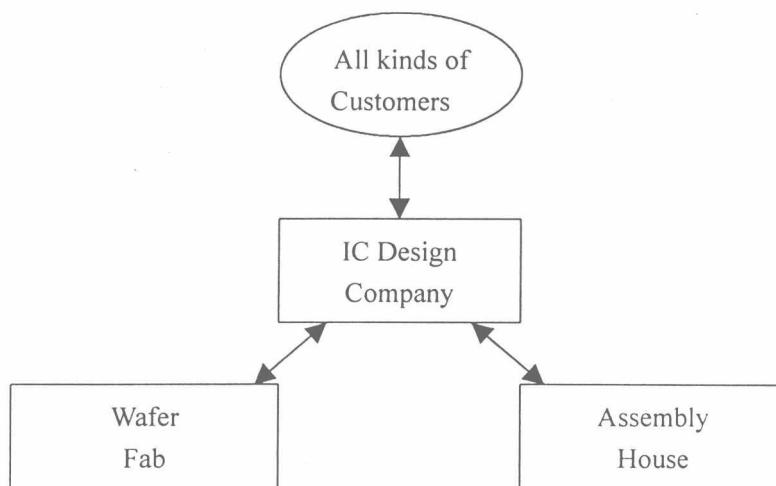


图 1.2 用户、IC 设计公司、硅片生产线
和封装工厂的关系图

由以上的网络关系中不难看出，CAD 技术简直是维系这些公司正常运作的技术支撑.现在可以将 CAD 技术的优点小结一下了：

1. CAD 技术可保证设计有最高的成功率.这是因为设计的每个阶段都有验证手段，版图（Layout）做完了.用设计规则检查（DRC）来检验，通过后再用 LVS 验证版图和线路的同一性，整个版图设计完成后，再将寄生参数等复杂因素考虑进去做一次版图后仿真.可谓层层把关，不让一个设计的差错漏网.
2. CAD 技术可以最快的速度完成设计.除了计算机的计算速度快，能实现自动布局布线，处理能力强，尤其处理图形的平移、对称、旋转能力极强这些众所周知的原因之外，更重要的是它的起点高.它总是利用 Lab 最新的库来进行设计.将这些单元调出来，搭接成新的电路，由于单元都是经过生产实践考验过的，成功的，当然 费时不多，事半功倍.设计者只需把精力集中在创新的那部分上面.创新部分一旦成功，又加入到库中，成为单元库新的组成部分.
3. 在单元库的支持下，可以真正实现功能级设计，甚至系统级 SOC (System On Chip) 的设计.
4. CAD 技术是维系各公司之间技术上衔接的无形的“纽带”.IC 设计公司委托 Fab 加工某种新电路时，并不象过去那样需要派人去联络、谈判、送设计资料，可以充分利用现代通信手段.设计资料通过网络即可载入 Fab 的计算机中，过去长

途跋涉、飘洋过海至少需数天时间完成的事情，现在几秒钟内宣告结束.这些都得益于 CAD 的研究成果，如数据格式统一，带来了许多方便.

5. CAD 技术使资源共享、避免重复劳动、提高设计效率从梦想变成了现实.Fab 为了争取最大的经济效益，总是争先恐后地把自己的设计规则、新工艺流程提供给 IC 设计公司，吸引它们来加工.而建立合理的设计规程、工艺流程往往要花费很多人时，市场竞争巧妙地让 IC 设计公司和 Fab 相得益彰.现在，哪一家 IC 设计公司能利用世界上最好的 Fab，那么它推出新产品的速度就比较快.Fab 也只有承接到饱满的委托加工任务，才能降低成本，因为 Fab 正常运转的动力费是非常昂贵的，分摊到庞大数量的产品上，成本才能降下来.

1.3 典型的 TOP—DOWN 设计流程

从用户接受设计一个电子系统的设计任务开始，首先要确定总体方案，分解模块，在各个模块的接口（界面）处确定技术指标，对各个模块进行模拟，确认能达到指标后，总体方案就完成了.第二步是具体设计每一个模块的版图.最后是综合评估各模块组装后的性能指标是否能满足用户的要求.

典型的 TOP—DOWN 设计流程图见下页.

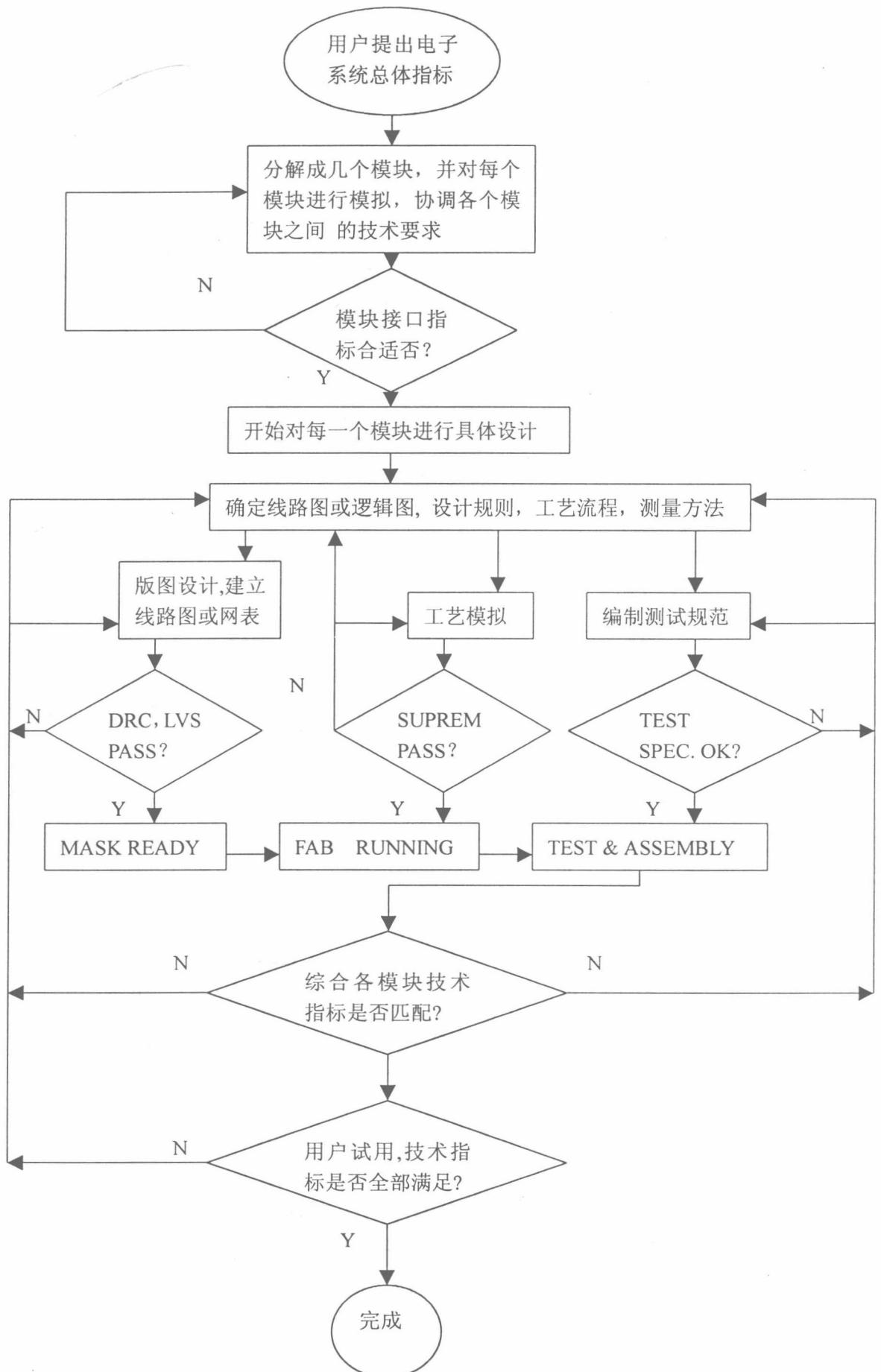


图 1.3 典型的 TOP—DOWN 设计流程图

1.4 CAD 系统的基本功能

一个能够完成较复杂的 VLSI 设计的系统, 至少应包括 10 ~ 20 个 CAD 工具, 即软件包, 如下图所示. 以下我们对此框图的各功能模块加以说明.

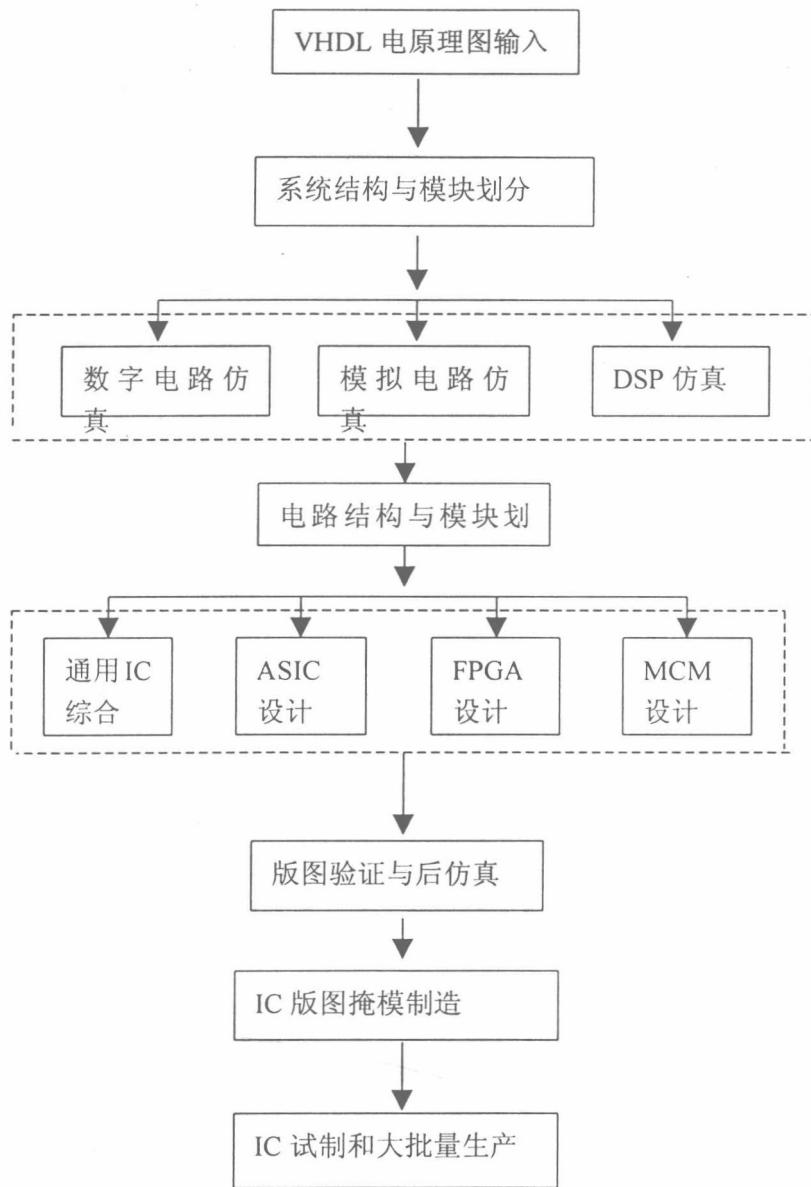


图 1.4 CAD 的各功能模块说明

1.4.1 逻辑综合与优化

逻辑综合是 90 年代电子学领域兴起的一种崭新的设计方法, 它以系统级设计为核心, 因此, 它是一种高层次的设计工具.

它把最新的算法与工程技术界多年积累的经验结合起来, 自动地将采用 VHDL 描述的电子系统综合成为满足用户要求的性能指标, 在数据库的支持下, 设计出具体的电路, 并对电路的速度和面积等方面加以优化, 最后形成适合某种工艺条件下的 IC 版图. HDL 是硬件描述语言 (Hardware Description Language) 的简称. VHDL 则是甚高速集成电路 (Very High Speed IC)

硬件描述语言的简称. 通常也将 VHDL 简称为硬件描述语言. 逻辑综合与优化, 主要包括 VHDL 设计输入, 电路的综合优化以及测试综合.

1.4.2 混合设计方法

随着 IC 复杂性的增加, 不同学科技术和不同模式、层次的混合设计方法, 已要求 CAD 系统都能接受和支持. 不同学科技术的混合方法是指电子技术和其它非电子技术的交叉混合设计, 如电子—机械, 电子—化学, 电子—光学, 电子—应力, 电子—磁学, 电子—热学, 电子—声学, 电子—生物学, 等等. 不同模式的混合设计, 一般是指数字电路和模拟电路混合, 数字电路、模拟电路与数字信号处理 (DSP Digital Signal Processing) 电路的混合, 电路模块级与器件级的混合设计等等. 不同层次的混合方法是指逻辑设计中的行为级、寄存器级、门级等的混合设计方法. 目前应用得最广泛的电路, 如数字电路、模拟电路、数模混合电 DSP 电路以及多芯片模块 MCM (Multi-Chip Module) 都需要采用混合设计方法. 如果象六十年代 IC 发展的初期那样, 单打一地开发数字电路, 或者象七十年代不少厂家又单打一地涌入开发家电消费类 IC 的行列, 对于设计公司, 如果不能及时更新设计手段; 对于生产厂家, 如果不能及时更新生产设备, 那么在当今激烈的 IC 竞争市场中, 都有被淘汰的可能.

1.4.3 IC 版图(Layout)设计方法

在完成了电路综合、优化、仿真之后, 就进入了 IC 版图设计阶段. 版图设计是体现集成电路特征最明显的设计阶段, 可以说是 IC 设计过程中的关键步骤.

通常采用的版图设计方法, 大致可归纳为四种.

1. 全定制设计方法 (Full-Custom) 一般是为了满足一些要求特殊、而又没有现成单元库可以借鉴的情况下采用的设计方法. 这些要求可以是高速度、低功耗、最小面积一类的一般要求, 也可以是功能方面的特殊要求 (如高清晰度电视机电路), 或者是使用条件特别苛刻的要求 (如航空航天的 IC 要求能抗强烈的宇宙辐射). 设计全定制电路时, 对版图设计系统常常要加以人工干预, 以便把它包含的每一个器件位置、连接关系都安排得合理、紧凑, 所以是一种特别花费人力和时间的设计方法, 耗时往往是以人月或人年作单位来计算的. 对于那些生产批量很大 (如电视机、电话机电路), 使用周期很长 (如电源电路、通用的运放) 的电路通常采用全定制方法.

2. 标准单元法 (Standard Cell) 各 IC 生产厂家都有自己的标准单元库. 根据电路的需要从库中调出所需单元, 进行人工/自动布局布线, 生成版图. 它的目标 是在满足工艺约束和电性能条件下, 力图使版图面积最小, 总连线长度最短. 目前, 先进的布局布线工具都可以支持 多层布线, 能对版图面积进行压缩优化, 并保证符合设计规则, 布局布线速度十分迅速, 布通率达 100%.

3. 门阵列法 (Gate Array)

门阵列法和门海 (Sea of Gate) 是预先在 IC 芯片上做好了基本门或单元 阵列, 再根据用户的电路要求, 选择预制芯片阵列中的适当的单元进行布线, 最后只需要给出金属连线所需要的版图: 在单层布线工艺中, 只需要单层的金属连线版图; 在多层布线工艺中, 除了多层的连线版图外, 还需要通孔的版图. 通孔不同于接触孔: 它是用来完成各层金属线相连的连接孔.

4. 可编程逻辑器件方法(Programmable Logic Device)

由逻辑单元阵列组成的通用芯片, 通过编程去选择单元及其互连关系, 这种设计方法的特点在于 “可编程”. 逻辑单元则可以是门, 触发器, 移位寄存器, 甚至更大一些的宏单元. 一般采用 EPROM 作可编程器件, 通过它们将布局布线的结果映射到逻辑阵列中, 形成

芯片。例如，较早打入中国市场的美国 Xilinx 公司的现场可编程门阵列 FPGA (Field Programmable Gate Array) 就是用先进的 CMOS 工艺制造的。FPGA 的两个最大特点是：设计完成后，无需等待 IC 生产，而是直接得到了实际应用的芯片；一个 FPGA 芯片可以反复设计和使用，因为互连性可以通过紫外线或电学办法实现擦除，从而实现了反复编程，再次利用了芯片。采用 FPGA 形式设计芯片，成本低，耗时少，更可回避高昂的设计经费和风险，尤其适合科研部门和高等院校的科研部门作设计，它已成为电子系统中一个崭新的极其受欢迎的设计方法。

1.4.4 版图的验证

集成电路的版图需要通过验证才能保证其正确和可靠。验证手段有几何设计规则检查、电气规则检查、版图与电路图一致性检查，以及由版图提取参数后作后仿真。

一个好的设计系统，必须具备友好的设计环境，所谓友好的设计环境是指友好的用户界面/接口（Interface）和友好的框架结构(Framework)。前者是指系统软件能提供方便的主菜单，子菜单，热键，清晰的命令选择表，可打开多重窗口(甚至是不同属性的窗口)；器件库的浏览和管理都很方便；可以即时观察仿真得到的波形，并进行比较等。后者是指框架结构的操作系统具有开放性，集成化，对数据的处理和库的管理都十分方便；用一个服务器可管理多个独立的工作站。各个工作站既可以独立地进行编辑，又可以互相调用资源，真正实现工作站之间的通讯；允许前台和后台的数据处理同时进行，必要时，又可随时监控后台作业的执行情况。

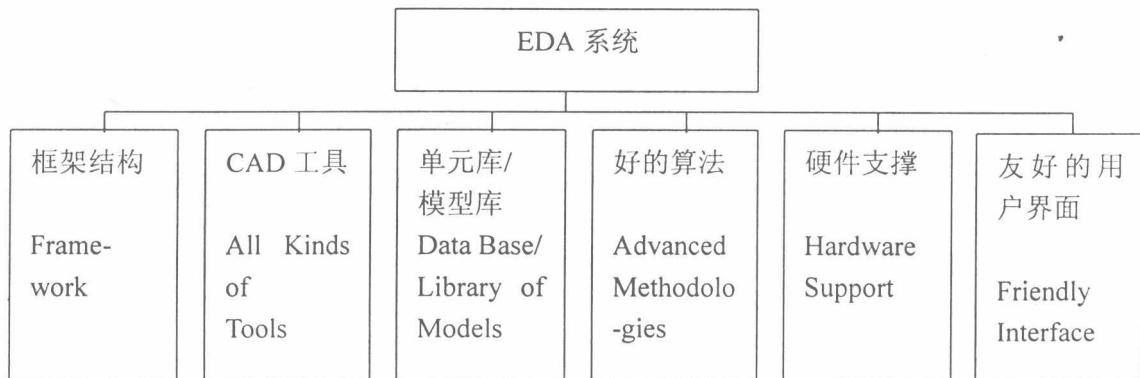


图 1.4 一个好的 EDA 系统的主要组成部分

一个完善的友好的 EDA 系统，使用时会让用户感到得心应手。一个好的 EDA 系统，各部分之间应能协调工作，其主要的部分如图 1.4 所示。

国际上，各 EDA 公司竞争激烈。依市场份额，这几年列于前几位的几家公司是 CADENCE，Mentor Graphics，Synopsys 和 Viewlogic。我们将只介绍目前在中国占有市场最多的前两家公司。

1.5 现有主要 EDA 系统的简单介绍

EDA(Electronic Design Automation)系统所包含的设计手段是很齐全的。各 EDA 公司都开发了很多软件包。它们适用的范围都很明确，如有适应整个电子系统设计用的，适应 IC 设计用

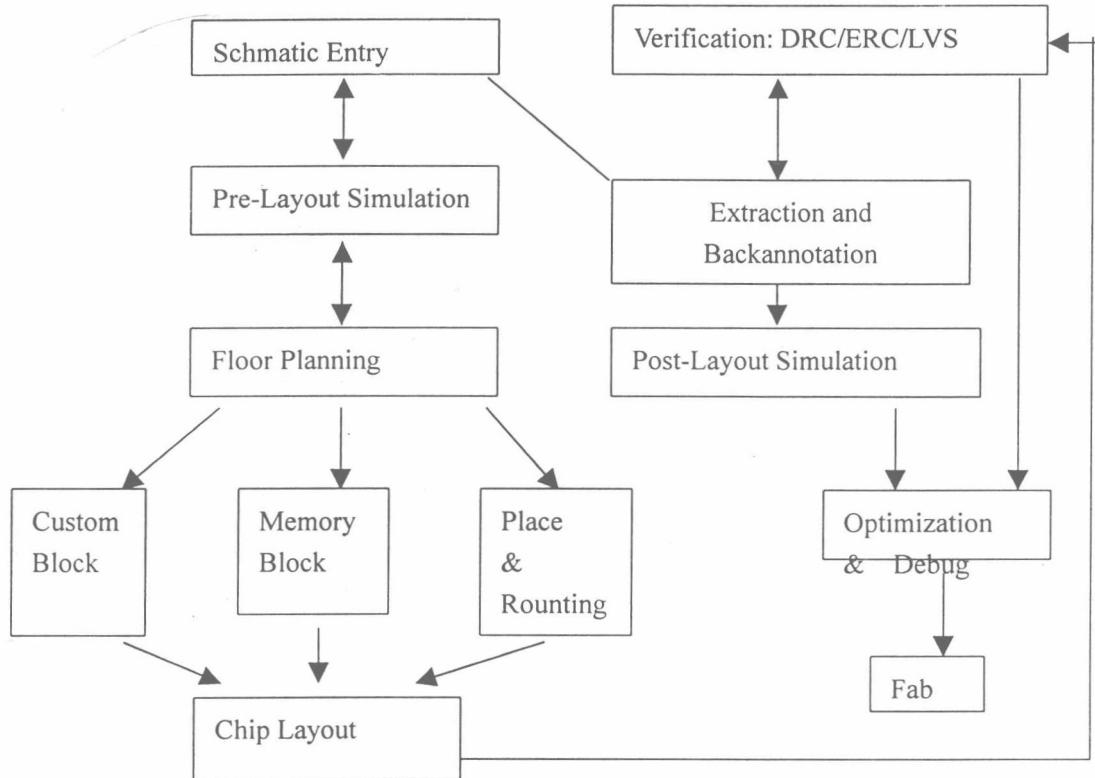


图 1.5 CADENCE 和 Mentor Graphics 公司的通用 IC 设计软件包的主要模块
 的,适应印制版 PCB(Printed Circuit Board)设计的.即使是适应 IC 设计用的软件包,也因为 IC 的
 类型不同,软件包也不一样. 如有适合 ASIC(Application-Specific Integrated Circuit) 从顶到底设
 计的,有适合通用 IC 设计的,有适合 FPGA 从顶到底设计的

图 1.5 是通用 IC 设计软件包的主要模块,它们的功能包括:(前)仿真、建库、布局、布线、
 提取、验证 (DRC, ERC&LVS), (后) 仿真以及版图的优化等. 仿真有两步,定下了线路,尚
 未做 Layout,因而未考虑分布参数的仿真是前仿真; Layout 完成之后的仿真,考虑了分布参数对
 交直流参数的影响, 叫后仿真. 这两步仿真使用的工具是一样的.Mentor 使用 Eldo/AccuSimII,
 而 CADENCE 系统使用的是 CADENCE SPICE.

由于软件包的功能各异,且价格昂贵,所以在做 EDA 系统的配置时, 目的应该十分明确. 总
 的原则: 首先, 需要设计什么样的电路,就配置什么样的软件包. 其次是应该适当地留有余地,便
 于日后扩大设计的规模,增加功能模块. 最后,当然还要尽可能考虑到经济因素,因为对 EDA 系
 统的投资都是十分庞大的.

1.6 CAD 技术基本概念

为了使大家将来能很快掌握各种 CAD 系统，介绍一些基本概念和专业术语是必要的.尽管各系统的实际情况可能不同，但基本概念是通用的.刚开始，对它们难理解，但过了一段时间，回头再看看，定会有进一步较深刻的理解.

- 层次设计（Hierarchy Design）它是一种设计方法，将整个电路按一定的功能或结构划分成若干子电路，每个子电路还可划分成更小的子电路.每个子电路都在它的上一层被抽象为一个子单元（Instance）.
- 视图（View）一个电路单元（Cell）要对应若干种类型的数据，如电路图数据，符号图数据，版图数据，它们分别用 Schematic View，Symbolic View，Layout View 来描述.
- 单元（Cell）一个电路单元就是能完成某一功能的或是机构上完整的一部分电路.
- 电路图（Schematic）用电气原理图对电路单元（Cell）的功能作具体描述.
- 符号图（Symbolic）用符号图来描述单元（Cell），如用门电路，触发器，运放等符号.
- 版图（Layout）依光刻层次来描述电路单元（Cell）.
- 实体单元（Instance）上层单元对下层单元的一次引用（或称调用），叫做那个子单元的一个 Instance.
- 端口（Port）是单元与外界的接口，为其他电路对该单元的引用提供方便.端口有以下几种类型：Input，Output，Input/Output，Vdd，Gnd.
- 网（Net）也叫线网，用来连接 Instance，Port，Device.
- 网表(Netlist),表示 Device ,Instance ,Port 以及它们之间连接关系的文件.
- 连线（Wire）常指版图和电路图上的实际的连线.
- 总线（Bus）指传输一组信号的连线.
- 器件（Device）版图或电路图上的实际的晶体管，二极管，电阻，电容等.
- 图形元素（Graphic Element）基本的几何图形，包括 Line, Wire, Rectangle(Box), Polygon, Circle, Arc 等.
- 设计规则检查（Design Rule Check）几何图形最小宽度，间隔等规则的检查.
- 电学规则检查（Electrical Rule Check）检查设计是否符合电学规则，如要求两个端口不能接到同一个线网上，单元间不能递归调用.
- 版图和线路图的同一性验证 LVS(Layer Versus Schematic)，验证从版图提取的网表和从线路图提取的网表是否一致.
- 当前窗口（Current Window）设计时当前正在操作的窗口.很多系统可以同时开几个窗口，并能首先窗口之间的切换.
- 作业（Job）计算机运行某一具体任务的过程叫“作业”.在当前窗口运行，叫“前台作业”，否则，就是“后台作业”.后台作业的同时，当前窗口仍可进行设计.
- 优先级（Priority）作业或处理的先后顺序.
- 排序（Queue）依优先级排队，等待处理.
- 设置（Setup）创建一个常用和方便的操作环境的过程叫“设置”.如进行版图设计时，常要设置好当前输入层，格点，坐标轴，层次颜色，角度，用正多边形来近似圆的边数等.
- 可选项（Option）指定命令或处理的参数，类型等.
- 缺省值（Default）用户不赋值时系统或程序自动赋与的参数值.

- 启动（Start）进入某个设计系统或功能模块，也叫“进入”.
- 退出（Exit）离开某个设计系统或功能模块.
- 菜单（Menu）列在 Window 明显位置的命令的集合.在顶上 的一般是主菜单.当用鼠标点中主菜单的某个命令时，有时会出现另一个小菜单供选用.小菜单一般称为弹出菜单（Pop—Menu），弹出菜单越多，操纵越方便.
- 命令格式（Command Format）命令应遵循的规则.
- 数据格式（Data Format）数据应遵循的规则.重要的数据格式有：GDS （Stream），CIF，TDB，Applicon，PG.一个好的系统能方便地实现不同数据格式之间的转换.对一个设计系统，了解它能接受那些数据格式，能生成那些数据格式，都是十分重要的.接触一个新的系统，首先就要搞清楚.
- 格式化（Formatting ）指软盘，硬盘，磁带等介质的初始化，将介质上的数据全清掉，重新写.执行此操作应慎重.
- 转换（Transform/Transfer/Exchange）将一种数据格式转换成另一种数据格式.
- 数据库（Data Base/Library）同一类数据的集合.设计公司的单元数据库因为集中了许多技术秘密，往往是保密的.而 Fab 则相反，为了吸引更多的客户前来投片，愿意公开单元数据库.
- 备份（Backup）为了数据的安全起见，常常要将设计的结果，甚至整个数据库，拷贝保存.

