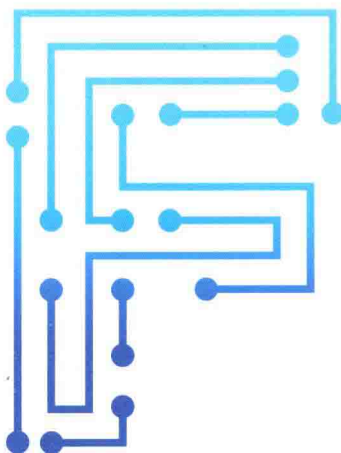
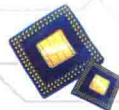




DESIGN AND SIMULATION OF
FPGA APPLICATIONS

FPGA应用开发和仿真

王贞炎 编著



机械工业出版社
China Machine Press

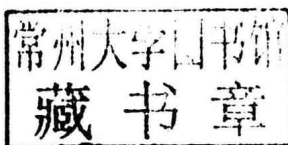


电子电气工程师技术丛书

FPGA应用开发和仿真

DESIGN AND SIMULATION OF
FPGA APPLICATIONS

王贞炎 编著



机械工业出版社
China Machine Press

图书在版编目 (CIP) 数据

FPGA 应用开发和仿真 / 王贞炎编著. —北京: 机械工业出版社, 2017.12
(电子电气工程师技术丛书)

ISBN 978-7-111-58278-6

I. F… II. 王… III. 可编程序逻辑器件—系统设计 IV. TP332.1

中国版本图书馆 CIP 数据核字 (2017) 第 259841 号

FPGA 应用开发和仿真

出版发行: 机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码: 100037)

责任编辑: 余 洁

责任校对: 殷 虹

印 刷: 中国电影出版社印刷厂

版 次: 2018 年 5 月第 1 版第 1 次印刷

开 本: 186mm × 240mm 1/16

印 张: 24.75

书 号: ISBN 978-7-111-58278-6

定 价: 79.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88379426 88361066

投稿热线: (010) 88379604

购书热线: (010) 68326294 88379649 68995259

读者信箱: hzit@hzbook.com

版权所有 • 侵权必究

封底无防伪标均为盗版

本书法律顾问: 北京大成律师事务所 韩光 / 邹晓东

笔者 2004 年开始学习 FPGA，并被其强大的灵活性所吸引，从此一切成本不敏感的项目能用 FPGA 的，则不会考虑其他方案。从简单的逻辑控制、MCU 替代到高速的信号处理、网络与通信应用，没有什么是一片 FPGA（或含有处理器核）不能驾驭的，“一片不行，那就两片！”在成本不敏感的领域，如科研、产品或芯片原型研发和验证中，FPGA 扮演了极其重要的角色，因为在这些领域往往包含大量特殊的、创新的定制逻辑和功能，或者具备极高的数据传输带宽，并非 MCU、MPU（DSP 是 MPU 的一种）或应用处理器所能胜任。

即使是 MCU 或 MPU 能够胜任的工作，若使用 FPGA 来完成，你可以肆意挥洒自己的创意，构建符合自己习惯的逻辑接口和功能，创造符合特殊要求的功能模块和处理器外设，而不必像使用通用 MCU 或 MPU 那样，需要学习为了功能通用而设置的纷繁复杂的接口、控制寄存器或 API 函数。当然，一切的前提是项目成本不敏感，并且你具备深厚的 FPGA 开发功力——这比 MCU 或 MPU 开发要难很多。

但终端产品领域是 FPGA 尚无法触及的，主要限制是成本、功耗和开发难度。在成本和功耗上，FPGA 灵活的本质决定了它无法与 MCU 或 MPU 抗衡，同时终端产品往往出货量也很大，因而在高带宽或特殊定制逻辑方面，也可以由 ASIC 胜任——ASIC 在量大时成本极低。

而开发难度大则源于多个方面。在理论方面，想要学好 FPGA，甚至说想要入门 FPGA，都必须掌握扎实的数字逻辑基础知识。在语言方面，用于 FPGA 开发的硬件描述语言（HDL）描述的数字逻辑电路是并行的，与人类思维的串行性（即一步一步的思考）不符，而 MCU 等开发使用的程序语言则符合人类思维的串行性，相对易于入门和掌握。依笔者浅见，“程序”一词含有“依序执行的过程”之意，与可综合的硬件描述语言的并行性不符，因而本书尽量避免使用“程序”一词指代可综合的硬件描述语言代码。

开发困难还源于 FPGA 技术近年来的快速发展和 FPGA 相关教育的滞后。

笔者自六年前开始面向华中科技大学启明学院电工电子科技创新中心（以下简称“创新中心”）的学生开设与 FPGA 应用相关的选修课，并为他们设计开发板，无论课程内容还是开发板，每年都可能会变动以跟进新的技术发展。

创新中心的学生主要来自全校各电类相关院系，并经过严格的考核选入，都是理论成绩和实践能力兼优并对电子技术有着浓厚兴趣的学生。即便如此，笔者依然感受到 FPGA 应用教学的困难，特别是在引导和帮助他们使用 FPGA 实现具有一定难度和深度的功能的时候，或者在实现一个完备的电子电路系统，比如将 FPGA 用作大学生电子设计竞赛作品主控或者各类研究、双创项目的主要实现平台的时候。

笔者以为，FPGA 应用教学的困难直接反映了数字电路应用教学的困难，这与传统数字电路课程设置不无关系。在电子技术子领域日趋细分、国内大学电类专业日趋细分的当代，侧重数字电路应用的专业（如通信、电气、自动化等）仍然在深入学习 SR 锁存器的电路构成，深入学习如何用 74 系列 IC 设计异步时序逻辑电路。笔者并不认为这些不重要，但以为这些应该是侧重数字电路理论的专业（如电子、电信等）才需要深入学习的内容，毕竟侧重数字电路应用的专业学生以后一般不需要设计 IC；不需要在数字逻辑电路中做晶体管级的优化；也不需要为少数关键路径而动用异步逻辑、锁存器逻辑。相应地，在侧重数字电路应用的专业中，现代数字电路应用中的同步时序逻辑内容并没有提升到应有的地位，与之相关的时钟概念和知识、常用的时序逻辑功能单元、基础的时序分析概念和知识也是比较缺失的。

在本书中，笔者提炼和扩展了传统数字电路课程中与 FPGA 应用相关的部分，形成了本书的第 1 章，便于读者快速强化 FPGA 应用设计所需的数字电路基础知识，尚未学习数字电路课程的低年级读者也可以通过学习第 1 章来入门数字电路基础。

第 2 章则是 SystemVerilog（IEEE 1800—2012）简明语法讲解，主要侧重可综合（即可以在 FPGA 中实现）的语法，最新的 IEEE 1800—2012 标准较早期版本引入了不少“漂亮”的语法元素，让笔者急切地想与读者分享，后果是少数理应可综合的语法在目前主流开发工具中尚不支持，或许它们还需要一点时间来跟进，遇到这些特例，书中均会给出解决方法。

第 3 章是使用 ModelSim 进行 Verilog 功能仿真的简单教程。

第 4 章是 Verilog 的基本应用，这一章主要介绍各种数字逻辑基本功能单元的描述，并着重介绍了时钟、使能的概念和跨时钟域处理。从这一章起，我们正式开始了 FPGA 应用设计之旅。

第 5 章介绍 IO 规范，首先通识性地介绍了 IO 连接的常识和常见电平规范，而后以四种常见外部逻辑接口规范为例，介绍了通用接口逻辑的设计和实现。希望读者能在学习过程中领会到此类设计的一般思路和处理方法。

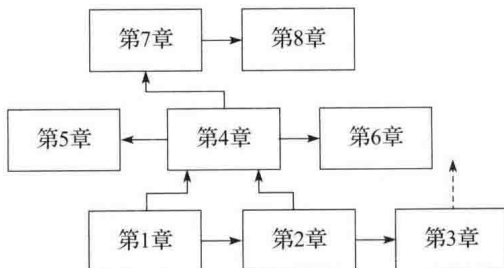
第 6 章介绍片上系统的内部互连。片上系统（SoC）结合了通用处理器和 FPGA 逻辑的优势，实现了软硬件协同设计，是当下 FPGA 应用技术的热门。而要充分利用 SoC 的优势，发挥软硬件协同的潜力，处理器系统与 FPGA 逻辑的高速互连至关重要。此章从一种简单的互连接口入手，逐步过渡到目前应用最为广泛的 AXI 互连协议。

第 7 章介绍 Verilog 在数字信号处理中的基本应用，主要介绍了一些基础数字信号处理算法的实现，包括频率合成、FIR 和 IIR 滤波器、采样率变换、傅里叶变换和常见于数字控制系统

的 PID 控制器。

第 8 章介绍 Verilog 在数字通信中的基本应用，主要介绍了基带编解码、各类基础调制解调的实现。

这些章节的依赖关系如下图所示。



本书侧重 Verilog 在 FPGA 中的应用基础，对于特定 FPGA 芯片、特定开发工具、特定外部连接和具体系统案例，请关注即将出版的本书的姊妹篇。

本书特别注重理论与工程实现的结合，以实现为主，以相关理论的结论为指导，读者应着重理解理论与实现的对应关系，注意培养将理论转换为工程实现的能力。

本书中的代码均为可综合代码，均是从笔者多年教学和工程实践中实际应用过的代码中提炼而来的，具备极高的实践参考价值，并大量采用参数化设计方法，大量采用生成块和常量表达式/函数，具备极高的可重用性。书中不可综合的代码只有：明确说明为测试平台；明确说明有些开发工具尚不支持的某些新语法，但一般会给出修改方法。

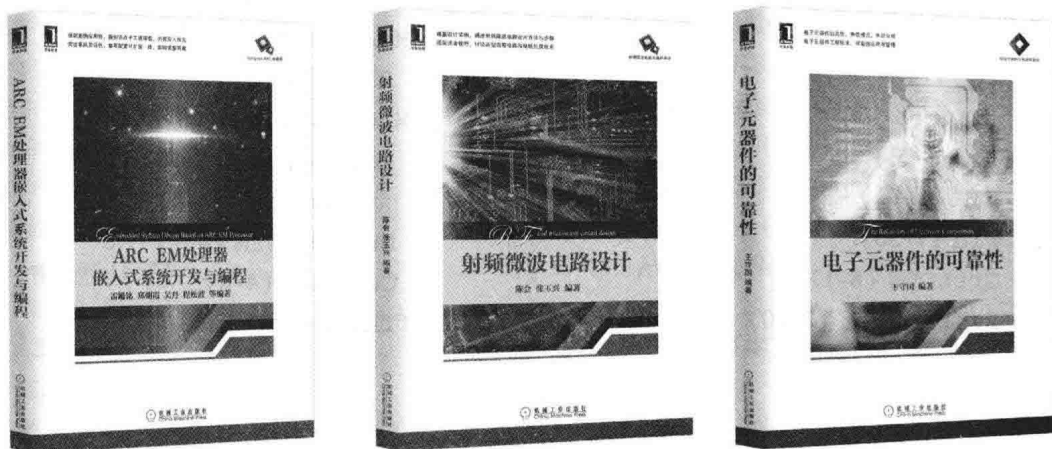
本书是笔者多年 FPGA 开发和教学经验的总结，弥补了多年来面向创新中心学生讲授 FPGA 应用课程时的教材缺失——虽然优秀教材有很多，但并没有特别吻合笔者思路和学生要求的。希望本书能对正在学习 FPGA 应用技术的本、专科学生给予有力的帮助，也希望能给正在使用 FPGA 进行项目开发的在校研究生、在业工程师一点借鉴和提示。

书中涉及少数较新的英文术语，因未见到广泛统一或权威的翻译，笔者尝试对其进行了翻译并在文中保留了英文，便于读者对照理解。

笔者水平有限，书中难免有偏颇谬误之处，欢迎广大读者批评指正！

最后，感谢创新中心尹仕、肖看老师和电气与电子工程学院实验教学中心的同事们！感谢我的父母、女友！感谢创新中心 605 实验室的同学们！由于他们的支持和帮助，本书才得以顺利完成。特别感谢姜鑫同学通读了书稿，并协助我完成了部分审校工作；特别感谢我的女友帮助绘制了书中电路图的国标版本，特别感谢出版社的编辑们进一步修订了这些电路图。

推荐阅读



ARC EM处理器嵌入式系统开发与编程

作者：雷鑑铭 等 ISBN：978-7-111-51778-8 定价：45.00元

本书以实际的嵌入式系统产品应用与开发为主线，力求透彻讲解开发中所涉及的庞大而复杂的相关知识。书中第1~5章为基础篇，介绍了ARC 嵌入式系统的基础知识和开发过程中需要的一些理论知识，具体包括ARC嵌入式系统简介、ARC EM处理器介绍、ARC EM编程模型、中断及异常处理、汇编语言程序设计以及C/C++与汇编语言的混合编程等内容。第6~9章为实践篇，介绍了建立嵌入式开发环境、搭建嵌入式硬件开发平台及开发案例，具体包括ARCEM处理器的开发及调试环境、MQX实时操作系统、EM Starter Kit FPGA开发板介绍以及嵌入式系统应用实例开发等内容。第10~11章介绍了ARC EM处理器特有的可配置及可扩展APEX属性，以及如何在处理器设计中利用这种可配置及可扩展性实现设计优化。书中附录包含了本书涉及的指令、专业词汇的缩写及其详尽解释。

射频微波电路设计

作者：陈会 张玉兴 ISBN：978-7-111-49287-0 定价：45.00元

本书讲述了广泛应用于无线通信、雷达、遥感遥测等现代电子系统中的射频微波电路，通过大量实例阐述了经典射频微波电路的设计方法与步骤，主要内容涉及射频微波电路概论。

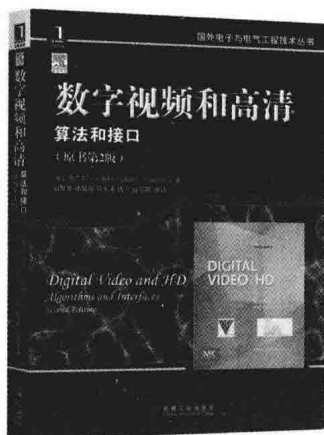
传输线基本理论与散射参数、射频CAD基础、射频微波滤波器、放大器、功分器与合成器、天线等。同时，针对近年来出现的一些新型微带电路与技术也进行了介绍与讨论，主要包括：微带/共面波导（CPW）、微带/槽线波导、基片集成波导（SIW）等双面印制板电路。因此，本书不仅适合于无线通信与雷达等电子技术相关专业的本科生与研究生作为教材使用，而且也可以作为各种从事电子技术相关工作的专业人士的参考书。

电子元器件的可靠性

作者：王守国 ISBN：978-7-111-47170-7 定价：49.00元

本书从可靠性基本概念、可靠性科学研究的主要内容出发，给出可靠性数学的基础知识，讨论威布尔分布的应用；通过电子元器件的可靠性试验，如筛选试验、寿命试验、鉴定试验等内容，诠释可靠性物理的核心知识。接着，详细介绍电子元器件的类型、失效模式和失效分析等，阐述电子元器件的可靠性应用。最后，着重介绍器件的生产制备和可靠性保证等可靠性管理的内容。本书内容立足于专业基础，结合数理统计等数学工具，实用性强，旨在帮助读者掌握可靠性科学的理论工具，以及电子元器件可靠性应用的工程技术，提高实际操作能力。

推荐阅读



信号、系统及推理

作者：(美) Alan V. Oppenheim George C. Verghese 译者：李玉柏 等

中文版 ISBN: 978-7-111-57390-6 英文版 ISBN: 978-7-111-57082-0 定价: 99.00元

本书是美国麻省理工学院著名教授奥本海姆的最新力作，详细阐述了确定性信号与系统的性质和表示形式，包括群延迟和状态空间模型的结构与行为；引入了相关函数和功率谱密度来描述和处理随机信号。本书涉及的应用实例包括脉冲幅度调制，基于观测器的反馈控制，最小均方误差估计下的最佳线性滤波器，以及匹配滤波；强调了基于模型的推理方法，特别是针对状态估计、信号估计和信号检测的应用。本书融合并扩展了信号与系统时频域分析的基本素材，以及与此相关且重要的概率论知识，这些都是许多工程和应用科学领域的分析基础，如信号处理、控制、通信、金融工程、生物医学等领域。

离散时间信号处理（原书第3版·精编版）

作者：(美) Alan V. Oppenheim Ronald W. Schaffer 译者：李玉柏 潘晔 等

ISBN: 978-7-111-55959-7 定价: 119.00元

本书是我国数字信号处理相关课程使用的最经典的教材之一，为了更好地适应国内数字信号处理相关课程开设的具体情况，本书对英文原书《离散时间信号处理（第3版）》进行缩编。英文原书第3版是美国麻省理工学院Alan V. Oppenheim教授等经过十年的教学实践，对2009年出版的《离散时间信号处理（第2版）》进行的修订，第3版注重揭示一个学科的基础知识、基本理论、基本方法，内容更加丰富，将滤波器参数设计法、倒谱分析又重新引入到教材中。同时增加了信号的参数模型方法和谱分析，以及新的量化噪声仿真的例子和基于样条推导内插滤波器的讨论。特别是例题和习题的设计十分丰富，增加了130多道精选的例题和习题，习题总数达到700多道，分为基础题、深入题和提高题，可提升学生和工程师们解决问题的能力。

数字视频和高清：算法和接口（原书第2版）

作者：(加) Charles Poynton 译者：刘开华 褚晶辉 等 ISBN: 978-7-111-56650-2 定价: 99.00元

本书精辟阐述了数字视频系统工程理论，涵盖了标准清晰度电视（SDTV）、高清晰度电视（HDTV）和压缩系统，并包含了大量的插图。内容主要包括了：基本概念的数字化、采样、量化和过滤，图像采集与显示，SDTV和HDTV编码，彩色视频编码，模拟NTSC和PAL，压缩技术。本书第2版涵盖新兴的压缩系统，包括NTSC、PAL、H.264和VP8 / WebM，增强JPEG，详细的信息编码及MPEG-2系统、数字视频处理中的元数据。适合作为高等院校电子与信息工程、通信工程、计算机、数字媒体等相关专业高年级本科生和研究生的“数字视频技术”课程教材或教学参考书，也可供从事视频开发的工程师参考。

推荐阅读



模拟电路设计：分立与集成

作者：(美) Sergio Franco 译者：雷铭 余国义 邹志革 邹雪城
ISBN: 978-7-111-57781-2 定价：119.00元

本书是针对电子工程专业中致力于将模拟电子学作为自身事业的学生和集成电路设计工程师而准备的。前三章介绍二极管、双极型晶体管和MOS场效应管，注重较为传统的分立电路设计方法，有助于学生通过物理洞察力来掌握电路基础知识；后续章节介绍模拟集成电路子模块、典型模拟集成电路、频率和时间响应、反馈、稳定性和噪声等集成电路内部工作原理（以优化其应用）。本书涵盖的分立与集成电路设计内容，有助于培养读者的芯片设计能力和电路板设计能力。

CMOS数字集成电路设计

作者：(美) Charles Hawkins (西班牙) Jaume Segura (美) Payman Zarkesh-Ha
译者：王昱阳 尹说 ISBN: 978-7-111-52933-0 定价：69.00元

本书涵盖了数字CMOS集成电路的设计技术，教材编写采用的新颖的讲述方法，并不要求学生已经学习过模拟电子学的知识，有利于大学灵活地安排教学计划。本书完全放弃了涉及双极型器件内容，只关注数字集成电路的主流工艺——CMOS数字电路设计。书中引入了大量的实例，每章最后也给出了丰富的练习题，使得学生能将学到的知识与实际结合。可作为为数字CMOS集成电路的本科教材。

复杂电子系统建模与设计

作者：(英) Peter Wilson (美) H.Alan Mantooth 译者：黎飞 王志功
ISBN: 978-7-111-57132-2 定价：89.00元

本书分三个部分：第一部分是基于模型的工程技术的基础介绍，包括第1-4章。主要内容有概述，设计和验证流程，设计分析方法和工具，系统建模的基本概念、专用建模技术及建模工具等；第二部分介绍建模方法，包括第5-11章，分别介绍了图形建模法、框图建模法及系统分析、多域建模法、基于事件建模法快速模拟建模法、基于模型的优化技术、统计学的和概率学的建模法；第三部分介绍设计方法，包括第12-13章，介绍设计流程和复杂电子系统设计实例。

目 录 Contents

前言

第1章 数字电路基础 1

1.1 模拟电路与数字电路 1

1.2 二进制相关知识 3

1.2.1 二进制和其他进制 3

1.2.2 进制间的相互转换 4

1.2.3 二进制的四则运算 5

1.3 二进制在电路中的表达 6

1.3.1 有限字长和补码 6

1.3.2 负数、有符号数和无符号数 6

1.4 门电路和基本逻辑运算 10

1.4.1 非门、与门和或门 11

1.4.2 与非门和或非门 12

1.4.3 异或门和同或门 12

1.4.4 三种表达形式的转换 13

1.4.5 基本门的电路实现 14

1.4.6 三态输出和漏极开路输出 15

1.4.7 波形图 17

1.4.8 门电路的一些非典型应用 18

1.5 逻辑代数 22

1.5.1 基本定律 22

1.5.2 表达式的代数化简法 23

1.5.3 卡诺图化简法 23

1.6 基本组合逻辑 24

1.6.1 编码器和译码器 24

1.6.2 未定义的输入状态 26

1.6.3 数据选择器 27

1.6.4 延迟和竞争冒险 27

1.6.5 加法器 28

1.6.6 乘法器 31

1.6.7 数值比较器 32

1.7 锁存器 32

1.7.1 SR 锁存器 32

1.7.2 D 锁存器 33

1.8 触发器 34

1.8.1 D 触发器、时钟和使能 34

1.8.2 D 触发器的异步和同步复位 36

1.8.3 D 触发器的建立时间、保持时间和传输延迟 37

1.8.4 其他触发器 38

1.9 时序逻辑 40

1.9.1 移位寄存器和串-并互换 40

1.9.2 延迟链 42

1.9.3 分频器 43

1.9.4 计数器	44	2.9.6 自增赋值和自减赋值	77
1.9.5 同步时序逻辑	46	2.9.7 条件判断相关运算符	78
1.9.6 累加器	48	2.9.8 条件运算符	79
1.10 存储器	49	2.9.9 let 语句	79
1.10.1 存储器容量和类型	49	2.10 结构和联合	80
1.10.2 SRAM	50	2.11 数组	82
1.10.3 双端口 SRAM	54	2.12 赋值、过程和块	83
1.10.4 同步 SRAM	54	2.12.1 赋值的延迟	84
1.11 小数	55	2.12.2 赋值的强度	85
1.11.1 定点小数及其范围和 误差	55	2.12.3 流程控制语句	86
1.11.2 定点小数的运算	56	2.12.4 always 过程	88
1.11.3 浮点小数	58	2.12.5 阻塞和非阻塞赋值	91
第2章 Verilog HDL 和 SystemVerilog	60	2.13 模块	93
2.1 硬件描述语言简介	60	2.14 接口	97
2.2 设计方法和流程	62	2.15 生成块	100
2.3 标识符和关键字	63	2.16 任务和函数	101
2.4 值、数和字面量	63	2.17 包	102
2.4.1 整型常数	64	2.18 系统任务和函数	103
2.4.2 浮点常数	65	2.18.1 显示相关	104
2.4.3 时间常数和字符串常数	65	2.18.2 文件相关	105
2.5 线网	66	2.18.3 存储器相关	106
2.6 变量	67	2.18.4 仿真相关	107
2.7 参数和常量	68	2.18.5 错误和信息	107
2.8 类型和位宽转换	70	2.18.6 类型转换和数学函数	107
2.9 操作符和表达式	71	2.19 编译指令	108
2.9.1 位选取操作符	74	第3章 ModelSim 和仿真	111
2.9.2 位拼接和流运算符	74	3.1 仿真和测试的相关概念	111
2.9.3 按位逻辑运算符	76	3.2 测试代码编写	112
2.9.4 缩减运算符	76	3.2.1 时钟的产生	112
2.9.5 移位	77	3.2.2 复位的产生	114
		3.2.3 一般输入的产生	115
		3.3 ModelSim 软件仿真流程	118

3.3.1 主界面简介	118
3.3.2 创建工程	119
3.3.3 向工程中添加文件	121
3.3.4 开始仿真	122
3.3.5 带有信号和波形的例子	124
3.4 波形和格式	127

第4章 Verilog 基本应用 130

4.1 代码风格	130
4.2 常用组合逻辑单元的描述	132
4.2.1 编码器和译码器	132
4.2.2 数据选择器	133
4.3 常用时序逻辑单元的描述	133
4.3.1 移位寄存器	133
4.3.2 延迟链	134
4.3.3 计数器	134
4.3.4 累加器	136
4.4 时钟域和使能	137
4.5 跨时钟域问题	138
4.5.1 域外慢速跳沿	138
4.5.2 域间状态传递	140
4.5.3 域间事件传递	142
4.5.4 域间数据传递	144
4.6 存储器及其初始化	144
4.6.1 各种模式的存储器描述	145
4.6.2 存储器的初始化	148
4.7 用存储器实现延迟链	151
4.8 单时钟 FIFO	152
4.9 双时钟 FIFO	156
4.10 用户按键和数码 LED	157
4.10.1 用户按键处理	157
4.10.2 数码 LED	159
4.11 PWM 和死区	161

4.11.1 单端 PWM	161
4.11.2 差分 PWM	162
4.11.3 死区	165
4.12 正交增量编码器接口	166
4.13 有限状态机	170
4.13.1 秒表例子	171
4.13.2 数字示波器触发采样 例子	175

第5章 IO 规范与外部总线 182

5.1 单端信号和地	182
5.2 传输线与端接	184
5.3 差分信号	185
5.4 高速串行接口	188
5.5 UART	189
5.5.1 UART 规范介绍	189
5.5.2 发送器的设计	190
5.5.3 接收器的设计	193
5.5.4 UART 收发仿真	195
5.6 SPI	197
5.6.1 SPI 规范介绍	197
5.6.2 通用 SPI 主机设计	199
5.6.3 通用 SPI 从机设计	202
5.6.4 通用 SPI 主从机仿真	205
5.7 I ² C	207
5.7.1 I ² C 规范介绍	207
5.7.2 通用 I ² C 主机设计	211
5.7.3 通用 I ² C 从机设计	219
5.7.4 通用 I ² C 主从机仿真	224
5.8 I ² S	227
5.8.1 I ² S 接口介绍	227
5.8.2 I ² S 收发器设计和仿真	229

第6章 片上系统的内部互连 ... 232

6.1 简单存储器映射接口	232
6.1.1 从接口	233
6.1.2 与主机互连	238
6.1.3 主接口与仿真	241
6.2 流水线与流式数据	245
6.3 等待、延迟和握手	248
6.3.1 等待和延迟	248
6.3.2 握手	248
6.4 AXI4-Lite 接口	250
6.4.1 AXI4-Lite 接口介绍	250
6.4.2 从机范例	252
6.4.3 主机范例	255
6.4.4 主从机仿真	256
6.5 AXI4 接口	257
6.6 AXI4-Stream 接口	263
6.6.1 AXI4-Stream 接口介绍	263
6.6.2 范例和仿真	263

第7章 数字信号处理应用

7.1 基础知识简介	268
7.1.1 信号、系统和传输函数	268
7.1.2 基本元件的传输函数	270
7.1.3 采样率和采样定律	270
7.1.4 离散量化信号的信噪比	272
7.2 数值计算	273
7.2.1 乘法	273
7.2.2 除法	275
7.2.3 平方根	277
7.2.4 定点小数	279
7.3 数字频率合成	281
7.3.1 DDS	282
7.3.2 坐标旋转机	285

7.4 FIR 滤波器	290
7.5 IIR 滤波器	293
7.6 采样率变换	297
7.6.1 升采样	297
7.6.2 降采样	298
7.6.3 插零和抽取器	299
7.6.4 CIC 滤波器	300
7.6.5 采样率变换范例	304
7.7 快速傅里叶变换	308
7.7.1 多周期实现	311
7.7.2 流水线实现	319
7.8 PID 控制器	324

第8章 数字通信应用

8.1 线性反馈移位寄存器	329
8.2 循环冗余校验	331
8.3 基带编解码	333
8.4 基带通道的范例和仿真	336
8.5 混频和相干解调	339
8.6 AM 和 ASK	340
8.6.1 调制	340
8.6.2 解调	341
8.6.3 调制解调仿真	344
8.7 PM 和 PSK	346
8.7.1 调制	346
8.7.2 解调	348
8.7.3 调制解调仿真	349
8.8 FM 和 FSK	351
8.8.1 调制	351
8.8.2 解调	353
8.8.3 调制解调仿真	354
8.9 QPSK 和 QAM	356
8.9.1 QAM 调制	357

8.9.2	QAM 解调	360	8.10.2	QAM 载波恢复仿真	369
8.9.3	位同步和判决	361	附录 A	SystemVerilog	
8.9.4	调制解调仿真	363		关键字	373
8.10	载波同步和数字锁相环	366	附录 B	全书模块依赖关系	377
8.10.1	数字锁相环恢复载波	367			

数字电路基础

本章介绍数字电路的一些基础知识。在 FPGA 应用领域，对许多经典的数字电路知识的依赖逐渐减少，因而本章并不会太细致地讲述数字电路的基本原理和相关知识，而是提纲挈领地带领读者了解数字电路的原理并掌握 FPGA 开发必要的知识。

1.1 模拟电路与数字电路

在自然界中，特别是在宏观世界中，大多数物理量都是随时间连续变化的函数，而且取值也是连续的。例如声音，一个声压级约为 80dB、频率为 440Hz 的声音的声压随时间变化的函数图像如图 1-1 所示，它是一个正弦函数图像。我们称随时间变化的函数为时域信号，或简称为“信号”，称信号的图像为“波形”。

图 1-2 所示则是人声“啊”的声压波形。

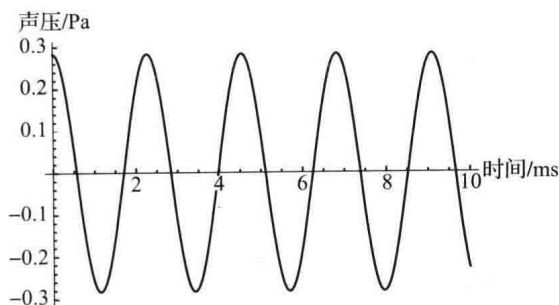


图 1-1 80dB、440Hz 声音的波形

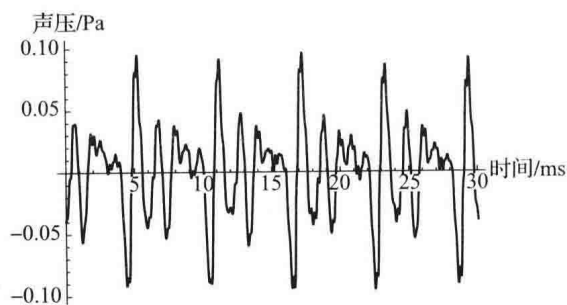


图 1-2 人声“啊”的波形

这两个信号都是在时间上连续，在取值上也连续，这样的信号称为“模拟信号”。

在电路中，可以用电压信号来表达声压信号，充当声压信号和电压信号相互转换的器件便是大家熟知的麦克风或扬声器。以一个扩音机为例，麦克风将空气中的声压信号转换为电路中的电压信号，常见的麦克风转换声压到电压的灵敏度在 10mV/Pa 量级，毫伏级的信号经由电压放大器放大至数伏或数十伏之后，再由功率放大器增大输出功率推动扬声器发声，常见的扬声器的灵敏度（在距离它 1m 处产生的声压与输入功率之比）为 90dB/W 左右。

像扩音机这样处理模拟信号的电路，称为模拟电路。在模拟电路中，一般使用电路节点上

的电压或回路中的电流来表达我们感兴趣的信号。

我们也可以直接使用“数”来表达信号，例如图 1-2 所示的人声“啊”的声压信号，其取值大致可以用区间 $(-0.1, 0.1)$ 的实数(以 Pa 为单位)来表达。信号在时间上连续，所以一段时间的信号需要无数个实数，而实数往往又是无限长的(比如循环小数或无理数)，所以这样用“数”表达信号的方式并不现实。

但是，在时间上我们并不需要记录无限个数值，可以每隔一段足够短的时间记录一个，比如每隔 $125\mu\text{s}$ 记录一个，这称为“采样”，“采样周期”为 $125\mu\text{s}$ ，即“采样率”为 $1/125\mu\text{s} = 8\text{kHz}$ ，或称 8kps (Samples per Second)，采样后，信号在时间上变得离散。在值域上也不必使用连续的实数区间，可以使用足够小的细分阶梯，比如把每个值四舍五入到整 1mPa ，称为“量化”，“量化间隔”是 1mPa ，即“分辨率”是 $0.2\text{Pa}/1\text{mPa} = 200$ 。只要采样率足够高、量化分辨率足够高，几乎就可以无损失地记录原始信号。图 1-3 所示是图 1-2 所示信号 $0 \sim 5\text{ms}$ 部分经过采样和量化之后的图像。

其中，数据值序列是： $\{-0.040, -0.035, -0.010, -0.003, 0.029, 0.039, 0.038, 0.010, \dots\}$ ，精确到 0.001 。

如果使用电子电路进行采样和量化，一般使用模-数转换器(ADC)，它可在一定的时间节拍控制下，将一定范围内的模拟电压信号，逐个线性地转换为一定范围内的有限字长的数。比如在 8kHz 的节拍下，将区间 $[0\text{V}, 1\text{V})$ 的电压线性地转换为 $[-128, 127]$ 的整数—— 0V 对应着 -128 、 $1\text{V}/256$ 对应着 -127 、 $\dots$ 、 $255\text{V}/256$ 对应着 127 。如果我们将图 1-2 所示的区间 $[-0.1\text{Pa}, 0.1\text{Pa})$ 的信号，经过 $10\text{mV}/\text{Pa}$ 灵敏度的麦克风，将得到区间 $[-1\text{mV}, 1\text{mV})$ 的电压信号；再经过 500 倍电压放大和 $+0.5\text{V}$ 的偏置，将得到区间 $[0\text{V}, 1\text{V})$ 的电压；最后使用 ADC，则可得到 $[-128, 127)$ 间的数，如图 1-4 所示。

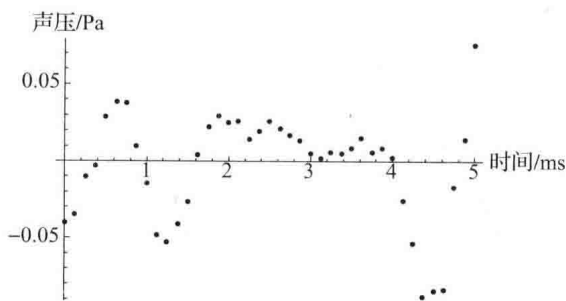


图 1-3 采样量化后的人声“啊”

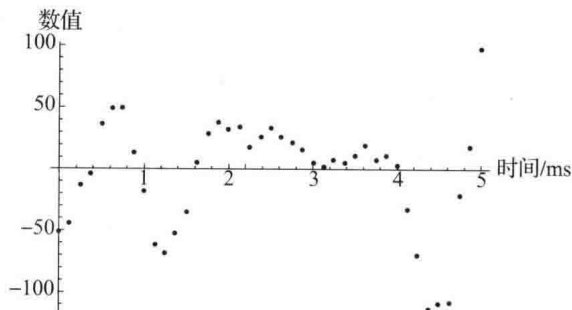


图 1-4 经过转换和 ADC 采样之后的人声“啊”

其中，数值序列是： $\{-51, -44, -13, -4, 37, 49, 49, 13, \dots\}$ 。

在现在的电子电路中，准确表达数值的方式是使用多个电路节点组成多位“二进制”，每个节点的电压代表一个二进制位。电压接近电源电压，称为“高电平”，代表二进制数字“1”，电压接近地电压(0V)，称为“低电平”，代表二进制数字“0”，表达二进制数值的多个节点也称为“总线”。当然，如果把节点电压按照高低区分为高电平、中电平和低电平，也可使用三进制来把多个节点的电平组合成数值。以此类推，还可以有其他进制的表达方法。

这种使用节点电平高低表达有限字长的数值、使用数值表达或处理信号、信号在时间上离散的电路，称为“数字电路”。目前几乎所有数字电路都是使用二进制来表达数值。

数字电路表达信息不易受到干扰，电路模式也相对模拟电路规整单一，但电路规模相较于

同等功能的模拟电路庞大很多。不过得益于大规模集成电路制造工艺和数字电路自动化设计工具的发展,数字电路的优势越来越明显,越来越多的信号处理、记录都采用数字电路实现,整个计算机技术的发展也是建立在数字电子技术之上。

当然,模拟电路也绝不会销声匿迹,其重要性从未因为数字电路的兴起而降低。往大处说,我们生活的宏观世界的一切都是模拟的,信息的处理、记录可以用数字方式,但信息的采集和复现一定是模拟的;往小处说,功率的放大、高带宽信号的处理、通信中的射频电路等许多地方,还是目前的数字电路无法涉及的。

1.2 二进制相关知识

1.2.1 二进制和其他进制

十进制是我们日常使用的进制,不同位的数字代表10的不同次幂,小数点左侧的数字为0次,向左依此增加,向右依此减小。例如:

$$299.792 = 2 \times 10^2 + 9 \times 10^1 + 9 \times 10^0 + 7 \times 10^{-1} + 9 \times 10^{-2} + 2 \times 10^{-3}$$

即:

$$Val = \sum_{i=-F}^{I-1} d_i \cdot 10^i \quad (1-1)$$

其中, F 是小数位数, I 是整数位数, d_i 是第 i 位上的数字,显然 $0 \leq d_i \leq 9$ 且 $d_i \in \mathbf{Z}$ 。

假设我们需要使用节点电平来表达某位上的数字,如果采用十进制则需要区分10个不同的电平,在后续计算和处理上会比较麻烦,而如果采用二进制,则只需区分高低两种电平,显然更为简单。

与十进制类似,可以定义二进制的值:

$$Val = \sum_{i=-F}^{I-1} b_i \cdot 2^i \quad (1-2)$$

其中, F 是小数位数, I 是整数位数, b_i 是第 i 位上的数字,显然 b_i 只能是0或1。于是有这样的例子:

$$(11001.011)_2 = 2^4 + 2^3 + 2^0 + 2^{-2} + 2^{-3} = 25.375$$

其中括号右下角的“2”表示括号内是二进制数,以示与十进制的区分。

当然也可以有负数:

$$(-101.101)_2 = -(2^2 + 2^0 + 2^{-1} + 2^{-3}) = -5.625$$

有时也这样写二进制数:0b11011.101、-0b101.101,b取binary之意。

注意,本书后续称二进制数的第 i 位均指代表的数量等于 2^i 的那一位,这个 2^i 也称为第 i 位的“权”,如0b101.01:

位	第2位	第1位	第0位	第-1位	第-2位
数字	1	0	1.	0	1
权	4	2	1	0.5	0.25

小数点左侧那一位称为“第0位”,再向左依次称为“第1位”、“第2位”、…,向右依次称为“第-1位”、“第-2位”、…

与式(1-2)类似,还有十六进制: