

轻松玩转 DSP

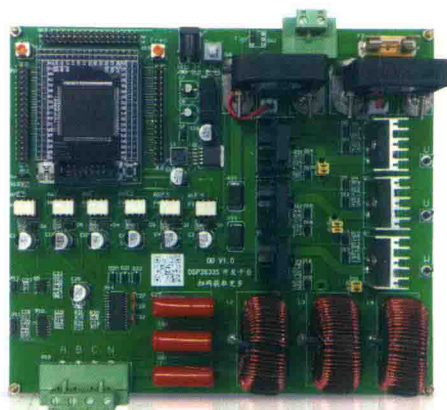
——基于 TMS320F2833x

主编 马骏杰 尹艳浩 高俊山 王旭东



附赠电子教案、相关源代码

<http://www.cmpedu.com>



机械工业出版社
CHINA MACHINE PRESS

轻松玩转 DSP——基于 TMS320F2833x

主编 马俊杰 尹艳浩 高俊山 王旭东
参编 谢金宝 张思艳 孙轶男 蒋 伟



机械工业出版社

本书系统解析了 DSP 内部模块之间的耦合关系,详细阐述了 DSP 操作的盲点及误区,并给出了作者对于这款 DSP 的独特理解。本书注重工程应用,从基础模块、数字电源、数字锁相环、数字滤波器、电机控制、APF 控制多个角度分析了数字化实现方式。本书给出的程序不仅调试通过而且其基本思想均应用于目前主流产品中,具有较高的参考和实用价值,读者可以通过扫描书中二维码或从微信公众号“DSP 万花筒”获取。

本书可作为初、中级读者学习使用 TMS320F2833x DSP 的教材,也可作为自动化、电气工程及电子信息工程等相关专业的 DSP 应用开发人员提供参考。

图书在版编目 (CIP) 数据

轻松玩转 DSP: 基于 TMS320F2833x / 马骏杰等主编.

—北京: 机械工业出版社, 2018. 9

ISBN 978-7-111-60825-7

I. ①轻… II. ①马… III. ①数字信号处理
IV. ①TN911. 72

中国版本图书馆 CIP 数据核字 (2018) 第 205488 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

策划编辑: 汤 枫 责任编辑: 汤 枫

责任校对: 张艳霞 责任印制: 张 博

北京华创印务有限公司印刷

2019 年 1 月第 1 版·第 1 次印刷

184mm×260mm·27.25 印张·668 千字

0001-3000 册

标准书号: ISBN 978-7-111-60825-7

定价: 89.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

电话服务

网络服务

服务咨询热线: (010) 88361066

机工官网: www.cmpbook.com

读者购书热线: (010) 68326294

机工官博: weibo.com/cmp1952

(010) 88379203

教育服务网: www.cmpedu.com

封面无防伪标均为盗版

金书网: www.golden-book.com

前言

TMS320F2833x 属于 TI 公司 C2000 系列的高端产品,其处理能力强大,片上外设丰富,在数字信号控制领域中得到了广泛应用。TMS320F2833x 问世多年,不少读者对其基本操作已有初步了解,却经常对开发过程中所遇到的实际问题束手无策。本书旨在系统解析 DSP 内部模块之间的耦合关系,详细阐述 DSP 操作的盲点及误区,广泛结合应用问题展开讨论,并给出作者对于这款 DSP 的独特理解。

全书分为两部分。第一部分为 DSP 片上基础配置单元,系统介绍了 F2833x 硬件架构和常用模块的硬件设计方法,软件架构及 DSP 初始化过程,CCS6.0 的应用及定点浮点,汇编及 C 语言的混合编程,控制类外设 ePWM、eCAP、eQEP、ADC 和通信类外设 SCI、I²C、SPI、CAN 的应用。每个模块均配有微视频(每段仅 3~5 min),读者可以扫描书中对应的二维码观看相应内容。此外,所有内容均结合应用实例,所有代码都标注了详细的中文注释,为读者快速掌握这款 MCU 的特点及开发方法提供便利。第二部分为应用部分,书中以更直观的方式阐述了 F2833x 程序引导流程、FLASH 编程方法和注意事项、数字电源建模的方法及 DSP 设计、数字锁相环的原理及应用、FIR 和 IIR 的原理及编程、永磁同步电动机有(无)速度环控制和静止无功发生器原理及设计,按照理论分析—数学建模—仿真实现—源代码示例的过程来介绍 DSP 的应用。本书给出的示例具有很强的典型性,相关算法均在真实产品中得到体现,为读者扩展思维提供帮助。

本书由哈尔滨理工大学马骏杰编著、统稿,尹艳浩负责书中视频的录制、例程的调试及公众账号的维护,高俊山教授完善了第 8、10 章内容,谢金宝、张思艳、孙轶男老师共同完善了第 11 章内容,扬州大学蒋伟老师完善了第 12 章内容,哈尔滨理工大学王旭东教授审阅了全稿,高晗璿、金宁治、刘金凤、耿新老老师提供了宝贵意见,王振东、王光、刘正宇、高英鑫同学协助完成了书中图表的编辑工作。

本书得到广东省重大科技专项项目(2015B010118003、2016B010135001)、山东省高等学校科技计划项目(J17KB136)、2017 年国家级大学生创新创业训练计划项目(201710214018)的资助,受到汽车电子功率驱动与系统集成教育部工程研发中心的支持。本书的编写过程中,参阅了一些优秀的图书和文献资料,在此对这些作品的作者表示感谢。感谢机械工业出版社工作人员为本书出版所做的大量工作,感谢家人的默默支持,并将此书献给宝贝“子越”:愿你永远拥有一双爱笑的眼睛,永远拥抱一个自由的灵魂。



(作者微信公众账号)

由于时间仓促,书中的疏漏与不当之处在所难免,恳请广大读者批评、指正。

本书配套 DSP 开发板，读者可对所有 DSP 外设资源进行应用和开发。此外，开发板带有三相全控桥式逆变电路及三相 LC 滤波电路，可方便实现逆变算法实验和电机控制算法实验，所有软硬件资料随板赠送，有需要的读者可以通过下方二维码进店购买。



(DSP 开发板购买链接)

编 者

目 录

前言

第 1 章 TMS320F2833x 的硬件架构	1
1.1 系统结构	1
1.1.1 总线系统	1
1.1.2 中央处理器单元 CPU	2
1.1.3 数学运算单元	3
1.1.4 F2833x 寄存器组	4
1.2 存储器配置	6
1.2.1 片上存储单元	7
1.2.2 片外存储单元 (XINTF) 的应用及注意事项	8
1.3 DMA 控制器	18
1.3.1 DMA 的数据传输	18
1.3.2 F2833x 的 DMA 中断事件及寄存器配置	19
1.3.3 F2833x 的 DMA 示例	22
1.4 轻松玩转硬件系统	29
第 2 章 片上初始化单元	34
2.1 时钟及控制	34
2.1.1 时钟的产生	34
2.1.2 F28335 系统时钟的分配	36
2.1.3 F28335 的看门狗电路	38
2.2 中断系统分析	42
2.2.1 中断系统的结构	42
2.2.2 可屏蔽中断处理	44
2.2.3 非屏蔽中断处理	46
2.2.4 外设中断扩展模块 (PIE) 的使用详解	47
2.2.5 非法中断产生原因及解决方案	51
2.2.6 中断嵌套之我见	51
2.2.7 中断应用分析	56
2.3 F2833x 的低功耗模式	59
2.3.1 低功耗的分类及应用	59
2.3.2 低功耗模式程序分析	61
2.4 F2833x 的 CPU 定时器	64
2.4.1 基础结构及原理	64
2.4.2 定时器的应用设计	66

2.5	通用 IO 原理及应用	67
2.5.1	GPIO 功能结构	67
2.5.2	GPIO 的示例详解	70
2.5.3	GPIO 常见问题	73
2.6	寄存器的保护	76
2.7	轻松玩转软件系统	77
2.7.1	如何在 CCS6.0 下新建一个 F28335 的工程	77
2.7.2	CCS6.0 导入工程	81
2.7.3	CCS 浮点运算性能优化	83
2.7.4	CCS 及 Code Generation 常见问题	84
第 3 章	程序应用语言	88
3.1	C 语言编程基础	88
3.1.1	F28335 的 C 语言数据类型	88
3.1.2	几个重要的关键字	89
3.1.3	C 语言程序渐进示例	90
3.1.4	F28x 的 8 位寻址	96
3.2	链接器命令文件 CMD	97
3.2.1	存储器映射说明及程序段放置	98
3.2.2	CMD 常见问题	101
3.3	F2833x 数据格式解析	103
3.3.1	IEEE754 单精度浮点格式	104
3.3.2	整型数据格式	105
3.3.3	IQ 数据格式	106
3.4	浮点运算的定点编程	108
3.4.1	定点-浮点数据的转换	108
3.4.2	IQMath 库的使用	110
3.4.3	IQMath 库的功能说明	112
第 4 章	F2833x 片上控制类外设	125
4.1	增强型脉宽调制模块 ePWM	125
4.1.1	PWM 原理概述	125
4.1.2	时间基准子模块及应用	125
4.1.3	计数器比较子模块及应用	130
4.1.4	动作限定子模块	132
4.1.5	如何产生对称及非对称信号	138
4.1.6	死区子模块	139
4.1.7	斩波子模块	141
4.1.8	触发子模块	144
4.1.9	事件触发器子模块	146
4.2	增强型捕获模块 eCAP	148

4.2.1	eCAP 模块的捕获操作模式	148
4.2.2	辅助脉宽调制 APWM 操作模式	149
4.2.3	eCAP 模块的寄存器	150
4.2.4	捕获及 APWM 操作模式示例	151
4.3	增强型 QEP 模块	154
4.3.1	QEP 功能概述	154
4.3.2	eQEP 模块结构单元	155
4.3.3	eQEP 模块寄存器	160
4.4	模数转换器模块 ADC	163
4.4.1	ADC 模块构成	163
4.4.2	时钟及采样频率	163
4.4.3	ADC 的 4 种工作模式	164
4.4.4	ADC 模块校准及常见问题	167
4.4.5	ADC 寄存器	168
4.4.6	ADC 基本应用程序分析	174
4.5	轻松玩转片上控制类外设	176
4.5.1	三相桥式电路的 SPWM 发波	176
4.5.2	SVPWM 传统发波算法	179
4.5.3	SVPWM 简易发波算法及 CCS6 的波形观测	187
4.5.4	SVPWM 快速发波算法	191
4.5.5	三电平电路的 DSP 实现	199
4.5.6	eQEP 模块程序分析	202
4.5.7	ADC 的 DMA 数据读取	205
4.5.8	控制外设综合示例	209
第 5 章	F2833x 片上通信类外设	213
5.1	SCI 通信模块	213
5.1.1	SCI 工作原理及数据格式	213
5.1.2	多处理器通信方式	214
5.1.3	SCI 相关寄存器	215
5.2	SPI 通信模块	219
5.2.1	SPI 数据传输方式	219
5.2.2	SPI 相关寄存器	220
5.2.3	SPI 常见问题	222
5.3	I ² C 通信模块	223
5.3.1	I ² C 总线基础	223
5.3.2	I ² C 数据格式	224
5.3.3	I ² C 模块寄存器	228
5.4	CAN 通信模块	230
5.4.1	CAN 通信工作原理及数据格式	230

5.4.2 F2833x 的 CAN 模块	234
5.5 轻松玩转片上通信类外设	245
5.5.1 SCI 模块应用实例	245
5.5.2 SPI 模块应用实例	250
5.5.3 CAN 模块应用实例及常见问题	251
5.5.4 I ² C 模块应用实例	256
第 6 章 轻松玩转 DSP——揭开 BootLoader 神秘的面纱	259
6.1 系统复位源	259
6.2 解密 DSP 的程序引导模式	260
6.2.1 程序引导流程及代码详解	260
6.2.2 引导模式之——跳转模式及函数解析	267
6.2.3 引导模式之——加载模式及关键代码解析	269
6.3 主函数运行之前发生了什么	280
6.3.1 运行环境的建立	280
6.3.2 “_c_int00”作用及意义	281
第 7 章 轻松玩转 DSP——拨云见日, FLASH 编程	283
7.1 FLASH 初始化	283
7.2 FLASH 编程基础	285
7.2.1 FLASH 编程原理及操作指南	285
7.2.2 常用 FLASH 编程方式	286
7.2.3 如何使用 API 进行自定义编程	290
7.2.4 轻松玩转用户自定义的 FLASH Kernel	293
7.3 使用 FLASH 应注意什么	304
7.3.1 为什么 DSP 某些段必须加载到 RAM 运行	304
7.3.2 FLASH 应用的常见问题	309
7.4 代码安全模块 CSM 的应用	310
7.4.1 加密及解锁操作	311
7.4.2 CSM 常见问题	314
第 8 章 轻松玩转 DSP ——数字电源的数学建模及 DSP 设计	316
8.1 数学建模基本方法	316
8.1.1 基本交流小信号分析法	316
8.1.2 状态空间平均法	317
8.1.3 电路平均法	319
8.1.4 开关平均法	320
8.2 数字化同步 Buck 电路的研究	321
8.2.1 数学建模	322
8.2.2 控制器设计	323
8.2.3 实验结果	327
第 9 章 轻松玩转 DSP ——数字锁相环的 DSP 设计	328

9.1	数字锁相环概述	328
9.1.1	锁相环的工作原理	328
9.1.2	锁相环的数学建模	329
9.2	基于旋转坐标系的三相锁相环的算法分析	330
9.2.1	旋转矢量生成原理	330
9.2.2	三相锁相环的软件设计	331
9.3	基于自适应陷波滤波器的算法分析	334
9.3.1	传统 PLL 锁相在并网型逆变器中的缺陷	334
9.3.2	自适应陷波滤波器在 PLL 中的理论分析	335
9.3.3	MATLAB 仿真分析	337
9.3.4	DSP 程序设计	342
9.4	基于二阶广义积分器的算法分析	344
9.4.1	二阶广义积分器在 PLL 中的理论分析	345
9.4.2	MATLAB 仿真分析	346
9.4.3	DSP 程序设计	350
第 10 章	轻松玩转 DSP ——数字滤波器的 DSP 应用	354
10.1	有限长冲击响应滤波器 (FIR) 的 DSP 设计	354
10.1.1	FIR 滤波器的理论背景	354
10.1.2	DSP 的汇编程序设计	356
10.1.3	DSP 的 C 程序设计	358
10.2	无限长冲击响应滤波器 (IIR) 的 DSP 设计	359
10.2.1	IIR 滤波器的理论背景	359
10.2.2	DSP 的汇编程序设计	359
10.2.3	DSP 的 C 程序设计	363
第 11 章	轻松玩转 DSP ——永磁同步电动机 (PMSM) 的数字化控制	365
11.1	PMSM 的基本数学模型	365
11.2	有速度传感器的永磁同步电动机控制系统设计	367
11.2.1	永磁同步电动机矢量控制原理	367
11.2.2	C 程序分析	369
11.3	无速度传感器的永磁同步电动机控制系统设计	377
11.3.1	基于滑模算法的无速度传感器控制原理	377
11.3.2	C 程序设计	379
第 12 章	轻松玩转 DSP ——静止无功发生器控制技术的研究	383
12.1	电网无功功率概述	383
12.1.1	无功功率的产生及其危害	383
12.1.2	无功补偿的作用	383
12.1.3	无功补偿的类型	384
12.2	无功电流检测与控制策略	387
12.2.1	静止无功发生器基本原理	387

12.2.2	瞬时无功功率理论	389
12.2.3	常用的几种无功电流检测方法	390
12.2.4	三相三线制 SVG 控制策略	392
12.3	基于 F28335 的静止无功发生器设计	393
12.3.1	系统总体结构	393
12.3.2	硬件设计	393
12.3.3	SVG 系统仿真模型建立	395
附录		400
附录 A	GPIO 功能配置	400
附录 B	受 EALLOW 保护的寄存器汇总	403
附录 C	浮点汇编指令	406
参考文献		424

第 1 章 TMS320F2833x 的硬件架构

TMS320F2833x（简称 F2833x）硬件框图如图 1.1 所示，由如下几部分组成：内部及外部总线系统、中央处理器（CPU，简称为 C28x）、内部存储器、控制外设、通信端口、直接内存存取控制器（简称为 DMA）、中断管理单元、CPU 核定时器及实时仿真接口。

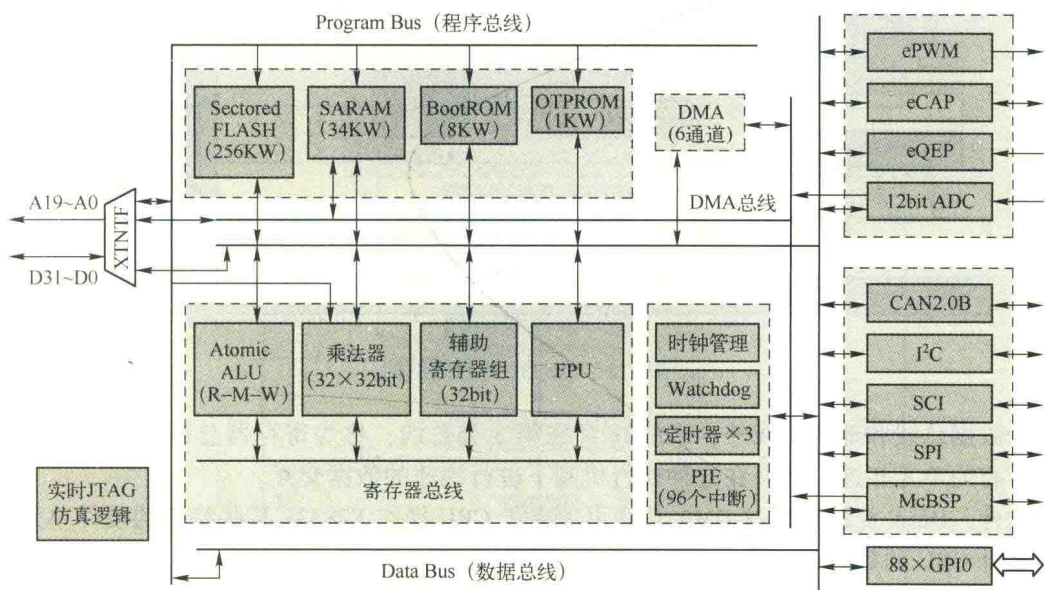


图 1.1 F2833x 的内部结构图

1.1 系统结构

1.1.1 总线系统

F2833x 配置了独立的程序总线（Program Bus）和数据总线（Data Bus），使 CPU 可在单周期内从内存读取 2 个操作数，也就是人们所熟知的哈佛结构。由于 F2833x 取操作数不但能从数据存储器读取，也要能从程序存储器读取，所以 TI 公司采用的是如图 1.2 所示的改进的哈佛结构（Modified Harvard-Architecture）。

该结构包含：程序总线（22 位的程序地址总线 PAB、32 位的程序数据总线 PRDB）；数据读总线（32 位的数据读地址总线 DRAB、32 位的数据读数据总线 DRDB）；数据写总线（32 位的数据写数据总线 DWDB、32 位的数据写地址总线 DWAB）。

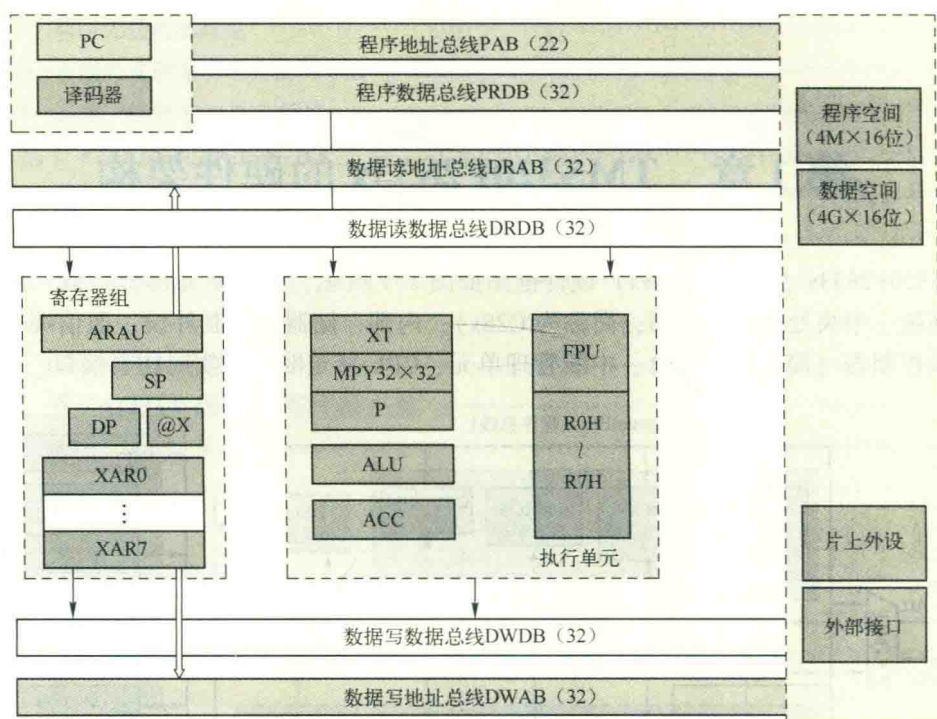


图 1.2 F2833x 的总线结构

除数据总线和地址总线外，F2833x 存在第 3 类总线，称为寄存器总线。该总线与 CPU 内部所有的单元相连，允许在这种并行机制下进行快速的数据交互。

此外，DMA 控制器通过 DMA 总线可独立于 CPU 操作 F2833x 某些特定的硬件单元，极大地提升 CPU 的数据吞吐率。

细心的读者可以发现，在图 1.1 的左侧存在外设连接接口（XINTF），通过外部数据总线 32 位（D31~D0）和地址总线 20 位（A19~A0）访问外部存储单元。注意，这种外部访问不是同步的，就 2 个 32 位操作数而言，内部访问只需要 1 个时钟周期而外部访问需要花费一倍的时间，因而在访问外部较慢的存储器时，无须考虑额外的等待时间。

1.1.2 中央处理器单元 CPU

F2833x 具有强大的数字信号处理（DSP）能力又具有微控制器（MCU）的功能。在其诞生之前，执行复杂控制算法的常见方法是 VC33 DSP 负责运算，LF2407A 或者 F2812 等定点 DSP 负责控制，现在用一片 F2833x 来实现还绰绰有余。F2833x 存在 32×32 位硬件乘法器和 64 位处理能力的功能，使 F2833x 可有效处理更复杂的数值解析问题。

此外，F2833x 的 CPU 还支持一种叫“原子指令”的读写简化机制（Atomic Read/Modify/Write）。原子指令是小的、通用的不可中断指令。原子指令可以更快地完成读写操作，并具有更小的代码规模。而采用常规的非原子指令，占用内存多且执行时间长，两种情况的比较如图 1.3 所示。

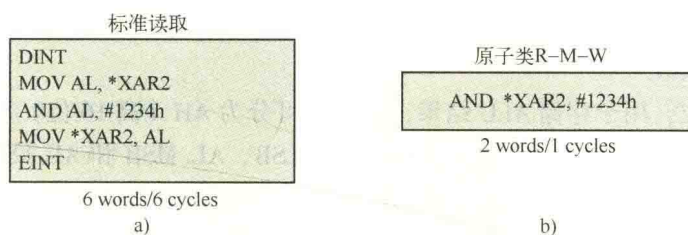


图 1.3 非原子操作与原子操作的比较

a) 常规的非原子操作 b) 读-修改-写原子操作

1.1.3 数学运算单元

F2833x 的运算执行单元如图 1.4 所示。

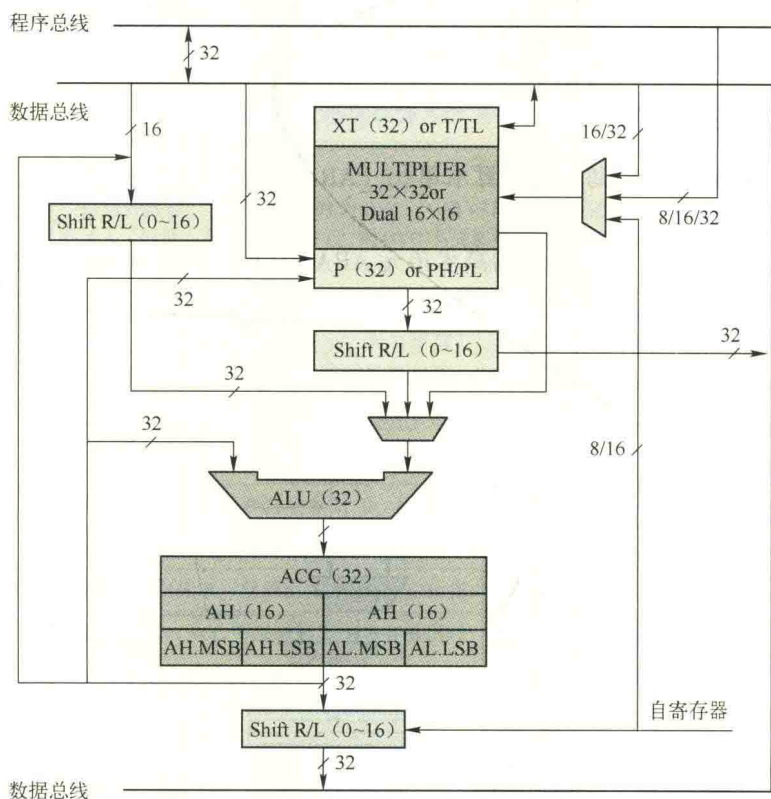


图 1.4 F2833x 的运算执行单元

1. F2833x 的乘法器

乘法器可执行 32 位×32 位或 16 位×16 位乘法，以及双 16 位×16 位乘法。

2. F2833x 的 ALU

ALU 的基本功能是完成算术运算和逻辑操作。这些包括：32 位加法运算；32 位减法运算；布尔逻辑操作；位操作（位测试、移位和循环移位）。

ALU 的输入输出：一个操作数来自 ACC 输出，另一个操作数由指令选择，可来自输入移位器、乘积移位器或直接来自乘法器。ALU 的输出直接送到 ACC，然后可以重新作为输

入或经过输出移位器送到数据存储器。

3. F2833x 的 ACC

累加器是 32 位，用于存储 ALU 结果，它不但可分为 AH（高 16 位）和 AL（低 16 位），还可进一步分成 4 个 8 位的单元（AH. MSB、AH. LSB、AL. MSB 和 AL. LSB）；在 ACC 中可完成移位和循环移位的位操作，以实现数据的定标及逻辑位的测试。

4. F2833x 的移位器

移位器能够快速完成移位操作。F2833x 的移位操作主要用于数据的对齐和放缩，以避免发生上溢和下溢；还用于定点数与浮点数间的转换。DSP 中的移位器要求在一个周期内完成数据移动指定的位数。

32 位输入定标移位器是把来自存储器的 16 位数据与 32 位的 ALU 对齐，可以对来自 ACC 的数据进行放缩；32 位的乘积移位器可以把补码乘法产生的额外符号位去除，可以通过移位防止累加器溢出，乘积移位模式由状态寄存器 ST1 中的乘积移位模式位（PM）的设置决定；累加器输出移位器用于完成数据的储前处理。

1.1.4 F2833x 寄存器组

F2833x 的寄存器组由辅助寄存器算术单元（ARAU）和一些寄存器组成。

1. F2833x 的 ARAU

F2833x 设置有一个与 ALU 无关的算术单元 ARAU，其作用是 与 ALU 中进行的操作并行地实现对 8 个辅助寄存器（XAR0~XAR7）的算术运算，从而使 8 个辅助寄存器完成灵活高效的间接寻址功能，如图 1.5 所示。

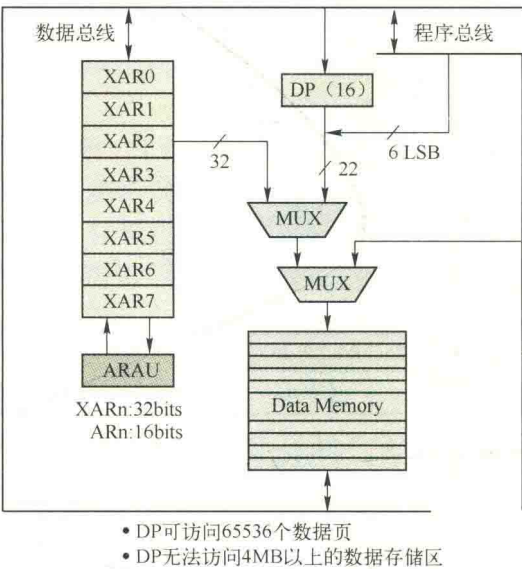


图 1.5 F2833x 的 ARAU 结构图

指令执行时，当前 XARn 的内容用作访问数据存储器的地址，如果是从数据存储器中读数据，ARAU 就把这个地址送到数据读地址总线（DRAB）；如果是向数据存储器中写数据，ARAU 就把这个地址送到数据写地址总线（DWAB）。ARAU 能够对 XARn 进行加 1、减 1 及

加减某一常数等运算，以产生新的地址。辅助寄存器还可用作通用寄存器、暂存单元或软件计数器。

2. F2833x 的 CPU 寄存器

1) 与运算器相关的寄存器。

① 被乘数寄存器 XT (32 位)：XT 可以分成两个 16 位的寄存器 T 和 TL。

② 乘积寄存器 P (32 位)：P 可以分成两个 16 位的寄存器 PH 和 PL。

③ 累加器 ACC (32 位)：存放大部分算数逻辑运算的结果，以 32 位、16 位及 8 位的方式访问，对累加器的操作影响状态寄存器 ST0 的相关状态位。

2) 辅助寄存器 XAR0~XAR7 (8 个，32 位)，常用于间接寻址。

3) 与中断相关的寄存器，包括中断允许寄存器 IER、中断标志寄存器 IFR 和调试中断允许寄存器 DBGIER，它们的定义及功能在中断相关章节叙述。

4) 状态寄存器：ST0 和 ST1，它们控制 DSP 的工作模式并反映 DSP 的运行状态。状态寄存器 ST0、ST1 各位的含义分别见表 1.1 和表 1.2。

表 1.1 状态寄存器 ST0 各位的含义

符 号	含 义
OVC/OVCU	溢出计数器。有符号运算时为 OVC (-32~31)，若 OVM 为 0，则每次正向溢出时加 1，负向溢出减 1 (但是，如果 OVM 为 1，则 OVC 不受影响，此时 ACC 被填为正或负的饱和值)；无符号运算时为 OVCU，有进位时 OVCU 增量，有借位时 OVCU 减量
PM	乘积移位方式。000，左移 1 位，低位填 0；001，不移位；010，右移 1 位，低位丢弃，符号扩展；011，右移 2 位，低位丢弃，符号扩展；…；111，右移 6 位，低位丢弃，符号扩展。应特别注意，此 3 位与 SPM 指令参数的特殊关系
V	溢出标志。1，运算结果发生了溢出；0，运算结果未发生溢出
N	负数标志。1，运算结果为负数；0，运算结果为非负数
Z	零标志位。1，运算结果为 0；0，运算结果为非 0
C	进位标志。1，运算结果有进位/借位；0，运算结果无进位/借位
TC	测试/控制标志。反映由 TBIT 或 NORM 指令执行的结果
OVM	溢出模式。ACC 中加减运算结果有溢出时，为 1，进行饱和处理；0，不进行饱和处理
SXM	符号扩展模式。32 位累加器进行 16 位操作时，为 1，进行符号扩展；0，不进行符号扩展

表 1.2 状态寄存器 ST1 各位的含义

符 号	含 义
ARP	辅助寄存器指针。000，选择 XAR0；001，选择 XAR1；…；111，选择 XAR7
XF	XF 状态。1，XF 输出高电平；0，XF 输出低电平
MOM1MAP	M0 和 M1 映射模式。对于 C28x 器件，该位应为 1 (0，仅用于 TI 内部测试)
OBJMODE	目标兼容模式。对于 C28x 器件，该位应为 1 (注意，复位后为 0，需用指令置 1)
AMOD	寻址模式。对于 C28x 器件，该位应为 0 (1，对应于 C27xLP 器件)
IDLESTAT	IDLE 指令状态。1，IDLE 指令正执行；0，IDLE 指令执行结束
EALLOW	寄存器访问使能。1，允许访问被保护的寄存器；0，禁止访问被保护的寄存器
LOOP	循环指令状态。1，循环指令正进行；0，循环指令完成

符 号	含 义
SPA	堆栈指针偶地址对齐。1，堆栈指针已对齐偶地址；0，堆栈指针未对齐偶地址
VMAP	向量映射。1，向量映射到 0x3F FFC0~0x3F FFFF；0，向量映射到 0x00 0000~0x00 003F
PAGE0	PAGE0 寻址模式。对于 C28x 器件，该位设为 0（1，对应于 C27x 器件）
DBGM	调试使能屏蔽。1，调试使能禁止；0，调试使能允许
INTM	全局中断屏蔽。1，禁止全局可屏蔽中断；0，使能全局可屏蔽中断

5) 指针类寄存器。

- ① 程序计数器 PC（22 位）用来存放 CPU 正在操作指令的地址，复位值为 0x3F FFC0。
- ② 返回 PC 指针寄存器 RPC（22 位）用于加速调用返回过程。
- ③ 数据页指针 DP（16 位）用于存放数据存储器的页号（每页 64 个地址），用于直接寻址。

④ 堆栈指针 SP（16 位），其生长方向为从低地址到高地址，复位值为 0400H。进行 32 位数读写，并约定偶地址访问（例：SP 为 0083H，32 位读从 0082H 开始）。

6) 与浮点运算相关的寄存器。

- ① 浮点结果寄存器 8 个：R0H~R7H。
- ② 浮点状态寄存器 STF。
- ③ 重复块寄存器 RB。

F2833x 的 CPU 寄存器分布如图 1.6 所示。

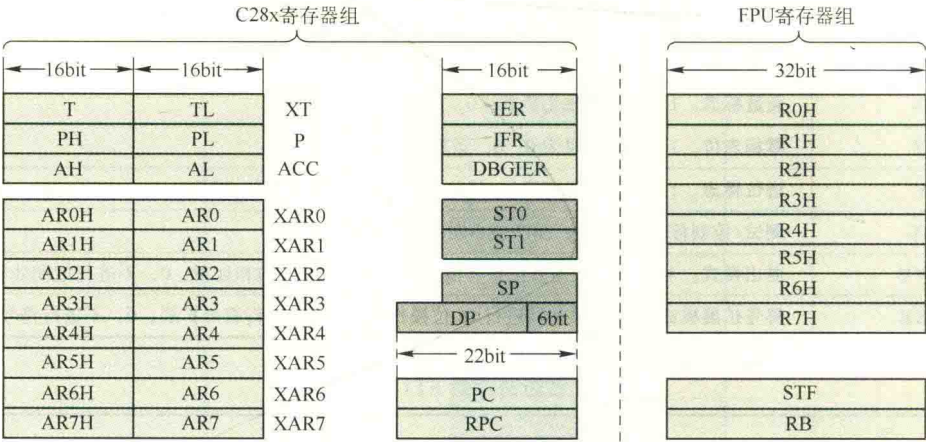


图 1.6 F2833x 的 CPU 寄存器

1.2 存储器配置

F2833x 具有 34 KW 的 SARAM 存储器、256 KW 的 FLASH 存储器、1 KW 的 OTP ROM 存储器和 8 KW 的 Boot ROM 存储器，配置如图 1.7 所示。存储空间分成两块：片外存储空间（3 个 XINTF 区）和片内存储空间（XINTF 以外区域）。对于片内空间，除外设帧 PF0、PF1、PF2 和 PF3 外，其余空间既可映射为数据空间，又可映射为程序空间。