



普通高等教育“十一五”规划教材

数字电子技术基础

唐治德 主编



科学出版社
www.sciencep.com

普通高等教育“十一五”规划教材

数字电子技术基础

唐治德 主编

科学出版社

北 京

内 容 简 介

本书是重庆大学国家电工电子基础课程教学基地建设的成果之一,具有教材体系科学、教学内容先进和教学适应性强的特点。本书系统地介绍了数字电路的基本理论、设计方法和典型应用。全书内容包括:数字电路基础、逻辑门电路、逻辑代数、组合逻辑电路的分析方法和设计方法、组合逻辑电路应用、触发器和定时器、时序逻辑电路的分析方法和设计方法、典型时序逻辑电路、半导体存储器、可编程逻辑器件和硬件描述语言、数模与模数转换器。

本书内容充实,论述透彻,便于自学。可作为高等学校电气信息类(含电气类、电子类)等专业的数字电子技术基础课程的教材,也可供从事电子技术工作的工程技术人员参考。

图书在版编目(CIP)数据

数字电子技术基础/唐治德主编. —北京:科学出版社,2009
(普通高等教育“十一五”规划教材)
ISBN 978-7-03-023262-5

I. 数… II. 唐… III. 数字电路-电子技术-高等学校-教材
IV. TN79

中国版本图书馆 CIP 数据核字(2008)第 167061 号

责任编辑:巴建芬 王向珍 / 责任校对:鲁 素

责任印制:张克忠 / 封面设计:陈 敬

科学出版社 出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

骏杰印刷厂印刷

科学出版社发行 各地新华书店经销

*

2009 年 1 月第 一 版 开本:B5(720×1000)

2009 年 1 月第一次印刷 印张:19 1/4

印数:1—4 000 字数:364 000

定价:28.00 元

(如有印装质量问题,我社负责调换(环伟))

前 言

电子技术发展迅速,日新月异,它是与信息社会密切相关的、最重要的工程领域之一。从移动电话到计算机,从汽车到核电站,从工业、农业到航天,电子技术的运用无所不在。因此,各行各业的专家都应该对电子系统有一个基本的了解。

作者根据教育部组织编写的《电子技术基础(A)课程基本要求》,结合多年的教学和科研工作经验,编写了《数字电子技术基础》教材。本书根据电子技术知识的逻辑关系构建了科学的教材体系,由浅入深,循序渐进,符合认知规律。在选材方面注重基础性和先进性相结合、理论知识与工程应用相结合,适应 21 世纪对电气信息类专业人才的要求。运用类比和归纳的思维方法,科学地处理好教学内容的深度与广度的关系、教学内容的特殊性与工程问题的一般性关系。在教学方面,强调教学内容的适应性,特别适合于 48~56 学时的理论教学和 16 学时的实验教学。在学习方面,注重目的性、趣味性和实用性,概念清楚,论述严密,易学易用。

本书系统地介绍了数字电子技术的基本知识、基本理论、常用数字器件及其应用。全书内容包括:数字电路基础、逻辑门电路、逻辑代数、组合逻辑电路的分析方法和设计方法、组合逻辑电路应用、触发器和定时器、时序逻辑电路的分析方法和设计方法、典型时序逻辑电路、半导体存储器、可编程逻辑器件和硬件描述语言、数模与模数转换器。根据教学安排,本书中加有“*”的章节可作选讲内容。

本书具有教材体系科学、教学内容先进和教学适应性强的特点,是重庆大学国家电工电子基础课程教学基地建设的成果之一,汇集了重庆大学电子技术课程组全体同仁的智慧。唐治德执笔编写了本书的第 1~8、11 章,并负责全书的统稿工作。申利平执笔编写了第 9、10 章、全部习题和附录。

虽然在教学工作中辛勤耕耘了数十年,但由于编者的专业知识和水平所限,本书中仍可能存在不足之处,恳请同行专家和广大读者批评指正。

最后,衷心感谢为本书付出辛勤劳动的同仁和支持本书出版的编辑!

唐治德

2008 年 9 月

目 录

前言

第 1 章 数字电路基础	1
1.1 数字电路的特点	1
1.1.1 模拟信号和数字信号	1
1.1.2 数字电路的特点	3
1.2 数制及其相互转换	4
1.2.1 数制	4
1.2.2 数制间的转换	5
1.3 二进制算术运算	7
1.4 码制	8
1.5 二值逻辑运算	10
1.5.1 三种基本逻辑运算	10
1.5.2 复合逻辑运算	12
1.5.3 逻辑函数	14
习题	15
第 2 章 逻辑门电路	16
2.1 二极管和晶体管的开关特性	16
2.1.1 二极管的开关特性	16
2.1.2 晶体管的开关作用特性	18
2.2 TTL 门电路	20
2.2.1 TTL 非门的工作原理	21
2.2.2 TTL 非门的特性	23
2.2.3 TTL 与非门/或非门/与或非门	29
2.2.4 TTL 集电极开路门和三态门	30
2.2.5 TTL 门电路的产品系列	34
2.3 CMOS 门电路	36
2.3.1 MOS 管的开关特性	37
2.3.2 CMOS 反相器的工作原理	39
2.3.3 CMOS 反相器的特性	39

2.3.4	CMOS 与非门/或非门	42
2.3.5	CMOS 传输门/三态门/异或门	44
2.3.6	BiCMOS 门电路	45
习题		47
第 3 章	逻辑代数	55
3.1	逻辑代数的基本定律	55
3.1.1	逻辑代数定理	55
3.1.2	常用恒等式	56
3.2	逻辑运算的基本规则	57
3.2.1	代入规则	57
3.2.2	反演规则	57
3.2.3	对偶规则	58
3.3	逻辑函数的代数法化简	58
3.3.1	最简的标准	58
3.3.2	代数法化简	59
3.4	逻辑函数的卡诺图化简	60
3.4.1	逻辑函数标准表达式	60
3.4.2	逻辑函数的卡诺图	64
3.4.3	逻辑函数的卡诺图化简	66
3.5	具有无关项的逻辑函数化简	69
3.5.1	无关项概念	69
3.5.2	应用无关项化简函数	70
习题		71
第 4 章	组合逻辑电路的分析方法和设计方法	75
4.1	组合逻辑电路的结构和特点	75
4.2	组合逻辑电路的分析方法	76
4.3	组合逻辑电路的稳态波形图	78
4.4	组合逻辑电路的设计方法	80
4.5	组合逻辑电路的竞争冒险	82
4.5.1	竞争冒险	82
4.5.2	竞争冒险的判断	82
4.5.3	竞争冒险的消除	83
习题		83

第 5 章 组合逻辑电路应用	87
5.1 编码器	87
5.1.1 普通编码器	87
5.1.2 优先编码器	89
5.2 译码器	92
5.2.1 二进制译码器	92
5.2.2 二十进制译码器	95
5.2.3 显示译码器	97
5.3 数据分配器与数据选择器	100
5.3.1 数据分配器	100
5.3.2 数据选择器	101
5.4 数值比较器	103
5.4.1 1 位数值比较器	103
5.4.2 4 位数值比较器	104
5.4.3 比较器的位数扩展	104
5.5 加法器	106
5.5.1 1 位全加器	106
5.5.2 多位加法器	107
5.5.3 加法器的应用	108
习题	110
第 6 章 触发器和定时器	114
6.1 基本 RS 触发器	114
6.1.1 与非门基本 RS 触发器	114
6.1.2 或非门基本 RS 触发器	117
6.2 同步 RS 触发器	119
6.3 边沿触发器	122
6.3.1 主从型 RS 触发器	122
6.3.2 传输延时型 JK 触发器	124
6.3.3 维持阻塞型 D 触发器	126
6.4 触发器逻辑功能的转换	128
6.4.1 维持阻塞型 D 触发器转换为 T 和 T' 触发器	129
6.4.2 触发器的逻辑功能转换方法	130
6.5 触发器的动态特性	131
6.6 555 定时器	132

6.6.1	555 定时器的功能	132
6.6.2	555 定时器组成施密特触发器	134
6.6.3	555 定时器组成单稳态触发器	135
6.6.4	555 定时器组成多谐振荡器	137
习题		139
第 7 章 时序逻辑电路的分析方法和设计方法		147
7.1	时序逻辑电路的特点和分类	147
7.1.1	时序逻辑电路的结构和特点	147
7.1.2	时序逻辑电路的分类	148
7.2	时序电路的分析方法	149
7.3	时序电路的设计方法	153
习题		163
第 8 章 典型时序逻辑电路		168
8.1	计数器	168
8.1.1	计数器的概念和分类	168
8.1.2	二进制计数器	169
8.1.3	二-十进制计数器	178
8.1.4	用集成计数器设计 N 进制计数器	181
8.2	顺序脉冲发生器	185
8.3	寄存器	186
8.3.1	并行输入寄存器	187
8.3.2	移位寄存器	187
习题		190
第 9 章 半导体存储器		196
9.1	半导体存储器基础	196
9.1.1	半导体存储器的结构框图	196
9.1.2	半导体存储器的分类	197
9.2	随机存取存储器(RAM)	198
9.2.1	静态随机存取存储器(SRAM)	199
9.2.2	动态随机存取存储器(DRAM)	204
9.3	只读存储器	208
9.3.1	掩模只读存储器	209
9.3.2	可编程只读存储器	211
9.4	闪存	213

9.4.1 闪存的存储单元	214
9.4.2 闪存的特点和应用	215
9.5 存储器容量的扩展	215
9.5.1 存储器的位扩展	215
9.5.2 存储器的字扩展	216
9.5.3 存储器的字位扩展	217
习题	218
第 10 章 可编程逻辑器件和硬件描述语言	222
10.1 与或阵列型 PLD	222
10.1.1 与或阵列型 PLD 的原理	222
10.1.2 通用阵列逻辑	224
10.1.3 复杂可编程逻辑器件	227
10.2 查找表型 PLD	232
10.2.1 查找表型 PLD 的原理	232
10.2.2 分段互连 FPGA	233
10.2.3 快速互连 FPGA	234
10.3 PLD 的设计流程	237
10.4 硬件描述语言	238
10.4.1 VHDL 的基本结构	239
10.4.2 VHDL 的数据对象类型及运算操作符	245
10.4.3 VHDL 语言的功能描述方式	248
10.4.4 VHDL 语言的主要描述语句	253
10.4.5 VHDL 设计举例	258
习题	263
第 11 章 数模与模数转换器	267
11.1 数模和模数转换的作用	267
11.2 数模转换器	268
11.2.1 倒 T 形电阻网络 DAC	269
11.2.2 权电流型 DAC	271
11.2.3 DAC 的双极性输出	273
11.2.4 DAC 的主要技术指标	274
11.3 模数转换器	275
11.3.1 模数转换基础	275
11.3.2 并行比较 ADC	278

11.3.3 逐次比较 ADC	280
11.3.4 双积分 ADC	282
11.3.5 ADC 的主要技术指标	285
习题	286
附录 A 美国标准信息交换码(ASCII)	289
附录 B 常用逻辑符号对照表	291
附录 C 中国半导体集成电路型号命名法	293
附录 D TTL 和 CMOS 门的主要技术参数表	296
参考文献	297

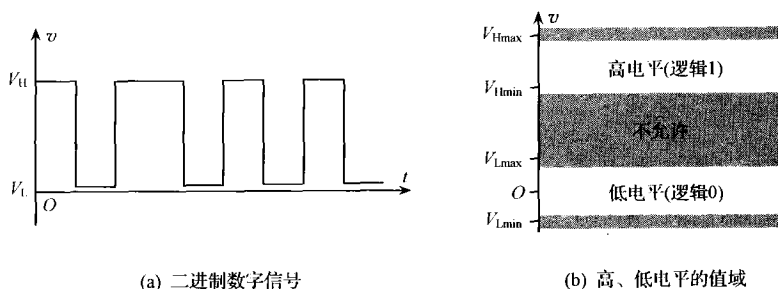


图 1.1.2 二进制数字信号

实际电路中总是存在噪声和干扰,它们常以叠加方式影响模拟信号或数字信号,如图 1.1.3 所示。对于数字信号,只要噪声和干扰不使信号超出高、低电平的值域,则信号的高电平(V_H)、低电平(V_L)不变,仍为数字信号,即可不失真地恢复原始数字信号;模拟信号则不然,混入模拟信号的噪声和干扰很难消除。所以,数字信号抗噪声和抗干扰能力强。

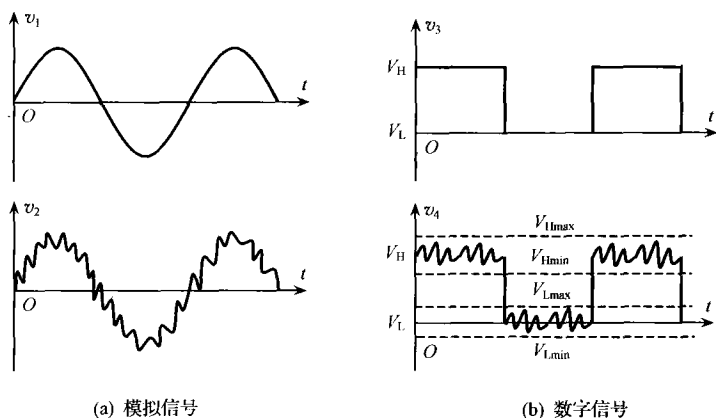


图 1.1.3 混入噪声和干扰的模拟信号和数字信号

自然界的信息可抽象为数值信息、符号信息和逻辑信息,各种信息均可用二进制数字信号表示。例如,图 1.1.4 是一个 7 位二进制数 1011011 的串行二进制信号和字符 A 的串行二进制信号,字符 A 采用美国标准信息交换码(ASCII 码) 1000001 表示(ASCII 码见附录 A)。串行信号是分时表示不同的二进制位,图 1.1.4 中周期时钟信号 clk 确定时间顺序(数字系统的时间轴),其周期 T 为一个单位时间。二进制信号在单位时间内的高电平表示 1,低电平表示 0,二进制数的高位在前、低位在后(也可以低位在前、高位在后)。

通常每个数字系统都有一个统一的周期时钟信号,它确定数字系统的时间顺序(时间轴),其他的二进制信号均以周期时钟信号作为参考,确定它们的取值。在熟悉了这种约定后,时钟信号和坐标轴常常省略。

图 1.1.5 是用 3 个并行二进制信号表示二进制数 101,即 1 个二进制位用 1 个二进制信号表示,它们的组合形成二进制信息。比较串行和并行二进制信号可知:串行信号简单(1 个二进制信号),并行信号复杂(多个二进制信号的组合);串行信号时间长,并行信号时间短。

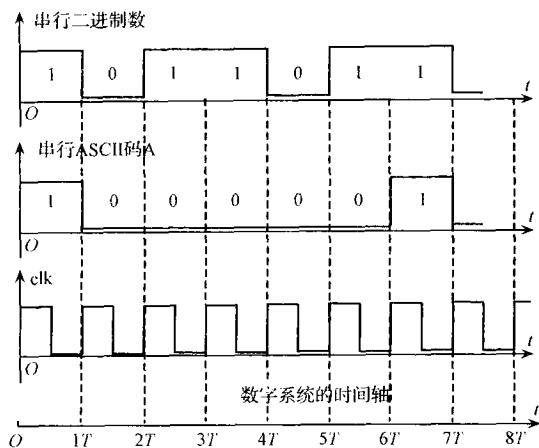


图 1.1.4 信息的串行二进制信号

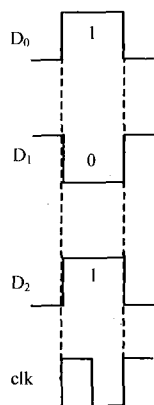


图 1.1.5 并行二进制信号

由于二进制数字信号仅有两种状态:高电平和低电平,与二值逻辑运算的逻辑值 1、逻辑值 0 相似,二进制数字信号还可以表示逻辑信息(见 1.5 节)。

1.1.2 数字电路的特点

信号的产生、存储、运算和传输等操作称为信号处理。处理模拟信号的电路(系统),称为模拟电路(系统);处理二进制数字信号的电路(系统),称为数字电路(系统)。

二进制信号仅有两种状态:高电平和低电平,它们的差值达伏级。因此,数字电路中的电子器件(双极型二极管、晶体管和场效应管等)通常处于导通和截止两种状态之一。并且二进制信号的运算(算术运算和逻辑运算)比模拟信号的运算(积分、微分或函数运算)简单,导致数字信号处理电路比模拟信号处理电路简单可靠。数字系统能够进行逻辑判断,从而具备灵活的可编程性,即通过不同的指令序列实现不同的功能。

虽然数字电路只能处理二进制信号,但由于各种自然信息均可以表示为二进制信号,对二进制信号进行算术运算、逻辑运算等操作的数字系统(如数字电子计

算机)可以实现复杂的信息处理功能。通常,信息处理系统包括硬件(即数字电路)和软件两个子系统,硬件是基础,软件是灵魂。

与模拟电路比较,数字电路具有如下优点:

(1) 信息处理能力强,处理精度高,即容易实现信息的存储、运算、逻辑判断和传输等操作。因此,数字电路亦称为智能电路。

(2) 稳定可靠,抗噪声和抗干扰能力强。

(3) 数字系统具备灵活的可编程性。

(4) 信息处理的单元电路简单且通用性强。

综上所述,自然界的信息可抽象为数值信息、符号信息和逻辑信息,各种信息均可用二进制数字信号表示。本章余下部分介绍数值信息和符号信息的表示方法(1.2节和1.3节)及信息处理的基本运算——算术运算(1.3节)和逻辑运算(1.5节)。后续章节论述信息处理的电路——数字电路的原理、分析和设计方法。

1.2 数制及其相互转换

表达和计算数量大小的方法称为数制。数是人类文明的重要成果,是各门学科的基本要素。人类为了使自己从烦琐的数值计算中解放出来,发明了各种计算工具,计算机则是最有效的计算工具。在日常生活中人们习惯于使用十进制数,而在计算机科学中常采用二进制数、八进制数和十六进制数。

1.2.1 数制

1. 十进制

十进制有十个数码:0、1、2、3、4、5、6、7、8、9。数码按一定规律排列,低位到相邻高位的进位规则是“逢10进1”。数值表达式为

$$N_D = \sum_{i=-\infty}^{\infty} K_i \times 10^i, \quad K_i = 0, 1, \dots, 9 \quad (1.2.1)$$

式中, N_D 表示十进制数(decimal number), K_i 是第 i 位的十进制数码, 基数(数制的数码个数)是10, 10^i 是第 i 位十进制数码的权。

例 1.1 将十进制数 86.69 展开为数码与权之积的和式。

解 $86.69 = 8 \times 10^1 + 6 \times 10^0 + 6 \times 10^{-1} + 9 \times 10^{-2}$

2. 二进制

二进制有两个数码:0、1。数码按一定规律排列,低位到相邻高位的进位规则是“逢2进1”。数值表达式为

$$N_B = \sum_{i=-\infty}^{+\infty} K_i \times 2^i, \quad K_i = 0, 1 \quad (1.2.2)$$

式中, N_B 表示二进制数(binary number), K_i 是第 i 位二进制数码(通常用 b_i 表示), 基数是 2, 2^i 是第 i 位二进制数码的权。

例 1.2 将二进制数 101.01 展开为数码与权之积的和式。

解 $101.01 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$

3. 十六进制

十六进制有十六个数码: 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F, 其中 A、B、C、D、E、F 分别对应十进制的 10、11、12、13、14、15。数码按一定规律排列, 低位到相邻高位的进位规则是“逢 16 进 1”。数值表达式为

$$N_H = \sum_{i=-\infty}^{+\infty} K_i \times 16^i, \quad K_i = 0, 1, \dots, F \quad (1.2.3)$$

式中, N_H 表示十六进制数(hexadecimal number), K_i 是第 i 位十六进制数码, 基数是 16, 16^i 是第 i 位十六进制数码的权。

例 1.3 将十六进制数 $(E9.A)_H$ 展开为数码与权之积的和式。

解 $(E9.A)_H = E \times 16^1 + 9 \times 16^0 + A \times 16^{-1}$

4. 八进制

八进制有八个数码: 0、1、2、3、4、5、6、7。数码按一定规律排列, 低位到相邻高位的进位规则是“逢 8 进 1”。数值表达式为

$$N_O = \sum_{i=-\infty}^{+\infty} K_i \times 8^i, \quad K_i = 0, 1, \dots, 7 \quad (1.2.4)$$

式中, N_O 表示八进制数(octal number), K_i 是第 i 位八进制数码, 基数是 8, 8^i 是第 i 位八进制数码的权。

例 1.4 将八进制数 $(527.4)_O$ 展开为数码与权之积的和式。

解 $(527.4)_O = 5 \times 8^2 + 2 \times 8^1 + 7 \times 8^0 + 4 \times 8^{-1}$

综上所述, 二进制数仅有两个数码 0 和 1, 很方便用二进制信号表示; 而其他数制的数则很难直接用二进制信号表示。所以, 数字电路或计算机硬件电路处理的数都是二进制数(在计算机中称为机器数)。在计算机科学中, 为了简化二进制数的表达形式, 才引入了十六进制数和八进制数。

1.2.2 数制间的转换

1. 二/八/十六进制数转换为十进制数

转换方法: 将二/八/十六进制数分别按数值表达式展开, 然后按十进制运算

求值。

例 1.5 将二进制数 101.01 转换为十进制数。

解 $101.01 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} = 5.25$

例 1.6 将八进制数 $(527.4)_8$ 转换为十进制数。

解 $(527.4)_8 = 5 \times 8^2 + 2 \times 8^1 + 7 \times 8^0 + 4 \times 8^{-1} = 343.5$

例 1.7 将十六进制数 $(E9.A)_{16}$ 转换为十进制数。

解 $(E9.A)_{16} = E \times 16^1 + 9 \times 16^0 + A \times 16^{-1} = 233.625$

2. 十进制数转换为二/八/十六进制数

1) 整数转换方法

十进制整数反复除二/八/十六进制数的基数(分别是 2、8、16),求余数;余数组合成二/八/十六进制数:先求得的余数排列在低位,后求得的余数排列在高位。

例 1.8 十进制整数 13 转换为二进制整数。

解

十进制整数	除数	商	余数	二进制数码
13	÷ 2	= 6	1	= b_0
6	÷ 2	= 3	0	= b_1
3	÷ 2	= 1	1	= b_2
1	÷ 2	= 0	1	= b_3
转换结果: $13 = b_3 b_2 b_1 b_0 = 1101$				

2) 小数转换方法

十进制小数反复乘二/八/十六进制数的基数(分别是 2、8、16),取整数;整数组合成二/八/十六进制数:先求得的整数排列在高位,后求得的整数排列在低位。

例 1.9 十进制小数 0.6875 转换为二进制小数。

解

十进制小数	乘数	积	取整	二进制数码
0.6875	× 2	= 1.375	1	= b_{-1}
0.375	× 2	= 0.75	0	= b_{-2}
0.75	× 2	= 1.5	1	= b_{-3}
0.5	× 2	= 1.0	1	= b_{-4}
转换结果: $0.6875 = 0.b_{-1}b_{-2}b_{-3}b_{-4} = 0.1011$				

3) 任意十进制数转换方法

整数、小数分别转换,然后求和。

例 1.10 十进制数 13.6875 转换为二进制数。

解 $13.6875 = 13 + 0.6875 = 1101 + 0.1011 = 1101.1011$

3. 二进制与八/十六进制数间的转换

1) 十六/八进制数转换为二进制数

转换方法:将每个十六进制数码转换为 4 位二进制数;将每个八进制数码转换为 3 位二进制数。

例 1.11 十六进制数 7E.5C 转换为二进制数。

解 $(7E.5C)_H = \underline{0111} \ \underline{1110}. \ \underline{0101} \ \underline{1100}$

例 1.12 八进制数 74.53 转换为二进制数。

解 $(74.53)_O = \underline{111} \ \underline{100}. \ \underline{101} \ \underline{011}$

2) 二进制数转换为十六/八进制数

转换方法:先分组,后转换。步骤如下:

(1) 十六进制(八进制)整数部分由低位向高位按 4 位(3 位)分组,最后分组高位添 0;十六进制(八进制)小数部分由高位向低位按 4 位(3 位)分组,最后分组低位添 0。

(2) 将每个分组的 4 位(3 位)二进制数转换为十六进制(八进制)数码。

(3) 按分组顺序排列十六进制(八进制)数码。

例 1.13 将二进制 1101101.01 数转换为十六进制数。

解 $\underline{0110} \ \underline{1101}. \ \underline{0100} = (6D.4)_H$

例 1.14 将二进制 1101101.01 数转换为八进制数。

解 $\underline{001} \ \underline{101} \ \underline{101}. \ \underline{010} = (155.4)_O$

1.3 二进制算术运算

当两个二进制数码表示两个数量大小时,它们之间可进行数值运算,即加、减、乘、除四则算术运算。二进制的算术运算和十进制的算术运算基本相同,区别是低位到相邻高位的进位关系为“逢二进一”。

1) 二进制加法

一位加法: $0+0=0 \quad 1+0=1 \quad 0+1=1 \quad 1+1=10$

多位加法: $1010+0010=1100$

小数点对齐;按位相加,每位和等于被加数、加数和相邻低位的进位相加;逢二进一产生进位。

2) 二进制减法

一位减法: $0-0=0 \quad 1-0=1 \quad 0-1=-1 \quad 1-1=0$

多位减法: $1110 - 0101 = 1001$

小数点对齐;按位相减,每位差等于被减数减去减数和相邻低位的借位;不够减产生借位,借位为 2。

3) 二进制乘法

一位乘法: $0 \times 0 = 0 \quad 1 \times 0 = 0 \quad 0 \times 1 = 0 \quad 1 \times 1 = 1$

多位乘法: $0011 \times 0101 = 0011 \times (0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0)$
 $= 1100 + 0011 = 1111$

多位乘法归纳为移位相加:根据乘数中每个 1 的位置 i ,将被乘数移动 i 位,然后相加。

4) 二进制除法

一位除法: $0 \div 0 = \text{禁止} \quad 1 \div 0 = \text{禁止} \quad 0 \div 1 = 0 \quad 1 \div 1 = 1$

多位乘法: $1111 \div 0101 = 0011$

$$\begin{array}{r}
 11 \\
 101 \overline{) 1111} \\
 \underline{101} \\
 101 \\
 \underline{101} \\
 0
 \end{array}$$

多位除法归纳为移位相减:

(1) 除数的小数点移至最低有效位,被除数的小数点移动相同次数。

(2) 从最高有效位开始,被除数减除数,够减商 1,不够减商 0。

(3) 右移除数,重复(2),直到适当运算精度。

1.4 码 制

数不仅可用来表示数量的大小,还可用来表示集合的元素(用符号表示)。表示一个集合元素的数称为代码,如某校学生的集合,用一个学号(代码)表示一个学生。建立集合元素与代码一一对应的关系称为编码或码制。

数字系统中常使用的代码是二进制代码,即表示集合元素的二进制数。建立二进制代码与集合元素一一对应的关系称为二进制编码。设某集合有 N 个元素,为建立二进制代码与集合元素一一对应的关系,二进制代码的位数 n 必须满足下式:

$$2^n > N \quad (1.4.1)$$

由于数字电路只能处理二进制信号,表示集合元素的符号必须通过编码转换为二进制代码。例如,表示十进制数码(0、1、2、3、4、5、6、7、8、9)的二进制代码,称为二进制代码(binary coded decimal,BCD)。用 4 位二进制代码表示 10 个十