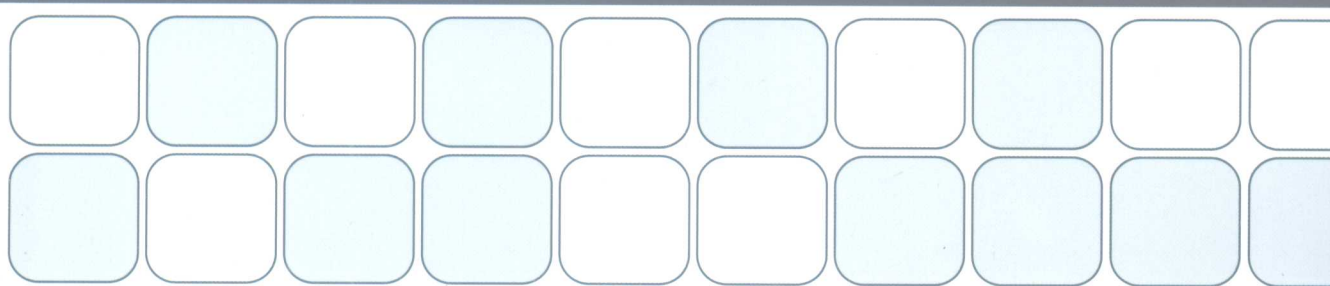
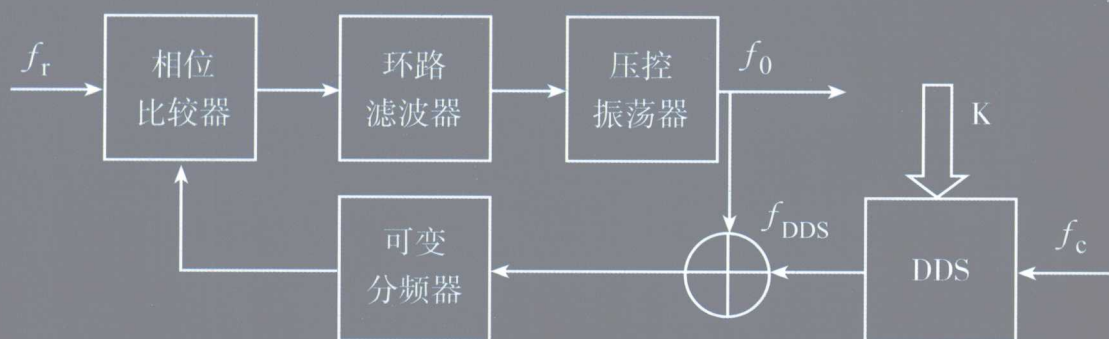


SUOXIANG YU PINLV HECHENG JISHU

锁相与频率合成技术

孙娇燕 李 森 编著
夏志忠 主审



大连海事大学出版社

锁相与频率合成技术

孙娇燕 李 森 编著

夏志忠 主审

大连海事大学出版社

©孙娇燕, 李森 2009

图书在版编目 (CIP) 数据

锁相与频率合成技术 / 孙娇燕, 李森编著. —大连: 大连海事大学出版社, 2009. 5

ISBN 978-7-5632-2308-4

I. 锁… II. ①孙…②李… III. ①锁相技术②频率合成技术 IV. TN911.8

中国版本图书馆CIP数据核字 (2009) 第079451号

大连海事大学出版社出版

地址: 大连市凌海路1号 邮编: 116026 电话: 0411-84728394 传真: 0411-84727996

<http://www.dmupress.com>

E-mail: cbs@dmupress.com

大连天正华延彩色印刷有限公司印装

大连海事大学出版社发行

2009年5月第1版

2009年5月第1次印刷

幅面尺寸: 185 mm×260 mm

印张: 16.25

字数: 402千

印数: 1~500册

责任编辑: 沈荣欣

版式设计: 晓寒

封面设计: 王艳

责任校对: 杨子江

ISBN 978-7-5632-2308-4

定价: 27.00 元

内容简介

本书的内容分为三大部分。第一部分（第 1~4 章）重点介绍了锁相环路的工作原理；讨论了锁相环路的跟踪性能、捕获性能、稳定性能及噪声滤除能力；简要介绍了锁相环路在通信与电子系统中的应用。第二部分（第 5~7 章）在介绍频率合成基本单元电路的基础之上，重点讨论各种频率合成方法，其中包括：吞脉冲小数分频合成、 $\Sigma-\Delta$ 调制小数分频合成、直接数字频率合成（DDS）术及 DDS+PLL 混合频率合成等各种频率合成方案。第三部分（第 8~10 章）重点介绍了集成化、全数字化、软件化的锁相与频率合成的实现方法。其中包括典型集成锁相环和集成频率合成器芯片及应用方法；阐述了全数字锁相环、软件锁相环的实现方法。

本书的特点是理论与实际应用结合，给出了大量应用实例；内容新，反映了本领域的研究与发展水平。

本书可用于高等学校通信工程专业的本科教材，也可作为通信工程技术人员和相关专业研究生学习参考。

前 言

本书的前身是由杨广治、孙娇燕、连萍编著的《频率合成技术》，该书作为交通部统编内部教材于 1987 年由大连海运学院出版社出版，在 1993 年进行了更新修改后再版。经过 15 年的教学实践，积累了大量相关教学经验。在此期间，锁相与频率合成技术得到了快速发展，尤其是数字信号处理技术和软件无线电技术的引入，使锁相与频率合成的数字化、软件化和集成化的程度大大提高。因此，该书的内容亟须全面更新，以适应教学与新技术发展的需要。

本书的第 1 章依据锁相与频率合成技术的发展情况进行了全面修改更新；第 2、3、5、6、9 章主要是原教材的内容，但依据多年的教学经验对部分内容进行了调整、修改和删减；第 7 章在原教材的基础之上做了较大的修改，补充了 Σ - Δ 调制小数分频等相关新技术；第 4 章依据实际应用的需要，新增了锁相环路在通信与电子工程中的应用内容；第 8、10 章根据新技术发展情况，新增了直接数字频率合成技术、全数字锁相环、软件锁相环等内容。每章均附加了相关习题，以利于学生对书中内容的理解和提高实际应用能力。

本书是在原教材《频率合成技术》的基础之上编著的。在此谨向杨广治教授给予本书编写的支持表示由衷的感谢。

本书第 1、2、3、4、5、6、9 章是由孙娇燕编写，第 7、8、10 章由李森编写。全书由夏志忠教授主审，由孙娇燕统编定稿。

由于编者水平有限，加之时间仓促，书中不可避免存在缺点与错误，恳请读者批评指正。

大连海事大学

孙娇燕

2009 年 2 月

目 录

第 1 章 概述.....	1
1.1 锁相与频率合成的基本概念.....	1
1.2 频率合成的方式和特点.....	2
1.3 锁相与频率合成技术的发展.....	5
第 2 章 锁相环路的工作原理.....	7
2.1 环路的基本工作原理.....	7
2.1.1 锁相的基本概念.....	7
2.1.2 锁相环的构成.....	7
2.1.3 环路的工作过程.....	8
2.2 锁相环路的相位模型.....	9
2.2.1 鉴相器的相位模型.....	10
2.2.2 压控振荡器的相位模型.....	11
2.2.3 环路滤波器模型.....	12
2.2.4 环路的相位模型与动态方程.....	16
2.3 锁相环路的传递函数.....	18
2.3.1 环路方程的线性化.....	18
2.3.2 线性环路的传递函数.....	19
第 3 章 锁相环路的性能.....	22
3.1 锁相环路的线性跟踪性能.....	22
3.1.1 环路的频率响应.....	22
3.1.2 环路对典型输入相位的跟踪性能.....	29
3.2 锁相环路的稳定性.....	37
3.2.1 环路稳定性判据.....	38
3.2.2 常用二阶环的稳定性.....	39
3.3 锁相环路的捕获特性.....	41
3.3.1 环路捕获的性能指标与分析方法.....	41
3.3.2 一阶环的捕获过程.....	43
3.3.3 二阶环的捕获过程.....	45
3.3.4 辅助捕捉方法.....	49
3.4 锁相环路的噪声性能分析.....	52
3.4.1 输入加性噪声的环路相位模型.....	53
3.4.2 环路对加性噪声的线性过滤性能.....	56
3.4.3 存在输入噪声环路的非线性性能.....	60

第 4 章 锁相环路的应用.....	67
4.1 在调制解调技术中的应用.....	67
4.1.1 锁相调制器.....	67
4.1.2 调频调相解调器.....	68
4.1.3 同步检波器.....	69
4.1.4 抑制载波的相干解调器.....	71
4.2 在载波提取与位同步技术中的应用.....	72
4.2.1 相干载波提取锁相环.....	73
4.2.2 位同步锁相环.....	74
4.3 在测速与测距技术中的应用.....	77
4.3.1 锁相接收机.....	78
4.3.2 跟踪测距锁相环.....	82
第 5 章 频率合成的方案.....	89
5.1 频漂抵消合成法.....	89
5.2 脉冲取样锁相环.....	92
5.3 数字单环频率合成器.....	95
5.3.1 单环合成器的相位模型.....	96
5.3.2 单环合成器的杂散干扰.....	97
5.3.3 单环合成器的噪声分析.....	103
5.3.4 混频环.....	104
5.4 多环数字频率合成器.....	106
5.4.1 双环数字频率合成器.....	106
5.4.2 三环数字频率合成器.....	109
第 6 章 锁相频率合成器的基本电路.....	114
6.1 鉴相器.....	114
6.1.1 二极管平衡鉴相器.....	114
6.1.2 取样保持鉴相器.....	117
6.1.3 开关型鉴相器.....	120
6.1.4 鉴频鉴相器.....	122
6.2 压控振荡器.....	126
6.2.1 压控振荡器的主要技术指标.....	126
6.2.1 LC 压控振荡器.....	127
6.2.2 晶体压控振荡器.....	132
6.3 可变分频器.....	134
6.3.1 可变分频器的主要技术指标.....	134
6.3.2 可变分频器的工作原理.....	135
6.3.3 提高可变分频器速度的方法.....	139
6.3.4 减法可变分频器.....	141
6.3.5 吞脉冲技术.....	144

第7章 小数分频频率合成器	150
7.1 小数分频合成器的工作原理.....	150
7.1.1 小数分频器的实现方法.....	151
7.1.2 双模分频器控制信号的产生.....	151
7.1.3 小数分频环中鉴相器的输出电压.....	154
7.2 改善输出频谱纯度.....	157
7.2.1 可变延迟法.....	157
7.2.2 模拟相位补偿法.....	158
7.2.3 数控补偿法.....	159
7.2.4 Σ - Δ 调制技术.....	160
7.3 小数分频器的实用电路.....	164
7.3.1 基本小数分频器.....	164
7.3.2 吞脉冲小数分频器.....	165
7.4 小数分频频率合成器方案实例.....	166
第8章 直接数字频率合成器	169
8.1 直接数字频率合成器工作原理.....	169
8.1.1 斜升波合成.....	169
8.1.2 任意波形的合成.....	170
8.1.3 正弦波合成.....	171
8.2 DDS的频谱特性分析.....	177
8.2.1 DDS的技术特性.....	177
8.2.2 理想情况下 DDS 输出频谱特性.....	178
8.2.3 DDS 中杂散信号频谱特性分析.....	178
8.3 DDS与PLL混合频率合成方案.....	181
8.3.1 DDS 驱动 PLL 混合方案.....	182
8.3.2 DDS 插入 PLL 混合方案.....	183
8.3.3 DDS 用作小数分频器.....	183
8.4 DDS在电子系统中的应用.....	184
8.4.1 DDS 在数据通信中的应用.....	184
8.4.2 DDS 在雷达系统中的应用.....	185
8.4.3 DDS 在电子测量仪器中的应用.....	186
8.5 DDS典型芯片介绍.....	187
8.5.1 DDS 芯片 AD9854.....	187
8.5.2 DDS 芯片 Q2368.....	189
8.5.3 DDS 芯片 STEL-1180.....	191
第9章 集成频率合成器	194
9.1 集成锁相环基本电路.....	194
9.1.1 集成鉴相器.....	194
9.1.2 集成压控振荡器.....	197

9.1.3	集成双模分频器及其他电路.....	200
9.2	单片集成锁相环.....	201
9.2.1	低频数字锁相环 CD4046.....	201
9.2.2	高频单片模拟锁相环 L562.....	203
9.3	集成频率合成器.....	208
9.3.1	并行码输入方式的频率合成器.....	208
9.3.2	数据总线输入方式的频率合成器.....	210
9.3.3	串行输入方式的频率合成器.....	212
9.4	集成频率合成器的微机控制.....	215
9.4.1	串行码输入方式频率合成器的微机控制.....	215
9.4.2	数据总线输入方式频率合成器的微机控制.....	218
9.4.3	并行码输入方式频率合成器的微机控制.....	218
第 10 章	全数字锁相环.....	220
10.1	全数字型鉴相器.....	220
10.1.1	由触发器和计数器构成的全数字型鉴相器.....	220
10.1.2	奈奎斯特率全数字型鉴相器.....	221
10.1.3	零交叉全数字型鉴相器.....	221
10.2	全数字环路滤波器.....	222
10.2.1	超前/滞后计数器式全数字环路滤波器.....	222
10.2.2	K 变模计数器式全数字环路滤波器.....	223
10.2.3	N 先于 M 式全数字环路滤波器.....	224
10.3	数字控制振荡器.....	225
10.3.1	除 N 可变分频器式 DCO.....	225
10.3.2	增量—减量计数器式 DCO.....	225
10.3.3	波形合成器式 DCO.....	227
10.4	全数字锁相环方案.....	228
10.4.1	超前/滞后型全数字锁相环.....	228
10.4.2	触发器型全数字锁相环.....	231
10.4.3	全数字锁相环实例.....	232
10.5	全数字锁相环的性能.....	232
10.5.1	全数字锁相环的离散时间工作特性.....	233
10.5.2	全数字锁相环输出频率的变化范围.....	237
10.5.3	全数字锁相环的频域分析.....	239
10.5.4	全数字锁相环的纹波消除技术.....	240
10.6	软件锁相环.....	241
10.6.1	模拟锁相环的软件实现.....	242
10.6.2	数模混合锁相环的软件实现.....	244
10.6.3	全数字锁相环的软件实现.....	248
	参考文献.....	250

第 1 章 概 述

1.1 锁相与频率合成的基本概念

锁相与频率合成技术包括锁相环路与频率合成两个方面。

锁相环路 (PLL—Phase-locked Loop) 是一个能够跟踪输入信号相位的闭环自动控制系统。它的功能是使输出信号的瞬时相位跟踪输入信号瞬时相位的变化, 从而实现相位的自动锁定。由于相位与频率的固定关系, 锁相环路也可以称为: 能够跟踪输入信号频率的闭环自动控制系统, 是一个频率和相位的同步控制系统。利用锁相环路可以实现频率合成、相干检测、跟踪滤波、低门限接收、数字信号同步等工程任务。锁相环路所以能够得到如此广泛的应用, 是由其优良的性能所决定的。它具有稳频特性, 通过频率合成技术可以为各种电子通信系统提供高性能的频率源; 也可进行高精度的相位与频率测量, 实现高精度的测速测距。它具有载波跟踪特性, 作为一个窄带跟踪滤波器, 可提取淹没在噪声之中的载波信号; 也可以实现数字信号的载波同步、位同步。它具有调制跟踪特性, 可制成高性能的调制器和解调器, 实现低门限的相干解调, 大大改善模拟信号和数字信号的解调质量。可以说, 锁相环路是各种通信接收系统都不可缺少的关键技术和组成部分。

频率合成技术是将一个高稳定性和高准确度的标准频率源, 经过某种技术处理, 产生同样高稳定性和高精确度的大量离散频率的技术。这里所说的技术处理方法, 可以用硬件实现频率加、减、乘、除基本运算的传统技术, 可以是锁相技术, 也可以是各种数字技术和计算技术。在现代电子系统中, 往往需要在一个频率范围内提供一系列高精确度和高稳定度的频率, 而普通的晶振输出只能是单一的或者只能在一个极小的范围内微调, 远远达不到要求, 这就需要采用频率合成技术来完成这一任务。频率合成器作为通信和电子系统的频率源, 其性能指标直接关系到整个系统的性能: 如通信中的误码率、通信的抗干扰性能、卫星定位精度、测量精度等。可以说, 很多现代电子系统主要功能的实现都取决于其频率源的性能, 因此, 频率合成器被人们喻为电子系统的“心脏”, 是决定电子系统性能的核心部件, 也是现代通信系统中必不可少的关键电路。高性能频率合成器广泛用于移动通信、雷达、电子对抗、数字电视、航空航天、卫星定位、遥控遥测、无线局域网和测量仪器等系统。

锁相技术与频率合成技术之间存在密切的联系, 利用锁相环路构成的锁相频率合成器具有十分优良的性能, 是应用最广泛的频率合成方式之一。随着现代通信与电子系统的不断发展, 人们对频率源和同步系统的要求越来越高, 因此, 频率合成与锁相技术的研究越来越受到人们的关注和重视。

频率源和锁相环路的性能直接关系到电子系统的主要功能。锁相环路的性能主要体现在环路的跟踪性能、噪声滤除能力、捕获性能和稳定性, 频率合成器的基本技术指标主要体现在以下几个方面:

(1) 频率范围

频率范围是指频率合成器输出最高频率与输出最低频率之间的变化范围。不同电子系统要求的频率范围不同，通常工作频率越高，频率合成器的频率范围越大。

(2) 频率间隔/步进频率/频率分辨率

频率间隔是指频率源输出的两个相邻离散频率点之间的最小频率间隔。频率间隔又称为：步进频率或频率分辨率。不同用途的频率合成器对步进频率的要求相差很大，一般希望有尽可能精细的频率间隔。

(3) 频率转换时间

频率转换时间是指由一个工作频率转换到另一个工作频率并使后者达到稳定工作所需的时间。频率转换时间越短，频率合成器的性能越高。

(4) 频率稳定度与准确度

频率稳定度是指在规定的观测时间内，合成器输出频率偏离标称频率值的程度。一般用该偏离频率值与标称频率的相对值来表示。准确度则表示实际工作频率与其标称频率值之间的偏差，又称频率误差。事实上，稳定度与准确度有着密切的关系，因为只有频率稳定度高，频率准确度才有意义。

(5) 频谱纯度

频谱纯度是指输出信号接近正弦波的程度。可以用杂散分量和相位噪声来衡量，杂散又称寄生信号，分为谐波分量和非谐波分量，主要由频率合成过程中的非线性失真产生，寄生干扰表现为一些离散的频谱；相位噪声是指各种随机噪声造成的瞬时频率或相位起伏，在频谱上呈现为主谱两边的连续噪声频谱。

1.2 频率合成的方式和特点

到目前为止，逐渐形成的频率合成技术主要包括：直接模拟频率合成技术、锁相频率合成技术、直接数字频率合成技术和混合频率合成技术。下面对这四种频率合成方式和特点进行简要介绍。

(1) 直接模拟频率合成 (Direct Analog Frequency Synthesis)

直接模拟频率合成器是最先出现的一种合成频率信号源，称为第一代频率合成技术。它由一个高稳定、高纯度的晶体参考频率源，通过倍频器、分频器、混频器的不同组合和具有选频功能的滤波器，对频率进行加、减、乘、除运算，得到各种所需的大量离散频率。直接模拟频率合成器的基本原理如图1-1所示。

直接模拟合成法的显著特点是频率分辨率高、频率转换速度快、工作稳定可靠。但是最大的缺点是体积大、成本高、不利于集成，各种组合频率产生的输出谐波、噪声及寄生频率难以抑制。因此，如何抑制谐波及组合频率是设计直接模拟频率合成器的首要难题。目前，直接模拟频率合成器已被锁相频率合成器、直接数字频率合成器取代。

(2) 锁相频率合成 (PLL: Phase Locked Loop Frequency Synthesis)

利用锁相技术来产生所需要的频率，称为锁相频率合成器，是第二代频率合成技术，也是当今应用最广泛的频率合成技术之一。它由锁相环和可变分频器构成，通过改变反馈支路

中可变分频器的分频比 N ，可以由一个高稳定度、高精度的晶体参考频率获得所需的大量离散频率。锁相频率合成器的基本原理如图 1-2 所示。

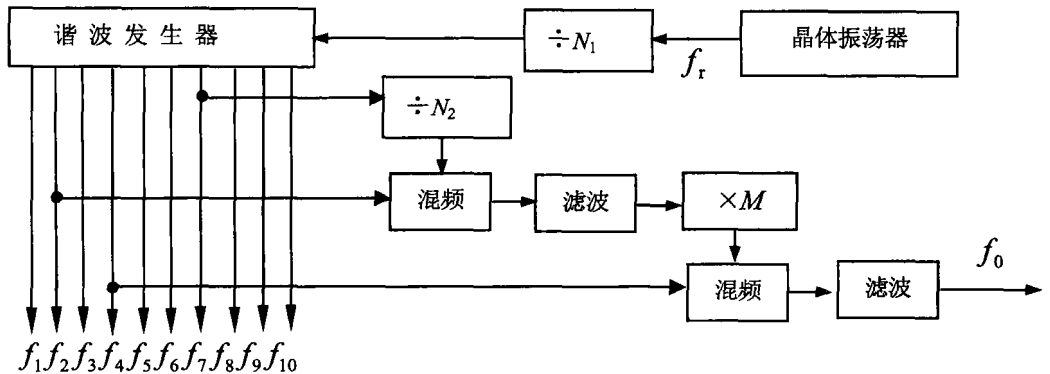


图 1-1 直接模拟频率合成器的原理图

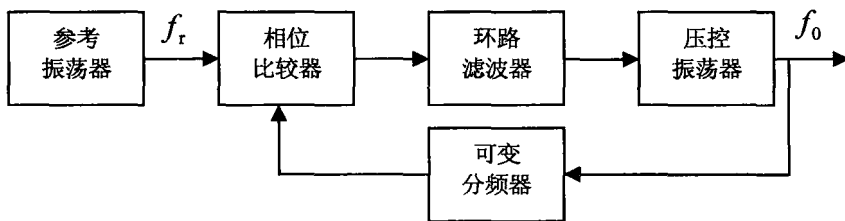


图 1-2 锁相频率合成器原理框图

锁相频率合成法的优点是具有极宽的频率范围，输出频率很高；良好的寄生杂散抑制性能，输出频谱纯度很高；有利于集成化和小型化，输出频率易于程控。它主要缺点是频率转换速度较慢，频率分辨率不高，而且频率分辨率和频率转换速度相互制约，提高频率分辨率需要降低锁相环的参考频率，减小参考频率又会增大其频率转换时间和相位噪声，所以在锁相频率合成器的设计中要折中两者的矛盾。

由于单环锁相频率合成器难于同时满足合成器在频率范围、频率分辨率和频率转换时间等多方面的性能要求，因此，现代通信与电子设备中采用多环锁相频率合成器、吞脉冲锁相频率合成器或小数分频锁相频率合成器。

(3) 直接数字频率合成 (DDS—Direct Digital Frequency Synthesis)

直接数字频率合成器是一种新颖的频率合成技术。它直接对参考正弦信号进行抽样、数字化，然后用数字计算技术和数模变换器产生信号，实现频率合成。它由相位累加器、正弦波存储器、D/A 转换和低通滤波等部分组成。DDS 的工作原理实质上是以数控的方式产生频率、相位可控制的正弦波。相位累加器由相位全加器和相位累加寄存器级联而成，对代表频率的二进制码控制字进行累加运算。正弦波存储器实质上是波形寄存器，完成相位/幅度转换，读出的数据送入 D/A 转换器和低通滤波器。如图 1-3 所示。

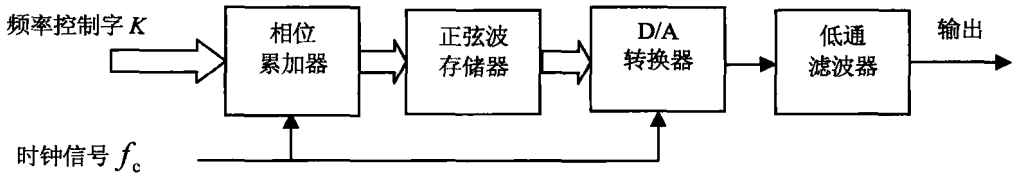


图 1-3 DDS 基本原理图

DDS 技术与传统的频率合成技术相比，具有极小的频率转换时间（可小于 $0.1 \mu\text{s}$ ），非常高的频率分辨率（可达 $1 \mu\text{Hz}$ ），相位噪声小、稳定度高、易于调整及控制灵活；易于实现线性调频和其他各种频率、相位、幅度调制；而且体积小、低功耗、全数字化、易于集成等优良性能。

但 DDS 也有其固有的不足之处。主要体现在：输出杂散比较大，频谱纯度不够；由于 DDS 的频率范围受时钟频率和 D/A 变换器的限制，输出频率较低，频率范围小；当采用倍频或变频提高其频率时，又会使输出杂散恶化。由于锁相频率合成器的低杂散特性和宽频率范围是 DDS 无法取代的，所以，锁相频率合成器在现代通信中有它不可替代的地位。

(4) 混合频率合成器 (Hybrid Frequency Synthesis)

在实际的应用中，可以采用上述几种方法相结合的方式，来弥补单独应用某种方式所具有的局限性。PLL 技术具有高频率、宽频率范围、频谱质量好等优点，但其频率转换速度低。DDS 技术则具有高速频率转换能力、高的频率分辨能力，但输出频率范围小，频谱纯度也比较低。混合频率合成技术利用这两种技术各自的优点，将两者结合起来，其基本思想是利用 DDS 的高分辨力来解决 PLL 中频率分辨力和频率转换时间的矛盾。DDS+PLL 混合频率合成器通常有 DDS 驱动 PLL 和 DDS 插入 PLL 两种基本方案。

在 DDS 驱动 PLL 方案中（如图 1-4 所示），用 DDS 的输出作为 PLL 的参考频率输入信号，同时将 PLL 设计成倍频环，将 DDS 产生的信号倍频到所需的频率范围内。该方案通过采用高的鉴相频率（DDS 的输出频率）来提高 PLL 的转换速度，并利用 DDS 的高分辨率来保证小的频率间隔。

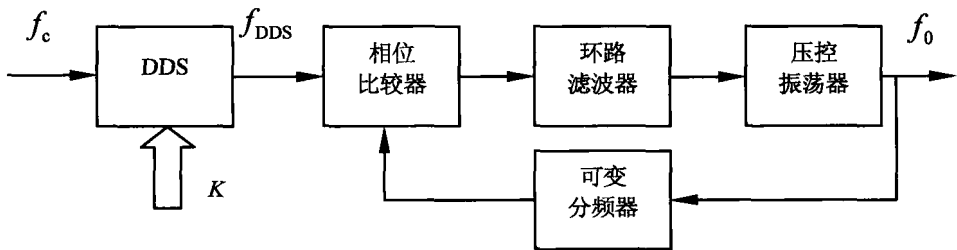


图 1-4 DDS 驱动 PLL 频率合成方案框图

DDS 插入 PLL 方案（如图 1-5 所示）是在环路中插入混频器，使 DDS 和 PLL 的输出相加，其频率输出为： $f_0 = Nf_r + f_{\text{DDS}}$ 。为了使 PLL 具有很小的频率转换时间，PLL 可采用高的鉴相频率 f_r ，而 DDS 小的频率间隔则可保证输出频率 f_0 的精细变化。 f_0 的上限频率取决于 Nf_r ，频率分辨率取决于 DDS 的输出频率 f_{DDS} 。

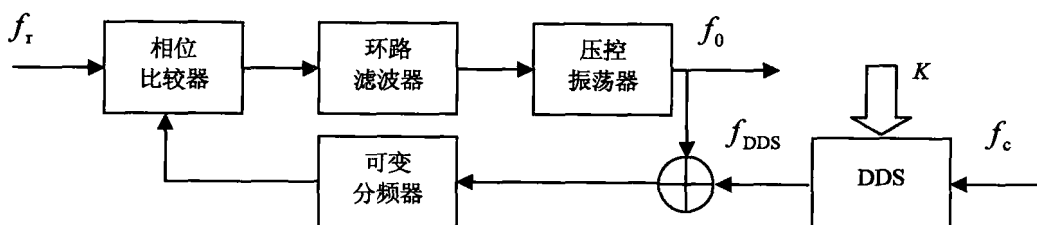


图 1-5 DDS 插入 PLL 频率合成方案框图

由此可见，通过科学设计，混合频率合成器可以实现具有高输出频率、高分辨率、高频率转换速率、低杂散输出的频率信号。这种技术发扬了各自的优点，抑制了各自的缺点，以获得更好的性能指标。以 DDS 和 DDS+PLL 为代表的频率合成技术，随着时钟频率的不断提高和功耗的降低，将成为最典型、用途最广泛的频率合成技术。

1.3 锁相与频率合成技术的发展

锁相与频率合成技术起源于 20 世纪 30 年代，至今已有近 80 年的历史。锁相与频率合成技术经历了直接模拟频率合成→锁相频率合成→直接数字频率合成（DDS）→混合频率合成（DDS+PLL）这样发展过程，从理论到实用技术都日臻完善。随着现代通信与电子系统的发展，各种电子系统对频率合成器提出了越来越高的要求。所有的这些社会需求以及微电子技术、计算机技术、信号处理技术的不断进步都刺激了频率合成技术的发展，也使得锁相与频率合成技术朝着低相位噪声、高纯频谱、集成化、数字化、软件化、频率范围的宽带化、频率间隔的微细化、频率转换高速化的方向发展。具体表现为以下几个方面：

(1) 大量使用小数分频技术 (Fractional- N)。这一技术的优点是：即使在分频器的 N 较大时，仍然可使步进频率很小，且输出相位噪声和鉴相器杂散都有较高指标。

(2) 针对小数分频频率合成技术存在相位补偿问题，提出了 $\Sigma-\Delta$ 调制小数分频频率合成技术。 $\Sigma-\Delta$ 调制小数分频频率合成是一种无相位补偿的分数频率合成技术。用 $\Sigma-\Delta$ 调制器取代小数分频技术的相位累加器即成为 $\Sigma-\Delta$ 调制频率合成。高阶数字 $\Sigma-\Delta$ 调制对量化噪声的高通特性结合频率合成器的环路低通滤波特性，可有效地实现高频率分辨率情况下的低相位噪声。

(3) 鉴相器不再使用传统的电压型，而是采用电流型电荷泵技术，使鉴相器的输出变为误差电流，而不是误差电压。这一技术的优点是：锁相环路滤波器设计时可以采用无源环路滤波器，但仍然可以获得理想二阶环路滤波器的性能。

(4) PLL 工作频率不断提高。如今大多数公司生产的 PLL 频率合成芯片的工作频率都可以轻松工作在 2 GHz 以上。ADI 公司在硅片上生产的 PLL 频率合成芯片已能工作到 4 GHz 以上。

(5) PLL+DDS 混合频率合成技术。该技术将 DDS 的高频率分辨率及快速转换时间特性与锁相环路的输出频率高、寄生噪声低的特点有机结合，以尽可能全面地满足各种系统对频率源的苛刻要求；同时还降低了合成器的成本，从而成为目前开发应用最为广泛的一种频率

合成方法。

(6) PLL的集成化和小型化。随着微电子技术的发展，已有许多性能优良的集成锁相环和集成频率合成器投入应用。以LMX2326芯片为例，其时钟频率可达2.8 GHz；而其功耗仅仅12 mW，低电源电压2.3~5.5 V，内置可编程分频器，外接VCO和环路滤波器，可直接构成L波段频率合成器。

(7) PLL的全数字化。随着数字信号处理技术的发展，锁相环路已由模拟锁相环、数模混合锁相环，发展到全数字锁相环和软件锁相环。全数字锁相环作为一种新型的锁相环已经渐渐地应用在许多场合。在这种全数字锁相环中鉴相器采用全数字乘法器，环路滤波器采用数字滤波器，压控振荡器被数控振荡器所替代。

(8) PLL的软件化。随着DSP和FPGA技术的发展，人们运用软件无线电的思想，采用大规模可编程逻辑器件构成锁相环与频率合成器的硬件平台，可以在不改变硬件平台的情况下，采用软件编程的方法实现锁相环的功能。

可见，随着现代通信系统的发展，锁相环路已经实现集成化、数字化和软件化。频率合成器的性能也得到了很大的提高。

第2章 锁相环路的工作原理

锁相环路是一个闭环相位控制系统。对它的研究须建立完整的数学模型，继而以模型为基础，分析它在各种工作状态下的性能与指标。因此，在进行分析研究之前，先就锁相环的基本工作原理进行阐述，具体包括：锁相的基本概念、锁相环的组成及各部件的功能、环路的工作过程、环路的相位模型和动态方程、环路的传递函数及环路参数等，这些都是分析锁相环的基础。

2.1 环路的基本工作原理

2.1.1 锁相的基本概念

锁相是相位锁定的简称，其含义是表示两个信号之间的相位同步。如两个正弦信号为

$$V_1(t) = V_1 \sin(\omega_1 t + \theta_{10})$$

$$V_2(t) = V_2 \sin(\omega_2 t + \theta_{20})$$

式中， ω_1 和 θ_{10} 是 $V_1(t)$ 的瞬时角频率和初始相位， $\theta_1(t) = \omega_1 t + \theta_{10}$ 是 $V_1(t)$ 的瞬时相位； ω_2 和 θ_{20} 是 $V_2(t)$ 的瞬时角频率和初始相位， $\theta_2(t) = \omega_2 t + \theta_{20}$ 是 $V_2(t)$ 的瞬时相位。

当 $\omega_1 = \omega_2$ 时，两个信号的相位差 $\theta_1(t) - \theta_2(t) = \theta_{10} - \theta_{20}$ 为一固定值，不随时间的变化而变化，称这两个信号相位同步。

当 $\omega_1 \neq \omega_2$ 时，两个信号的相位差 $\theta_1(t) - \theta_2(t) = (\omega_1 - \omega_2) \cdot t + \theta_{10} - \theta_{20}$ ，不论 θ_{10} 是否等于 θ_{20} ，只要有时间变化，相位差就不可能为一固定值，而是随时间的变化而变化，称这两个信号相位不同步。

所谓相位同步是指两个信号的频率相等，相位差为一个固定值。锁相环路就是实现两个信号相位同步的自动控制系统。

2.1.2 锁相环的构成

锁相环路是由鉴相器、环路滤波器和压控振荡器三个基本部件组成的，如图2-1所示。图中PD表示鉴相器，LF表示环路滤波器，VCO表示压控振荡器， $V_i(t)$ 和 $V_o(t)$ 分别表示环路的输入和输出电压， $V_d(t)$ 和 $V_c(t)$ 分别表示PD和LF的输出电压。

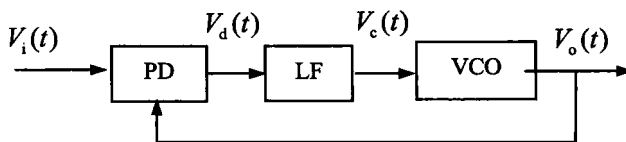


图 2-1 锁相环的基本构成

鉴相器的功能是对两个输入信号 $V_i(t)$ 和 $V_o(t)$ 的相位进行比较。当环路锁定时，鉴相器的输出电压 $V_d(t)$ 是一直流电压，电压大小比例于这两个输入信号的相位差。当采用正弦型鉴相器时，输出电压 $V_d(t)$ 和它的两个输入信号相位差 $\theta_e(t)$ 有以下关系：

$$V_d(t) = V_d \sin \theta_e(t) \quad (2-1)$$

环路滤波器的功能是滤除鉴相器输出误差电压 $V_d(t)$ 中的高频成分，起滤波平滑作用，并保证环路稳定，改善环路跟踪性能和噪声性能。

压控振荡器的功能是使其输出信号 $V_o(t)$ 的振荡频率受输入电压 $V_c(t)$ 的大小控制，输出信号 $V_o(t)$ 相位随输入信号 $V_i(t)$ 相位变化而变化，并保持环路相位跟踪。

由此可见，锁相环是一个相位误差控制系统。它通过比较输入信号和压控振荡器输出信号之间的相位差，产生误差电压来调整压控振荡器的频率和相位，以达到与输入信号同频并保持相位差为一固定值。

2.1.3 环路的工作过程

锁相环路如何进行相位锁定与跟踪，实现输出与输入信号的相位同步呢？下面对环路的锁定过程和跟踪过程作定性描述。

设环路输入信号 $V_i(t)$ 是相位固定、角频率为 ω_i 的正弦信号，压控振荡器输出信号是相位为 θ_o 、固有角频率为 ω_o 的正弦波，即输入和输出信号分别为

$$V_i(t) = V_i \sin(\omega_i t + \theta_i)$$

$$V_o(t) = V_o \sin(\omega_o t + \theta_o)$$

在环路一开始工作时，通常输入信号频率与输出信号频率是不同的，即 $\Delta\omega_o = \omega_i - \omega_o > 0$ 。如果PD具有正弦鉴相特性，则鉴相器输出是一个角频率为 $(\omega_i - \omega_o)$ 的差拍波，其表达式为

$$V_d(t) = V_d \sin[(\omega_i - \omega_o)t + \theta_i - \theta_o] \quad (2-2)$$

(1) $\Delta\omega_o = \omega_i - \omega_o$ 很大

若鉴相器的两个输入信号固有频差 $\Delta\omega_o = \omega_i - \omega_o$ 很大，即差拍频率很高，鉴相器输出的差拍电压通过环路滤波器时就被完全滤除了，则加到压控振荡器控制端的控制电压 $V_c(t) \rightarrow 0$ ，使压控振荡器的振荡频率仍然维持在 ω_o 上，环路没有起到控制作用，此时环路处于不受控状态，也称为失锁状态。

(2) $\Delta\omega_o = \omega_i - \omega_o$ 比较小

如果输入信号角频率 ω_i 靠近压控振荡器固有的角频率 ω_o ，它们在鉴相器中相比较后，输出的差拍频率 $\Delta\omega_o = \omega_i - \omega_o$ 低于环路滤波器的截止频率，差拍电压经过环路滤波器就不会被滤掉，并作为控制电压加到压控振荡器上。于是压控振荡器就会受到这个差拍电压调制，输出中心角频率为 ω_o 、调制频率为 $\Delta\omega_o$ 的调频信号 $V_o(t)$ 。该调频信号返回鉴相器一个输入端，与输入角频率为 ω_i 的正弦信号在鉴相器中进行比较。这样一来，鉴相器的输出将是一个正弦波和调频波的差拍电压。

当调频波的瞬时频率靠近输入频率时，其差拍电压瞬时频差较小，当调频波的瞬时频率