



高等院校信息与电子技术类规划教材

Information and Electronic Technology Courses for Undergraduate Education

EDA 技术与应用

Technology and Applications of EDA

张 健 刘桃丽 邓 锐 朱旭东 编 著



21st CENTURY



科学出版社
www.sciencep.com

中国科学院教材建设专家委员会教材建设立项项目

高等院校信息与电子技术类规划教材



EDA 技术与应用

张 健 刘桃丽 邓 锐 朱旭东 编 著



科学出版社

北京

高等院校信息与电子技术类规划教材

编 委 会

主任 吴黎明（广东工业大学信息工程学院副院长、教授）

副主任 贺前华（华南理工大学电子与信息学院副院长、教授）

委员（按姓氏笔画排序）

马文华（广东外语外贸大学信息学院副教授）

汤 庸（中山大学信息科学与技术学院副院长、教授）

杨振野（广东技术师范学院电子系教授）

吴正光（广州大学实验中心副主任、高级工程师）

周美娟（广东海洋大学信息学院院长、教授）

洪添胜（华南农业大学信息学院院长、教授）

徐 杜（广东工业大学信息工程学院院长、教授）

颜国正（上海交通大学电子信息与电气工程学院测控系

主任、教授）

前　　言

人类社会进入到当今高度发达的信息化社会，与电子技术的发展，尤其是集成电路的设计和制造技术的发展是密不可分的。人们每天都在使用的电子产品，其功能越来越强大，性能在不断地提高，价格却始终呈现下降趋势，而且产品更新换代的周期变得越来越短，整个人类正在享受着这种进步。事实上，促成这种进步的主要原因就是生产制造技术和电子设计技术的高速发展和进步。生产制造技术以微细加工技术为代表，目前已经发展到深亚微米阶段，可以在几平方厘米的芯片上集成出数千万个晶体管；而电子设计技术的核心便是 EDA(Electronic Design Automation)技术。EDA 技术是以计算机为工作平台，融合了应用电子技术、计算机技术以及智能化技术的最新成果而研制成的一种基于芯片的现代电子系统设计方法。EDA 技术主要包括大规模可编程逻辑器件、硬件描述语言、开发工具软件及实验开发系统四个方面。其中，大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的硬件载体，硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段，开发工具软件是利用 EDA 技术进行电子系统设计的智能化与自动化设计工具，实验开发系统则是提供芯片下载电路及 EDA 实验和开发的外围环境资源。

本书正是围绕着大规模可编程逻辑器件、硬件描述语言、开发工具软件及实验开发系统这四个方面展开的。

目前有众多的集成电路制造商从事大规模可编程逻辑器件的研制和生产，产品性能和集成逻辑单元的规模得到了极大的提高，使得可编程逻辑器件几乎可以覆盖数字电子领域的所有应用。如 Altera 公司早在 2000 年就推出了可编程片上系统 SOPC 和 Nios 软核处理器。正是由于 Altera 公司在可编程逻辑器件方面做出的卓越贡献，其产品才有较高的市场占有率。本书将主要介绍 Altera 公司典型的可编程逻辑器件。

硬件描述语言 HDL 是用于设计硬件电子系统的计算机语言，它用软件编程的方式来描述电子系统的逻辑功能、电路结构和连接形式，与传统的门级描述方式相比，它更适合大规模系统的设计。目前使用的硬件描述语言有 VHDL、Verilog、AHDL 和 ABEL 等，由于 VHDL 语言可读性强，易于修改和发现错误，得到众多的 EDA 厂商支持，已经成为硬件描述语言的国际标准。本书使用 VHDL 进行电子系统的硬件设计。

Altera 公司一直致力于 EDA 工具软件的开发和研制，从起初的 Maxplus 发展到当今在业界被广泛使用的 Quartus II。Quartus II 集成了 Altera 的 FPGA 和 CPLD 开发流程中使用的所有工具软件和第三方软件接口，进行工程的创建、组织和管理，已成为比较理想的 EDA 软件集成开发平台。本书使用最新版本的 Quartus II 7.2 进行电子系统的设计。

DE2 开发板是 Altera 公司向大学和研究机构推出的、由台湾友晶科技股份有限公司生产的一款基于 FPGA 的多媒体硬件开发平台。该开发板硬件资源丰富，提供的软件和教学文件齐全，是一个比较理想的实验开发平台，目前在全球范围内使用该板进行数字系统开发和 EDA 教学的研究机构和大专院校众多。本书的所有设计都是在 DE2 开发板上完成硬件验证的。

全书共分 10 章，对 EDA 技术及工程应用进行了介绍。第 1 章主要介绍了 EDA 的开发流程和自顶向下的设计方法，同时也介绍了 EDA 的发展历程、研究范畴和发展方向。

第2章的目的是介绍EDA技术的硬件载体、大规模可编程逻辑器件，包括结构、原理和典型器件。以Altera的MAX7000系列器件为例，介绍了CPLD的基本结构和工作原理；以Altera的FLEX10K系列器件为例，介绍了FPGA的基本结构和工作原理，同时介绍了低成本高性能的Cyclone II系列器件。Quartus II 7.2作为业界最流行和最新版本的开发工具，第3章介绍了其安装和使用的基本操作，同时也介绍了宏功能模块的配置和SignalTap II逻辑分析仪的使用方法等内容。第4章到第8章主要是围绕如何使用VHDL描述数字系统展开的。其中，第4章作为VHDL语言的基础篇，主要介绍了VHDL的语言特点、程序结构、语言要素和构造体的描述方式；第5章按照结构体的行为描述、数据流描述和结构描述三种方式，分别介绍了VHDL的主要描述语句；第6章作为设计共享，分别介绍了VHDL中的设计库、程序包和子程序的使用和构建方法；第7章给出了一些基本逻辑部件的VHDL参考设计，以方便读者进行数字系统的设计；第8章是基于VHDL描述的有限状态机设计技术，主要介绍了Moore和Mealy状态机的设计和实现。第9章是EDA技术的工程应用，主要介绍了数字电子钟、简易异步通讯模块、串口内存读写控制器以及串口控制的液晶显示控制器的设计与实现。第10章内容包括作为EDA技术重要组成部分的仿真和测试，介绍了业界最流行、最有影响力的仿真工具Modelsim的使用方法。为方便读者阅读，附录A列出了DE2开发板的原理图，附录B列出了DE2开发板上EP2C35F672C6的引脚分配表。

本书是作者在多年从事EDA教学和科研工作的基础上撰写而成，所有示例都通过了仿真验证，所有工程实例都经过了DE2板的硬件测试验证，具有一定的实用价值。本书可以作为电子类、自动化类、计算机类、机电类等专业的本科生和研究生进行EDA和嵌入式系统教学的教材或参考书，也可作为从事数字系统设计、大规模集成电路设计和嵌入式系统硬件设计的工程技术人员的参考书。

EDA技术是一门实践性很强的技术，只有通过不断的实践才能真正提高设计和应用水平。为了方便读者进行设计和验证，本书附带了一张光盘，包含了所有经过仿真验证和硬件测试的设计代码，此外还包含了一套实验指导材料。

本书的第1、2章由朱旭东编写，第3章由刘桃丽编写，第4、5、6章由张健编写，第7章由刘桃丽编写，第8章由张健编写，第9章由邓锐编写，第10章由刘桃丽编写，附录A和附录B由曹丽涛编写，全书由张健统稿。在本书的撰写过程中，Altera公司大学计划项目经理徐平波先生提供了大量可编程逻辑器件的技术资料，台湾友晶科技股份有限公司总经理彭显恩先生提供了有关DE2板的技术资料，科学出版社的赵卫江编辑为本书的出版做了大量工作，周美娟教授在百忙之中阅读了全书，并提出了许多中肯的修改意见，在此一并向他们表示衷心的感谢。本书引用了一些相关资料，已将主要文献资料列于书末的参考文献中，在此向这些文献的作者致以诚挚的谢意。本书配有电子教案，需要的读者可浏览网址：www.abook.cn。

EDA技术及应用处于快速发展之中，加之作者认识的局限性，书中不免存在错误和有失偏颇之处，恳请读者给予批评指正（E-mail: jianzhang689@126.com）。

作 者

2008年4月于广东海洋大学

目 录

第 1 章 概述	1
1.1 EDA 技术的发展历程	1
1.2 EDA 技术的研究范畴	2
1.3 EDA 软件系统的构成	3
1.4 数字系统设计方法	4
1.5 EDA 技术的发展趋势	6
本章小结	6
思考与习题	7
第 2 章 可编程逻辑器件	8
2.1 概述	8
2.1.1 PLD 的发展进程	9
2.1.2 PLD 的分类	9
2.2 复杂可编程逻辑器件 (CPLD)	12
2.3 现场可编程门阵列 (FPGA)	18
2.3.1 FPGA 的基本工作原理	19
2.3.2 FLEX10K 系列器件的基本结构	20
2.3.3 Cyclone II 器件介绍	26
2.4 可编程逻辑器件的编程与配置	28
2.4.1 CPLD 的在系统编程	29
2.4.2 FPGA 的配置方式	31
2.5 可编程逻辑器件应用选择原则	32
本章小结	34
思考与习题	35
第 3 章 集成开发平台 Quartus II 操作基础	36
3.1 Quartus II 软件的安装	36
3.2 Quartus II 软件的用户界面	38
3.3 Quartus II 的开发流程	40
3.3.1 输入设计文件	40
3.3.2 编译设计文件	45
3.3.3 仿真设计文件	50
3.3.4 编程下载设计文件	54

3.4 Quartus II 中宏功能模块的调用方法	56
3.5 SignalTap II 逻辑分析仪	59
3.5.1 SignalTap II 逻辑分析仪的用户界面	59
3.5.2 SignalTap II 逻辑分析仪的使用流程	60
本章小结	63
思考与习题	64
第 4 章 VHDL 编程基础	65
4.1 硬件描述语言及其特点	65
4.1.1 硬件描述语言的基本概念	65
4.1.2 常用硬件描述语言简介	66
4.1.3 VHDL 的特点	66
4.2 VHDL 程序基本结构	67
4.2.1 实体描述	69
4.2.2 结构体描述	70
4.2.3 模块设计实例	71
4.3 VHDL 语言要素	73
4.3.1 VHDL 文字规则	73
4.3.2 VHDL 数据对象	75
4.3.3 VHDL 数据类型	77
4.3.4 VHDL 操作符	84
4.4 VHDL 结构体描述方式	88
4.4.1 行为描述方式	88
4.4.2 数据流描述方式	89
4.4.3 结构描述方式	90
本章小结	92
思考与习题	93
第 5 章 VHDL 主要描述语句	94
5.1 概述	94
5.2 行为描述语句	96
5.2.1 赋值语句	96
5.2.2 并行信号赋值语句	97
5.2.3 顺序控制语句	101
5.2.4 NULL 语句	111
5.2.5 WAIT 语句	112
5.2.6 进程语句	113
5.3 结构描述语句	120
5.3.1 元件例化语句	121
5.3.2 配置语句	124

5.3.3 生成语句.....	128
5.3.4 块语句.....	130
本章小结.....	132
思考与习题.....	133
第 6 章 VHDL 设计共享.....	136
6.1 VHDL 设计库.....	136
6.1.1 库的种类.....	136
6.1.2 库的使用方法.....	138
6.2 VHDL 程序包.....	139
6.3 VHDL 子程序与并行过程调用.....	142
6.3.1 VHDL 函数.....	142
6.3.2 VHDL 重载函数.....	144
6.3.3 VHDL 过程.....	146
6.3.4 VHDL 过程重载.....	149
本章小结.....	149
思考与习题.....	150
第 7 章 基本逻辑电路设计.....	151
7.1 组合逻辑电路设计.....	151
7.1.1 译码器.....	151
7.1.2 编码器.....	152
7.1.3 数据选择器.....	154
7.1.4 数值比较器.....	155
7.1.5 奇偶校验器.....	156
7.2 时序逻辑电路设计.....	157
7.2.1 触发器.....	157
7.2.2 寄存器.....	158
7.2.3 分频器.....	159
7.2.4 计数器.....	161
本章小结.....	162
思考与习题.....	163
第 8 章 有限状态机的 VHDL 设计.....	164
8.1 有限状态机的基本概念.....	164
8.1.1 有限状态机的基本结构和功能.....	164
8.1.2 状态机的状态编码.....	165
8.1.3 有限状态机的技术优势.....	166
8.2 一般有限状态机的设计.....	168
8.2.1 一般有限状态机的 VHDL 组成.....	168
8.2.2 一般有限状态机的设计示例.....	169

8.3 摩尔状态机设计	172
8.4 米立状态机设计	174
本章小结	177
思考与习题	178
第 9 章 数字系统设计实例	179
9.1 数字电子钟设计	179
9.1.1 设计方案	179
9.1.2 顶层设计	179
9.1.3 模块设计	185
9.1.4 实验与验证	197
9.2 简易异步收发器设计	198
9.2.1 异步通讯简介	198
9.2.2 顶层设计	199
9.2.3 模块设计	202
9.2.4 实验与验证	211
9.3 内存读写控制器设计	212
9.3.1 顶层设计	212
9.3.2 模块设计	214
9.3.3 实验与验证	220
9.4 液晶显示控制器设计	221
9.4.1 顶层设计	221
9.4.2 模块设计	222
9.4.3 实验与验证	228
第 10 章 EDA 设计的仿真和测试	229
10.1 仿真简介	229
10.2 Modelsim 简介	230
10.2.1 Modelsim 的图形用户界面	230
10.2.2 Modelsim 仿真步骤	235
10.2.3 Modelsim 功能仿真	239
10.2.4 综合后仿真	246
10.2.5 时序仿真	249
10.2.6 Altera 仿真库的添加	251
本章小结	254
思考与练习	254
附录 A Altera DE2 开发板原理图	255
附录 B DE2 开发板上 EP2C35F672C6 的引脚分配表	279
参考文献	286

第1章 概述

1.1 EDA 技术的发展历程

20世纪末期以来，电子设计技术获得了飞速的发展。现代电子技术产品几乎渗透到社会的各个领域，有力地推动了社会生产力的发展和社会信息化程度的提高，大到军事设备、大型医疗设备，小到日常民用电器，现代电子技术产品无处不在，并在即将到来的“数字家庭”中扮演重要角色。市场的强烈需求极大地推动了现代电子技术的发展，产品的集成化程度越来越高，同时产品更新换代的节奏也变得越来越快。集成电路设计正在不断地向超大规模、低功耗和超高速的方向发展，专用集成电路 ASIC (Application Specific Integrated Circuit) 的设计成本不断降低，在功能上，现代集成电路已经能够实现单片电子系统 SOC (System On a Chip)，甚至 SOPC (System On a Programmable Chip)。

从现代电子技术发展历程来看，大致可以分为三个典型阶段：

① 20世纪70年代，在集成电路制作方面，MOS工艺得到广泛的应用。可编程逻辑技术及其器件已经问世，计算机作为一种运算工具已经在科研领域得到广泛应用。在70年代后期，CAD的概念已现雏形，这一阶段人们开始利用计算机辅助进行集成电路版图编辑、PCB布局布线等工作。

② 20世纪80年代，集成电路设计进入了CMOS(互补场效应管)时代，复杂可编程逻辑器件已经进入商业应用，相应的辅助设计软件也已投入使用，而在80年代末期，出现了FPGA(Field Programmable Gate Array)，CAE和CAD技术的应用更为广泛，它们在PCB设计方面的原理图输入、自动布局布线及PCB分析，以及逻辑设计、逻辑仿真、布尔方程综合和化简等方面担任了重要角色。特别是各种硬件描述语言 HDL(Hardware Description Language)的出现、应用和标准化方面的重大进步，为EDA(Electronic Design Automation, 电子设计自动化)技术必须解决的电路建模、标准文档及仿真测试奠定了基础。

③ 进入20世纪90年代，随着硬件描述语言的标准化得到进一步的确立，计算机辅助工程、辅助分析和辅助设计在电子技术领域获得了更加广泛的应用，与此同时，电子技术在通信、计算机及家电产品生产中的市场需求和技术需求，也极大地推动了全新的电子设计自动化技术的应用和发展。特别是集成电路设计工艺步入了超深亚微米阶段，百万门以上的大规模可编程逻辑器件的陆续面世，以及基于计算机技术的面向用户的低成本大规模 ASIC 设计技术的应用，促进了 EDA 技术的形成。

所谓 EDA，就是利用计算机强大的计算能力和图形处理能力，在 EDA 工具软件平台上，将主要以硬件描述语言为逻辑描述手段完成的设计文件，自动地进行逻辑编译、逻辑化简、逻辑分割、逻辑综合、结构综合（布局布线），以及逻辑优化和仿真测试，直至最终实现既定的逻辑功能。

EDA 技术进入 21 世纪得到了更大的发展，突出表现在以下几个方面：

- 在 FPGA 上实现 DSP（数字信号处理）应用成为可能，用纯数字逻辑进行 DSP 模块的设计，使得高速 DSP 实现成为现实，并有力地推动了软件无线电技术的实用化和发展。基于 FPGA 的 DSP 技术，为高速数字信号处理算法提供了实现途径。
- 嵌入式处理器软核的成熟，使得 SOPC 步入了大规模应用阶段，在一片 FPGA 中实现一个完备的数字处理系统成为可能。
- 使电子设计成果以自主知识产权 IP（Intellectual Property）的方式得以明确表达和确认成为可能。
- 在仿真和设计两方面支持标准硬件描述语言且功能强大的 EDA 软件不断推出。
- 电子技术领域全方位融入 EDA 技术，除了日益成熟的数字技术外，传统的电路系统设计建模理念发生了重大变化：软件无线电技术的崛起，模拟电路系统硬件描述语言的表达和设计的标准化，系统可编程模拟器件的出现，数字信号处理和图像处理的全硬件实现方案的普遍接受，软硬件技术的进一步融合等。
- EDA 技术使得电子领域多学科的界限更加模糊，如模拟与数字、软件与硬件、系统与器件、ASIC 与 FPGA、行为与结构等，它们之间相互包容、相互渗透，使系统的性能得到进一步提高。

1.2 EDA 技术的研究范畴

一般来说，利用 EDA 技术进行电子系统设计，最后实现的目标有以下三种形式：

- 全定制或半定制 ASIC。
- FPGA/CPLD 开发应用。
- PCB（印制电路板）。

前两项可以归结为专用集成电路 ASIC 的设计和实现，ASIC 是最终的物理平台，集中归纳了用户通过 EDA 技术将电子应用系统的既定功能和技术指标具体实现在硬件实体中，这是 EDA 技术的主要研究课题。而最后一项是印制电路板的布局布线设计及验证分析，不涉及芯片层面上的设计，研究较少。

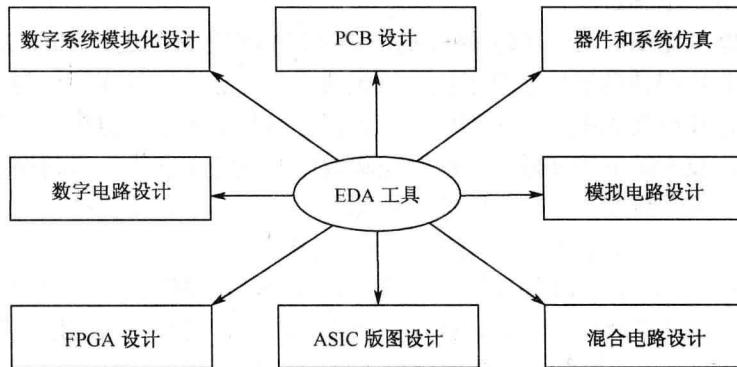


图 1.1 EDA 技术的研究范畴

从 EDA 技术的应用范围而言, EDA 技术包括电子电路设计的各个领域。从低频电路到高频电路, 从线性电路到非线性电路, 从模拟电路到数字电路, 从分立电路到集成电路的全部设计过程, 涉及电子工程师进行产品开发的全过程, 以及电子产品的全过程中期望由计算机提供的各种辅助设计工作。图 1.1 表征了 EDA 技术的内涵和研究范畴。

1.3 EDA 软件系统的构成

EDA 软件系统包括通用支撑软件和应用软件包, 涉及电路与系统、数据库、图形学、图论和拓扑逻辑、计算数学、优化理论等多学科。EDA 软件的技术指标有自动化程度、功能完善度、运行速度、操作界面、数据开放性和互换性(不同厂商的 EDA 软件相互兼容)等。

EDA 软件可以自动将设计师用软件方式设计的数字系统转化到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对选定目标可编程芯片的适配编译、逻辑映射和编程下载, 最终形成一个满足用户需求的芯片。显然, 这种设计方法只有在今天具备了强大的 EDA 工具, 具备了集系统描述、行为描述和结构描述为一体的硬件描述语言 VHDL, 以及高密度可编程逻辑器件 FPGA 的条件下才成为可能。

EDA 技术研究的是电子设计的全过程, 包括了系统级、电路级和物理级三个设计层次。由于 EDA 技术的整个流程涉及不同的技术环节, 每一个环节中必须有对应的软件包或专用 EDA 软件工具独立处理, 因此 EDA 软件系统通常又划分为若干个子系统或模块。从专用集成电路 ASIC 开发和应用的角度看, EDA 软件系统包含了设计输入编辑器、HDL 综合器、仿真器、布局布线器(也称适配器)和编程下载器等子模块。

设计输入编辑器子模块的功能是接受用户的设计描述, 进行语义和语法规则的检查, 检查无误后将用户的设计描述转化为系统内部要求的数据格式, 并存入设计数据库, 为其他子模块调用。设计输入模块可以接受图形输入描述, 也可以接受硬件描述语言输入描述, 还可以接受图形和文字的混合输入描述。因此, 输入编辑器子模块中包含了图形编辑器和文本编辑器, 以及对应的分析器。

HDL 综合器子模块的功能是电路或系统描述方式的转换, 相当于纯软件系统中的编译器。一般来讲, 综合是仅对应于 HDL 而言的, 综合的过程是将软件设计的 HDL 描述与硬件结构挂钩, 是将软件转化为硬件电路的关键步骤, 是将电路的高级语言转换成低级的、可与 FPGA/CPLD 的基本结构相映射的网表文件或程序。

仿真器的功能是让计算机按照一定的算法和一定的仿真库对 EDA 设计进行模拟, 以验证设计, 排除错误。仿真也是 EDA 设计中的重要环节。按照电路描述级别不同, 仿真器可以完成系统级仿真、行为级仿真、RTL(寄存器传输)级仿真和门级时序仿真四个级别的仿真。

布局布线子模块的功能是实现由逻辑设计到物理实现的映射, 因此这一过程与目标器件的结构和物理实现方法密切相关, 通常布局布线子模块由集成电路制造商提供, 而且不同的布局布线工具有较大的差异。

编程下载器的功能是将电路设计下载到具体的实际器件，实现硬件电路。该模块一般由可编程逻辑器件生产厂商提供。

目前 EDA 工具软件的发展速度很快，向着高性能集成化的方向发展。许多可编程逻辑芯片集成制造商和专用软件制造商纷纷推出自己的 EDA 工具软件，这些工具软件一般都包括了上面提到的各个模块，通常运行在 Windows 或 Windows NT 操作系统平台上，其中典型的代表是 Altera 公司的 Quartus II，这也是目前最为流行的 EDA 集成软件开发平台，我们将在第 3 章中详细介绍该软件平台的使用方法。

1.4 数字系统设计方法

数字系统有多种设计方法，常见的有模块化、结构化设计方法，自底向上(Bottom-up)的设计方法和自顶向下(Top-down)的设计方法。一般而言，传统的数字系统设计采用自底向上的设计方法，而现代数字系统设计都采用自顶向下的设计方法。

在自底向上的设计方法中，设计者首先确定系统的最底层的电路模块或元件的结构和功能，然后根据主系统的功能要求，将它们组合成更大的功能模块，使它们的结构和功能满足高层次系统的要求。依此流程，逐步向上递推，直到完成整个目标系统的设计。由于设计只能采用系统仿真仪、逻辑分析仪和示波器进行仿真和调试，因此，只有在系统设计完成以后才能进行仿真和调试，系统存在的问题只有在设计后期才能发现。一旦考虑不周，往往需要全部重新设计，使设计周期大大增加。因此，自底向上的设计方法是一种低效、高成本的设计方法，并逐步被自顶向下的设计方法取代。

EDA 所采用的自顶向下的设计方法则有效地实现了设计周期、系统性能和系统成本之间的最佳权衡。这是一种层次化的设计方法。设计在尽可能高的层次上开始进行，从而使设计者能在更大的空间内进行设计的移植，理解整个系统的工作状态，完成设计的权衡和相关的设计决策。这种设计方法只有在 EDA 技术得到快速发展和成熟应用的今天才成为可能。自顶向下设计方法的有效应用必须基于功能强大的 EDA 工具，具备集系统描述、行为描述、结构描述于一体的 HDL 硬件描述语言，以及先进的 ASIC 制造工艺和 FPGA 开发技术。在 EDA 技术应用中，采用自上而下的设计方法，即从系统总体出发，自上而下地逐步将设计内容细化，最后完成系统设计。自顶向下设计方法的设计流程如图 1.2 所示，它主要包括以下设计阶段：

① 编制技术规格说明书。根据系统对硬件的要求，详细编制技术规格说明书，技术规格说明书是用自然语言表达的系统的功能和性能技术指标，并根据技术规格说明书，对系统的功能进行细化，合理地划分功能模块，并画出系统的功能框图。

② 建立 HDL 行为描述模型。这是对整个系统的数学建模过程，是将技术规格说明转化为 HDL 行为描述模型的过程。在这一转化过程中，可以使用满足 IEEE 标准的所有 HDL 语句进行描述，而不必考虑语句的可综合性。因为行为描述模型的目标是通过 HDL 仿真器的仿真结果对系统的性能进行评估。而且，如果目标系统中包含了 ASIC 或 FPGA 以外的电路器件，如单片机、外部接口器件、RAM 和 ROM 等，在建立系统行为描述模型的过程中同样可以将这些器件包括在其中，从而可以对系统进行整体的仿真和评估。

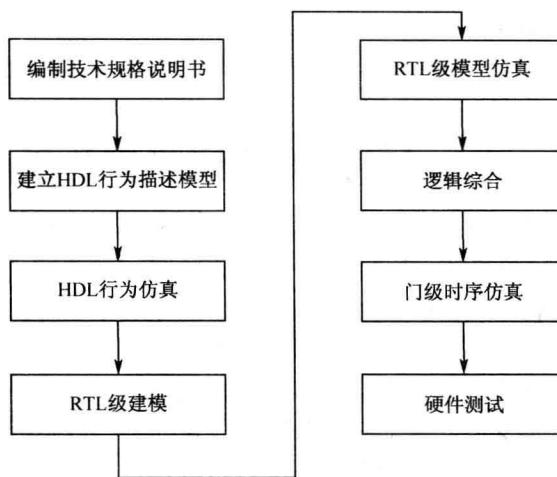


图 1.2 EDA 中自顶向下设计流程

这是因为可以根据这些器件的外部特征设计出 HDL 的仿真模型, 用于系统仿真和评估。事实上, 许多 EDA 工具软件提供了典型器件的 HDL 仿真模型, 如 8051 单片机模型、80386 模型等, 甚至有的 HDL 模型不但可以用于仿真, 而且还可以作为实际电路的一部分。

③ HDL 行为仿真。这一阶段主要通过 HDL 仿真器对顶层的设计进行仿真, 用来检查设计原理是否正确。如果存在错误, 则返回上层重新修改。这一过程与最终实现的硬件没有任何关系, 也不考虑硬件实现的技术细节, 测试的结果只是对系统的功能行为进行评估。

④ RTL 级建模。由于采用 HDL 行为描述的设计很难与具体逻辑器件的实现有一一对应关系, 所以, 必须将 HDL 行为描述转化为 RTL 描述。RTL 描述是用 HDL 中可综合子集中的语句完成的, 即可以最终实现模拟器的描述。

⑤ RTL 级模型仿真。在这一阶段对 RTL 描述级模型进行仿真, RTL 级模型是可以综合的, 但仍然与具体的硬件实现无关, 仿真结果表达的是可综合模型的逻辑功能。

⑥ 逻辑综合。使用逻辑综合工具将 RTL 描述转化为逻辑元件表示的文件 (门级网表)。结合具体的目标硬件环境进行标准单元调用、布局布线和约束条件优化配置, 同时生成 HDL 格式的时序仿真文件等。

⑦ 门级时序仿真。这一级中将使用门级仿真器或使用 HDL 仿真器进行门级仿真, 在计算机上了解更接近硬件目标器件工作的功能时序。这一仿真过程是将带有从布局布线中得到的精确时序信息映射到门级电路中进行仿真。这一仿真成功后就可以将设计提供给生产工序了。

⑧ 硬件测试。对完成的硬件系统进行检查和测试。

自顶向下设计方法是一种模块化设计方法, 对设计的描述自上而下是一个逐步求精的过程, 符合人们的逻辑思维习惯。由于高层设计与目标逻辑器件的工艺和结构无关, 因此设计容易在不同的逻辑器件之间进行移植。正是由于自顶向下的设计方法是真正意

义上的模块化、结构化的设计方法，因此特别适合多人进行合作，实现规模大、复杂程度高的系统，这在市场竞争激烈、要求产品上市周期短的今天，有着更为现实的意义。

1.5 EDA 技术的发展趋势

随着计算机技术的快速发展以及市场需求的增长和电路集成工艺水平的不断提高，EDA 技术呈现出快速发展态势，其中比较明显的是：

① 现有的 HDL 语言只能提供行为级或功能级的描述，目前还无法完成对复杂的系统级的抽象描述。人们正在尝试开发一种新的系统级设计语言来完成这一工作，现在已经开发出更趋于电路行为级的硬件描述语言，如 System C、SystemVerilog 及系统级混合仿真工具，可以在同一个开发平台上完成高级语言（C、C++）与标准 HDL 语言（Verilog HDL、VHDL）或其他更低层次描述模块的混合仿真。

② 随着系统开发对 EDA 技术的目标器件各种性能要求的提高，ASIC 和 FPGA 将更大程度地互相融合。虽然标准逻辑 ASIC 芯片尺寸小，功能强大，耗电省，但是设计复杂，并且有批量生产要求；可编程逻辑器件开发费用低廉，能在现场进行编程，但是体积大，功能有限，功耗大。因此，FPGA 和 ASIC 正在走到一起，互相融合，取长补短，如将标准逻辑单元嵌入到可编程逻辑器件中。

尽管将标准单元核与可编程器件集成在一起并不意味着使 ASIC 更加便宜，或者使 FPGA 更加省电。但是，可以使设计人员将两者优点结合在一起，通过去掉 FPGA 的一些功能，可减少成本和开发时间并增加灵活性。

现在，传统 ASIC 和 FPGA 之间的界限正变得模糊。系统级芯片不仅集成 RAM 和微处理器，也集成 FPGA。整个 EDA 和 IC 设计工业都朝着这个方向发展，对于用户而言，意味着有了更多的选择。

本章小结

集成电路的制造工艺和集成度的极大提高以及微电子技术的进步，使一个复杂数字系统在一片集成电路芯片上实现成为可能，即片上系统 SOC 和片上可编程系统 SOPC。而 EDA 技术和 EDA 工具软件的长足发展使 SOC 和 SOPC 得以真正实现，并成为现代数字系统设计最有力的工具。

EDA 软件可以自动将设计师用软件方式设计的数字系统转化到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真，直至对选定目标可编程逻辑器件的适配编译、逻辑映射和编程下载，最终形成一个满足用户需求的芯片。

数字系统设计方法可以简单分为自顶向下和自底向上两种，目前在强大的 EDA 工具软件的配合下，主要采用自顶向下的设计方法。

思考与习题

1. EDA 技术主要应用在哪些领域？请举例说明。
2. 什么叫逻辑综合？综合器在 EDA 中有怎样的地位？
3. 叙述应用 EDA 技术在可编程逻辑器件开发应用中的开发流程。
4. 说明自顶向下设计方法在 EDA 中的重要意义。

第2章 可编程逻辑器件

2.1 概述

数字逻辑电路的硬件实现通常可以有两种方法，一种是采用通用型逻辑器件，另一种是采用专用型逻辑器件。通用型逻辑器件主要是指常用的中、小规模数字集成电路，如 74 系列、54 系列、CC4000 系列等都属于通用型数字集成电路。这些逻辑器件的功能简单，而且是固定不变的，是组成复杂数字系统最常用的逻辑器件，有非常强的通用性，因此称之为通用型逻辑器件。

从理论上讲，采用中、小规模数字集成电路可以组成任意复杂的数字系统，可是如果能够将一个数字系统或是一个数字功能模块的全部设计集成到一片大规模集成电路中的话，不仅能够减小电路体积、耗材、功耗，而且可以使电路的可靠性大大提高。于是面向专门用途而设计的集成电路，即所谓专用集成电路 ASIC 便应用而生。ASIC 主要为区别于标准逻辑（Standard Logic）电路、通用存储器、通用微处理器等电路。目前在集成电路界，ASIC 被认为是用户专用集成电路（Customer Specific IC），即它是专门为一个用户设计和制造的。换言之，它是根据某一用户的特定要求，能够以较低研制成本、较短交货周期供货的全定制或半定制集成电路。

ASIC 的提出和发展表明了集成电路已进入了一个新的阶段。通用的、标准的集成电路已不能完全适应数字系统的急剧变化和产品更新换代的需要。各个电子系统厂家都希望生产出具有自己特色和个性的产品，而只有 ASIC 产品才能达到这种要求，这也是自 20 世纪 80 年代中期以来，ASIC 得到广泛应用和重视的根本原因。然而，在用量不大、产品种类需求繁多的情况下，采用传统的方法设计和制造 ASIC 必然导致成本过高，而且设计、制造周期也难以保证，使供需之间产生了极大的矛盾。

诞生于 20 世纪 70 年代的可编程逻辑器件 PLD（Programmable Logic Device），20 世纪 80 年代以来得到了长足的发展，极大地推动了 ASIC 的设计和生产。PLD 是一种新型器件，是由半导体集成制造商生产的半定制集成电路产品。从最基本的工作原理上讲，它是一种“与-或”两极结构的逻辑器件，其最终的逻辑结构和功能是由用户通过对器件内的编程点进行编程决定的。也就是说，PLD 是一种低价位、通用型、半定制集成电路产品，而其最终结构和功能是由用户定义的专用集成电路。正是由于这一特性，PLD 器件比较理想地解决了 ASIC 用量小、品种多与设计制造成本、周期之间的矛盾。更可喜的是，PLD 器件有很高的集成度，目前单片上可以集成数十万个以上逻辑单元，足以满足设计一般数字系统的需要。由 PLD 实现的 ASIC，又称之为可编程 ASIC，已经成为 ASIC 的一个重要的分支。

随着各种 PLD 集成制造工艺的进步和集成度的提高，集成电路设计的自动化程度也