

高等学校教材

GAODENG XUEXIAO JIAOCAI

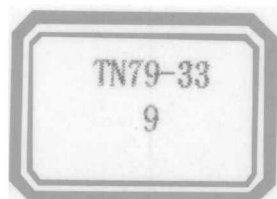
数字电路实验

主 编 郑 江 戚海峰

33



南京大学出版社



高等学校教材

GAODENG XUEXIAO JIAOCAI

数字电路实验

主 编 郑 江 戚海峰



南京大学出版社

图书在版编目(CIP)数据

数字电路实验 / 郑江主编. —南京: 南京大学出版社,
2008. 9

高等学校教材

ISBN 978 - 7 - 305 - 05545 - 4

I. 数… II. 郑… III. 数学电路—实验—高等学校—教材 IV. TN79 - 33

中国版本图书馆 CIP 数据核字(2008)第 141385 号

出 版 者 南京大学出版社

社 址 南京市汉口路 22 号 邮 编 210093

网 址 <http://press.nju.edu.cn>

出 版 人 左 健

丛 书 名 高等学校教材

书 名 数字电路实验

主 编 郑 江 戚海峰

责任编辑 吴 汀 编辑热线 025-83686531

照 排 南京玄武湖印刷照排中心

印 刷 阜宁人民印刷有限公司

开 本 787×1092 1/16 印张 16.5 字数 400 千

版 次 2008 年 9 月第 1 版 *2008 年 9 月第 1 次印刷

印 数 1~3 000

ISBN 978 - 7 - 305 - 05545 - 4

定 价 32.00 元(含光盘)

发行热线 025-83594756

电子邮件 sales@press.nju.edu.cn(销售部)

nupress1@public1.ptt.js.cn

* 版权所有, 侵权必究

* 凡购买南大版图书, 如有印装质量问题, 请与所购图书销售部门联系调换

前 言

电子信息科学与技术发展快、使用性强、应用面广,要求学生数理基础好。我认为,对于电子信息科学与技术专业的学生,大学课程与中学课程最大的区别是,不但要求学生在课堂教学中学习实际科学研究和工程要用的理论知识,而且要求学生通过实验真正掌握所要求掌握的理论和动手技能,使学生毕业后能从事科学研究和工程设计。所以,实验教学是理论教学的深入和继续,是培养学生自学能力、动手能力和严谨的科学态度的重要环节。

在上述条件、需求和对实验教学的认识的基础上,从 2002 年起,电子电路实验室的教师和实验技术人员,在原《电子电路实验》的基础上,减少基于中小规模标准数字集成电路的电路实验,增加了数字电路软件仿真实验、基于可编程逻辑器件(CPLD)的实验、基于单片机的实验和数字电路专题实验。在此过程中,自行设计和制作了实验电路,不断更新编写相应的实验教材《数字电路实验》。现在读者见到的教材《数字电路实验》大约在 2006 年前后成形,其后在使用中不断地修正。

本教材可分为五部分:中小规模标准数字集成电路的电路、CPLD、单片机、数字电路专题实验和实验中使用较多的芯片资料。在中小规模标准数字集成电路的电路中,编者自行设计了使用 EWB 对 74LS00 内部电路的仿真,以加深学生对集成数字芯片的电路特性方面的认识。在基于 HC4046 的锁相环电路设计中,要求学生根据芯片资料设计二阶数字锁相环路。在 CPLD 应用实验中,要求学生由简到繁学习 Verilog 语言。在实验电路板上,设计了没有防抖动电路的按钮和有防抖动电路的按钮,让学生体会实际电路中可能出现的问题。在单片机实验中,强调单片机电路与汇编语言关系。这三部分为课内必做内容。数字电路实验一般单独设课,为每周 4 学时,一学期共 68 学时,计 2 个学分。数字电路专题实验为开放实验,专题实验给出题目和思路,没有具体的办法,前三

部分的必做实验在知识上已为做专题实验做好了准备。例如,CMOS 图像传感器应用,要求每秒光点刷新的次数尽可能多。这就要求学生在数字系统设计中,合理划分硬件与软件的任务,在硬件中合理选用中小规模标准数字集成电路、CPLD 和单片机,以及合理分配各器件的任务,以求每秒光点刷新的次数尽可能多。这样的实验,每个学生的电路和软件以及结果都不可能一样。对于专题实验,学生可在学期中选做,也可在短学期内选做。

在本教材中,中小规模标准数字集成电路部分主要由郑江编写,其中陈孝桢编写了基于 HC4046 的锁相环电路设计,张丽敏、王育昕编写了部分实验内容,吴明、李丽娜同学参与了文字工作,孙爱华同学进行了 EWB 实验仿真验证,由陈孝桢审阅定稿;CPLD 部分由郑江编写;单片机和数字电路专题实验由戚海峰、郑江编写;参加本书编写工作的还有陈毅煌、陈娟和高琴,他们参加了新增实验电路的设计与制作工作。本书含光盘一张,主要包括一些课件、补充资料和实验报告。

电子信息科学与技术的发展越来越快,作为基础课程实验也应不断更新。由于我们水平有限、时间仓促,教材中会有需要更新的内容,会有一些更好的实验电路我们没有选用,也会有错误和不妥的地方,恳请阅者批评指正。

编 者

2008 年 8 月

目 录

第一部分 基本数字集成电路实验	1
第1章 基本数字集成电路及其测量技术	3
1.1 器件的电气参数测量	3
1.1.1 TTL 和 CMOS 数字集成电路使用规则	3
1.1.2 集成门电路外特性的测试	6
1.2 组合电路及显示电路	10
1.2.1 门电路	10
1.2.2 数码显示器件	11
1.2.3 MSI 组合逻辑电路	13
1.2.4 用 PLD 器件设计组合电路	15
1.3 时序电路	15
1.3.1 触发器	15
1.3.2 MSI 计数器	18
1.3.3 MSI 移位寄存器	19
1.3.4 用 PLD 设计时序电路	21
1.4 时钟产生电路和定时电路	21
1.4.1 555 定时器	21
1.4.2 集成式施密特触发器	23
1.4.3 多谐振荡器	23
1.4.4 数字锁相环	28
1.4.5 单稳态触发器	36
1.5 模/数、数/模转换及应用	39
1.5.1 集成模/数转换器	39
1.5.2 集成数/模转换器	40
1.6 半导体存储器	42
1.6.1 存储器的分类	42
1.6.2 半导体存储器的技术指标	43
1.7 数字电路的测量信号	43
1.7.1 二进制测量信号	43
1.7.2 数字电路同步波形的测量	44
1.7.3 黑盒子电路的测量	45
1.8 实验基本技能	46
1.8.1 实验手段	46

1.8.2 实验中应用较广的几种数字逻辑电路	47
1.8.3 实验中应注意的问题	47
1.9 数字电路常见故障的分析与排除	49
1.9.1 数字电路常见故障	49
1.9.2 检查电路的一般方法	50
第2章 EWB软件的应用	51
2.1 电路仿真工具 EWB 简介	51
2.1.1 EWB 的特点	51
2.1.2 EWB 的结构和界面	51
2.2 数字电路仿真的基本步骤和注意事项	52
2.2.1 电路输入	52
2.2.2 激励源的加入	54
2.2.3 显示、测试与输出单元的使用	56
2.2.4 运行仿真	61
第3章 基本实验	62
3.1 实验要求	62
3.1.1 概述	62
3.1.2 实验报告的撰写	62
3.2 实验板	64
3.2.1 面包板与实验板	64
3.2.2 电路安装	65
3.2.3 布线原则	65
3.2.4 故障排除	66
实验0 数字电路常用仪表使用	68
实验1 集成电路外特性测量(仿真)	69
实验2 集成电路外特性测量	71
实验3 组合逻辑电路实验	72
实验4 比较器的研究	73
实验5 集成计数器 74LS90 的测试及分频	75
实验6 计数、译码、显示电路	76
实验7 可预置的 CC4526 减计数器的应用	77
实验8 集成门组成多谐振荡器	78
实验9 集成定时器 555 的研究	80
实验10 集成双单稳 CD4528 的应用	81
实验11 锁相环倍频器	82
实验12 抢答电路实验	84
实验13 数字式脉冲占空系数测定仪	86
第二部分 可编程逻辑器件实验	89
第4章 可编程逻辑器件	91

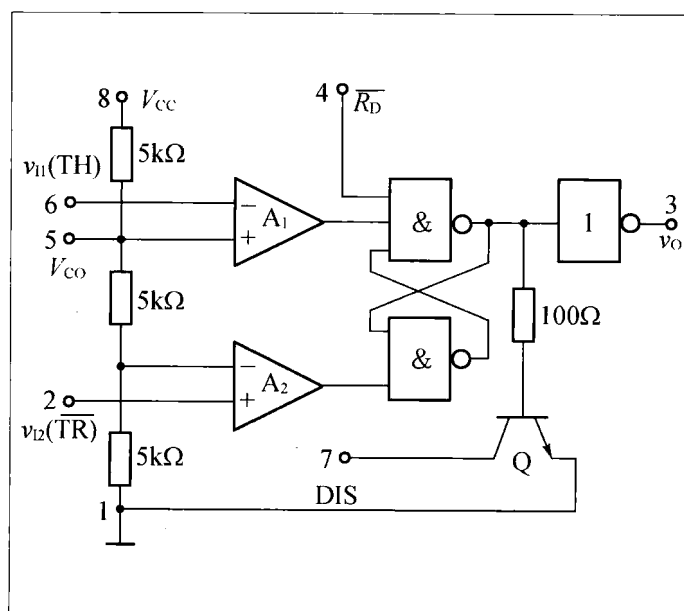
4.1 XC9500 系列器件	91
4.1.1 Xilinx 系列器件简介	91
4.1.2 XC9500 系列 CPLD 器件的主要特点	91
4.1.3 XC9500 系列器件的结构	93
第 5 章 Verilog HDL 简介	99
5.1 引言	99
5.2 Verilog HDL 的基本结构	99
5.2.1 简单的 Verilog HDL 例子	99
5.2.2 Verilog HDL 模块的结构	100
5.2.3 逻辑功能定义	101
5.3 数据类型及常量、变量	102
5.3.1 常量	103
5.3.2 变量	104
5.4 运算符及表达式	106
5.4.1 算术运算符(Arithmetic operators)	106
5.4.2 逻辑运算符(Logical operators)	106
5.4.3 位运算符(Bitwise operators)	107
5.4.4 关系运算符(Relational operators)	107
5.4.5 等式运算符(Equality operators)	107
5.4.6 缩减运算符(Reclution operators)	108
5.4.7 移位运算符(Shift operators)	108
5.4.8 条件运算符(Conditional operators)	108
5.4.9 位拼接运算符(Concatenation operators)	108
5.4.10 运算符的优先级	109
5.5 语句	109
5.6 赋值语句	110
5.6.1 常用的赋值语句	110
5.6.2 阻塞赋值和非阻塞赋值的区别	110
5.7 条件语句	111
5.7.1 if-else 语句	112
5.7.2 case 语句	113
5.7.3 使用条件语句的注意事项	114
5.8 循环语句	115
5.8.1 for 语句	115
5.8.2 repeat 语句	116
5.8.3 while 和 forever 语句	117
5.9 结构说明语句	118
5.9.1 always 块语句	118
5.9.2 initial 语句	119

5.9.3 task 和 funtion 语句	120
5.10 编译预处理语句	122
5.10.1 'define 语句	122
5.10.2 'include 语句	123
5.10.3 'timescale 语句	124
5.11 语句的顺序执行与并行执行	124
5.12 不同抽象级别的 Verilog HDL 模型	126
5.12.1 Vorilog HDL 门级描述	126
5.12.2 Vorilog HDL 的行为级描述	127
第6章 Xilinx ISE 软件系统及应用	129
6.1 概述	129
6.2 设计流程	129
6.2.1 设计输入阶段	129
6.2.2 实现阶段	129
6.2.3 调试和仿真	129
6.2.4 设计完成和下载	130
6.3 软件的使用	130
6.3.1 设计输入	130
6.3.2 仿真行为模型(ModelSim)	132
6.3.3 设计输入(ESC)	133
6.3.4 引脚编辑器(PACE)	134
6.3.5 编程与配置工具(iMPACT)	135
6.3.6 有限状态机设计(StateCAD)	136
第7章 基本实验	144
7.1 Xilinx 实验电路	144
7.1.1 硬件结构	144
7.1.2 主要器件	144
7.1.3 I/O 口分配图	145
实验1 CPLD 中组合逻辑电路的实现	146
实验2 CPLD 中时序电路的实现	147
实验3 CPLD 中抢答器电路的实现	149
实验4 三层电梯控制器	150
实验5 交通灯控制器	151
实验6 乒乓游戏机	152
实验7 数 字 锁	153
实验8 数 字 钟	154
第三部分 单片机实验	155
第8章 单 片 机	157
8.1 概述	157

8.2 MCS-51 单片机结构	157
8.3 MCS-51 单片机引脚	159
8.4 MCS-51 单片机时序	160
8.5 MCS-51 单片机 I/O 口	161
8.6 MCS-51 单片机存储器结构	162
8.7 MCS-51 定时/计数器	165
8.8 MCS-51 的中断系统	166
8.9 MCS-51 指令系统	168
8.9.1 MCS-51 寻址方式	168
8.9.2 数据传送指令	170
8.9.3 算术运算指令	171
8.9.4 逻辑运算及移位指令	173
8.9.5 转移指令	174
8.9.6 布尔指令	175
8.10 汇编语言设计	176
8.10.1 MCS-51 伪指令	176
8.10.2 汇编语言程序的格式	177
第 9 章 单片机开发工具软件的使用	178
9.1 Keil-C51 的使用	178
9.2 SUPERPRO 280U 编程器的使用	182
9.2.1 应用软件的用户界面	182
9.2.2 烧录器件的步骤	183
第 10 章 基本实验	185
实验 1 单片机按键程序设计	185
实验 2 LED 数码管动态显示实验	188
实验 3 模数转换实验	190
实验 4 用 DAC0832 产生正弦波	193
第四部分 综合实验	195
第 11 章 数字系统与开放实验	197
实验 1 混响器设计	197
实验 2 简易数字频率计	201
实验 3 简易数字存储示波器	210
实验 4 简易逻辑分析仪	211
第五部分 附 录	213
74LS00 器件手册	215
74LS90 器件手册	220
其他部分常用集成器件简介	226
参考资料	253

第一部分

基本数字集成电路实验



第 1 章 基本数字集成电路及其测量技术

1.1 器件的电气参数测量

1.1.1 TTL 和 CMOS 数字集成电路使用规则

1. TTL 电路使用规则

图 1-1 所示的是 TTL 电路的输入等效电路和输出等效电路(OC 门除外),熟悉此等效电路对于 TTL 电路的正确使用是非常有用的。TTL 电路在使用中应注意以下几个方面。

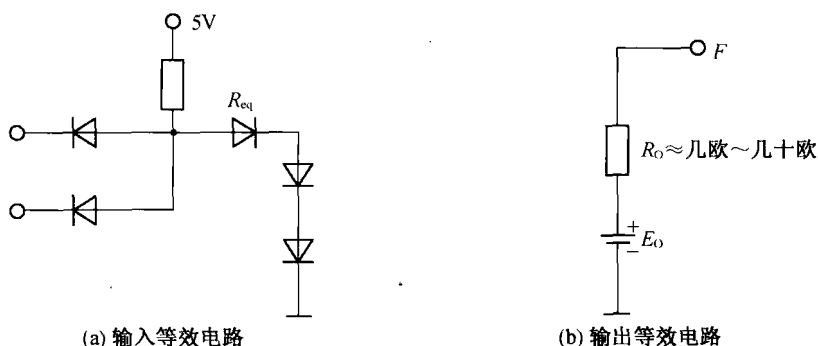


图 1-1 TTL 电路的输入、输出等效电路

(1) 电源

① 典型电源电压为 $V_{CC} = +(5 \pm 5\%)V$ (74 系列)。

数字电路系统在工作时存在尖峰电流,因此要求供给系统的电源内阻(阻抗)尽可能小,以减小电源波动(或干扰)对系统稳定性的影响。通常,数字系统要求对电源进行去耦处理。可在系统电源的进入端(即系统电源进入数字电路系统的端口)接入容量不小于 $10\mu F$ 的电容器,以减小电源的低频波动(包括电源本身的波动和电路系统对电源施加影响所产生的波动)。同时,还应在系统中每个集成电路的电源进入端(尽量靠近集成电路的引脚)接一个 $0.01\mu F \sim 0.1\mu F$ 的电容器,用来抑制电源的高频噪声。

② 数字逻辑电路的电源应与强电控制电路(包括其电源)相隔离,避免强电控制电路的干扰。

(2) 输入端

① 输入端不能直接与高于 $+5.5V$ 和低于 $-0.5V$ 的低内阻电源连接,否则将损坏芯片。

② 由 TTL 电路的输入等效电路可知:输入端悬空等效于接“1”电平。但在 TTL 时序电路或在数字系统中,不用的输入端悬空易引入干扰,降低电路的可靠性,故不用的输入端

可以接地或接某一固定电压 v , $+2.4\text{V} < v < +5\text{V}$ 。

③ 如果在输入端对地接入电阻 R , 其电阻值的大小直接影响输入 v_1 的逻辑电平值, 且因器件类别不同而不同。

(3) 输出端

① 由 TTL 电路的输出等效电路可知: 除 OC 门和三态门以外, TTL 电路的输出端不允许并联使用。否则, 不但会使电路逻辑混乱, 而且可能导致电路损坏。

② 输出端不允许直接接到 $+5\text{V}$ 电源或地端, 否则会损坏电路。但可以通过电阻与电源或地线相连。

输出端通过电阻(上拉电阻)接到电源或通过电阻(下拉电阻)接到地线, 这在数字电路系统中很常见。这样做的目的通常有二: 其一, 提高输出端的电流输出能力; 其二, 减小输出端的阻抗, 以抑制干扰(主要是指高频)的引入。这样可以大大提高某些场合(如高速通信的场合, 或存在长引线和高输入电阻电路的场合)整个电路系统的可靠性。

应注意的是, 绝不要带电插拔集成电路, 因为电流冲击可能会造成其永久损坏。

2. CMOS 电路使用规则

CMOS 电路的输入等效电路和输出等效电路(OC 门除外), 如图 1-2 所示。CMOS 电路在使用时应注意以下几个方面。

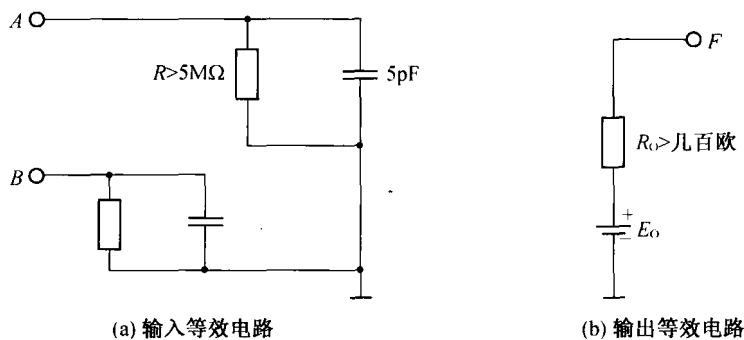


图 1-2 CMOS 电路的输入、输出等效电路

(1) 电源

① V_{DD} 应接电源正极, V_{SS} 接电源负极, 不得接反, 否则将会造成集成电路的永久损坏。不同系列的 CMOS 数字集成电路, 电源电压不同, 应根据器件手册, 选择合理的电源电压。CMOS 器件在不同的电源电压下工作, 其输出电阻(阻抗)、工作频率和功耗也不相同。如果降低 CMOS 的工作电压, 将削弱其抗干扰能力, 而提高工作电压则会增大电流并损失部分速度性能, 这一点应在设计时加以折中。通常, 数字电路实验中的 V_{DD} 为 $+5\text{V}$, 与 TTL 电源电压相同。

② 电路的总功耗是静态功耗与动态功耗之和, CMOS 电路的静态功耗很小, 动态功耗 P 与其工作频率 f 、输出端的负载电容 C_L 和工作电源电压 V_{DD} 有关:

$$P = C_L V_{DD}^2 f$$

(2) 输入端

① 对输入信号 v_1 的要求: $V_{SS} < v_1 \leq V_{DD}$ 。

由于 CMOS 集成电路的互补特点,造成了在电路内部有一个寄生的可控硅(VS)效应,当 CMOS 集成电路受到某种意外因素激发,如电火花,使 $v_i \geq V_{DD}$ 时,寄生可控硅自锁,从而产生大电流,使电路出现不确定的工作状态,甚至烧毁。

为防止 CMOS 寄生可控硅触发,使用时应满足 $V_{SS} < v_i < V_{DD}$ 。这样,在电路通电和断电时就要求有着一定的次序:通电时,先加电源电压 V_{DD} ,后加输入信号 v_i ;断电时,先撤掉 v_i ,再关断 V_{DD} 。一般情况下,为防止意外因素激发,应在输入端串接一个 $1k\Omega \sim 10k\Omega$ 的保护电阻,将 I_i 瞬时值限制在 $1mA$ 以下。

② 由 CMOS 输入等效电路可知,CMOS 集成电路不使用的输入端应接 V_{DD} 或 V_{SS} ,而绝不能悬空。否则会使工作状态不确定,还会产生大电流,使 IC(集成电路)损坏。

③ 当 CMOS 集成电路输入信号的上升时间 t_r 和下降时间 t_f 较长时,会使电路功耗增大,并形成瞬时尖峰电流。这个尖峰电流可能会引起寄存器、计数器的数据丢失。此时,输入信号应先经过施密特电路整形,使 t_r 和 t_f 减小。

(3) 输出端

① 由 CMOS 输出等效电路可知,CMOS 集成电路的输出端不应直接和 V_{DD} 或 V_{SS} 相连,否则,将因拉电流或灌电流过大而损坏器件。另外,除三态门和 OC 门外,也不允许两个 CMOS 器件的输出端并联使用。

输出端与大电容、大电感直接相接时,将使功耗增加、工作速度下降,严重时损坏电路。为此,应在电路输出端和大电容之间串接保护电阻 $R \geq 10k\Omega$,并尽量减小容性负载。同一芯片上相同类型的门进行并联(输入端和输出端分别相连),可提高工作速度,并增加电路的驱动能力。

② CMOS 驱动能力较 TTL 要小得多。一般 4000 系列门可直接驱动 2 个低功耗肖特基 TTL 电路;HCMOS 系列门由于采用了双缓冲输出结构,其驱动能力得以提高。但 CMOS 驱动 CMOS 的能力很强,其扇出系数可达 50。考虑到负载电容的影响,CMOS 驱动的门数常取 $10 \sim 20$ 为限。

(4) CMOS 电路的保护措施

防止静电击穿是使用 CMOS 电路时应特别注意的问题。为防止击穿,可采取以下措施:

① 焊接、安装用集成电路器件时,最好采用较小功率的电烙铁,例如 $20W$ 内热式电烙铁。焊接用工作台不要铺塑料板等易带静电的物体。焊接时间不宜过长,避免外界干扰和静电击穿。

② 通电测试时,若信号源和电路板分别使用一组稳压电源,则开机时要先接通电路板电源,再打开信号源;测试完毕后,要先关信号源,再断开电路板电源。

③ 插拔 CMOS 芯片时要先切断电源。

④ 尽量不用手直接触摸 CMOS 芯片的引脚。操作间(实验室)配备消除静电装置。

3. TTL - CMOS 的接口电路

在同一数字系统内,应尽量使用同一种系列的集成电路。例如都用 TTL 集成电路或都用 CMOS 集成电路,以避免相互之间不匹配的问题。但是,如果不能避免不同系列的集成电路相互连接时,应注意器件之间相互匹配问题。这里所说的匹配,主要是指电平-逻辑对应关系的匹配和电流-阻抗的匹配。

(1) TTL 集成电路驱动 CMOS 集成电路

TTL 集成电路驱动 CMOS 集成电路解决的主要问题是逻辑电平的匹配。因为 TTL 输出高电平的下限值为 $2.4V$ (工程要求), 而要求的 CMOS 输入最低高电平与所接入的电源电压有关, 即 $V_{IHmin} = 0.7V_{DD}$, 当 $V_{DD} = 5V$ 时, $V_{IHmin} = 3.5V$ 。由此造成误差条件下的逻辑电平不匹配, 一般的解决办法是: 利用集电极开路的 TTL 门电路, 以提高 TTL 电路的输出高电平, 可以方便灵活地实现 TTL 与 CMOS 集成电路的连接, 其电路如图 1-3 所示。图中的 R_L 是 TTL 集电极开路门的负载电阻, 一般取值为几百欧到几兆欧。

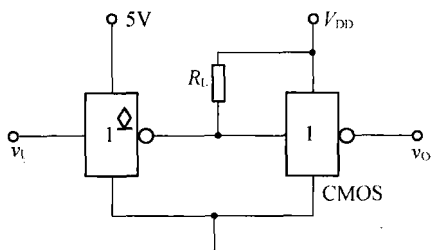


图 1-3 TTL - CMOS 集成电路接口

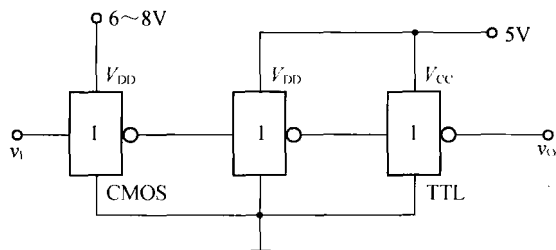


图 1-4 CMOS - TTL 集成电路接口

(2) CMOS 集成电路驱动 TTL 集成电路

CMOS 集成电路驱动 TTL 集成电路时, 应注意 CMOS 集成电路的驱动能力问题, 为提高其驱动能力, 一般可以加一个接口电路, 如图 1-4 所示。中间非门是 CMOS 集成电路缓冲/电平变换器, 起缓冲驱动或逻辑电平变换的作用, 只有较强的吸收电流的能力, 可直接驱动 TTL 集成电路。

1.1.2 集成门电路外特性的测试

集成门电路的主要外特性包括: 电压传输特性 ($v_o - v_i$)、输入特性 ($i_i - v_i$)、输出特性 ($v_o - i_o$)、电源特性 ($I_{CC} - v_i$) 和平均延迟时间 t_{pd} 。测试方法分成两大类: 静态参数测试法和动态图形法。静态测试法常用来测试电路静态参数, 在测量时通常要求特定的测试条件, 测量结果与动态图形法有一定差别。下面在介绍图形测试法原理之后, 通过比较介绍静态参数测试法与动态图形法以及它们的差别。

1. 集成门电路外特性的图形测试法

图形法是利用示波器的图形显示原理, 把被测集成门电路的外特性曲线直接显示在示波器屏幕上。具体方法是: 首先接好测试电路, 然后把外特性的自变量信号 (锯齿波或有一定上升下降时间的矩形波) 如 v_i 送到示波器的 X 输入。外特性的因变量信号如 v_o 送到示波器的 Y 输入, 置示波器于 X-Y 显示挡, 调节 X 和 Y 输入垂直灵敏度选择开关和位移旋钮到适当位置, 就可在示波器屏幕上显示出被测外特性曲线。

为了能从屏幕上得到稳定的特性曲线, 在没有特殊要求时, 输入信号 v_i 的频率应低一些 ($1kHz$ 左右为好); 在需要定量读出主要参数时, 测试前, 应使用示波器上提供的校正信号 (例如: $5V$ 、 $1kHz$ 的方波), 对 X 和 Y 两通道电压灵敏度进行校正。光点沿水平 (X) 方向或垂直 (Y) 方向移动的轨迹长度所代表的电压分别为:

$$U_X = L \cdot D_X$$

$$U_Y = H \cdot D_Y$$

式中, L 、 H 分别代表在 V_X 和 V_Y 激励下, 光点沿水平方向或垂直方向移动的距离, 单位是 div;

D_X 为 X 通道(CH1 通道)灵敏度开关所指示的标称值, 单位是 V/div;

D_Y 为 Y 通道(CH2 通道)灵敏度开关所指示的标称值, 单位是 V/div。

此外, 为了准确读数, 还应作好 X 方向和 Y 方向零基线的调整, 定出坐标原点。方法是: 将示波器显示方式开关置于 ALT 挡(交替挡), 扫描速度选择开关置于 X-Y 显示挡, 将 Y(CH2) 输入耦合方式选择开关置于 GND, 示波器屏幕上只显示一条横线, 即坐标轴 X。调整 CH2 垂直位移旋钮, 将其位置移至与屏幕上某一适当的横刻度线重合, 定这个位置为 Y 向零位基线。然后将 CH2 输入耦合方式选择开关置于 DC 挡, 再将 X(CH1) 输入耦合方式选择开关置于 GND。示波器屏幕上只显示一条竖线, 为坐标轴 Y。调整水平位移旋钮, 使该竖线与屏幕上某一适当的纵向刻度线重合, 定这个位置为 X 向零位基线, 即坐标轴 Y。坐标轴 X 和坐标轴 Y 的交点即为坐标原点。测试时, 将 X 和 Y 输入耦合方式选择开关均置于 DC 挡, 扫描速度选择开关置于 X-Y 显示挡, 此时, 屏幕上所显示的图形即为所要测试的外特性曲线。

2. TTL 集成门电路的外特性测试

(1) 静态输入电流参数及动态输入特性($i_i - v_i$)的测试

TTL 静态输入电流参数主要有四个: 输入短路电流 I_{IS} 、低电平输入电流 I_{IL} 、高电平输入电流 I_{IH} 和最大输入电流 I_I 。测试条件是电源电压为 5.25V 时, 输入端输入电压分别为 0V、0.4V、2.7V、7V 时输入端的电流。测试电路如图 1-5 所示。

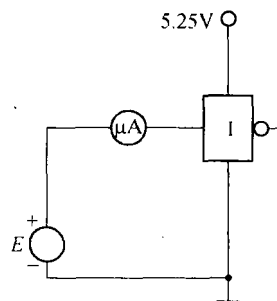
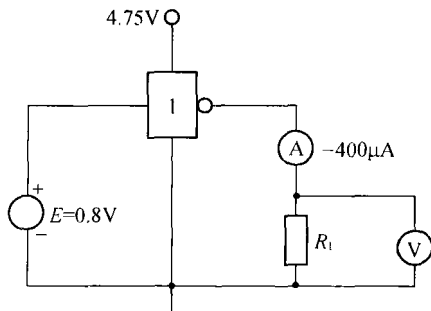


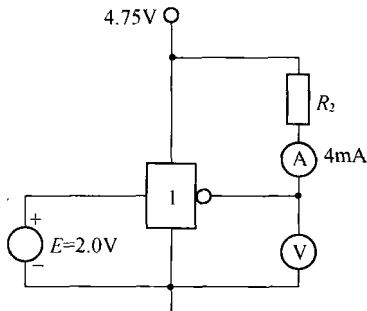
图 1-5 静态测试电路

(2) 静态电压参数与电压传输特性($v_O - v_i$)的测试

静态电压参数主要有输出高电平电压 V_{OH} (测试条件: $V_{CC} = 4.75V$, $V_{IL} = 0.8V$, $I_{OH} = -400\mu A$) 和输出低电平电压 V_{OL} ($V_{CC} = 4.75V$, $V_{IH} = 2V$, $I_{OL} = 4mA$)。测试电路如图 1-6 所示, 调节 R_1 及 R_2 的阻值, 使流经电阻的电流符合测试条件。在图 1-6 的测试电路下, 还可以将 R_1 及 R_2 短路以测量输出短路电流 I_{OS} 的最大值(a 图)和最小值(b 图)。注意在实际器件测量短路电流 I_{OS} 时, 只可针对一个门测试, 同时测试时间不可超过 1s。



(a) V_{OH} 测试电路



(b) V_{OL} 测试电路

图 1-6 测试输入输出特性