

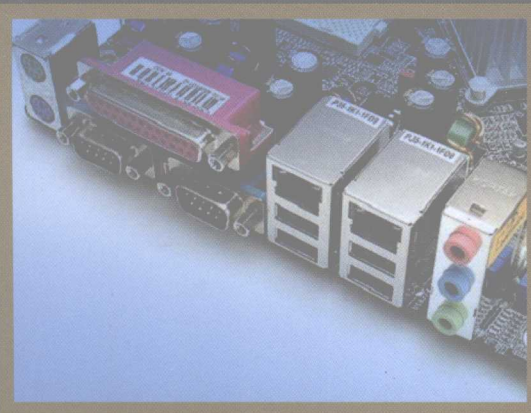


高等学校计算机科学与技术教材

# 微机原理

## —— 结构、编程与接口

□ 王克义 编著



- 原理与技术的完美结合
- 教学与科研的最新成果
- 语言精炼，实例丰富
- 可操作性强，实用性突出



清华大学出版社

● 北京交通大学出版社

TP36  
232

TP36  
232

高等学校计算机科学与技术教材

# 微机原理

## ——结构、编程与接口

王克义 编著

清华大学出版社  
北京交通大学出版社  
ISBN 978-7-309-03109-3  
...  
中国版本

责任编辑  
出版发行

印刷  
ISBN 978-7-309-03109-3  
...  
清华大学出版社

清华大学出版社

北京交通大学出版社

·北京·

## 内 容 简 介

本书全面、系统地介绍了现代微型计算机的基本组成结构、工作原理和典型接口技术。主要内容包  
括：计算机、微型计算机的组成与结构，微处理器结构，指令系统与汇编语言程序设计，存储器及其接口，  
输入/输出及 DMA 技术，中断系统，串并行通信及其接口电路，模拟接口，总线技术，80x86/Pentium 保护  
模式的软件体系结构，高性能微处理器及其相关技术等。

本书内容精练，层次清楚，实用性强；在注重讲解基本概念的同时，也十分注意反映微型计算机发展  
中的新知识、新技术。本书可作普通高校理工科各专业计算机基础课程教材，也可作为自学考试和成人教  
育以及各类职业学校的教材。

本书封面贴有清华大学出版社防伪标签，无标签者不得销售。

版权所有，侵权必究。侵权举报电话：010-62782989 13501256678 13801310933

### 图书在版编目(CIP)数据

微机原理:结构、编程与接口/王克义编著. —北京:清华大学出版社;北京交通大学出版  
社, 2009.3

(高等学校计算机科学与技术教材)

ISBN 978-7-81123-483-1

I. 微… II. 王… III. 微型计算机-理论-高等学校-教材 IV. TP36

中国版本图书馆 CIP 数据核字(2009)第 000139 号

责任编辑：谭文芳

出版发行：清华大学出版社 邮编：100084 电话：010-62776969 <http://www.tup.com.cn>  
北京交通大学出版社 邮编：100044 电话：010-51686414 <http://press.bjtu.edu.cn>

印刷者：北京东光印刷厂

经 销：全国新华书店

开 本：185×260 印张：35 字数：892 千字

版 次：2009 年 3 月第 1 版 2009 年 3 月第 1 次印刷

书 号：ISBN 978-7-81123-483-1/TP·461

印 数：1~4 000 册 定价：49.00 元

---

本书如有质量问题，请向北京交通大学出版社质监局反映。对您的意见和批评，我们表示欢迎和感谢。

投诉电话：010-51686043, 51686008；传真：010-62225406；E-mail：[press@bjtu.edu.cn](mailto:press@bjtu.edu.cn)。

# 前 言

“微机原理”是高等学校理工科大学生一门重要的计算机技术基础课程，也是理工科大学生学习和掌握计算机科学技术基础、汇编语言程序设计及常用接口技术的入门课程。通过本课程的学习，可以使学生在理论和实践上掌握微型计算机的基本组成和工作原理，建立微机系统整机概念，具备利用微机技术进行软、硬件开发的初步能力。学习本课程对于掌握现代计算机的基本概念和技术，以及学习后续有关计算机课程（如计算机体系结构、操作系统、计算机网络、嵌入式系统等）均具有重要的意义。本书是该课程使用的基本教材。

本书以 80x86/Pentium 系列微型计算机为背景机，全面、系统地介绍了微型计算机的基本结构、工作原理及典型接口技术。全书共分 17 章，从内容上可划分为四个知识单元：① 微型计算机的基本结构及工作原理（第 1、2、3、7、13、15 章）；② 指令系统及汇编语言程序设计（第 4、5、6 章）；③ I/O 接口技术（第 8、9、10、11、12、14 章）；④ 高性能微处理器及相关技术（第 16、17 章）。学习本书的预备知识为数字电路及逻辑设计基础知识。

本书可供 60~70 学时的课堂教学使用，有些章节的内容可根据不同的教学要求进行适当取舍。每章后面列出的思考题与习题，主要供理解和复习本章基本内容而用，本书最后给出了部分习题的参考答案。

另外，鉴于“微机原理”课程是技术性、实践性较强的课程，因此在教学中应安排相应的实验及上机环节。教师可根据具体实验设备及上机条件，安排适当的接口实验及汇编程序上机内容。对于尚不具备专门的微机接口实验设备的教学环境，教师可结合 PC 机上已配备的键盘、鼠标及显示器等基本 I/O 设备，组织相应的接口实验内容，如键盘输入、显示器输出编程，鼠标器编程等，从而培养学生的 I/O 接口编程能力。关于这方面的内容，请参见第 6 章的介绍。

本书是在作者近年承担北京大学计算机系本科生、北京大学理科实验班教学实践的基础上编写而成的，并参考和吸收了国外较新的同类教科书及国内兄弟院校优秀教材的有关内容，在此，特向有关作者一并致谢。

在本书的编写和出版过程中，承蒙北京大学信息科学技术学院及北京交通大学出版社、清华大学出版社领导的热情支持和指导，责任编辑谭文芳老师为此付出了艰辛和智慧，在此谨向他们表示衷心的感谢。

由于编者的水平所限，书中一定存在不少差错和疏漏，诚请广大读者及专家批评指正。

编者

2009 年 2 月于北京大学

# 目 录

第 1 章 数制和编码	1
1.1 进位计数制	1
1.1.1 进位计数制及其基数和权	1
1.1.2 计算机中常用的几种进位计数制	1
1.2 不同进位制数之间的转换	4
1.2.1 二进制数转换为十进制数	4
1.2.2 十进制数转换为二进制数	4
1.2.3 任意两种进位制数之间的转换	6
1.3 二进制数的算术运算和逻辑运算	7
1.3.1 二进制数的算术运算	7
1.3.2 二进制数的逻辑运算	8
1.4 数在计算机中的表示方法	10
1.4.1 机器数与真值	10
1.4.2 三种常见的机器数形式	10
1.4.3 数的定点表示与浮点表示	15
1.4.4 二-十进制编码	15
1.4.5 二进制信息的计量单位	16
1.5 字符编码	17
习题 1	18
第 2 章 计算机的基本结构与工作过程	20
2.1 计算机的基本结构	20
2.1.1 冯·诺伊曼计算机基本结构	20
2.1.2 计算机的基本组成框图及功能部件简介	21
2.2 计算机的工作流程	24
2.2.1 指令与程序	24
2.2.2 计算机的基本工作流程	25
2.3 计算机系统的组成	27
2.3.1 硬件与软件	27
2.3.2 计算机系统的基本组成	28
2.4 微型计算机的产生和发展	28
2.4.1 世界上第一个微处理器和微型计算机的诞生	28
2.4.2 微型计算机的发展阶段	29

2.5	微型计算机的分类及主要技术指标	31
2.5.1	微型计算机的分类	31
2.5.2	微型计算机的主要技术指标	32
2.6	微型计算机的基本结构及系统组成	33
2.6.1	微型计算机基本结构	33
2.6.2	微型计算机的系统组成	35
2.7	PC 机操作系统	35
	习题 2	37
<b>第 3 章</b>	<b>微处理器的编程结构</b>	<b>38</b>
3.1	微处理器的工作模式	38
3.1.1	实模式	38
3.1.2	保护模式	39
3.1.3	虚拟 8086 模式	39
3.1.4	三种工作模式的转换	39
3.2	微处理器的编程结构	39
3.2.1	程序可见寄存器	40
3.2.2	80x86/Pentium 处理器的寄存器模型	40
3.3	实模式下的存储器寻址	44
3.3.1	实模式下的存储器地址空间	44
3.3.2	存储器分段技术	45
3.3.3	实模式下的存储器寻址	46
3.3.4	堆栈	50
3.4	实模式 I/O 地址空间	51
	习题 3	52
<b>第 4 章</b>	<b>寻址方式与指令系统</b>	<b>53</b>
4.1	寻址方式	53
4.1.1	数据寻址方式	53
4.1.2	转移地址寻址方式	59
4.2	指令编码	62
4.2.1	指令编码格式	62
4.2.2	指令编码举例	65
4.3	8086 指令系统	66
4.3.1	数据传送指令	66
4.3.2	算术运算指令	71
4.3.3	逻辑运算与移位指令	82
4.3.4	串操作指令	85
4.3.5	转移指令	89
4.3.6	处理器控制指令	96

001	4.4	80286 ~ Pentium 指令系统 .....	97
001	4.4.1	80286 增强和扩充的指令 .....	97
001	4.4.2	80386 增强和扩充的指令 .....	99
701	4.4.3	80486 增强和扩充的指令 .....	102
701	4.4.4	Pentium 增强和扩充的指令 .....	102
801	4.4.5	Pentium Pro 增强和扩充的指令 .....	103
901	4.4.6	Pentium II 增强和扩充的指令 .....	103
001		习题 4 .....	104
	<b>第 5 章</b>	<b>汇编语言的基本语法 .....</b>	<b>106</b>
051	5.1	汇编语言的特点 .....	106
171	5.2	汇编语言程序结构和基本语法 .....	107
051	5.2.1	示例程序 .....	107
771	5.2.2	基本概念 .....	108
771	5.2.3	指令语句 .....	114
771	5.2.4	伪指令语句 .....	116
871	5.2.5	结构与记录 .....	123
871	5.2.6	宏指令 .....	125
051	5.2.7	简化段定义 .....	129
181	5.3	ROM BIOS 中断调度和 DOS 系统功能调用 .....	130
181	5.3.1	ROM BIOS 中断调用 .....	130
521	5.3.2	DOS 系统功能调用 .....	131
521	5.4	汇编语言程序的上机过程 .....	131
521	5.4.1	.exe 文件的上机过程 .....	131
721	5.4.2	.com 文件及其上机过程 .....	139
721		习题 5 .....	141
	<b>第 6 章</b>	<b>汇编语言程序设计及应用 .....</b>	<b>145</b>
001	6.1	汇编语言程序设计的基本方法 .....	145
701	6.1.1	程序设计的基本步骤 .....	145
701	6.1.2	程序的基本结构形式 .....	145
701	6.1.3	子程序设计 .....	147
801	6.2	汇编语言的编程应用 .....	150
001	6.2.1	I/O 与通信 .....	150
003	6.2.2	声音与时钟 .....	151
103	6.2.3	键盘 I/O .....	152
003	6.2.4	鼠标器编程 .....	154
003	6.2.5	图形显示 .....	157
003	6.2.6	文件操作 .....	161
103	6.3	Windows 汇编语言程序设计简介 .....	165
203	6.3.1	Windows API 函数 .....	165

6.3.2	动态链接库	166
6.3.3	指令集选择	166
6.3.4	工作模式选择	166
6.3.5	函数的原型定义	167
6.3.6	Windows 应用程序的基本结构框架	167
6.3.7	Win32 汇编语言应用程序实例	168
6.3.8	MASM 32 汇编与连接命令	169
6.4	高级汇编语言技术	169
6.4.1	条件汇编	169
6.4.2	库的使用	170
6.4.3	汇编语言与高级语言的混合编程	171
	习题 6	176
<b>第 7 章 微处理器的内部组成及外部功能特性</b>		177
7.1	微处理器的内部组成	177
7.1.1	总线接口单元 BIU	177
7.1.2	指令 Cache 与数据 Cache	178
7.1.3	超标量流水线结构	178
7.1.4	动态转移预测及转移目标缓冲器 BTB	179
7.1.5	指令预取器和预取缓冲器	181
7.1.6	指令译码器	181
7.1.7	执行单元 EU	182
7.1.8	浮点处理单元 FPU	182
7.1.9	控制单元 CU	182
7.2	微处理器的外部功能特性	183
7.2.1	微处理器的外部引脚信号	183
7.2.2	微处理器的总线时序	188
	习题 7	196
<b>第 8 章 I/O 接口</b>		197
8.1	I/O 接口的基本概念	197
8.1.1	I/O 接口的基本功能	197
8.1.2	I/O 接口的基本结构	198
8.1.3	I/O 端口的编址方式	199
8.1.4	I/O 接口的地址分配	200
8.1.5	I/O 接口的地址译码及片选信号的产生	201
8.1.6	I/O 指令	202
8.2	I/O 控制方式	202
8.2.1	程序控制方式	202
8.2.2	中断控制方式	204
8.2.3	DMA 方式	205



8.3	DMA 接口技术 .....	206
8.3.1	DMA 控制器的基本功能 .....	206
8.3.2	DMA 控制器的一般结构 .....	206
8.3.3	DMA 控制器的工作方式 .....	208
8.3.4	DMA 工作过程 .....	209
8.4	可编程 DMA 控制器 8237 .....	210
8.4.1	8237 的结构 .....	210
8.4.2	8237 的引脚 .....	212
8.4.3	8237 的工作方式 .....	213
8.4.4	8237 的寄存器及有关问题的说明 .....	215
8.4.5	特殊软件命令 .....	219
8.4.6	8237 内部寄存器的寻址 .....	219
8.4.7	8237 的工作周期与操作时序 .....	220
8.4.8	8237 的页面寄存器 .....	222
8.4.9	8237 的编程 .....	223
8.4.10	8237 应用举例 .....	224
	习题 8 .....	228
<b>第 9 章</b>	<b>中断系统</b> .....	<b>230</b>
9.1	基本概念 .....	230
9.1.1	中断 .....	230
9.1.2	中断响应和处理过程 .....	231
9.1.3	中断优先级和中断嵌套 .....	231
9.2	80x86 实模式的中断系统 .....	233
9.2.1	中断的分类 .....	233
9.2.2	中断向量表 .....	234
9.2.3	外部中断 .....	236
9.2.4	内部中断 .....	238
9.2.5	中断响应和中断处理过程 .....	240
9.3	可编程中断控制器 8259A .....	243
9.3.1	8259A 的引脚功能 .....	244
9.3.2	8259A 的内部结构 .....	244
9.3.3	8259A 的工作过程 .....	245
9.3.4	8259A 的工作方式 .....	246
9.3.5	8259A 的级联使用 .....	248
9.3.6	8259A 的控制字及编程使用 .....	249
9.3.7	8259A 应用举例 .....	254
9.4	中断服务程序设计 .....	255
9.4.1	中断服务程序的一般结构 .....	255
9.4.2	在中断向量表中置入中断向量 .....	256

9.4.3	中断服务程序设计	258
	习题 9	260
<b>第 10 章</b>	<b>并行通信及其接口电路</b>	<b>262</b>
10.1	简单的并行接口电路	262
10.1.1	锁存器 74LS373	262
10.1.2	缓冲器 74LS244	263
10.1.3	数据总线收发器 74LS245	264
10.1.4	应用举例	265
10.2	可编程并行接口	267
10.2.1	可编程并行接口的组成及其与 CPU 和外设的连接	267
10.2.2	可编程并行接口的数据输入输出过程	267
10.3	可编程并行通信接口 8255A	268
10.3.1	8255A 的性能概要	268
10.3.2	8255A 芯片引脚分配及引脚信号说明	268
10.3.3	8255A 内部结构方块图	270
10.3.4	8255A 的控制字	271
10.3.5	8255A 的工作方式	272
10.3.6	8255A 的状态字	278
10.3.7	8255A 应用举例	279
	习题 10	285
<b>第 11 章</b>	<b>串行通信及其接口电路</b>	<b>287</b>
11.1	串行通信	287
11.1.1	串行通信的特点	287
11.1.2	串行通信涉及的常用术语和基本概念	288
11.2	串行通信接口标准	293
11.2.1	RS-232C	293
11.2.2	RS-449、RS-423A 及 RS-422A	298
11.2.3	RS-485 标准	299
11.2.4	20 mA 电流环串行接口	299
11.3	串行接口的基本结构与功能	301
11.3.1	串行异步接口的基本结构与功能	301
11.3.2	串行同步接口的基本结构与功能	302
11.4	可编程串行通信接口片 8251A	303
11.4.1	USART	303
11.4.2	8251A 的基本的功能和工作原理	304
11.4.3	8251A 对外接口信号	306
11.4.4	8251A 的编程	309
11.4.5	8251A 应用举例	313
	习题 11	317

第 12 章 计数/定时技术 .....	318
12.1 概述 .....	318
12.2 可编程计数器/定时器 8253 .....	318
12.2.1 8253 的主要功能 .....	318
12.2.2 8253 的结构框图 .....	319
12.2.3 8253 的引脚 .....	321
12.2.4 8253 的工作方式 .....	321
12.2.5 8253 的初始化编程 .....	326
12.2.6 8253 的读出操作 .....	330
12.3 8253 的应用 .....	331
习题 12 .....	335
第 13 章 存储器及其接口 .....	336
13.1 概述 .....	336
13.1.1 存储器的分类 .....	336
13.1.2 存储器的性能指标 .....	337
13.1.3 存储系统的层次结构 .....	337
13.1.4 内存储器的基本结构及其数据组织 .....	339
13.2 半导体存储器及其典型芯片 .....	341
13.2.1 可读写存储器 RAM .....	342
13.2.2 只读存储器 ROM .....	355
13.3 存储器接口技术 .....	364
13.3.1 存储器与 CPU 连接时应考虑的问题 .....	364
13.3.2 存储器接口中的片选控制 .....	365
13.3.3 存储器扩展 .....	368
13.3.4 存储器接口分析与设计举例 .....	370
13.3.5 16 位、32 位、64 位存储器接口 .....	372
13.4 PC 机的存储器 .....	374
13.4.1 内存条 .....	374
13.4.2 PC 机的内存空间分布 .....	376
13.4.3 PC 机内存类型及管理 .....	377
13.5 高速缓存(Cache)技术 .....	378
13.5.1 Cache 基本原理 .....	378
13.5.2 Cache 的组织方式 .....	380
13.5.3 Cache 控制器 82385 .....	381
13.5.4 Cache 的更新方式及替换算法 .....	384
13.6 虚拟存储技术 .....	386
13.6.1 虚拟存储器的工作原理 .....	386
13.6.2 80x86 微机系统中的虚拟存储技术 .....	388
习题 13 .....	389

第 14 章 模拟接口 .....	392
14.1 模拟接口概述 .....	392
14.2 D/A 转换器 .....	393
14.2.1 D/A 转换器的工作原理 .....	393
14.2.2 D/A 转换器的主要技术指标 .....	396
14.2.3 D/A 转换器芯片 .....	397
14.2.4 D/A 转换器芯片与微处理器的接口 .....	399
14.2.5 D/A 转换器的应用 .....	400
14.3 A/D 转换器 .....	401
14.3.1 基本概念 .....	401
14.3.2 A/D 转换器的工作原理 .....	403
14.3.3 A/D 转换器的主要技术指标 .....	404
14.3.4 A/D 转换器芯片 .....	404
14.3.5 A/D 转换器芯片与微处理器的接口 .....	406
习题 14 .....	408
第 15 章 总线技术 .....	411
15.1 概述 .....	411
15.1.1 总线 .....	411
15.1.2 总线的分类 .....	411
15.1.3 总线标准 .....	413
15.1.4 总线仲裁 .....	413
15.2 PCI 总线 .....	415
15.2.1 概述 .....	415
15.2.2 PCI 总线的系统结构及特点 .....	415
15.2.3 PCI 总线的引脚信号 .....	417
15.3 USB 总线 .....	420
15.3.1 USB 概述 .....	420
15.3.2 USB 的结构 .....	421
15.3.3 USB 协议简介 .....	422
15.4 高速总线接口 IEEE 1394 .....	426
15.5 高速图形端口 AGP .....	427
习题 15 .....	429
第 16 章 80x86/Pentium 保护模式的软件体系结构 .....	430
16.1 保护模式概述 .....	430
16.2 保护模式的主要数据结构 .....	431
16.2.1 段描述符 .....	431
16.2.2 描述符表 .....	431

16.2.3	段选择符	432
16.3	保护模式的寄存器模型	433
16.3.1	全局描述符表寄存器	434
16.3.2	中断描述符表寄存器	436
16.3.3	局部描述符表寄存器	437
16.3.4	控制寄存器	438
16.3.5	任务寄存器	438
16.3.6	改变功能的寄存器	439
16.4	保护模式的存储器管理和地址转换	440
16.4.1	物理地址、线性地址与逻辑地址	440
16.4.2	虚拟地址和虚拟地址空间	441
16.4.3	虚拟地址空间的分段	441
16.4.4	物理地址空间和虚实地址转换	443
16.4.5	段式地址转换	443
16.4.6	页式地址转换	446
16.4.7	转换检测缓冲器 TLB	449
16.5	描述符的格式及功能定义	450
16.5.1	非系统段描述符	450
16.5.2	系统段描述符	452
16.6	保护模式的系统控制指令集	454
16.7	多任务和保护	456
16.7.1	保护和特权级	457
16.7.2	任务切换和任务状态段	459
16.7.3	保护模式的中断和异常操作	463
16.7.4	保护模式的 I/O 保护	464
16.8	虚拟 8086 模式	466
习题 16		467
<b>第 17 章</b>	<b>高性能微处理器的先进技术及典型结构</b>	<b>469</b>
17.1	引言——计算需求永无止境	469
17.2	高性能微处理器所采用的先进技术	469
17.2.1	流水线中的“相关”及其处理技术	469
17.2.2	指令级并行	472
17.2.3	超标量技术	473
17.2.4	超长指令字结构	474
17.2.5	超级流水线技术	474
17.2.6	RISC 技术	475
17.3	指令系统对多媒体应用的支持	477
17.3.1	多媒体计算机的产生背景	477
17.3.2	多媒体扩展指令集 (MMX)	477

17.3.3	SSE 和 SSE2 技术	483
17.4	高性能微处理器举例	483
17.4.1	P6 处理器核心结构	483
17.4.2	64 位处理器 Alpha 21064	485
17.4.3	Itanium 处理器——IA-64 架构的开放硬件平台	487
17.5	多核处理器简介	490
17.5.1	复杂单处理器结构所遇到的挑战	490
17.5.2	多核处理器时代的到来	490
17.5.3	多核处理器结构的主要特点	491
17.6	现代 PC 机主板典型结构	491
17.6.1	芯片组、桥芯片及接口插座	492
17.6.2	Pentium PC 主板结构	493
17.6.3	Pentium III-1GHz 处理器典型主板布局	494
	习题 17	495
	附录 A 8086/8088 指令系统	497
	附录 B 8086/8088 指令编码格式	505
	附录 C DOS 功能调用 (INT 21H)	510
	附录 D BIOS 中断调用	515
	附录 E 调试程序 DEBUG 的使用	519
	部分习题参考答案	524
	参考文献	543

# 第1章 数制和编码

本章首先介绍计算机中几种常用进位计数制及不同进位制数之间的转换方法,然后介绍数在计算机中的表示形式,最后简要介绍几种常见的字符编码形式,为后续章节的学习打下必备的基础。

## 1.1 进位计数制

### 1.1.1 进位计数制及其基数和权

进位计数制(简称进位制)是指用一组固定的数字符号和特定的规则表示数的方法。在人们日常生活和工作中,最熟悉、最常用的是十进制,此外还有十二进制、六十进制等。在数字系统和计算机领域,常用的进位计数制是二进制、八进制及十六进制。

研究和讨论进位计数制的问题涉及两个基本概念,即基数和权。在进位计数制中,一种进位制所允许选用的基本数字符号(也称数码)的个数称为这种进位制的基数。不同进位制的基数不同。例如在十进制中,是选用0~9这10个数字符号来表示的,它的基数是10;在二进制中,是选用0和1这两个数字符号来表示的,它的基数是2;等等。

同一个数字符号处在不同的数位时,它所代表的数值是不同的,每个数字符号所代表的数值等于它本身乘以一个与它所在数位对应的常数,这个常数称为位权,简称权(weight)。例如,十进制数个位的位权是1,十位的位权是10,百位的位权是100,以此类推。一个数的数值大小就等于该数的各位数码乘以相应位权的总和,如十进制数  $2918 = 2 \times 1000 + 9 \times 100 + 1 \times 10 + 8 \times 1$ 。

### 1.1.2 计算机中常用的几种进位计数制

#### 1. 十进制

十进制数有十个不同的数字符号(0、1、2、3、4、5、6、7、8、9),即它的基数为10;每个数位计满10就向高位进位,即它的进位规则是“逢十进一”。任何一个十进制数,都可以用一个多项式来表示,例如:

$$312.25 = 3 \times 10^2 + 1 \times 10^1 + 2 \times 10^0 + 2 \times 10^{-1} + 5 \times 10^{-2}$$

式中等号右边的表示形式,称为十进制数的多项式表示法,也叫按权展开式;等号左边的形式,称为十进制的位置记数法。位置记数法是一种与位置有关的表示方法,同一个数字符号处于不同的数位时,所代表的数值不同,即其权值不同。容易看出,上式各位的权值分别为  $10^2$ 、 $10^1$ 、 $10^0$ 、 $10^{-1}$ 、 $10^{-2}$ 。一般地说,任意一个十进制数  $N$  都可以用多项式表示法写成如下形式:

$$(N)_{10} = \pm (K_{n-1} \cdot 10^{n-1} + K_{n-2} \cdot 10^{n-2} + \dots + K_1 \cdot 10^1 + K_0 \cdot 10^0 + K_{-1} \cdot 10^{-1} + \dots + K_{-m} \cdot 10^{-m})$$

$$= \pm \sum_{i=-m}^{n-1} K_i \cdot 10^i$$

其中,  $K_i (n-1 \leq i \leq -m)$  表示第  $i$  位的数字符号, 可以是 0~9 十个数字符号中的任何一个, 由具体的十进制数  $N$  来确定。  $m, n$  为正整数,  $m$  为小数位数,  $n$  为整数位数。

实际的数字系统以及人们日常使用的进位计数制并不仅仅是十进制, 其他进位制的计数规律可以看成是十进制计数规律的推广。对于任意的  $R$  进制来说, 它有  $R$  个不同的数字符号, 即基数为  $R$ , 计数进位规则为“逢  $R$  进一”。数  $N$  可以用类似上面十进制数的多项式表示法书写如下:

$$(N)_R = \pm (K_{n-1} \cdot R^{n-1} + K_{n-2} \cdot R^{n-2} + \cdots + K_1 R^1 + K_0 \cdot R^0 + K_{-1} R^{-1} + \cdots + K_{-m} \cdot R^{-m}) = \pm \sum_{i=-m}^{n-1} K_i \cdot R^i$$

其中  $K_i (n-1 \leq i \leq -m)$  表示第  $i$  位的数字符号, 可以是  $R$  个数字符号中的任何一个, 由具体的  $R$  进制数  $N$  来确定。  $m, n$  为正整数,  $m$  为小数位数,  $n$  为整数位数。若  $R=2$ , 即为二进制计数制。它是数字系统特别是计算机中普遍采用的进位计数制。

## 2. 二进制

二进制的基数为 2, 即它所用的数字符号个数只有两个(0 和 1)。它的计数进位规则为“逢二进一”。

在二进制中, 由于每个数位只能有两种不同的取值(要么为 0, 要么为 1), 这就特别适合于使用仅有两种状态(如导通、截止; 高电平、低电平等)的开关元件来表示, 一般是采用电子开关元件, 目前绝大多数是采用半导体集成电路的开关器件来实现。

对于一个二进制数, 也可以用类似十进制数的按权展开式予以展开, 例如二进制数 11011.101 可以写成:

$$(11011.101)_2 = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}$$

一般地说, 任意一个二进制数  $N$ , 都可以表示为:

$$(N)_2 = \pm (K_{n-1} \cdot 2^{n-1} + K_{n-2} \cdot 2^{n-2} + \cdots + K_1 \cdot 2^1 + K_0 \cdot 2^0 + K_{-1} \cdot 2^{-1} + \cdots + K_{-m} \cdot 2^{-m}) = \pm \sum_{i=-m}^{n-1} K_i \cdot 2^i$$

其中,  $K_i$  为 0 或 1, 由具体的数  $N$  来确定。  $m, n$  为正整数,  $m$  为小数位数,  $n$  为整数位数。

二进制数的优点不仅仅在于它只有两种数字符号, 因而便于数字系统与电子计算机内部的表示与存储; 而且在于运算规则的简便性, 运算规则的简单必然导致运算电路的简单以及相关控制的简化。后面将具体讨论二进制算术运算及逻辑运算的规则。

## 3. 八进制

八进制数的基数  $R=8$ , 每位可能取八个不同的数字符号 0、1、2、3、4、5、6、7 中的任何一个, 进位规则是“逢八进一”。

由于三位二进制数刚好有八种不同的数位组合(如下所示), 所以一位八进制数容易改写成相应的三位二进制数来表示。

八进制:	0,	1,	2,	3,	4,	5,	6,	7	
	↓	↓	↓	↓	↓	↓	↓	↓	
	二进制:	000,	001,	010,	011,	100,	101,	110,	111



这样,把一个八进制数每位变换为相等的三位二进制数,组合在一起就成了相等的二进制数。

【例 1-1】 将八进制数 53 转换成二进制数。

八进制	5	3
	↓	↓
二进制	101	011

所以,  $(53)_8 = (101011)_2$ 。

【例 1-2】 将八进制数 67.721 转换成二进制数。

八进制	6	7	7	2	1
	↓	↓	↓	↓	↓
二进制	110	111	111	010	001

所以,  $(67.721)_8 = (110111.111010001)_2$ 。

【例 1-3】 将二进制数转换成八进制数。

二进制	101	111	011	011	111
	↓	↓	↓	↓	↓
八进制	5	7	3	3	7

所以,  $(101111011.011111)_2 = (573.37)_8$ 。

显然,用八进制比二进制书写要简短、易读,而且与二进制间的转换也较方便。

#### 4. 十六进制

十六进制数的基数  $R = 16$ ,每位用十六个数字符号 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 中的一个表示,进位规则是“逢十六进一”。

由于四位二进制数刚好有十六种不同的数位组合(如下所示),所以一位十六进制数可以改写成相应的四位二进制数来表示:

十六进制	0,	1,	2,	3,	4,	5,	6,	7,
	↓	↓	↓	↓	↓	↓	↓	↓
二进制	0000,	0001,	0010,	0011,	0100,	0101,	0110,	0111
	↓	↓	↓	↓	↓	↓	↓	↓
	8,	9,	A,	B,	C,	D,	E,	F
	↓	↓	↓	↓	↓	↓	↓	↓
	1000,	1001,	1010,	1011,	1100,	1101,	1110,	1111

这样,把一个十六进制数的每位变换为相等的四位二进制数,组合在一起就变成了相等的二进制数。

【例 1-4】 十六进制数转换为二进制数。

十六进制	D	3	F
	↓	↓	↓
二进制	1101	0011	1111

所以,  $(D3F)_{16} = (110100111111)_2$ 。

【例 1-5】 二进制转换为十六进制。

二进制	1110	0010
	↓	↓
十六进制	E	2