



主 编 王文林
副主编 王玉西 王文昌

MP3电路

原理与维修

MP3
DIANLU
YUANLI YU WEIXIU



國防工業出版社

National Defense Industry Press

MP3 电路原理与维修

主编 王文林

副主编 王玉西 王文昌

国防工业出版社

· 北京 ·

内 容 简 介

本书共分为八章。第一章为 SIGMATEL MP3 电路原理,介绍了 STMP35XX 系列和 ST-MP36XX 系列的特征、模块图、产品描述和信号描述;第二章为 TELECHIP MP3,介绍 TCC760 方案的整机组成、特征、功能、显示模式,以及带 USB 和 SD 的车载 MP3 功放机产品规格书;第三章为珠海炬力 MP3 电路原理,介绍了整机的特征、功能描述、功能模块图,并对各部分电路进行了分析;第四章为上海山景 MP3 介绍,介绍了其特征及系统应用和电路分析;第五章对 VLSI 声频播放机进行了分析;第六章对三星车载 MP3 功放机电路进行了全面的分析;第七章介绍了固态声频录放机,阐述了固态 CD 的基本思想;第八章对故障或操作问题进行了维修实例分析,分别从故障类型、模块故障、操作故障进行了阐述。

图书在版编目(CIP)数据

MP3 电路原理与维修/王文林主编. —北京:国防工业出版社,2009.1

ISBN 978-7-118-05911-3

I. M... II. 王... III. ①音频设备—电路②音频设备—维修 IV. TN912.33

中国版本图书馆 CIP 数据核字(2008)第 127491 号

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路 23 号 邮政编码 100048)

北京奥鑫印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 13 字数 310 千字

2009 年 1 月第 1 版第 1 次印刷 印数 1—4000 册 定价 25.00 元

(本书如有印装错误,我社负责调换)

国防书店:(010)68428422

发行邮购:(010)68414474

发行传真:(010)68411535

发行业务:(010)68472764

前 言

MP3 是根据“无碟播放,小巧玲珑”的思想理念而产生的电子新产品。它的显著特点是体积小、重量轻、功耗低、便于携带。现在是科学技术高速发展的信息时代,并且计算机的普及和网上信息资源越来越丰富,人们的生活是高节奏、高效率、高享受的,MP3 的出现正好符合时代的需要。2004 年初,曾出版《MP3 播放机维修技术》,内容全面丰富,销量一直很好,很受读者欢迎。但是,随着时代发展,方案变更迅速,软件增加功能多和播放文件格式多。因此,这本书就远远跟不上时代的步伐。为了满足广大读者的需要,特写此书。

本书的特点是:

1. 理论联系实际;
2. 按章自成体系,既兼顾全局,又考虑细节;
3. 对《MP3 播放机维修技术》作了详细的补充;
4. 增加了维修实例,供读者参考;
5. 介绍了固态 CD 理论概念;
6. 既注重实际,又考虑创新;
7. 增加了车载 MP3 功放机的内容,对读者扩大知识面有好处。

本书在编写过程中,得到了柳义博士后、蒋志洁博士、马军博士、肖国屏教授、郑宏志教授、冯尚申校长、徐光章教授、张华文先生、王文华先生、王文昌高级教师的指导,对此深表感谢!

本书适用于数码产品的开发人员、工程技术人员、品质技术人员、家用电器维修人员及培训班学员、大中院校电子类师生和广大的电子业余爱好者等。

作者

目 录

第一章 SIGMATEL MP3 电路原理	1	二、配置	42
第一节 STMP35XX 系列	1	三、功能描述	43
一、概述	1	四、规格	44
二、特征	1	五、基本结构框图	44
三、STMP35XX 模块图	3	六、前面板布局	44
四、产品描述	3	七、后面盖考虑	45
五、STMP35XX 产品特征	14	八、整机连接图	46
六、信号描述	16	九、主板内部各部分之间的 连接	47
第二节 STMP36XX 系列	25	第三章 珠海炬力 MP3 电路 原理	51
一、概述	25	第一节 主芯片及外围电路	51
二、硬件特征	28	一、概述	51
三、电器性能	31	二、特征	51
四、STMP36XX 产品特征	31	三、功能描述	52
第二章 TELECHIP MP3 介绍	37	四、电路分析	59
第一节 TCC760 介绍	37	第二节 NAND FLASH 存储器电路	61
一、整机的基本组成	37	一、比较	61
二、特征	37	二、特征	62
三、功能	38	三、功能模块图	62
四、LCD 显示面板	39	四、工作原理	63
五、CD 模式	39	五、电路分析	66
六、USB/MMC 模式	39	第三节 电源电路	67
七、FM/AM 模式	41	一、XC6206P152MR 电路	67
八、SET 模式	41	二、滤波电路	68
九、线性输入(麦克风)模式	42	三、XC6367B101MR 电路	68
十、编码模式	42	第四节 电源供电和 USB 接口及按键 电路	69
第二节 带 USB 和 SD 的车载 MP3 功放机产品	42	一、电源供电和 USB 接口电路 ...	69
一、概述	42		

二、USB 通信	70	三、工作原理	103
三、FS8853-33CC 电路	70	四、电路分析	105
四、按键电路	71	第三节 嵌入式 USB HOST 控制器	107
第五节 麦克风输入和耳机接口电路	72	一、概述	107
一、麦克风输入电路	72	二、特征	107
二、耳机接口电路	72	三、KT614AA 功能模块图	107
第四章 上海山景 MP3 介绍	74	四、电路分析	107
第一节 简要介绍	74	第四节 按键及 USB 接口电路	110
一、概述	74	一、按键电路	110
二、特征	74	二、USB 接口电路	110
三、芯片体系结构	74	三、声频输出接口	110
四、功能描述	75	第六章 三星车载 MP3 功放机电路	
第二节 系统应用	76	分析	112
一、MP3 声频系统	76	第一节 综述	112
二、MP3 袖珍式声频系统	77	第二节 主板电路分析	113
第三节 电路分析	77	一、主控芯片及外围电路	113
一、主芯片及外围电路	77	二、USB/存储卡控制器及	
二、程序存储器电路	80	外围电路	114
三、U 盘电路	88	三、USB 和存储卡的接口	
四、电源电路	92	电路	117
第五章 VLSI 声频播放机分析	95	四、声频处理器及外围电路	117
第一节 概述	95	五、功放电路	125
一、VS1001 功能模块图及		六、收音机模块及外围电路	128
特征	95	七、RDS 解码器及外围电路	130
二、VS1011 功能模块图及		八、电源供电电路	132
特征	96	第三节 面板电路分析	134
三、VS1002 功能模块图及		一、LCD 驱动电路	134
特征	97	二、按键电路	136
四、VS1003 功能模块图及		三、LCD 显示	139
特征	97	四、接口电路	140
第二节 MP3/WMA 声频编解码器及		第七章 固态声频录放机	142
外围电路	98	第一节 概述	142
一、VS1003 芯片简介	98	第二节 固态便携式声频录放机	
二、功能描述	99	基本原理	144

601	一、设计思想	144	第八章 故障或功能操作问题实例	
701	二、基本结构框图	144	分析	170
501	三、声频录存原理	144	第一节 系统性故障实例分析	170
501	四、声频回放原理	146	一、死机	170
第三节	固态家用声频录放机	146	二、开/关机故障	173
501	一、设计考虑	146	三、无声	175
501	二、基本结构框图	147	四、噪声	176
第四节	固态车载声频录放机实例		第二节 单元故障实例分析	178
601	分析	147	一、电源故障	178
012	一、整机组成	147	二、放音后级电路故障	179
012	二、基本结构框图	148	三、录音电路故障	181
012	三、功能介绍	148	四、按键故障	184
512	四、规格	149	五、主芯片故障	186
512	五、连接关系	150	六、存储系统故障	186
512	六、前面板	154	七、显示及驱动故障	186
512	七、后面盖	154	第三节 功能操作问题实例分析	189
811	八、电路分析	155		

第一章 SIGMATEL MP3 电路原理

第一节 STMP35XX 系列

一、概述

STMP35XX 是 D 类 UJF 声频系统在片 (SOC) 主芯片系列, 其有 USB2.0、LCD、话音录音和电池充电功能, 是 SIGMATEL 公司的第三代声频解码器。图 1-1 是 STMP35XX 系列构成的整机 MP3 播放机的基本功能框图, 由 STMP35XX 系列主芯片、高速 USB 接口、麦克风话音录音、FLASH 存储器、硬盘驱动器 (HDD)、按钮开关电路、耳机电路、SDRAM 电路、LED/LCD 屏及驱动、可充电电池电路、电源等部分组成。

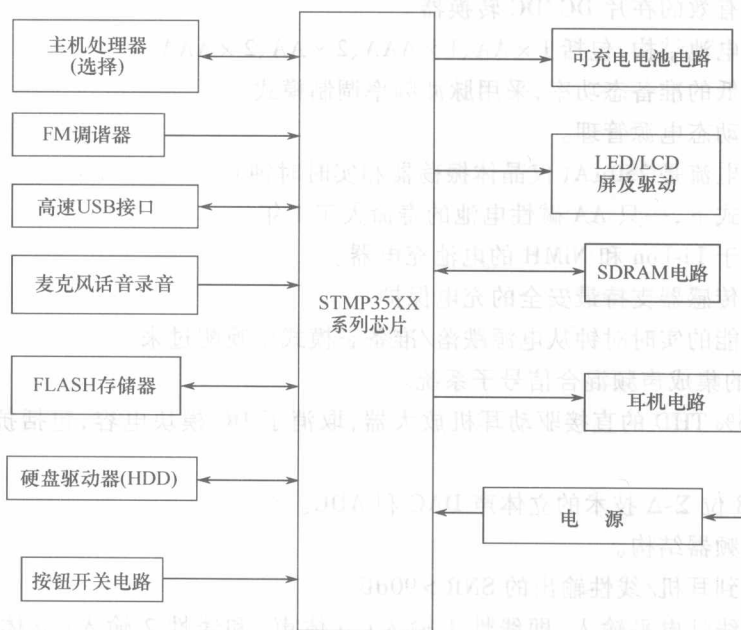


图 1-1 STMP35XX 系列构成的整机 MP3 播放机的基本功能框图

二、特征

STMP35XX 包括下列硬件和软件特征:

- (1) 解码 MP3 和 WMA, 为了提高声频质量, 可以转换为其他数字音乐格式。
 - (2) 支持 WMA 数字权利管理 (DRM9 和 DRM10) 和其他安全机构。
 - (3) 包括在片只读的独用于数字权利管理算法规则的 ID。
 - (4) USB 高速器件接口 (高达 480Mb/s 的传送速度)。
- ① 利用 USB 群储存级, 使能文件传送和固件更新。

②Windows 和 Macintosh 驱动器都是有效的。

③集成了 USB 高速 PHY。

④为了工作和给电池充电,直接连接到 USB 5V 电源。

(5)96K 字(288KB)的在片 RAM。

(6)硬件支持易变通的外部存储器选择。

①NAND FLASH、MMC 卡、SD 卡、SMC 卡、CF 卡。

②5B 地址支持新的 1Gb/die(128KB 模块)NAND FLASH。

③支持 MLC NAND FLASH。

④支持 1.8V NAND 接口。

⑤支持 16 位宽 NAND。

⑥硬件加速引擎 ECC 脱载和 DSP 位错误校正。

⑦SDRAM。

⑧ATA/IDE 硬盘数字器件。

(7)优选的很长的电池寿命。

①用单个 AA 电池,工作时间为 50h。

②易变通的有效在片 DC/DC 转换器。

③易变通的电池结构,包括 1×AA、1×AAA、2×AA、2×AAA。

④为了获得低的准备态功率,采用脉冲频率调制模式。

⑤能量节省动态电源管理。

⑥典型的关电流是 250 μ A(仅晶体振荡器和实时时钟)。

⑦在关断模式下,一只 AA 碱性电池的寿命大于 1 年。

⑧集成了用于 Li-Ion 和 NiMH 的电池充电器。

⑨电池温度传感器支持最安全的充电保护。

⑩带闹钟功能的实时时钟从电源跌落/准备态模式中唤醒过来。

(8)高质量的集成声频混合信号子系统。

①少于 0.05% THD 的直接驱动耳机放大器,取消了 DC 模块电容,包括抗爆破声和短路保护电路。

②高性能 18 位 Σ - Δ 技术的立体声 DAC 和 ADC。

③全模拟混频器结构。

④线性输入到耳机/线性输出的 SNR > 90dB。

⑤两个模拟线性电平输入,即线性 1 输入(立体声)和线性 2 输入(立体声,144 引脚封装)。

⑥带有集成预放大和麦克风偏置电路的 Mic(mono)输入。

⑦音量控制。

(9)GPIO、按钮输入/输出控制、LCD/LED 显示兼容接口。

(10)用于 EL 背光的脉冲宽度调制。

(11)带有滤波协处理器的用于电源最优化的集成 75MHz DSP。

①最优化的声频。

②场可更新的固件。

③集成了开发环境,SDK 和程序调试。

④支持库功能。

⑤低音和高音控制,可结构的多基带 EQ 控制。

⑥按 ADPCM 格式的话音录音,并且可以将其转换为其他格式。

三、STMP35XX 模块图

STMP35XX 系列主芯片的内部是由输入/输出引脚多路复用器、IDE 接口、I²S 及 CD 同步接口、GPIO 接口、脉冲宽度、SPI 接口、I²C 接口、FLASH/IDE 接口、SDRAM 接口、高速和全速 USB 接口、USB PHY(全速及高速)、USB2.0 器件、24 位 DSP、在片 ROM(16K×24 位)、在片 RAM(96K×24 位)、低分辨率 ADC×3、电池充电器、DC/DC 转换器、实时时钟、闹钟、PLL、晶体振荡器、ADC、DAC、滤波器及 ECC 引擎、中断控制、定时器、位处理单元、轨迹调试程序单元、放大器、 Δ - Σ 调制、耳机放大器等组成。图 1-2 是 STMP35XX 内部模块图及外围模块图。

四、产品描述

SigmaTel 公司的 STMP35XX 是第三代单芯片高集成度的数字音乐系统方案,它包括高性能的 DSP、288KB 在片 SRAM、USB2.0 接口(包括高速 480Mb/s 传送),用于下载音乐和上传语音和 MP3 记录。这个芯片也包含混频器、DAC 和 ADC,并且为 IDE 硬盘驱动器、CD-DSP、FLASH 存储器、LCD/LED、按键开关输入、耳机驱动器、FM 调谐器输入和控制、麦克风等提供接口,这个芯片高度的可编程算法规则支持 MP3、WMA 和其他数字音频标准。WMA 数字权利管理第 9 版和第 10 版支持安全配置。

对于 HOST 芯片/处理器来说,STMP35XX 可以作为从芯片。包括耳机驱动器 DAC 可以直接驱动低阻抗耳机。ADC 包括麦克风和模拟音频的输入,它支持语音录音、FM 收音集成和 MP3 编码特征。Sigmatel 公司的专有的 Σ - Δ 技术获得 DAC SNR 超过 90dB 的高质量的音频回放。

STMP35XX 具有低功耗和使用电池寿命长的特点。

1. DSP 内核

在片 DSP 内核是在摩托罗拉 DSP56004 后正确建模的,像数字信号处理器 DSP5600 家族一样,它支持理论的结构设置、寄存器和地址模块等。

图 1-3 是 DSP 内核一览。对于采用电池工作的普通电器来说,这种算法规则是高度优化的。它的 24 位内在的数据大小为高质量的音频算法规则提供了足够高的精度。在最小化寄存器数目和数据路径信号期间,它必须拴紧在任何工作中。

定义在片 DSP 的功能是存储器定址、中断处理和所提供的周边决定的。集成的 DSP 由 3 个执行单元所组成:中断控制器、调试接口、3 条存储器总线。通过中断输入信号和时钟输入的设置,各种复位连接到 STMP35XX 芯片的复位。STMP35XX 芯片执行一个 3 存储器空间的 Harvard 算法规则,同时参考 X 数据元素、Y 数据元素和程序数据元素,这些基准是输送的。在程序或“P”总线、X 总线和 Y 总线传送时,每条总线由 24 位宽的数据路径和 16 位地址总线组成。程序可存取的输入/输出寄存器位于 X 总线上的 4K 字地址之上的。

DSP 算法规则具有专用的程序输入/输出支持顶部 64 字的空间,但 SigmaTel 具有执行这个空间到顶部的 4K 字,地址从 \$F000 ~ \$FFFF。

DSP 内核也执行 OnCE 调试程序,它是基于 DSP 算法规则的标准。OnCE 接口连接到一个外部调试程序在 STMP35XX 的 4 个输入/输出引脚上。

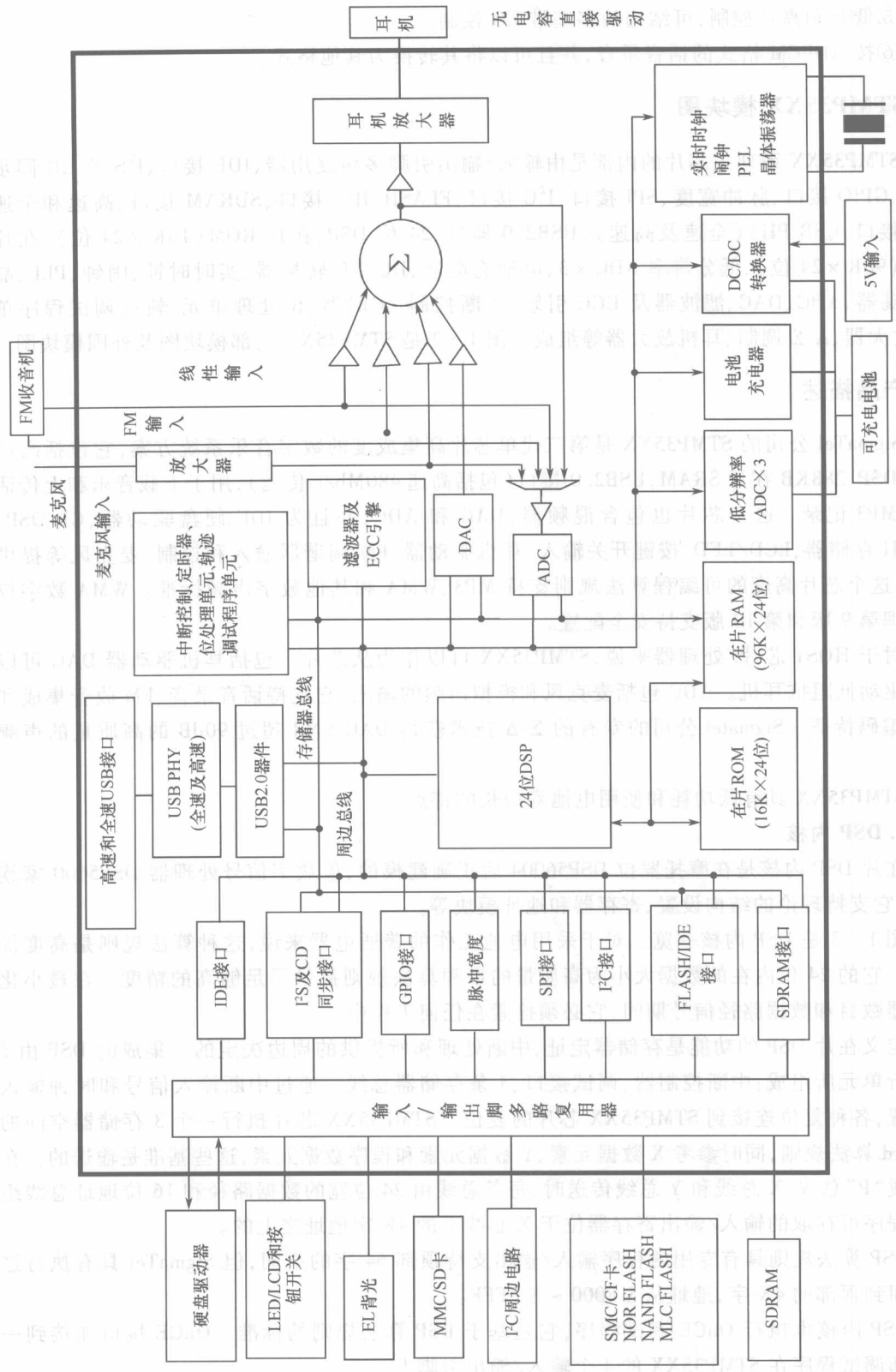


图1-2 STMP35XX内部模块图及外围模块图

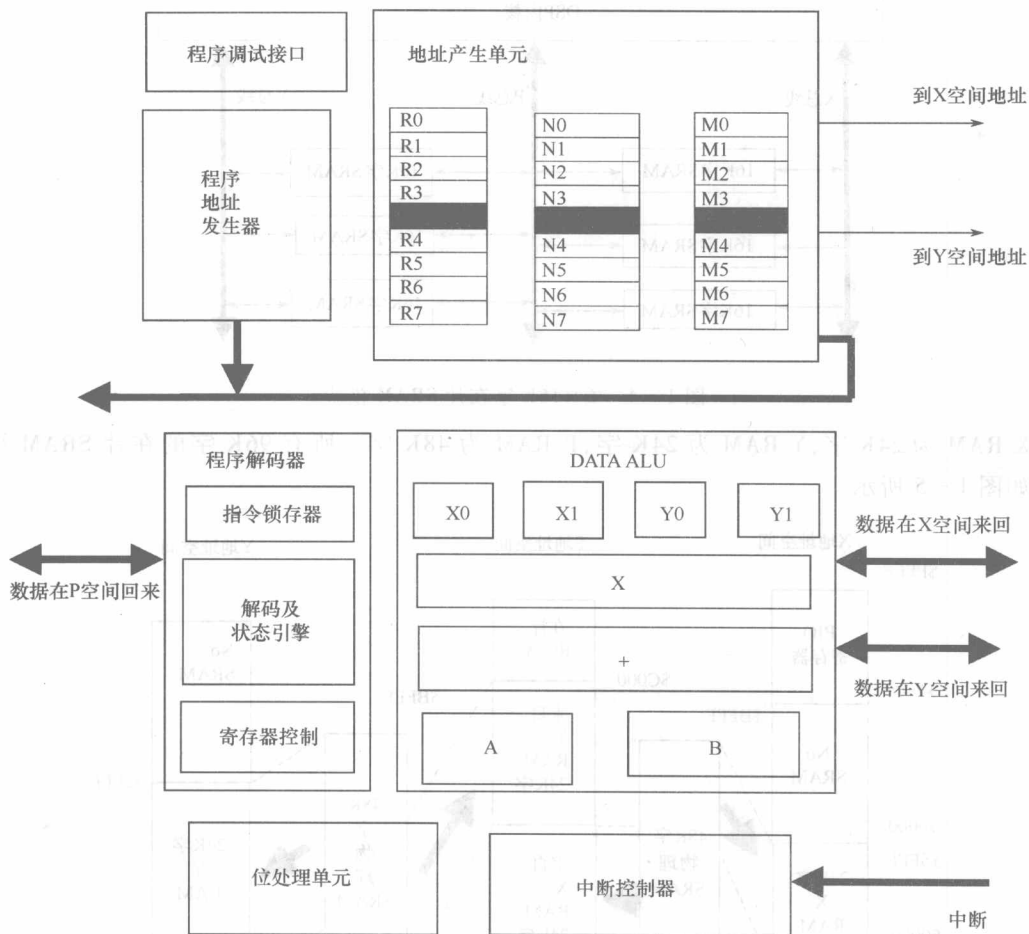


图 1-3 DSP 内核一览

为了集成的 DSP, 利用工业标准指令设置算法规则和程序调试器接口。SigmaTel 软件开发包 (SDK) 提供一个优越的集成开发环境, 带有汇编程序、C 编译器、调试程序和其他必备的工具。

2. 在片 RAM 和 ROM

STMP35XX 包括 96K 字的在片 RAM, 如图 1-4 所示, 按 6 个 16K 字模块的在片 SRAM 推算, 总计为 2.25Mb。

这 RAM 分成 2 个 48K 字存储单元, 一个存储单元挂在 X 总线上, 另一个存储单元挂在 Y 总线上。P 总线与 2 个 RAM 存储单元都是连接着的, 以致程序空间能够从相同的 2 个存储单元中分配, 并且保持 X 和 Y 的数据值。提供一个可调的开关机构, 以致 X 总线 RAM 或 Y 总线 RAM 部分能够按 8K 字为单元从 0K 或全 64K 字分配到 P 总线上。

MP3 分配 X 总线 RAM 部分和另一个 Y 总线 RAM 部分到 P 总线上。在正常工作时, 该开关机构出现连续的 RAM 模块, 在 P 总线地址空间的位置零开始, 或者 P: \$0000 作为写在汇编程序的句法中的。

假定分配 24K 字从 X 总线 RAM 到 P 总线, 而另一个 24K 字从 Y 总线 RAM 到 P 总线, 这

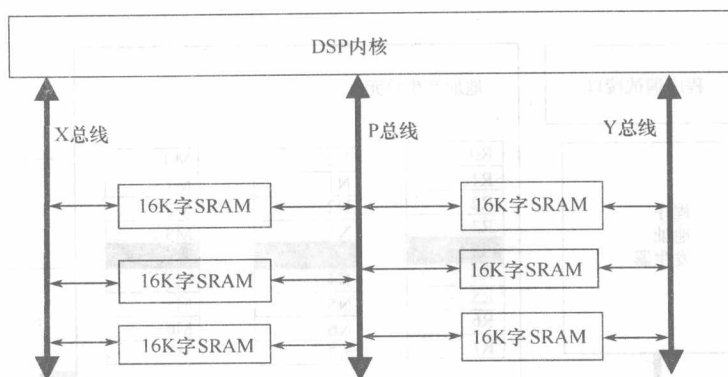


图 1-4 6 × 16K 字在片 SRAM 模块

样,X RAM 为 24K 字,Y RAM 为 24K 字,P RAM 为 48K 字。所有 96K 字的在片 SRAM 被分配,如图 1-5 所示。

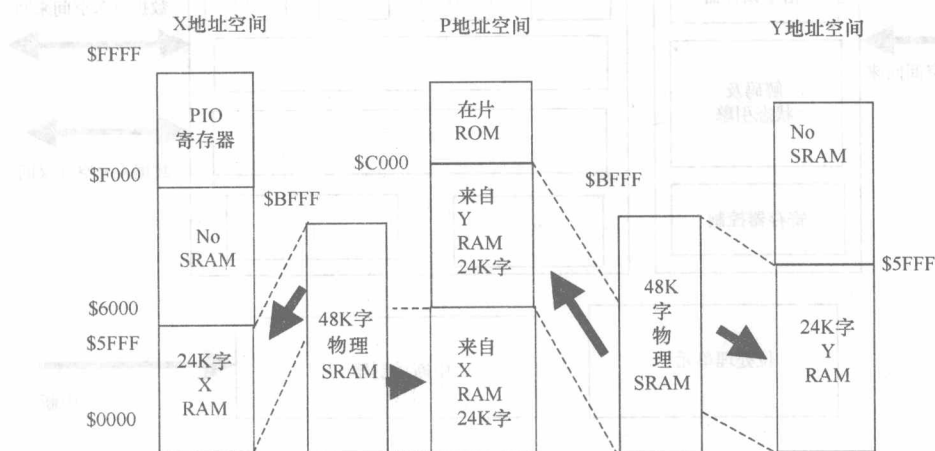


图 1-5 在片 RAM 分配举例

STMP35XX 包含在片 16K 字 ROM,它保持辅助程序码。在电源开启时间,由 DSP 执行的第 1 个指令来自这个 ROM,电源开启复位引起在片 ROM 按 P: \$ 0000 放置。复位中断矢量位于 P: \$ 0000,这样,所执行的第 1 个指令来自这个 ROM。在这个 ROM 中的软件提供大量的 boot 结构选择,包括用于“burn-in”和“tester”操作的制造 boot 模式,另一种 boot 模式负责装载电器码从分片进入到在片 RAM。MP3 的导引离片源包括:

- (1) 外部 NAND FLASH;
- (2) 利用 USB 的 HOST(PC)导引;
- (3) 利用 I²C 从模式的 HOST(PC)导引;
- (4) 来自串行 EEPROM 的 I²C 的控制传送。

一旦在片导入码已经装载电器码进入在片 RAM,它可以重新部署 16K 字在片 ROM 到 P 地址空间的顶端(图 1-5)。在片 ROM 可以被完全取消,以致 P 空间的 64K 字对于在片 RAM 是有效的。

在片导引码包括固件恢复模式,如果这个器件对来自 NAND FLASH 的导引失败,那么这

个器件从连接到它的 USB 口的 HOST PC 中导入。靠在电源开启期间保持 PSWITCH 或“播放”至少 5s 时,这种固件恢复模式可以被调用。

在片 RAM 作为所有 DMA 传送的一端服务,如源或目标,每一个 SRAM 模块有 3 个潜在的存取器:P-BUS、DMA-BUS 和它们各自的 X-BUS 或 Y-BUS。集成周边控制器的数量用一个分配的 DMA 执行到传送数据或到/从在片 SRAM,如图 1-6 所示。

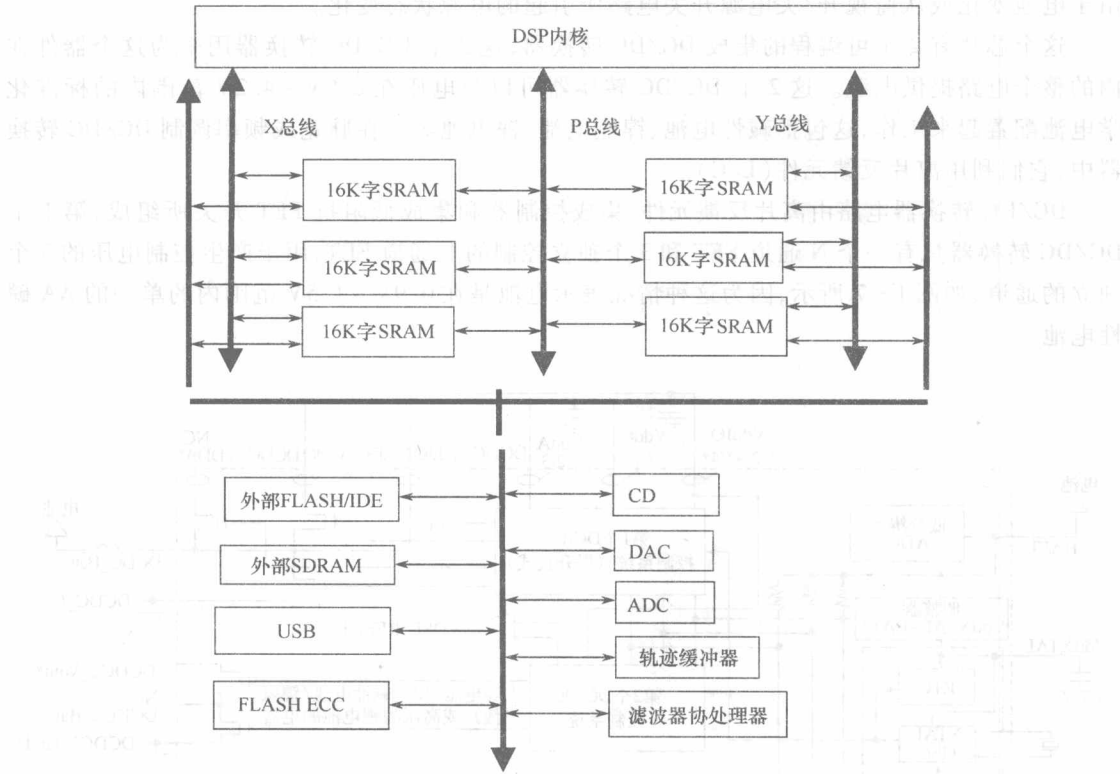


图 1-6 在片 RAM 和分布 DMA

在这个分配的 DMA 算法规划中,利用 DMA 的所有周边控制器分享共用的 DMA 地址和数据总线路径到/从在片 RAM。每一个周边控制器执行它自己的地址发生器。在 DAC 情况下,地址发生可以是相当有序的,或在 USB 控制器情况下,却是相当随机的。这样,利用分配的 DMA 的每一个器件至少有一个基地址寄存器(HW-XXXBAR)和各种地址变更寄存器。在它们的地址模式下,大多数分配的 DMA 器件执行一点循环缓冲器的形式。有一个集中的判优器选择 DMA 周边控制器,具有存取到 DMA 总线在任何所给定的时钟周期上。

带有 DSP 内核时钟 65MHz,在片 RAM 的单一模块可以提供 65MHz 的 3 倍字节或 195MB/s 的带宽。有 4 个 24 位数据总线连接到在片 SRAM 模块。此外,每一个 SRAM 模块有单一的口和具有它自己独立的地址和数据总线。在存储器系统中的判优逻辑,所有 4 条总线(P、X、Y、DMA)可以在每个时钟上,这样,来自在片 RAM 的峰值带宽是 195MB/s 的 4 倍,即 780MB/s。

当然,当更多的数据总线需要传送入或者从相同的 SRAM 模块中传送出来。为了解决冲突问题,当冲突发生时,判优器会在一个或更多的时钟内“静止”。

ADC 或 DAC 利用 DMA 传送。外部 FLASH 和外部 SDRAM 只有经 DMA 可存取的。外部

存储器不定址进入“下载/存储”DSP 指令设置的空间。

3. 电源系统

STMP35XX 包含一个精细的电源系统。为了产生一个带有易变通电池结构的很有效的产品,这个子系统包括 2 个集成的 DC/DC 转换器。此外,它还包含用于电池报警检测的电源监视电路,像系统过载报警检测一样。这个芯片也包含用于电池安装和移走的检测电路,它管理由于电池变化或从监视开/关电源开关电路所引起的电源状态变化。

这个芯片有 2 个可编程的集成 DC/DC 转换器,这 2 个 DC/DC 转换器用来为这个器件在内的整个电路提供电源。这 2 个 DC/DC 转换器可以与电压在 0.9V ~ 4.2V 范围内的标准化化学电池配置起来工作,这包括碱性电池、镍氢电池、锂电池等。在脉宽或频率调制 DC/DC 转换器中,它们利用离片反馈元件(L/C)。

DC/DC 转换器电路由离片反馈元件、集成控制器和集成低阻抗 FET 开关所组成,第 1 个 DC/DC 转换器具有一个 N 通道 FET 和 3 个独立控制的 P 通道 FET,用于产生控制电压的 3 个独立的通道,如图 1-7 所示,因为这种情况表示电池是在 0.9V ~ 1.5V 范围内的单一的 AA 碱性电池。

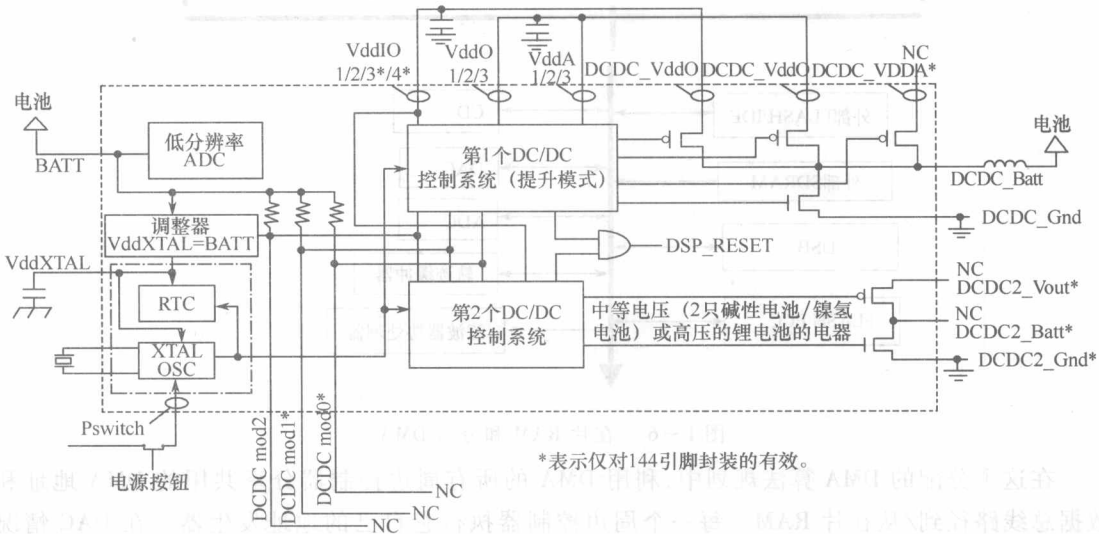


图 1-7 最低成本的 1 x AA 的 100 个脚封装的结构

第 1 个 DC/DC 转换器用作电压提升,将输入电压提升到 3.3V,用于驱动输入/输出 VDD 干线电压和 2 个单独 1.8V 电源用于驱动模拟 VDD 干线电压和数字 VDD 干线电压,这种情况表示在表 1-1 的第一行中的“易变通的电池结构”,另一行表示不同的结构受 DC/DC 转换器的支持。例如,当这个化学电池提供一个输入电压时,这个电压高于所期望的输入/输出干线电压、模拟 VDD 干线电压或数字 VDD 干线电压,那么,DC/DC 转换器可以按降压模式工作,这个模式提供的调整输出低于输入。

一个显著的应用,DC/DC 转换器是提升接近碱性电池的输出电压的,将接近 0.9V 的电压调节到 3.3V 的干线电压和调整 1.8V 数字和内核干线电压。DC/DC 转换器也可以用于比 4.2V 锂电池低得多的 1.8V 数字内核和模拟干线电压,表 1-1 表示各种电池结构可以被保护。

表 1-1 易变通电池结构

电源	源电压 /V	DC/DC 模式	VDDIO (3.3V)	VDDD 和 VDDA (1.8V)	封装可用性
1 只碱电池或 1 只 NiMH 电池	0.9 ~ 1.5	2 通道提升	提升	提升	100QFP 和 144BGA
2 只碱电池或 2 只镍氢电池	1.8 ~ 3.0	1 通道降压/1 通道提升	提升	降压	144BGA
锂电池	3.3 ~ 4.2	1 通道降压	要求外部 线性降压	降压	100QFP 和 144BGA
锂电池	3.3 ~ 4.2	2 通道降压	降压	降压	144BGA

此外,为了增强电池寿命,DC/DC 转换器可以调节这些电压到低于标准内核和输入/输出电压。消耗在 CMOS AC 电路的实际电能是与电压的平方成正比的,以致这样的减少可以说是相当有意义的。在工作电压上,为了提供很长的寿命,这些控制减少电能的程序可以用于 SigmaTel 方案的 MP3 中。

STMP35XX 也包含一个硅速度传感器,以致每一个器件可以适应它的工作电压最小的要求,因此,每个器件可以按适当的电压工作,以致最小要求的安全工作作为它本身的硅处理参数和结温度。

DC/DC 转换器控制电源上升的器件序列和保持这个芯片复位直到电源有稳定的正确的电压。当电池连接到 BATT 引脚时,电源上升序列开始。

如图 1-7 所示,一旦电池连接和 PSWITCH 被维持,晶体振荡器开始运行。为了继续工作,即使 MP3 播放机在关状态,晶体振荡器和实时时钟(RTC)也可以被编程。为了设计出在电池关状态时的能量损耗最小,晶体振荡器和实时时钟是唯一开漏的。RTC 模式包含一个闹钟功能,这可以用于唤醒 DC/DC 转换器,然后唤醒所有系统的其余部分。

电源跌落序列也是受 DC/DC 转换器控制的。当电源跌落事件检测到时,它们返回播放机到电源关状态。在电源关状态时,为了最小的漏电流,对于 non-Li-Ion 化学电池时,输入/输出 VDD 干线电压连接到电池,而内部 VDDD 和 VDDA 干线电压是下拉到地的。对于 Li-Ion 电池,输入/输出 VDD 干线电压是连接到地,代替连接到 BATT。

此外,各种电压检测,电源提升或跌落事件可以由专用的电源开关电路来实现。在 DC/DC 转换器中发信号。简化的电阻网络和瞬态接触按钮开关是充分用于播放开/关控制的。

为了有助于基于电池的 MP3 播放机,有一个专用的 3 通道低分辨率 ADC 在片上。为了估计它的维持寿命,一个通道是专用于测量在 BATT 引脚的电压和监视电池的状态。所有低分辨率通道也有数字猝发点比较器,它可以用于产生中断给 DSP。这个猝发点可以编程设置在 512 级之一,用于电池 LRADC 或阈值检测。在其他 2 个 LRADC 上,为了正确地操作这个器件,只有电池可以直接连接到 BATT 引脚。这样,低分辨率 ADC 的电池通道对其他目的是无效的。对于其他操作,为了使这个器件有效地工作,第二个和第三个低分辨率 ADC 是不可省的。为了支持外部带最小元件的温度传感器,一个优选的电流源可以使能到第二个和第三个的 LRADC 引脚。

此外,DC/DC 转换器有监视它们输出电压的比较器,可以报告导致它们的电源容量外泄的“brownout”状态,这些状态是正常中断,还是非屏蔽中断(NMI)。

这个器件包含集成的 PLL,它是基于 24MHz 的晶体的振荡器,它可以产生时钟源频率为

39.6MHz~120MHz,步长为1.2MHz。它包含一个后置驱动级用于从1~2048 除法因子的数字时钟。随着 PLL 的关断,POST 分频因子设置为 2048 可以获得低功耗 11.7kHz 的工作点。

有一个集成看门狗复位定时器有效地自动恢复来自灾难性的软件错误。如果程序是由软件提供的,那么这个电路产生一个复位序列。如果它的定时器是允许达到零,那么在计数终止前,正常功能软件将重载看门狗计数。最大的延迟直到看门狗复位大于 4h 为止。

4. 电池充电

在附带 USB 或 AC 线的环境下,STMP35XX 构成完整的 Li-Ion 充电保护电路。为了提供内核和输入/输出干线电源,当 5V 电源在 VDD5V 引脚检测时,电源管理系统立即利用集成线性调整器重构。然而,为了提供电池充电电流源,软件可以使能集成电流源。图 1-8 是集成 Li-Ion 电源交电器。充电电流的可变的电流源 tapper 约等于最大的 Li-Ion 电池电压。软件负责控制精细的“topping off”所期望的运算法则。

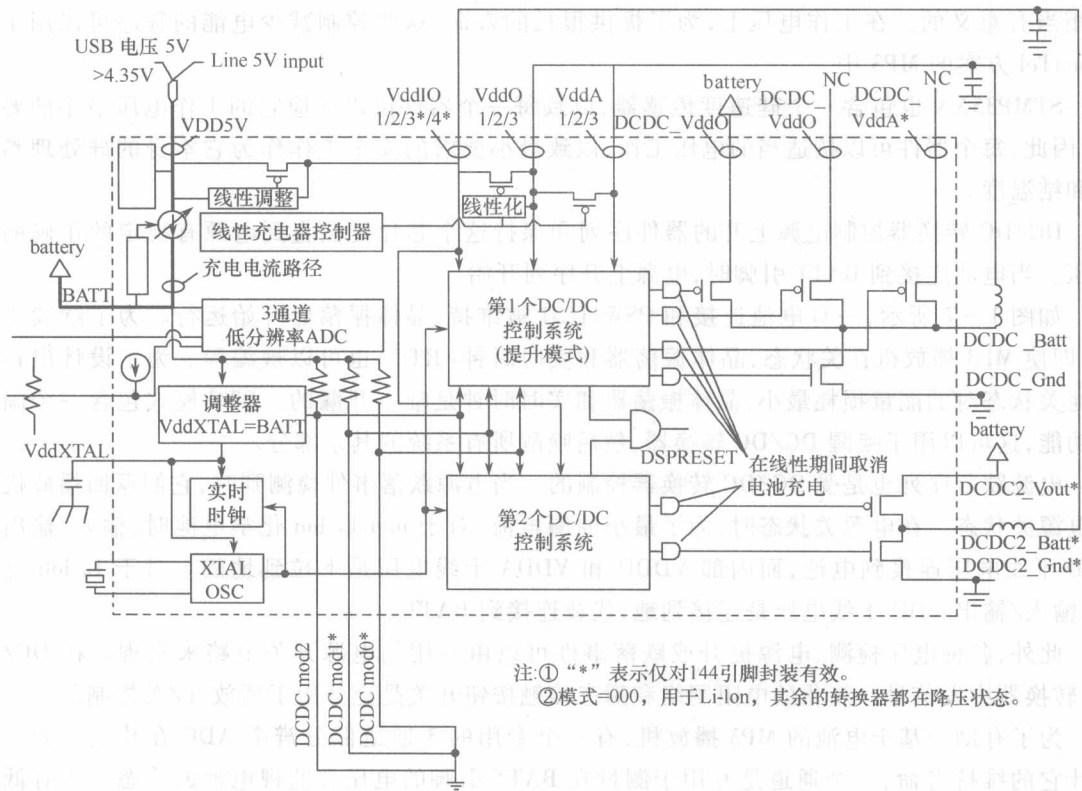


图 1-8 集成 Li-Ion 电源充电器

5. USB 接口

该芯片包括通用串行总线(USB)版本 2.0 控制器和集成 UTMI PHY。在按 480Mb/s 运行的高速 USB2.0 模式,STMP35XX 器件接口可以挂到 USB2.0 主机和网络集线器上运行。它可以按 12Mb/s 挂到 USB2.0 全速接口。USB2.0 全速模式允许 STMP35XX 挂到能适应 USB1.1 的主机和网络集线器上。

USB 接口用于下载数字音乐数据或程序码进入外部存储器 and 上传语音录音或从外部存储器到计算机的 MP3 编码录音。利用 USB 接口,程序更新也可以载入 FLASH 存储器区域。

USB 是电缆总线,它支持主计算机和同时可存取周边的宽范围之间的数据交换。通过主