

并行计算机系统结构 与可扩展计算

古志民 孙贤和 编著

清华大学出版社

古志民 孙贤和 编著

并行计算机系统结构 与可扩展计算

清华大学出版社

北京

内 容 提 要

本书以当代并行计算机系统结构与可扩展计算为题,从学习指导的角度,通过知识要点分类组织的方式,着重讨论了并行计算机体系结构的基础(第1~4章)和当代主流并行计算机系统(第5~8章),以及Web缓存服务机群(第9章)、网格计算(第10章)、对等计算技术(第11章)和普适计算(第12章)的可扩展结构与特性、关键技术、性能分析、设计方法及相应的实例。每章的部分习题附有详细的范例分析。

全书取材先进,体系完整,内容精炼,要点突出,力图反映本学科的最新成就和发展趋势,可作为高等院校计算机和相关专业高年级学生和研究生教材或学习指导用书;也可供从事计算机体系结构和可扩展计算研究的科技人员作为参考书。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

并行计算机系统结构与可扩展计算/古志民,孙贤和编著. —北京:清华大学出版社,2009.2
ISBN 978-7-302-19114-8

I. 并… II. ①古… ②孙… III. 并行计算机—计算机体系结构 IV. TP338.6

中国版本图书馆CIP数据核字(2008)第199814号

责任编辑:赵彤伟 洪 英

责任校对:赵丽敏

责任印制:王秀菊

出版发行:清华大学出版社

地 址:北京清华大学学研大厦A座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

印 刷 者:北京市世界知识印刷厂

装 订 者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185×260 印 张:12.5 字 数:298千字

版 次:2009年2月第1版 印 次:2009年2月第1次印刷

印 数:1~3000

定 价:38.00元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:028519-01

前言



随着 VLSI 和通信网络技术的进步,多处理器并行计算机、多核计算机和网络机群等系统得到了飞速的发展。本书以当代并行计算机系统结构与可扩展计算为题,从学习指导的角度,着重讨论了并行计算机体系结构的基础(第 1~4 章)和当代主流并行计算机系统(第 5~8 章),以及 Web 缓存服务机群(第 9 章)、网格计算(第 10 章)、对等计算技术(第 11 章)和普适计算(第 12 章)的可扩展结构与特性、关键技术、性能分析、设计方法及相应的实例,并结合历届研究生学习的情况,给出了每章中部分习题的详细参考答案。

全书取材先进,体系完整,内容精炼,要点突出,力图反映本学科的最新成就和发展趋势,基本上涵盖了并行计算机系统结构和可扩展计算的主要研究内容和主要研究方面。

本书在写作过程中,曾直接或间接地引用了许多专家、学者的文献和著作,作者向他们深表谢意;但仍有不少优秀论文未能引用,作者深表歉意。本书得益于著名计算机专家张晓东教授、清华大学郑纬民教授、北京航空航天大学钱德沛教授、华中科技大学金海教授、中国科学院计算技术研究所徐志伟、孙凝晖和孟丹研究员等专家的讲座与讨论,他们的许多中肯意见为本书内容的选取奠定了基础。本书也得益于尊敬的哈尔滨工业大学郭福顺教授夫妇、我国 LISP 机发明者郑守淇教授、先锋网络发明者康继昌教授和英国 Marta Kwiatkowska 教授的教诲与讨论。作者尤为感谢。

北京理工大学和美国伊利诺伊理工大学(IIT)历届学生在听取本课程的讲授过程中,曾提出过很多可贵意见,不断充实和完善了本书内容。特别是秦军、姚建东、马俊昌、廖祥文、潘瑞温、曹新平、程惠芳、于卿、石磊、杨明花、段赵磊、张建新、王柳华、任小金、金瑜、班志杰、唐洁、张宏丽、郑宁汉等同学完成了本书初稿的计算机编辑和画图工作,对于他们的辛勤劳动,作者一并表示感谢。

感谢北京理工大学的引智计划和计算机科学技术学院为本书的写作所提供的良好工作条件。

作者

2008 年 10 月

第 1 章 绪论	1
1.1 并行机系统结构	1
1.1.1 Flynn 分类	2
1.1.2 并行机系统与计算环境.....	2
1.2 存储结构	6
1.3 可扩展性	7
1.4 范例与习题	7
第 2 章 VLSI 微处理器	9
2.1 微处理器技术	9
2.1.1 特点.....	9
2.1.2 多发射结构	10
2.1.3 T9000 Microprocessor 和 Itanium2	12
2.1.4 功耗与节能	14
2.1.5 多核处理器	14
2.2 存储墙问题.....	18
2.3 范例与习题.....	21
第 3 章 性能评测	24
3.1 并行机性能参数.....	24
3.2 加速比性能评测.....	25
3.2.1 Amdahl 定律	25
3.2.2 固定计算时间的 Gustafson 定律	26
3.2.3 Sun-Ni 定律	27
3.3 可扩展性评测.....	27
3.3.1 等效率度量	27
3.3.2 等速度度量	28

3.3.3	平均延迟度量	28
3.4	基准程序性能评测	28
3.5	如何提高性能	29
3.6	范例与习题	29
第 4 章	互连通信技术	31
4.1	互连网络	31
4.1.1	局部 BUS、I/O BUS、SAN 和 LAN	31
4.1.2	静态互连网络	32
4.1.3	动态互连网络	34
4.2	多处理器系统的内存组织	37
4.3	T9000 的 DS LINK 协议	38
4.3.1	位级、Token 级和包级	38
4.3.2	T9000 的虫孔通信	38
4.4	系统互连与商用网络	40
4.5	范例与习题	41
第 5 章	对称多处理机系统	45
5.1	SMP 系统	45
5.2	高速缓存一致性	45
5.2.1	一个简单协议状态转换图	46
5.2.2	顺序一致性	46
5.2.3	侦听协议	47
5.2.4	MSI 和 MESI 协议	47
5.2.5	多级高速缓存	49
5.3	同步问题	50
5.3.1	互斥操作-软件锁	50
5.3.2	改进的锁算法	50
5.3.3	点到点事件同步	51
5.3.4	全局事件同步	51
5.3.5	一个改进的总线同步算法	51
5.4	性能分析	52
5.5	范例与习题	52
第 6 章	大规模并行处理机系统	54
6.1	MPP 技术	54
6.1.1	MPP 的特点	54
6.1.2	实例 1: Cray T3E 体系结构(NCC-NUMA+DSM)	55
6.1.3	实例 2: Intel/Sandia ASCI Option Red(NORMA 结构)	55

6.2	地球模拟器	57
6.2.1	性能指标	57
6.2.2	地球模拟器主要结构	58
6.3	范例与习题	62
第7章	计算机机群技术	63
7.1	概述	63
7.1.1	简单机群连接方式	64
7.1.2	高性能计算机群系统	65
7.2	PC 机群系统	66
7.2.1	优越性	66
7.2.2	体系结构与关键技术	66
7.3	Linux 机群技术	69
7.3.1	高可用机群服务器	69
7.3.2	高事务处理能力的机群系统 LVS	70
7.3.3	高速机群计算系统	73
7.4	异构机群管理	74
7.4.1	曙光-3000 超级服务器的机群管理系统	74
7.4.2	系统管理命令的统一	76
7.5	虚拟机技术	80
7.6	并行与分布式应用	83
7.6.1	PVM 应用	83
7.6.2	MPI 应用	92
7.7	全局并行文件系统	97
7.8	范例与习题	99
第8章	Blue Gene 超级计算机	103
8.1	Blue Gene 简介	103
8.2	Blue Gene 系统特点	106
8.2.1	单元化系统结构	106
8.2.2	硬件体系结构	108
8.2.3	软件体系结构	109
8.3	发展趋势	111
8.4	习题	112
第9章	Web 缓存服务机群	113
9.1	Web 缓存	113
9.1.1	Web 缓存理论基础	113
9.1.2	Web 缓存技术	119

9.2	Web 缓存服务机群技术	120
9.2.1	基于 LVS 的 Web 缓存机群	121
9.2.2	基于内容的 Web 缓存机群	123
9.3	在线数据预取模型	136
9.3.1	预取模型的在线添加与删除	136
9.3.2	结合 Web 缓存的随机 Petri 网建模	138
9.4	小结	140
9.5	习题	140
第 10 章	网格计算	141
10.1	目标	141
10.2	什么是网格	142
10.3	网格历史	144
10.4	Globus 网格系统	144
10.4.1	织女星网格	148
10.4.2	英国 e-Science 网格	148
10.4.3	中国教育科研网格项目	148
10.4.4	国家网格	149
10.4.5	基于虚拟机的网格计算环境	153
10.5	习题	154
第 11 章	对等计算技术	155
11.1	概述	155
11.1.1	集中目录式 P2P	155
11.1.2	分散式 P2P	156
11.1.3	带超级节点的混合式 P2P	156
11.2	关键技术	158
11.2.1	覆盖网络路由协议	158
11.2.2	数据搜索技术	159
11.2.3	应用层组播	160
11.3	典型 P2P 系统	161
11.3.1	Chord	161
11.3.2	CAN	162
11.3.3	Pastry	163
11.3.4	Tapestry	164
11.4	存在的问题	164
11.5	习题	166

第 12 章 普适计算	167
12.1 普适计算概况	167
12.2 普适计算研究	169
12.2.1 以人为中心的 Oxygen	169
12.2.2 无需分心的 Aura	169
12.2.3 Gaia 活动空间	171
12.2.4 DreamSpace 可视化空间	171
12.2.5 EasyLiving	172
12.2.6 标准化问题	172
12.3 觉察上下文的计算	172
12.3.1 基本概念	173
12.3.2 当前上下文的获取	173
12.3.3 软件支持环境	174
12.4 智能空间	175
12.5 面临的问题	175
12.6 习题	177
附录 LVS_DR+Squid 配置方法	178
参考文献	186

第1章

绪论

本章学习并行计算机系统结构的基本概念、Flynn 分类、当代并行计算机典型的或流行的系统、构筑并行机系统的存储结构,以及可扩展性和并行处理涉及的有关问题。

1.1 并行机系统结构

1964 年 Amdahl 等人认为,计算机系统结构是由程序设计者所看到的一个计算机系统的属性,即计算机系统的软硬件界面,如图 1.1 所示。计算机系统结构作为一门学科,主要研究软件、硬件功能分配和对软件、硬件界面的确定。与系统结构相关的概念有计算机组成和计算机实现,计算机组成是系统结构的逻辑实现;计算机实现是计算机组成的物理实现。

并行计算机系统是由多个处理单元组成的相互通信和协作的计算机系统,能快速、高效地求解大型的复杂问题。在这个定义中隐含着很多问题,比如处理单元的多少及其功能的强弱、处理单元间连接方式及其拓扑结构、处理单元的数据如何传输、怎样实现同步与互斥、不同存储层次中的数据一致性问题。历史上,从串行计算机到并行计算机经过了先行(look-ahead)预取指令、流水线、超标量超流水线、向量流水线等时间上并行的计算机,再到 SIMD 和 MIMD 空间上并行的计算机演变过程,近年又出现了多核处理器、虚拟机、对等计算、网格计算等并行与分布技术。图 1.2 给出了加有虚拟软件的系统虚拟机结构,其中硬件涉及 CPU 的指令集、数据路径与控制、数字电路等。中间层 VMM (virtual machine monitor) 为上层软件提供虚拟的硬件平台,VMM 是虚拟机的关键组件,通过 VMM 多个虚拟机可高效地共享使用底层的硬件资源,遗留软件不需要修改就能运行,相比传统 OS,具有更好的隔离性、安全性和可移动性。

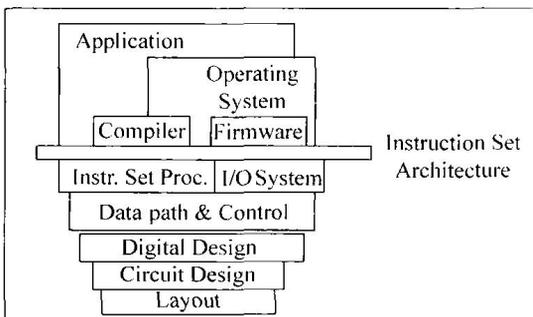


图 1.1 计算机系统的软硬件界面

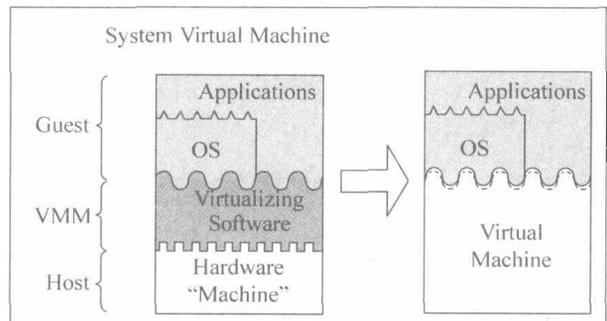


图 1.2 系统虚拟机

1.1.1 Flynn 分类

1966年 M. J. Flynn 按照指令流和数据流的多倍性将计算机系统结构进行了分类,指令流指机器所执行的指令序列,数据流指指令流所调用的数据序列,而多倍性指机器瓶颈部件上所可能并行执行的最大指令或数据数量。具体分类如下:

(1) 单指令流单数据流(single instruction stream single data stream, SISD),如图 1.3 所示,其中 CU 是控制单元,PU 是处理单元,MM 是内存,IS 是指令流,DS 是数据流。一般代表串行计算机。

(2) 单指令流多数据流(single instruction stream multiple data stream, SIMD),如图 1.4 所示。如 ILLIAC-IV 计算机。

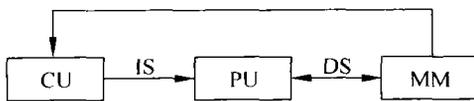


图 1.3 SISD-传统顺序处理计算机

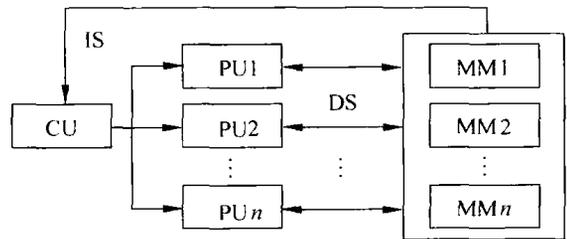


图 1.4 SIMD-单控制器计算机

(3) 多指令流单数据流(multiple instruction stream single data stream, MISD),如图 1.5 所示。如脉动阵列式计算机。

(4) 多指令流多数据流(multiple instruction stream multiple data stream, MIMD),如图 1.6 所示。

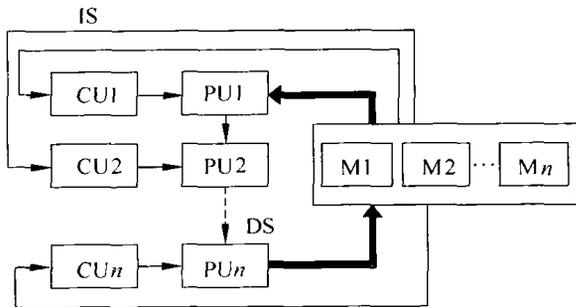


图 1.5 MISD-多控制器计算机

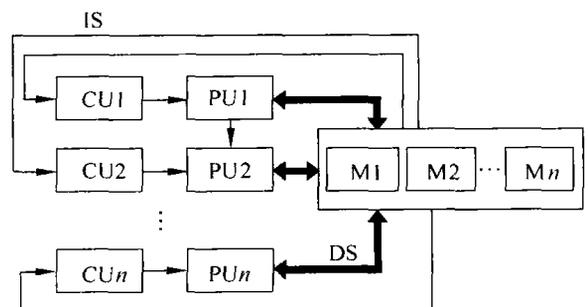


图 1.6 MIMD 计算机

1.1.2 并行机系统与计算环境

自 20 世纪 70 年代到现在,并行计算机的发展已有 30 多年的历史。在此期间,出现了各种不同类型的并行机,包括 PVP(并行向量处理机)和 SIMD 计算机,以及当代主流并行机,包括紧耦合 MIMD 系统(SMP)、松耦合 MIMD 系统(MPP)、分布式共享存储(DSM)、

工作站机群(COW)、多核处理(CMP)系统等,同时出现了可扩展的网格计算环境(GCE)和对等计算(P2P)环境等。

以下简单介绍典型并行计算机系统。

1. SIMD 阵列处理机

SIMD 阵列处理机一般由一个控制单元 CU, n 个处理单元 P, m 个存储模块 M 和一个互连网络 IN 所组成。1972 年由 Burroughs 公司和 Illinois 大学完成的 Illiac-IV 就是其典型代表,它由 64 个 P, 一个 CU, 采用了 2D Mesh 的互连网络技术等组成。如图 1.7 所示。

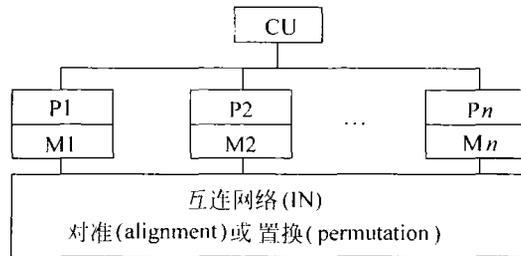


图 1.7 分布存储阵列机 SIMD(如 Illiac-IV, $n=64$)

2. 向量流水线超级计算机

20 世纪 90 年代中期,阵列处理机的发展几乎完全被向量处理机所遮盖,这要归功于 1976 年的 Cray-1 向量处理机,如图 1.8 所示。存储器中任何以固定条状分布的向量,均可用向量 load/store 指令来回传至连续的向量寄存器,所有的算术运算操作均执行于向量寄存器上,12 个功能流水部件中后面的数字,表示流水线延迟的时钟周期数。1991 年 Cray 公司的 C-90 是典型的 PVP,我国的 YH-1 也是 PVP。

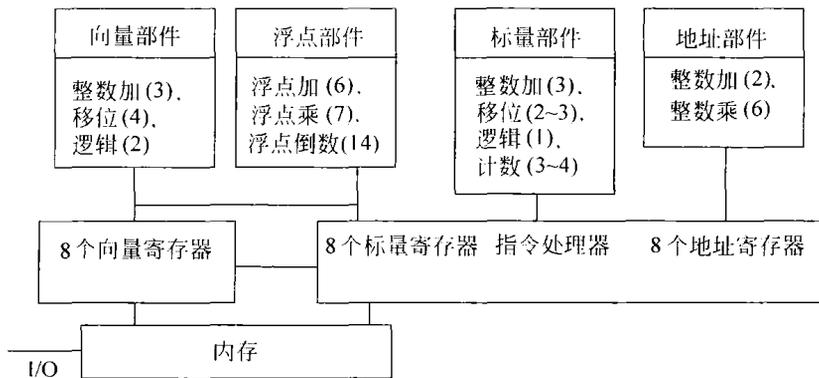


图 1.8 Cray-1 向量处理机

3. 共享存储多处理机

与 SIMD 相比较, MIMD 更灵活通用,前者适合开发细粒度的数据并行,后者更适合于开发粗粒度的并行功能(任务)。由于 MIMD 机固有的异步性,所以并发进程间的同步总是需要的。共享存储多处理机(SMP)通常是紧耦合 MIMD 系统,由于采用共享主存通信以及处理器与主存间互连网络带宽有限,所以当处理器增多时,访存冲突概率会增大,为此常采

用多存储模块交叉访问和使用高速缓存技术,但这又带来了存储层次间的数据一致性问题。我国的曙光-1 是一个由 4 个 CPU 组成的同构对称多处理器系统,见图 1.9。

4. 分布存储多计算机

分布存储多计算机属于消息传递型并行计算机,其中每个处理器都是一个独立性较强的节点,由于每个计算节点的本地存储器容量较大,所以运算时所需要的绝大部分指令和数据可取自本地存储器。不同计算节点上的进程需要通信时,可通过接口进行消息交换。由于节点之间耦合程度较低,所以它是一个松耦合的 MIMD 系统,如图 1.10 所示。曙光-1000 是我国设计制造的 MPP 系统,峰值速度是 25 亿次/s,在硬件和软件两方面都具有良好的可扩展性,互连网络采用 2D 网孔、虫蚀路由等。

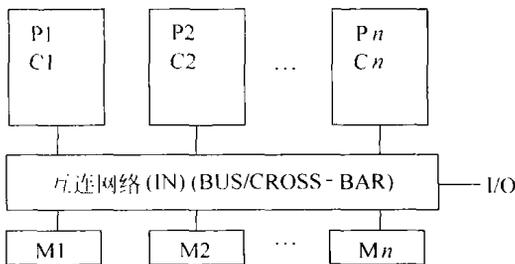


图 1.9 紧耦合 MIMD 系统(SMP,如曙光-1)

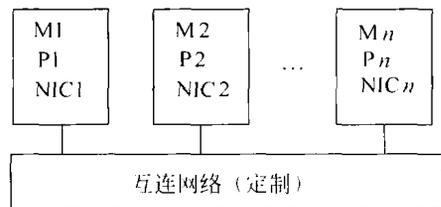


图 1.10 松耦合 MIMD 系统(MPP,如 Intel Paragon 和曙光-1000)

5. 共享分布内存(distributed shared memory, DSM)多处理机

共享分布内存的多处理机因互连网络带宽的限制使得系统可扩展性差,却因单一共享地址空间,使得用户编程容易。分布存储松耦合的多计算机易于扩展,但多地址空间使得编程困难,为了建立统一的地址空间,必须采用 SVM(shared virtual memory)技术,1986 年 Kai Li 提出其思想,1988 年实现了第一个 SVM 系统 IVY。DASH(directory architecture for shared memory)是 Stanford 大学研制的实验系统,其中基于目录的一致性使得 DASH 容易使用共享存储结构,又保持了消息交换机制所具有的可扩展性。图 1.11 所示为 DSM 系统。

6. 工作站机群(cluster of workstation, COW)

工作站机群结构如图 1.12 所示,Berkeley NOW、Alpha Farm、Digital TruCluster 等都是 COW 结构。有些情况下,机群往往是低成本的变形 MPP。一般地,每个节点是一个完整的工作站(不含监视器、键盘和鼠标),可以是 PC 或 SMP,且通过商业网络互连,各个节点内有本地磁盘(通常 MPP 节点内没有),节点内的网络接口是松耦合到 I/O 总线上的(MPP 是紧耦合式的),一个完整 OS 驻留在每个节点上(MPP 通常只是微核)等。现今 MPP 和 COW 之间的界限越来越模糊,比如 IBM SP2 虽被视为 MPP,但却有一个机群结构。

7. 多核处理器

近年来,多核处理器的出现是一次计算方式的革命。对处理器性能来说,散热和漏电是两个迫使转向多核处理的深层次原因,目前用多核的方式使其能继续沿着摩尔定律上升。

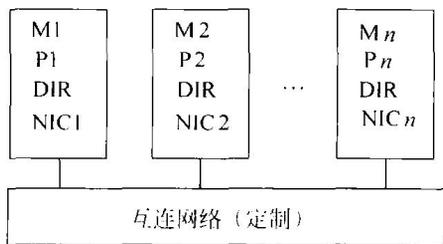


图 1.11 DSM 系统

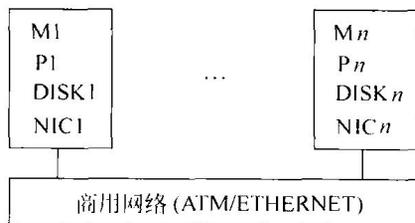


图 1.12 COW 结构

传统上提高处理器性能有三条途径。第一条途径是通过缩小线宽,不断提高主频。12年中从 60 MHz 提高到了 3.8 GHz。第二条途径是运行时优化,通过采用功能更强大的指令、流水处理、分支预测、多指令并行和指令重排序等来实现。第三条途径是通过不断增大高速缓存容量来实现。目前出现的多核也是其中的一个阶段,如图 1.13 所示。多核的引入实际上增加了新的处理器设计自由度,在给体系结构设计带来更多灵活性的同时,也给用户带来了应用的复杂性。英特尔公司 2006 年底推出了自己的四核产品。不同的多核处理器可以有不同的生产工艺,有的是在一片硅片上同时制造出两个相邻的紧耦合的核来,有的是把两个分离的核封装在一个芯片中,这涉及生产工艺复杂性和提高成品率、降低成本、缩短生产周期等方面的问题,所以会有不同的制造选项。多核处理器的高速 cache 层次比较复杂,其中有每个核私有的 L1 cache,有多个核共享或私有的 L2 cache,甚至更多的核共享的 L3 cache,这就可能导致不同的核访问不同位置 cache 的速度和延迟不同,出现 NUCA(非一致 cache 访问)的现象。

8. 网络计算环境

网络的本质是一种可扩展的软件,它建立在现有的计算机和发达的光纤网络上,网络软件的作用在于把这些不同大小、不同架构的计算机所拥有的计算能力和存储的资源整合起来,且不仅仅是整合,还将协调、分配给每个需要使用的人,如图 1.14 所示。

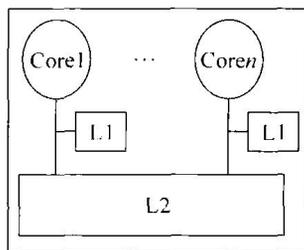


图 1.13 多核处理器

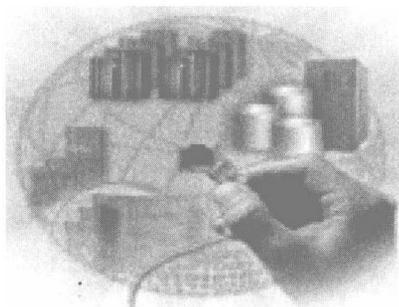


图 1.14 网络计算环境

9. 对等计算环境

计算机对等计算(P2P)技术可广泛应用于可扩展的网络服务领域。P2P 对等网络打破了传统的客户机/服务器模式,对等网中每个节点的地位都是相同的,每个节点既充当服务器,为其他节点提供服务,同时也充当客户机,享受其他节点提供的服务。P2P 系统在实际产品的实现中有多种不同的体系结构,大致可分为以下几类。一是带有核心服务器的集中式目录结构(如 Napster)。二是纯分散式的 P2P 体系结构(典型的代表是 Gnutella)。为了

改进系统,研究者提出了一种新的技术,即将分布式哈希表(distributed hash table, DHT)应用到资源放置技术上,产生了一批新型的应用系统,包括 Tapestry、CAN、Chord 和 Pastry 等。三是带有超级节点的混合式结构,如 Morpheus。

1.2 存储结构

构筑并行机系统的存储结构可参考图 1.15,其中 UMA 表示一致存储访问(uniform memory access), NUMA 表示非一致存储访问(non-uniform memory access),COMA 表示全高速缓存存储访问(cache only memory access),CC-NUMA 表示全高速缓存非一致性均匀访问(cache-coherent non-uniform memory access),NORMA 表示非远程存储访问(no remote memory access)。图 1.16 和图 1.17 分别是存储器的层次结构和存储器相邻层之间的数据传输示意图,其中高速缓存部件部分还可分为更细的层次。

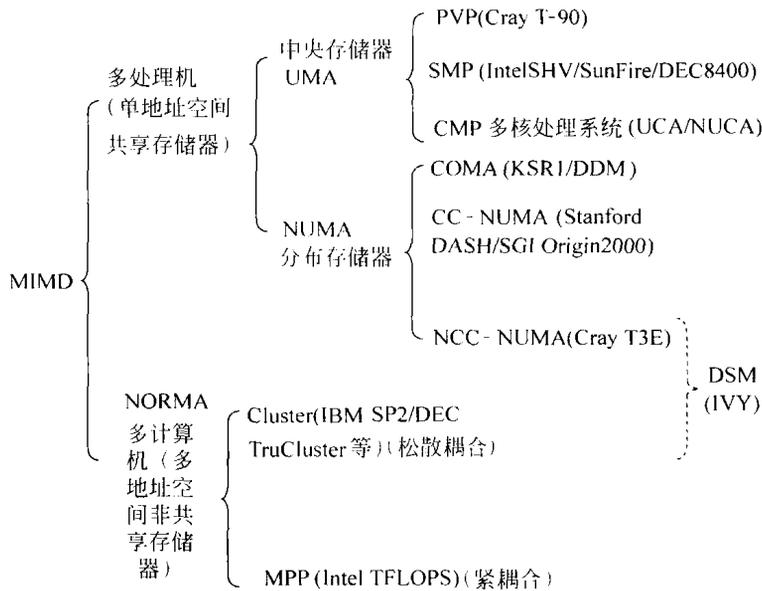


图 1.15 构筑并行机系统的不同存储结构

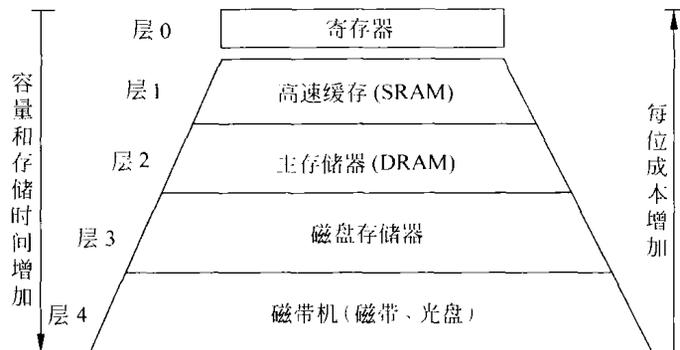


图 1.16 存储器的层次结构

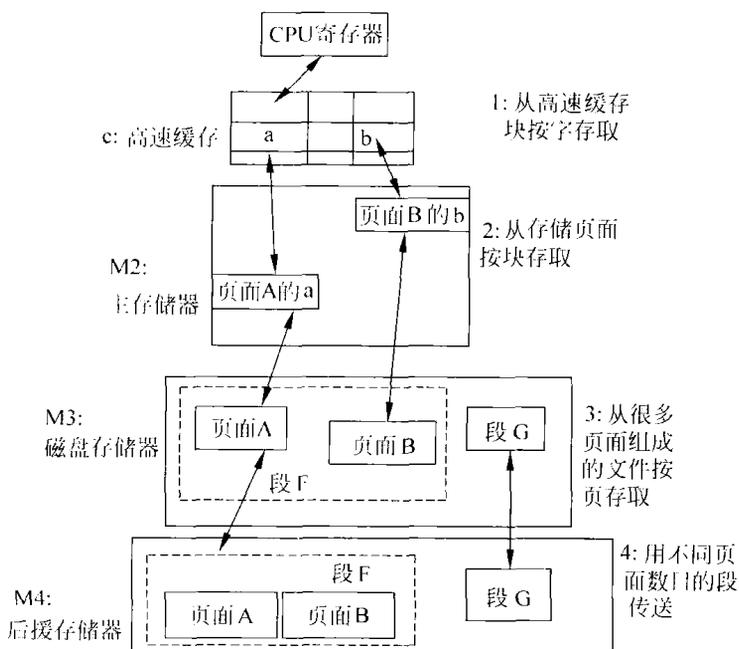


图 1.17 存储器相邻层之间的数据传输

1.3 可扩展性

可扩展性最简单的定义就是在确定的应用背景下,计算机系统的性能要随处理机数目的增加而线性地提高。可扩展性研究就是要确定计算机结构与应用算法之间的匹配程度如何。一种机器或计算环境对某种算法非常有效,而对另一种算法可能效果很差,反之也有可能。因此一种较好的系统结构应能有效地实现一大类应用算法。

随着计算机通信网络和 VLSI 技术的进步,可扩展性研究的对象正在从传统并行机向高性能计算机的网络计算与服务环境和多核计算与服务环境发展,虚拟化技术以这些可用资源为基础,动态有机聚合形成各种动态的并行虚拟计算机或服务虚拟计算机,因此这种动态的网络计算机结构与应用算法的有效匹配将会出现一定的灵活性。在各种“网络计算环境”和“多核计算环境”的未来计算平台背景下,将蕴涵着传统可扩展理论与方法的变革和创新机会。

本书将在后面各章对并行处理技术涉及的主要研究领域进行介绍,主要包括:VLSI 微处理器技术与多核处理器技术、高速存储器技术与 Memory Wall 问题、高效互连网络技术、并行机系统结构、并行软件技术、并行算法与性能评测技术、网络存储层次上数据访问性能优化技术,以及网格与 P2P 和普适计算等可扩展计算技术等。

1.4 范例与习题

范例 1 概念解释

系统结构、并行机系统结构、scalar processing、look-ahead、PVP、SMP、MPP、DSM、

COW、GCE、CISC、RISC、super computer、SVM、main frame、computer system on chip、parallel architecture into single Chip、摩尔定律、UMA、NUMA、COMA、CC-NUMA、NORMA、shell architecture、PRAM、BSP、Log P、VM。

参考题解

系统结构：指程序设计者所看到的计算机系统的属性，即概念性结构和功能特性，是计算机系统的软、硬件界面。

并行机系统结构：指由多个处理单元组成的计算机系统，用于处理单元间相互通信和协作，快速、高效地解决大型复杂问题。

scalar processing：标量处理。

look-ahead：先行技术，用来预取指令，达到重叠操作，实现功能并行。

PVP：parallel vector processor，并行向量处理机。

SMP：symmetrical multi-processor，对称多处理机。

MPP：massively parallel processing，大规模并行处理。

DSM：distributed shared memory，分布共享内存。

COW：cluster of workstation，工作站机群。

GCE：grid computational environment，网格计算环境。

CISC：complex instruction system computer，复杂指令系统计算机。

RISC：reduced instruction system computer，精简指令系统计算机。

super computer：超级计算机。

SVM：shared virtual memory，共享虚拟内存。

main frame：大型计算机。

computer system on chip：单片机。

parallel architecture into single chip：单片并行系统，单片机上有多个 CPU。

摩尔定律：芯片上晶体管数目每 18 个月翻一翻/微处理器的速度每 18 个月翻一翻/芯片价格每 18 个月下跌一半。

UMA：uniform memory access，一致存储访问。

NUMA：non-uniform memory access，非一致存储访问。

COMA：cache only memory access，全高速缓存存储访问。

CC-NUMA：cache-coherent non-uniform memory access，全高速缓存非一致性均匀访问。

NORMA：no remote memory access，非远程存储访问。

shell architecture：壳体系结构。

PRAM：parallel random access machine，并行随机存储机。

BSP：bulk synchronous parallel，同步并行计算模型。

Log P：一种分布存储的点到点通信的多处理机模型。

VM：虚拟计算机。

习题 1 说明 Flynn 分类的含义。

习题 2 并行处理的难度在哪里？并行、并发和同时含义各是什么？

习题 3 解释可扩展性的含义。