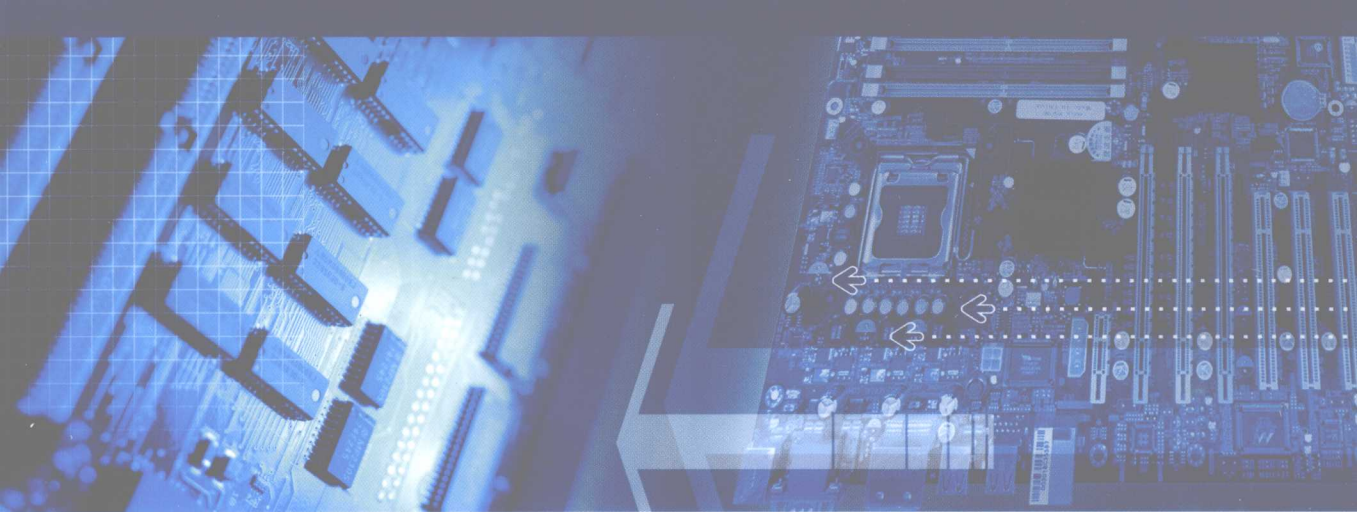




普通高等院校规划教材·电子信息系列

DSP 技术实践教程

——TMS320F2812设计与实验

姚晓通 王紫婷 编著



含CCS开发工具、实验源程序、
Protel 格式开发板原理图和PCB



中国铁道出版社
CHINA RAILWAY PUBLISHING HOUSE

普通高等院校规划教材·电子信息系列

DSP 技术实践教程

——TMS320F2812 设计与实验

姚晓通 王紫婷 编著

中国铁道出版社
CHINA RAILWAY PUBLISHING HOUSE

内 容 简 介

本书以美国 TI 公司常用芯片 TMS320F2812 为基础,重点介绍了数字信号处理器 DSP 的基础知识、硬件设计及大量的实验开发项目等。

本书的编写特点是紧紧围绕 DSP 技术的实践教学主线,主要包括基础理论、硬件设计和大量的实验开发。其实验内容涵盖常规实验、算法实验和扩展实验。本书本着循序渐进的原则编写,能逐步提高读者的 DSP 技术实际应用能力;语言简洁,通俗易懂,便于阅读和学习。书中的所有程序均调试通过,并以光盘形式提供给读者。

本书适合作为高等院校电子类专业硕士研究生、本科生教材及参考书,也可供从事 DSP 技术的研发人员参考。

图书在版编目(CIP)数据

DSP 技术实践教程:TMS320F2812 设计与实验/姚晓通,

王紫婷编著. —北京:中国铁道出版社,2009.3

普通高等院校规划教材·电子信息系列

ISBN 978-7-113-08819-4

I. D… II. ①姚…②王… III. ①数字信号—信号处理—

高等学校—教材②数字信号—微处理器—高等学校—教材

IV. TN911.72 TP332

中国版本图书馆 CIP 数据核字(2009)第 033995 号

书 名: DSP 技术实践教程:TMS320F2812 设计与实验

作 者: 姚晓通 王紫婷 编著

策划编辑: 李小军

编辑部电话: (010)83550579

责任编辑: 李小军

编辑助理: 徐盼欣

封面设计: 付 巍

封面制作: 白 雪

责任印制: 李 佳

出版发行: 中国铁道出版社(100054, 北京市宣武区右安门西街 8 号)

印 刷: 北京鑫正大印刷有限公司

版 次: 2009 年 3 月第 1 版 2009 年 3 月第 1 次印刷

开 本: 787mm×960mm 1/16 印张: 19 字数: 395 千

印 数: 4000 册

书 号: ISBN 978-7-113-08819-4/TM·85

定 价: 35.00 元(附赠光盘)

版权所有 侵权必究

本书封面贴有中国铁道出版社激光防伪标签,无标签者不得销售

凡购买铁道版的图书,如有缺页、倒页、脱页者,请与本社计算机图书批销部调换。

前 言

近年来,随着 DSP 技术的迅速发展,DSP 芯片的发展速度、性价比也不断提高,并被广泛应用在控制、通信、语音、图像、军事等各个领域。目前,DSP 技术已成为电子信息、通信、自动控制、仪器仪表类行业和从事相关学科的工程技术人员掌握的前沿技术。为此,迫切需要将相应的研发结果应用到工农业和人们的生活中去。

目前国内有关 DSP 技术理论介绍的教材较多,而着重介绍实践内容的书较少,为了便于提高学习者的应用开发能力,作者结合多年的教学经验编写了此书,希望对学习使用 DSP 技术的相关专业人员有所帮助。

本书重点介绍 TMS320F2812 的软硬件设计和实验开发项目,全书共 10 章:第 1、2、3 章介绍了 DSP 的基本概念、芯片结构特点、系统解决方案;第 4、5、6、7 章介绍了 TMS320F2812 基础知识、软硬件设计;第 8、9、10 章介绍了 TMS320F2812 的常规实验、算法实验和扩展实验。

本书由姚晓通、王紫婷编著。第 3、4、7、8、10 章由姚晓通编著,第 1、2、5、6、9 章由王紫婷编著。姚晓通负责全书统稿。在本书编著过程中,参阅了不少国内外出版的书籍和 TI 公司的原版技术资料;得到北京精仪达盛公司的支持。在此表示衷心的感谢!

本书配有资料光盘,其中包含:CCS 开发平台软件、全部实验源程序、参考开发版 Protel 格式原理图和 PCB 等资料。如果还需其他资料,可以通过邮件向编者索取,联系邮箱 yxt188@126.com。

由于编者的水平有限,书中难免有不妥之处,恳请读者批评指正。

编 者

2009 年 2 月

于兰州交通大学

目 录

第 1 章 数字信号处理器概述	1
1.1 数字信号处理系统	2
1.2 数字信号处理器 (DSP) 芯片	3
1.3 DSP 技术应用	7
第 2 章 DSP 芯片的基本结构与特征	8
2.1 DSP 芯片的基本结构	8
2.2 TI 定点 DSP 芯片	10
2.3 TI 浮点 DSP 芯片	21
2.4 多处理器 DSP 芯片 TMS320C8X	30
2.5 其他 DSP 芯片简介	32
第 3 章 数字信号处理应用系统解决方案	36
3.1 工业控制领域的应用	37
3.2 通信网络类	39
第 4 章 TMS320C2812 基础常识	41
4.1 TMS320C28x 系列芯片的结构及性能	41
4.2 TMS320F2812 引脚分布及引脚功能	46
4.3 TMS320F2812 存储器映射	55
4.4 TMS320F2812 寻址方式及指令系统	57
第 5 章 实验系统介绍	76
5.1 系统概述	76
5.2 硬件组成	77
第 6 章 调试软件安装说明	135
6.1 CCS 简介	135
6.2 CCS2000 (2.0) 安装与设置	135
第 7 章 硬件安装说明	140
7.1 DSP 硬件仿真器的安装	140
7.2 DSP 硬件仿真器的使用	140

第 8 章 常规实验指导	143
实验一 常用指令实验	143
实验二 数据存储实验	147
实验三 开关实验	151
实验四 事件管理器定时器实验	156
实验五 CPU 定时器实验	160
实验六 外部中断实验	162
实验七 A/D 转换实验 (CPU)	170
实验八 A/D 转换实验 (7822)	175
实验九 D/A 转换实验	182
实验十 键盘接口及七段数码管显示实验	189
实验十一 数字波形产生	195
实验十二 PWM 波形产生实验	201
实验十三 二维图形生成	204
实验十四 数字图像处理实验	209
实验十五 DTMF (双音多频) 信号的产生和检测	212
实验十六 LCD 实验	220
实验十七 多通道缓冲串行口实验	226
实验十八 串口通信实验	229
实验十九 CAN 总线通信实验	234
实验二十 语音处理实验	238
第 9 章 算法实验指导	252
实验一 快速傅里叶变换 (FFT) 算法实验	252
实验二 有限冲击响应滤波器 (FIR) 算法实验	255
实验三 无限冲击响应滤波器 (IIR) 算法实验	259
实验四 卷积 (Convolve) 算法实验	263
实验五 离散余弦变换 (DCT) 算法实验	267
实验六 相关 (Correlation) 算法	271
实验七 μ -LAW 算法	275
第 10 章 扩展实验	282
实验一 步进电动机控制实验	282
实验二 直流电动机控制实验	285
实验三 温度控制实验	293
参考文献	298

第1章 数字信号处理器概述

随着信息技术革命的深入和计算机技术的飞速发展,数字信号处理技术已经逐渐发展成为一门非常重要的学科,而 DSP 芯片的出现则为数字信号处理算法的实现提供了可能。其一方面极大地促进了数字信号处理技术的进一步发展;另一方面,它也使数字信号处理的应用领域得到了极大的拓展。

DSP(即数字信号处理器)芯片是专门为快速实现各种数字信号处理算法而设计的、具有特殊结构的微处理器。它具有以下特点:①内部采用程序和数据分开的哈佛总线结构;②具有专门的硬件乘法器;③广泛采用流水线操作;④采用多处理单元;⑤提供特殊的 DSP 指令集。

目前,在微电子技术的发展带动下,DSP 的发展也日新月异。DSP 的功能日益强大,性能价格比不断上升,开发手段不断改进,从而促进了数字信号处理器在众多领域中的应用。DSP 芯片已经在通信与电子系统、信号处理系统、自动控制、雷达、军事、航空航天、医疗、家用电器、电力系统等许多领域得到了广泛的应用,而且新的领域还在不断地被发掘。

数字信号处理是以众多学科为理论基础的,它所涉及的范围极其广泛。例如,在数学领域,微积分、概率统计、随机过程、数值分析等都是数字信号处理的基本工具,其与网络理论、信号与系统、控制论、通信理论、故障诊断等也密切相关。近年来新兴的一些学科,如人工智能、模式识别、神经网络等,都与数字信号处理密不可分。可以说,数字信号处理是把许多经典的理论体系作为其理论基础,同时又成为一系列新兴学科的理论基础。

数字信号处理的实现方法一般有以下几种:

(1) 在通用的计算机(如 PC)上用软件(如 FORTRAN、C 语言)实现。

(2) 在通用计算机系统中加上专用的加速处理机实现。

(3) 用通用的单片机(如 MCS-51、96 系列)实现,这种方法可用于一些不太复杂的数字信号处理,如数字控制。

(4) 用通用的可编程 DSP 芯片实现。与单片机相比,DSP 芯片具有更加适合数字信号处理的软件和硬件资源,可用于复杂的数字信号处理算法。

(5) 用专用的 DSP 芯片实现。在一些特殊的场合,要求的信号处理速度极快,用通用 DSP 芯片很难实现,例如,专用于 FFT、数字滤波、卷积、相关等算法的 DSP 芯片,可以将相应的信号处理算法在芯片内部用硬件实现,无须进行编程。

在上述几种方法中,第(1)种方法的缺点是速度较慢,一般可用于 DSP 算法的模拟;第(2)种和第(5)种方法专用性强,应用受到很大的限制,第(2)种方法也不便于系统的

独立运行;第(3)种方法只适用于实现简单的 DSP 算法;只有第(4)种方法才使数字信号处理的应用打开了新的局面。

虽然数字信号处理的理论发展迅速,但在 20 世纪 70 年代以前,由于实现方法的限制,数字信号处理的理论还得不到广泛的应用。直到 20 世纪 70 年代末世界上第一片单片可编程 DSP 芯片的诞生,才将理论研究结果广泛应用到低成本的实际系统中,并且推动了新的理论和应用领域的发展。可以毫不夸张地说,DSP 芯片的诞生及发展对近 30 年来通信、计算机、控制等领域的技术发展起到十分重要的作用。

本章主要介绍有关 DSP 的一些基础知识,介绍 DSP 技术的发展历史、特点以及相关的应用领域,介绍如何根据具体需求制定系统解决方案以及选择合适的 DSP 来实现等。

1.1 数字信号处理系统

1.1.1 数字信号处理系统的构成

图 1-1 所示为一个典型的 DSP 系统。其输入信号可以有各种各样的形式。例如,它可以是传声器输出的语音信号或是电话线传来的已解调的数字信号,也可以是编码后在数字链路上传输或存储在计算机里的图像信号等。



图 1-1 典型的 DSP 系统

输入信号首先进行带限滤波和抽样,然后进行 A/D(analog to digital)转换将信号转换成数字比特流。根据奈奎斯特抽样定理,为保证信息不丢失,抽样频率至少应为输入带限信号最高频率的两倍。

DSP 芯片的输入是 A/D 转换后得到的以抽样形式表示的数字信号,DSP 芯片对输入的数字信号进行某种形式的处理,如进行一系列的乘累加操作(MAC)。数字处理是 DSP 的关键,这与其他系统(如电话交换系统)有很大的不同,在交换系统中,处理器的作用是进行路由选择,它并不对输入数据进行修改。因此,虽然两者都是实时系统,但两者的实时约束条件却有很大的不同。最后,经过处理后的数字样值再经 D/A(digital to analog)转换为模拟样值,之后再进行内插和平滑滤波就可得到连续的模拟波形。

必须指出的是,图 1-1 给出的 DSP 系统模型是一个典型模型,但并不是所有的 DSP 系统都必须具有模型中的所有部件。如语音识别系统在输出端并不是输出连续的波形,而是识别结果,如数字、文字等;有些输入信号本身就是数字信号(如 CD:compact disk),因此

就不必进行模数转换了。

1.1.2 数字信号处理系统的特点

数字信号处理系统是以数字信号处理为基础,因此具有数字处理的全部优点:

(1) 接口方便: DSP 系统与其他以现代数字技术为基础的系统或设备都是相互兼容的,与这样的系统接口以实现某种功能要比模拟系统与这些系统接口要容易得多。

(2) 编程方便: DSP 系统中的可编程 DSP 芯片可使设计人员在开发过程中灵活方便地对软件进行修改和升级。

(3) 稳定性好: DSP 系统以数字处理为基础,受环境温度以及噪声的影响较小,可靠性高。

(4) 精度高: 16 位数字系统可以达到 10^{-5} 的精度。

(5) 可重复性好: 模拟系统的性能受元器件参数性能变化影响比较大,而数字系统基本不受影响,因此数字系统便于测试、调试和大规模生产。

(6) 集成方便: DSP 系统中的数字部件有高度的规范性,便于大规模集成。

当然,数字信号处理也存在一定的缺点。例如,对于简单的信号处理任务(如与模拟交换线的电话接口),若采用 DSP 则使成本增加。DSP 系统中的高速时钟可能带来高频干扰和电磁泄漏等问题,而且 DSP 系统消耗的功率也较大。此外,DSP 技术更新的速度快,数学知识要求多,开发和调试工具还不尽完善。虽然 DSP 系统存在着一些缺点,但其突出的优点仍然使之在通信、语音、图像、雷达、生物医学、工业控制、仪器仪表等许多领域得到越来越广泛的应用。

1.2 数字信号处理器(DSP)芯片

1.2.1 DSP 芯片概要

DSP(digital signal processor,数字信号处理器)是一种特别适合于进行数字信号处理运算的微处理器,其主要应用是实时快速地实现各种数字信号处理算法。根据数字信号处理的要求,DSP 芯片一般具有如下主要特点:

- (1) 在一个指令周期内可完成一次乘法和一次加法运算;
- (2) 程序和数据空间分开,可以同时访问指令和数据;
- (3) 片内具有快速 RAM,通常可通过独立的数据总线在两块中同时访问;
- (4) 具有低开销或无开销循环及跳转的硬件支持;
- (5) 快速的中断处理和硬件 I/O 支持;
- (6) 具有在单周期内操作的多个硬件地址产生器;
- (7) 可以并行执行多个操作;

(8) 支持流水线操作,使取指、译码和执行等操作可以重叠执行。

当然,与通用微处理器相比,DSP 芯片的其他通用功能相对较弱。

1.2.2 DSP 芯片分类

DSP 芯片可以按照下列 3 种方式进行分类。

1. 按基础特性分类

这是根据 DSP 芯片的工作时钟和指令类型来分类的。如果在某时钟频率范围内的任何时钟频率处,DSP 芯片都能正常工作,除计算速度有变化外,没有性能的下降,这类 DSP 芯片一般称为静态 DSP 芯片。例如,日本 OKI 电气公司的 DSP 芯片、TI 公司的 TMS320C2XX 系列 DSP 芯片属于这一类。

如果有两种或两种以上的 DSP 芯片,它们的指令集和相应的机器代码机管脚结构相互兼容,则这类 DSP 芯片称为一致性 DSP 芯片。例如,美国 TI 公司的 TMS320C54X 就属于这一类。

2. 按数据格式分类

这是根据 DSP 芯片工作的数据格式来分类的。数据以定点格式工作的称为定点 DSP 芯片,如 TI 公司的 TMS320C1X/C2X、TMS320C2XX/C5X、TMS320C54X/C62XX 系列,AD 公司的 ADSP21XX 系列,AT&T 公司的 DSP16/16A,MOTOROLA 公司的 MC56000 等。数据以浮点格式工作的称为浮点 DSP 芯片,如 TI 公司的 TMS320C3X/C4X/C8X,AD 公司的 ADSP21XXX 系列,AT&T 公司的 DSP32/32C,MOTOROLA 公司的 MC96002 等。不同浮点 DSP 芯片所采用的浮点格式不完全一样,有的 DSP 芯片采用自定义的浮点格式,如 TMS320C3X,而有的 DSP 芯片则采用 IEEE 的标准浮点格式,如 MOTOROLA 公司的 MC96002、FUJITSU 公司的 MB86232 和 ZORAN 公司的 ZR35325 等。

3. 按用途分类

按照 DSP 的用途来分,可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片适合普通数字信号处理的应用,如 TI 公司的一系列 DSP 芯片属于通用型 DSP 芯片。专用 DSP 芯片是为特定的数字信号处理的运算而设计的,更适合特殊的运算,如数字滤波、卷积和 FFT,如 MOTOROLA 公司的 DSP56200,ZORAN 公司的 ZR34881,Inmos 公司的 IMSA100 等就属于专用型 DSP 芯片。

1.2.3 DSP 芯片选择

设计 DSP 应用系统,选择 DSP 芯片是非常重要的一个环节,只有选定了 DSP 芯片,才能进一步设计其外围电路及系统的其他电路。总的来说,DSP 芯片的选择应根据实际的应用系统需要而确定。不同的 DSP 应用系统由于应用场合、应用目的等不尽相同,对 DSP 芯片的选择也是不同的。一般情况下,选择 DSP 芯片时应考虑到如下因素。

1. DSP 芯片的运算速度

运算速度是 DSP 芯片的一个最重要的性能指标,也是选择 DSP 芯片时所需要考虑的主要因素之一。DSP 芯片的运算速度可以用以下几种性能指标来衡量:

(1) 指令周期:即执行一条指令所需的时间,通常以 ns(纳秒)为单位。如 TMS320LC549-80 在主频为 80 MHz 时的指令周期为 12.5 ns。

(2) MAC 时间:即执行一次乘法和一次加法运算的时间。大部分 DSP 芯片可在一个指令周期内完成一次乘法和加法操作,如 TMS320LC549-80 的 MAC 时间就是 12.5 ns。

(3) FFT 执行时间:即运行一个 N 点 FFT 程序所需的时间。由于 FFT 涉及的运算在数字信号处理中很有代表性,因此 FFT 运算时间常作为衡量 DSP 芯片运算能力的一个指标。

(4) MIPS:即每秒执行百万条指令。如 TMS320LC549-80 的处理能力为 80 MIPS,即每秒可执行 8000 万条指令。

(5) MOPS:即每秒执行百万次操作。如 TMS320C40 的运算能力为 275 MOPS。

(6) MFLOPS:即每秒执行百万次浮点操作。如 TMS320C31 在主频为 40 MHz 时的处理能力为 40 MFLOPS。

(7) BOPS:即每秒执行 10 亿次操作。如 TMS320C80 的处理能力为 2 BOPS。

2. DSP 芯片的价格

DSP 芯片的价格也是选择 DSP 芯片所须考虑的一个重要因素。如果采用价格昂贵的 DSP 芯片,即使性能再高,其应用范围肯定也会受到一定的限制,尤其是民用产品。因此根据实际系统的应用情况,须确定一个价格适中的 DSP 芯片。当然,由于 DSP 芯片发展迅速,DSP 芯片的价格往往下降较快,所以在开发阶段选用某种价格稍贵的 DSP 芯片,等到系统开发完毕,其价格可能已经下降一半甚至更多。

3. DSP 芯片的硬件资源

不同的 DSP 芯片所提供的硬件资源是不相同的,如片内 RAM、ROM 的数量,外部可扩展的程序和数据空间、总线接口、I/O 接口等。即使是同一系列的 DSP 芯片(如 TI 的 TMS320C54X 系列),不同 DSP 芯片也具有不同的内部硬件资源,可以适应不同的需要。

4. DSP 芯片的运算精度

一般的定点 DSP 芯片的字长为 16 位,如 TMS320 系列。但有的公司的定点芯片为 24 位,如 MOTOROLA 公司的 MC56001 等。浮点芯片的字长一般为 32 位,累加器为 40 位。

5. DSP 芯片的开发工具

在 DSP 系统的开发过程中,开发工具是必不可少的。如果没有开发工具的支持,要想开发一个复杂的 DSP 系统几乎是不可能的。如果有功能强大的开发工具的支持(如 C 语言)则开发的时间就会大大缩短。因此,在选择 DSP 芯片的同时必须注意其开发工具的支持情况,开发工具包括软件和硬件。

6. DSP 芯片的功耗

在某些 DSP 应用场合,功耗也是一个需要特别注意的问题。如便携式的 DSP 设备、手

持设备、野外应用的 DSP 设备等都对功耗有特殊的要求。目前,3.3V 供电的低功耗高速 DSP 芯片已大量使用。

7. 其他

除了上述因素外,选择 DSP 芯片还应考虑到封装的形式、质量标准、供货情况、生命周期等。有的 DSP 芯片可能有 DIP、PGA、PLCC、PQFP 等多种封装形式。有些 DSP 系统可能最终要求达到工业级或军用级标准,在选择时就需要注意所选的芯片是否有工业级或军用级的同类产品。如果所设计的 DSP 系统不仅仅是一个实验系统,而是需要批量生产并可能有几年甚至十几年的生命周期,那么需要考虑所选的 DSP 芯片供货情况如何,是否也有同样甚至更长的生命周期等。

在上述诸多因素中,一般而言,定点 DSP 芯片的价格较低、功耗较低,但运算精度稍差。而浮点 DSP 芯片的优点是运算精度高,且 C 语言编程调试方便,但价格稍高,功耗也较大。例如,TI 的 TMS320C2XX/C54X 系列属于定点 DSP 芯片,低功耗和低成本是其主要的特点。而 TMS320C3X/C4X/C67X 属于浮点 DSP 芯片,运算精度高、用 C 语言编程方便、开发周期短,但同时其价格和功耗也相对较高。

DSP 应用系统的运算量是确定选用处理能力为多大的 DSP 芯片的基础。运算量小则可以选择处理能力不是很强的 DSP 芯片,从而可以降低系统成本。相反,运算量大的 DSP 系统则必须选用处理能力强的 DSP 芯片,如果单个 DSP 芯片的处理能力达不到系统要求,则必须用多个 DSP 芯片并行处理。那么如何确定 DSP 系统的运算量并选择合适 DSP 芯片呢?下面将根据两种情况进行分析。

(1) 按样点处理:所谓按样点处理就是 DSP 算法对每一个输入样点循环一次。数字滤波就是这种情况。在数字滤波器中,通常需要对每一个输入样点计算一次。例如,一个采用 LMS 算法的 256 个抽头的自适应 FIR 滤波器,假定每个抽头的计算需要 3 个 MAC 周期,则计算 256 个抽头需要 $256 \times 3 = 768$ 个 MAC 周期。如果采样频率为 8 kHz,即样点之间的间隔为 125 μs ,DSP 芯片的 MAC 周期为 200 ns,则 768 个 MAC 周期需要 153.6 μs ,显然无法实时处理,这时需要选用速度更高的 DSP 芯片。表 1-1 列出了两种信号带宽对 3 种 DSP 芯片的处理要求,3 种 DSP 芯片的 MAC 周期分别为 200 ns、50 ns 和 25 ns。从表 1-1 中可以看出,对话音的应用,后 2 种 DSP 芯片可以实时实现,对声频的应用,只有第 3 种 DSP 芯片能够实时处理。当然,在这个例子中,没有考虑其他的运算量。

表 1-1 用 DSP 芯片实现数字滤波

应用领域	采样率 /kHz	采样周期 / μs	256 抽头 LMS 滤波 / (运算量/MAC 数)	每样点允许 MAC / (指令数/200 ns)	每样点允许 MAC / (指令数/50 ns)	每样点允许 MAC / (指令数/25 ns)
话音	8	125	768	625	2500	5000
声频	44.1	22.7	768	113	453	907

(2) 按帧处理:有些数字信号处理算法不是每个输入样点循环一次,而是每隔一定的

时间间隔(通常称为帧)循环一次。例如,中低速语音编码算法通常以 10 ms 或 20 ms 为一帧,每隔 10 ms 或 20 ms 语音编码算法循环一次。所以,选择 DSP 芯片时应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为 $p(\text{ns})$,一帧的时间为 $\Delta\tau(\text{ns})$,则该 DSP 芯片在一帧内所能提供的最大运算量为 $\Delta\tau/p$ 条指令。例如,TMS320LC549-80 的指令周期为 12.5 ns,设帧长为 20 ms,则一帧内 TMS320LC549-80 所能提供的最大运算量为 160 万条指令。因此,只要语音编码算法的运算量不超过 160 万条指令,就可以在 TMS320LC549-80 上实时运行。

1.3 DSP 技术应用

自从 20 世纪 70 年代末 DSP 芯片诞生以来,DSP 芯片得到了飞速的发展。DSP 芯片的高速发展,一方面得益于集成电路技术的发展,另一方面也得益于巨大的市场。在近 30 年时间里,DSP 芯片已经在信号处理、通信、雷达等许多领域得到广泛的应用。目前,DSP 芯片的价格越来越低,性能价格比越来越高,具有巨大的应用潜力。DSP 芯片的应用主要有:

- (1) 信号处理,如数字滤波、自适应滤波、快速傅里叶变换、相关运算、谱分析、卷积、模式匹配、加窗、波形产生等。
- (2) 通信,如调制解调器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、传真、扩频通信、纠错编码、可视电话等。
- (3) 语音,如语音编码、语音合成、语音识别、语音增强、说话人辨认、说话人确认、语音邮件、语音存储等。
- (4) 图形/图像,如二维和三维图形处理、图像压缩与传输、图像增强、动画、机器人视觉等。
- (5) 军事,如保密通信、雷达处理、声纳处理、导航、导弹制导等。
- (6) 仪器仪表,如频谱分析、函数发生、锁相环、地震处理等。
- (7) 自动控制,如引擎控制、声控、自动驾驶、机器人控制、磁盘控制等。
- (8) 医疗,如助听、超声设备、诊断工具、病人监护等。
- (9) 家用电器,如高保真音响、音乐合成、音调控制、玩具与游戏、数字电话、数字电视等。

随着 DSP 芯片性能价格比的不断提高,可以预见 DSP 技术将会在更多的领域内得到更为广泛的应用。

第2章 DSP 芯片的基本结构与特征

可编程 DSP 芯片是一种具有特殊结构的微处理器,为了达到快速进行数字信号处理的目的,DSP 芯片一般都具有程序和数据分开的总线结构、流水线操作功能、单周期完成乘法计算的硬件乘法器以及一套适合数字信号处理的指令集。本章将首先介绍 DSP 芯片的基本特点,然后介绍 TI 公司的各种 DSP 芯片的特征,最后简要介绍其他公司的 DSP 芯片的特点。

2.1 DSP 芯片的基本结构

为了快速地实现数字信号处理运算,DSP 芯片一般都采用特殊的软、硬件结构。下面以 TMS320 系列为例介绍 DSP 芯片的基本结构。TMS320 系列 DSP 芯片的基本特点包括:①哈佛结构;②流水线操作;③专用的硬件乘法器;④特殊的 DSP 指令;⑤快速的指令周期。这些特点使得 TMS320 系列 DSP 芯片可以实现快速的 DSP 运算,并使大部分运算(例如乘法)能够在一个指令周期内完成。由于 TMS320 系列 DSP 芯片是软件可编程器件,所以 DSP 芯片具有通用微处理器的方便灵活的特点。下面分别介绍这些特点在 TMS320 系列 DSP 芯片中的具体体现。

2.1.1 哈佛结构

哈佛结构是不同于传统的冯·诺依曼(Von Neumann)结构的并行体系结构,其主要特点是将程序和数据存储在不同的存储空间中,即程序存储器和数据存储器是两个相互独立的存储器中,每个存储器独立编址,独立访问。与两个存储器相对应的是系统中设置了程序总线 and 数据总线共两条总线,从而使数据的吞吐率提高了一倍。而冯·诺依曼结构则是将指令、数据、地址存储在同一存储器中,统一编址,依靠指令计数器提供的地址来区分指令、数据和地址。取指令和取数据都访问同一存储器,数据吞吐率低。

在哈佛结构中,由于程序和数据存储器在两个分开的空间内,所以取指和执行能完全重叠运行。为了进一步提高运行速度和灵活性,TMS320 系列 DSP 芯片在基本哈佛结构的基础上作了改进:①允许数据存放在程序存储器中,并被算术运算指令直接使用,增强了芯片的灵活性;②指令存储在高速缓冲存储器(cache)中,当执行此指令时,不需要再从存储器中读取指令,节约了一个指令周期的时间。如 TMS320C30 具有 64 个字的 cache。

2.1.2 流水线

与哈佛结构相关,DSP 芯片广泛采用流水线工作方式以减少指令执行时间,从而增强了处理器的处理能力。TMS320 系列处理器的流水线深度从二级到六级不等。第一代 TMS320 处理器采用二级流水线,第二代采用三级流水线,而第三代则采用四级流水线。也就是说,处理器可以并行处理 2~6 条指令,每条指令处于流水线上的不同阶段。图 2-1 所示为一个三级流水线操作的例子。

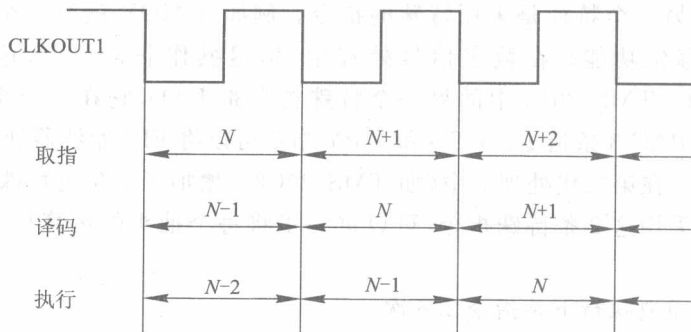


图 2-1 三级流水线操作

在三级流水线操作中,取指、译码和执行操作可以独立地处理,这可使指令执行完全重叠。在每个指令周期内,3 条不同的指令处于激活状态,每条指令处于不同的阶段。例如,在第 N 个指令“取指”时,前一条指令即第 $N-1$ 个指令正在“译码”,而第 $N-2$ 个指令则正在“执行”。一般来说,流水线对用户是透明的。

2.1.3 专用的硬件乘法器

在一般形式的 FIR 滤波器中,乘法器是 DSP 的重要组成部分。对每个滤波器抽头,必须做一次乘法和一次加法运算。乘法运算速度越快,DSP 的性能就越好。在通用的微处理器中,乘法指令是由一系列加法来实现的,故需许多个指令周期来完成。相比而言,DSP 芯片的特征就是有一个专用的硬件乘法器。在 TMS320 系列 DSP 中,由于具有专用的硬件乘法器,乘法可在一个指令周期内完成。从最早的 TMS32010 实现 FIR 的每个抽头算法可以看出,滤波器每个抽头需要一条乘法指令 MPY:

LT:装乘数到 T 寄存器。

DMOV:在存储器中移动数据以实现延迟。

MPY:相乘。

APAC:将乘法结果加到 ACC 中。

其他 3 条指令用来将乘数装入到乘法器电路(LT)、移动数据(DMOV)以及将乘法结

果(存在乘积寄存器 P 中)加到 ACC 中(APAC)。因此,若采用 256 个抽头的 FIR 滤波器,这 4 条指令必须重复执行 256 次,且 256 次乘法必须在一个抽样间隔内完成。在典型的通用微处理器中,每个抽头需要 30~40 个指令周期,而 TMS32010 只需 4 条指令。如果采用特殊的 DSP 指令或采用 TMS320C54X 等新一代的 DSP 芯片,可进一步降低 FIR 抽头的计算时间。

2.1.4 特殊的 DSP 指令

DSP 芯片的另一个特征是采用特殊的指令。例如,DMOV 就是一个特殊的 DSP 指令,它完成数据移位功能。在数字信号处理中,延迟操作非常重要,这个延迟就是由 DMOV 来实现的。TMS32010 中的另一个特殊指令是 LTD,它在一个指令周期内完成 LT、DMOV 和 APAC 3 条指令。LTD 和 MPY 指令可以将 FIR 滤波器抽头计算从 4 条指令降为 2 条指令。在第二代处理器中(如 TMS320C25)增加了 2 条更特殊的指令,即 RPT 和 MACD 指令,采用这 2 条特殊指令,可以进一步将每个抽头的运算指令数从 2 条降为 1 条。

RPTK 255;重复执行下条指令 256 次。

MACD;LT、DMOV、MPY 及 APAC。

2.1.5 快速的指令周期

哈佛结构、流水线操作、专用的硬件乘法器、特殊的 DSP 指令再加上集成电路的优化设计,可使 DSP 芯片的指令周期在 200 ns 以下。TMS320 系列处理器的指令周期已经从第一代的 200 ns 降低至现在的 20 ns 以下。快速的指令周期使得 DSP 芯片能够实时实现许多 DSP 应用。

2.2 TI 定点 DSP 芯片

自 1982 年 TI 推出第一个定点 DSP 芯片 TMS32010 以来,TI 的定点 DSP 芯片已经经历了 TMS320C1X、TMS320C2X/C2XX、TMS320C5X、TMS320C54X、TMS320C62X 等几代,产品的性能价格比不断提高,应用越来越广泛。下面分别介绍这些芯片的主要特征。

2.2.1 TMS320C1X

1. 基本特点

第一代 TMS320 系列 DSP 芯片包括:TMS32010、TMS32011、TMS320C10、TMS320C15/E15 和 TMS320C17/E17。其中,TMS32010 和 TMS32011 采用 2.4 μ m 的 NMOS 工艺,而其他几种则采用 1.8 μ m CMOS 工艺。这些芯片的典型工作频率为

20MHz。TMS320 第一代 DSP 芯片的主要特点如下:

- (1) 指令周期:160/200/280 ns;
- (2) 片内 RAM:144 字/256 字(TMS320C15/E15/C17/E17);
- (3) 片内 ROM:1.5 K 字/4 K 字(TMS320C15/C17);
- (4) 4 K 字片内程序 EPROM(TMS320E15/E17);
- (5) 4 K 字外部全速存储器扩展;
- (6) 并行乘法器:乘积为 32 位;
- (7) 桶形移位器:将数据从存储器移到 ALU;
- (8) 并行移位器;
- (9) 允许文本交换的 4×12 位堆栈;
- (10) 两个间接寻址的辅助寄存器;
- (11) 双通道串行口(TMS32011,TMS320C17/E17);
- (12) 片内压扩硬件(TMS32011,TMS320C17/E17);
- (13) 协处理器接口(TMS320C17/E17);
- (14) 器件封装:40 脚双列直插(DIP)/44 脚塑封(PLCC)。

2. TMS320C10

TMS320 DSP 芯片的第一代产品基于 TMS32010 和它的 CMOS 版本 TMS320C10 的结构。TMS32010 于 1982 年推出,是第一个能够达到 5 个 MIPS 的微处理器。

TMS32010 采用改进的哈佛结构,即程序和数据空间相互独立。程序存储器可在片内(1.5 K 字)或片外(4 K 字),片内数据 RAM 为 144 字,有 4 个基本的算术单元:算术逻辑单元(ALU)、累加器(ACC)、乘法器和移位器。

(1) ALU:32 位数据操作的通用算术逻辑单元。ALU 可进行加、减和逻辑运算。

(2) ACC:累加器存储 ALU 的输出,也是 ALU 的一个输入。它采用 32 位字长操作,分高 16 位和低 16 位两部分。处理器提供高 16 位和低 16 位的专门指令:SACH(高 16 位)和 SACL(低 16 位)。

(3) 乘法器:16×16 位并行乘法器由 3 个单元组成:T 寄存器、P 寄存器和乘法器阵列。T 寄存器存储被乘数,P 寄存器存储 32 位乘积。为了使用乘法器,被乘数首先必须从数据 RAM 中装入到 T 寄存器,可用 LT、LTA 和 LTD 指令。然后执行 MPY(乘)或 MPYK(乘立即数)指令。乘和累加器操作可用 LTA、LTD 和 MPY、MPYK 指令在两个指令周期内完成。

(4) 移位器:有两个移位器可用于数据移位。一个是桶形移位器,另一个是并行移位器。桶形移位器又称定标移位器。当数据存储器的数据送入累加器或与累加器中的数据进行运算时,先通过这个移位器进行 0~16 位左移,然后再进行运算。并行移位器即输出移位器,其作用是将累加器中的数据左移 0、1 或 4 位后再送入数据存储器中,以实现对小