



姜岩峰

张晓波

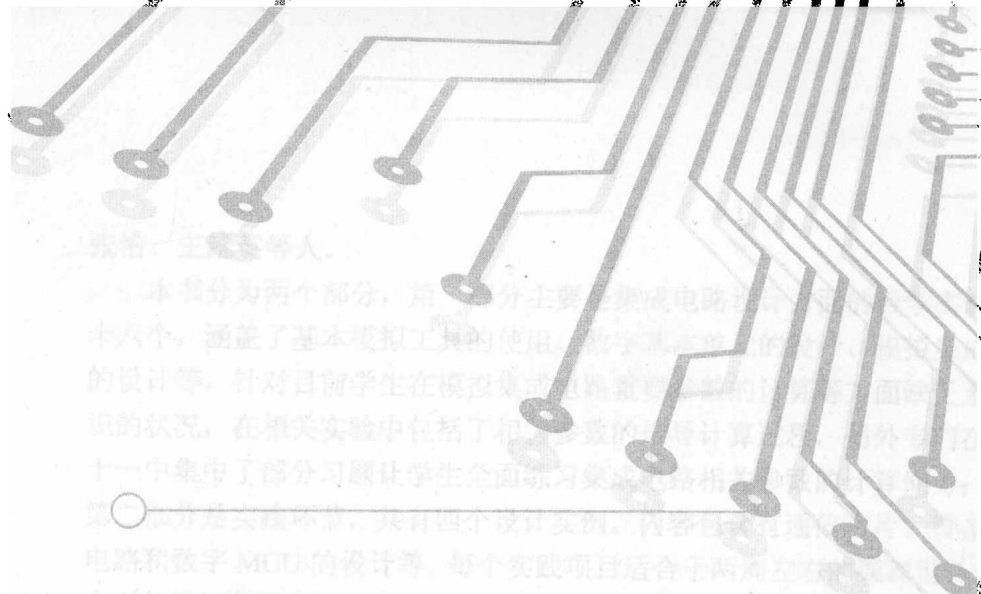
编著

集成电路 设计实验和实践

JICHENG DIANLU SHEJI SHIYAN HE SHIJIAN



化学工业出版社



姜岩峰

张晓波

编著

集成电路 设计实验和实践

JICHENG DIANLU
SHEJI SHIYAN HE SHIJIAN



化学工业出版社

· 北京 ·

图书在版编目(CIP)数据

集成电路设计实验和实践 / 姜岩峰, 张晓波编著. —北京: 化学工业出版社, 2009.2

ISBN 978-7-122-04032-9

I. 集… II. ①姜…②张… III. 集成电路-电路设计 IV. TN402

中国版本图书馆 CIP 数据核字 (2008) 第 169505 号

责任编辑: 宋 辉

装帧设计: 韩 飞

责任校对: 陈 静

出版发行: 化学工业出版社 (北京市东城区青年湖南街 13 号 邮政编码 100011)

印 装: 大厂聚鑫印刷有限责任公司

720mm×1000mm 1/16 印张 15 字数 256 千字 2009 年 3 月北京第 1 版第 1 次印刷

购书咨询: 010-64518888 (传真: 010-64519686) 售后服务: 010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书, 如有缺损质量问题, 本社销售中心负责调换。

定 价: 35.00 元

版权所有 违者必究



目 录

第一部分 集成电路设计实验

实验一	运算放大器的原理图编辑和仿真	2
实验二	HSPICE 的熟悉和使用	6
实验三	优化反相器扇出	11
实验四	优化时钟驱动器的设计	15
实验五	除法器的设计和优化	19
实验六	超高速随机数据产生器	26
实验七	32 位算术逻辑单元的设计	28
实验八	电流镜和基准电压源的设计	32
实验九	运算放大器的开环增益的测量	42
实验十	单级运算放大器的设计	50
实验十一	计算和讨论	60
实验十二	全定制模拟集成电路版图设计	68
实验十三	VLSI 系统的计算机辅助设计	80
实验十四	设计一个 8 位加法器的数据通道	86
实验十五	软宏单元的实现	91
实验十六	设计实例自动化 Leafcell 的生成	95

第二部分 集成电路设计实践

实践一	生物信号传输用集成电路的设计	98
实践二	脉冲宽度调制控制器芯片的设计	120
实践三	数字 PWM 脉宽调制器的设计	147
实践四	流水线结构 MCU 的设计	176
参考文献		231

第一部分 集成电路设计实验

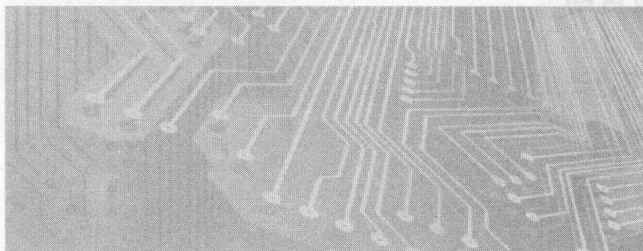


图 1-1-1 图成器大对章五性能 (不更本博能图题原的立用全)

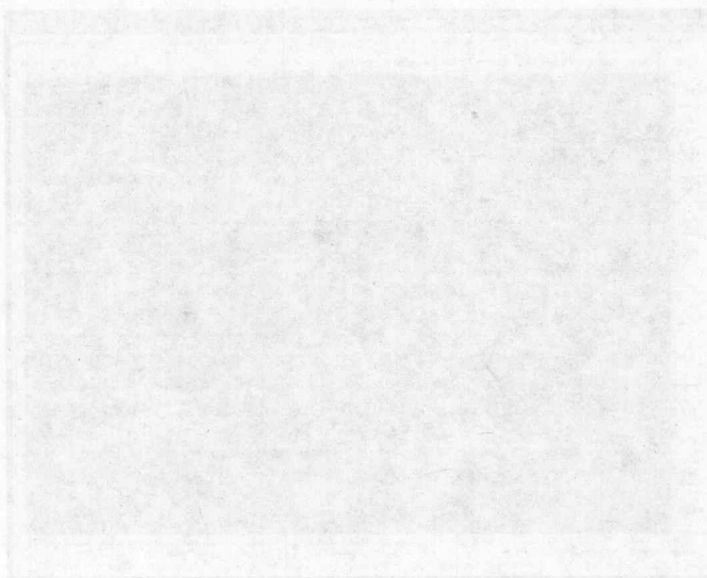
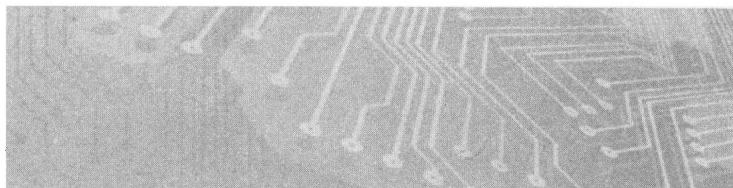


图 1-1-1 图成器大对章五 (1-1-1 图)



实验一 运算放大器的原理图编辑和仿真



实验目的

熟悉常用设计工具的使用方法。



实验内容

1. 在相应的原理图编辑环境下，编辑运算放大器如图 1-1-1 所示。

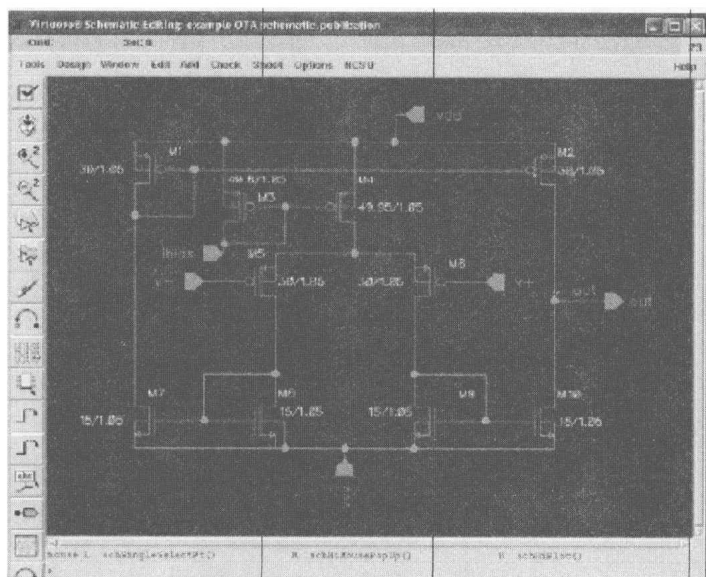


图 1-1-1 运算放大器原理图

2. 创建一个等效的符号代表上述运算放大器，如图 1-1-2 所示。

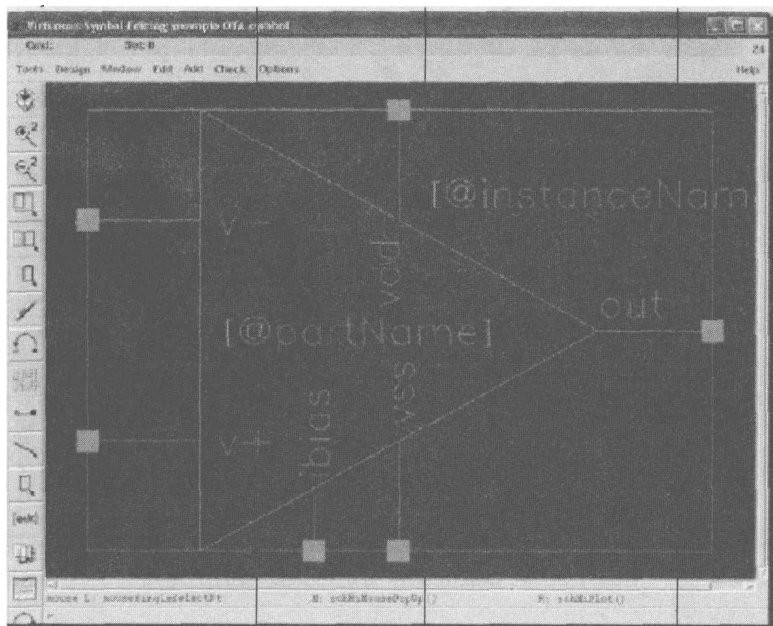


图 1-1-2 运算放大器符号图表示

3. 使用图 1-1-2 中创建的符号再创建另一个电路原理图，要求以运算放大器为中心，建成一个电压跟随器，将必要的电源都添加进来，并进行模拟，模拟时使用电源电压 2V，电流源 $10\mu\text{A}$ ，外接负载阻抗 $1\text{M}\Omega$ ，负载电容 60pF ，应用直流分析方法确定跟随器工作情况下的输出电压范围，设计的电路应如图 1-1-3 所示。

① 现在，将输出阻抗改变成 $12\text{k}\Omega$ ，重复上面的分析，将这次的输出扫描结果和上次的一起画在同一个图中进行对比性分析；

② 再次使用 $1\text{M}\Omega$ 的负载，在 OTA 上使用的信号是 1kHz ， 0.5V 输入正弦信号，具有 0.5V 的偏置电压，测量输出波形的总谐波失真；

③ 通过仿真确定开环直流增益和相位裕度，尽量想办法调整电路参数，达到提高电路性能的目的。

4. 运算放大器（OTA）版图的编辑、验证和后仿真

① 应用 pcell 设计 OTA 的版图，读者可以把晶体管切分开，以获得密度较高的版图，最后，将输入、输出脚预留出，所设计的结果如图 1-1-4 所示。

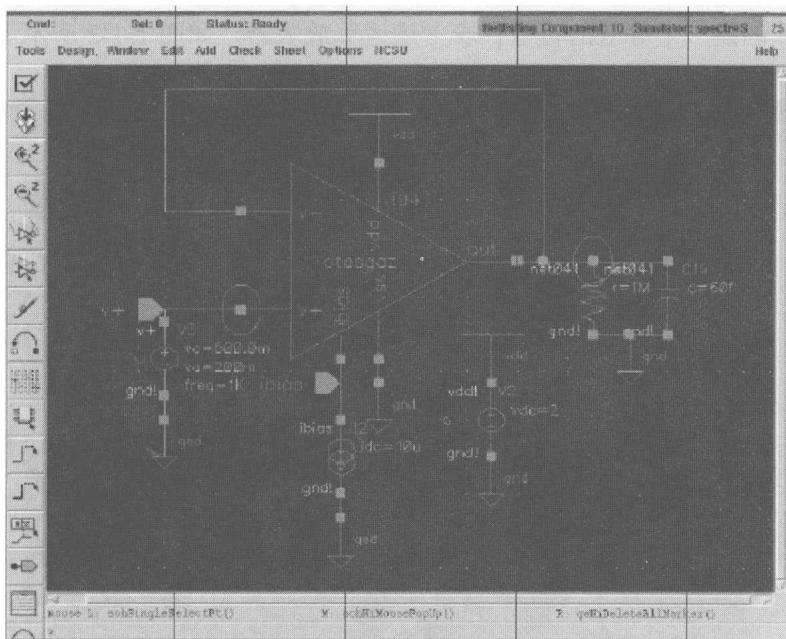


图 1-1-3 运算放大器作为电压跟随器的示意图

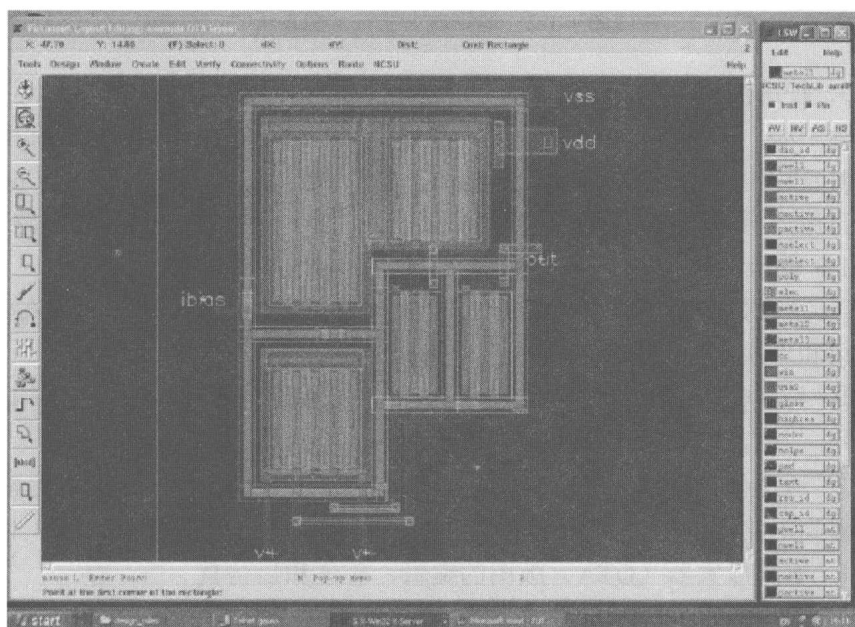


图 1-1-4 运算放大器的版图

实验一 运算放大器的原理图编辑和仿真

② 对图 1-1-4 版图进行设计规则 (DRC) 检查, 对电路的寄生参数进行提取。

③ 进行 LVS 验证。

④ 将图 1-1-3 所示电路进行版图编辑, 输出阻抗 $12\text{k}\Omega$, 输出负载电容 60pF , 电路版图应如图 1-1-5 所示。

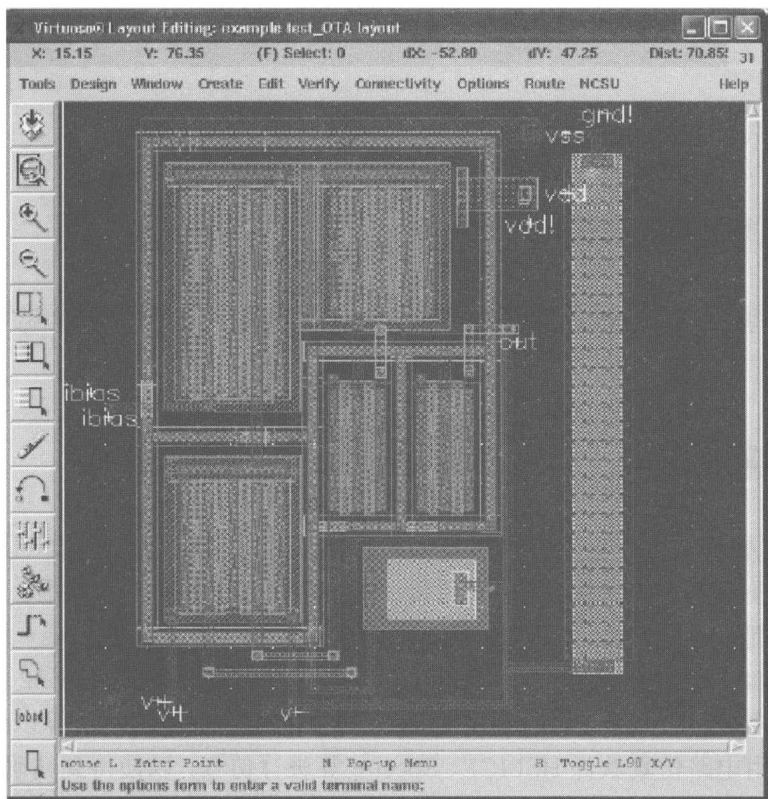
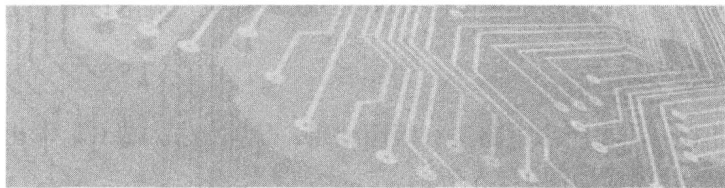


图 1-1-5 带有 RC 负载的电压跟随器版图

⑤ 对图 1-1-5 所示版图进行 DRC 验证和 LVS 检查。

⑥ 提取出版图的寄生参数, 包括寄生电容, 对电路执行后仿真。



实验二 HSPICE 的熟悉和使用



实验目的

通过本实验，能够对电路仿真工具 HSPICE 的使用方法有比较熟悉的了解。



实验内容

1. 熟悉 HSPICE HSPICE 是 IC 设计中最常使用的电路仿真工具，是目前业界使用最为广泛的 IC 设计工具，甚至可以说是事实上的标准。目前，一般书籍都采用 Level2 的 MOS Model 进行计算和估算，与 Foundry 经常提供的 Level49 和 MOS9、EKV 等 Library 不同，以上 Model 要比 Level2 的 Model 复杂得多，因此，设计者除利用 Level2 的 Model 进行电路的估算以外，还一定要使用电路仿真软件 HSPICE、Spectre 等进行仿真，以便得到精确的结果。HSPICE 的人机对话界面不是太友好，没有图形显示界面，所有电路都是以输入网表文件.sp 为电路表示方法，使用者一开始不是太习惯，但随着模拟的进行，HSPICE 所支持模型的强大功能就会显示出来。

每个模拟项目所对应的文件包括输入文件.sp，模型和库文件为 .inc 和 .lib，HSPICE 输出文件有运行状态文件 .stro、输出列表文件 .lis、瞬态分析文件.tr#、直流分析文件 .sw#、交流分析文件 .ac#、测量输出文件 .m*# 等，其中，所有的分析数据文件均可作为 AvanWaves 的输入文件用来显示波形。

图 1-2-1 表示的是 SPICE 输入文件的结构，可以看出，一个完整的 SPICE

输入文件包括 Title、控制行、电源、电路元件及连接、采用的模型或子电路调用语句及结束行。

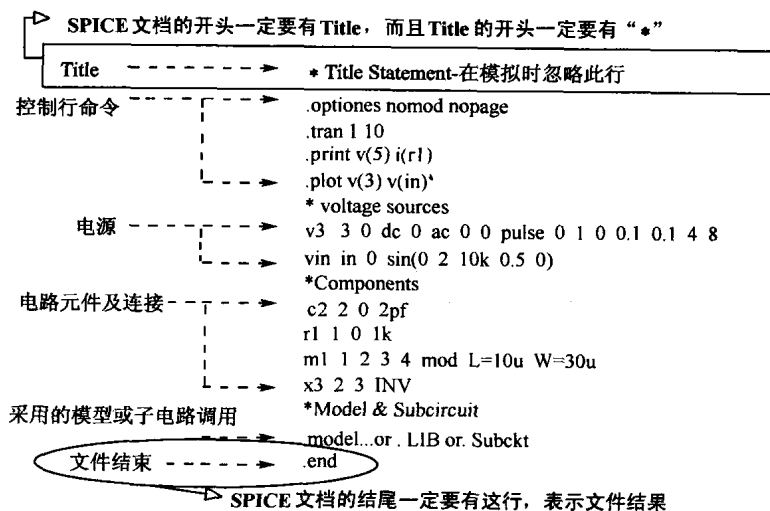


图 1-2-1 SPICE 输入文件的结构说明示意图

(1) 电源

① 电流源 (DC)

电压源 Vxxx n+ n- dcval

电流源 Ixxx n+ n- dcval

② 电流源 (AC)

Vxxx n+ n- AC=acmag,acphase

③ 瞬态源 (随时间变化)

脉冲源: pulse v1 v2 td tr tf pw per

线性源: pwl t1 v1<t2 v2 t3 v3...>

正弦源: sin vo va freq td damping phasedelay

④ 混合源

可以包括以上所有的形式，如 VIN 13 2 0.001 AC 1 SIN(0 1 1Meg)。

(2) 有源器件和分析类型

有源器件包括二极管 (D)、MOS 管 (M)、BJT 管 (Q)、JFET 和

MESFET (J)、子电路(X)和宏、Behavioral 器件(E、G)、传输线(T、U、W)等。这里值得注意的是, MOS、JFET 和 MESFET 的 L 和 W 的单位是 m, 不是 μm 。

(3) 分析的类型

包括: 直流、交流和瞬态分析。

① 直流分析

对 DC、AC 和 TRAN 分析将自动进行直流操作点(DC OP)的计算, 但 TRAN UIC 将直接设置初始条件, 不进行 DC OP 的计算。

.DC var1 start1 stop1 incl sweep var2 type np start2 stop2

直流分析包含以下五种语句:

.DC: 直流扫描分析

.PZ: Pole/Zero 分析

.OP: 直流操作点分析

.SENS: 直流小信号敏感度分析

.TF: 直流小信号传输函数分析

② 交流分析

交流分析是指输出变量作为频率的函数。

.AC var1 start1 stop1 incl sweep var2 type np start2 stop2

交流分析包括以下四种语句:

.NOISE: 噪声分析

.DISTO: 失真分析

.NET: 网络分析

.SAMPLE: 采样噪声分析

③ 瞬态分析

瞬态分析是指以计算的电路结果作为时间的函数。

.TRAN tinc1 tstop1 tinc2 tstop2 ... START=... UIC

SWEEP...

(4) 输出格式和子电路

输出命令包括: .PRINT、.PLOT、.GRAPH、.PROBE、.MEASURE

.PLOT antype ov1 ov2...plo1, phhi1...plo32, phi32

.PROBE ov1 ov2...ov32

.PRINT antype ov1 ov2... ov32

2. HSPICE 的使用

根据以上 HSPICE 的介绍，完成 RS 触发器的设计。

(1) 原理简介

基本 RS 触发器（又称 R-S 锁存器）是最简单的静态触发器，靠电路状态自锁存储数据，其输入输出的逻辑关系可写成：

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n \\ SR = 0 \end{cases}$$

RS 触发器由两个或非门组成，真值表见表 1-2-1 所示，功能框图见图 1-2-2 所示。G1 和 G2 的作用完全相同。 Q 和 Q_N 为输出端，并且定义 $Q=1$ ， $Q_N=0$ 为触发器的 1 状态， $Q=0$ ， $Q_N=1$ 为触发器的 0 状态。 S 称为置位端或置 1 输入端， R 称为复位端或置 0 输入端。

表 1-2-1 RS 触发器的真值表

S	R	Q^n	Q^{n+1}
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
1	1	0	0*
1	1	1	0*

*：表示有进位。

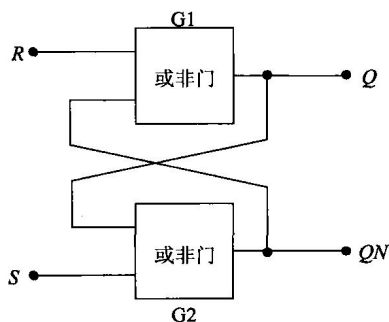


图 1-2-2 RS 触发器框图

当 $S=1$ 、 $R=0$ 时， $Q=1$ 、 $Q_N=0$ 。在 $S=1$ 信号消失之后（即 S 回到 0），由

于 Q 端的高电平回到 $G2$ 的另一个输入端，因而电路的 1 状态得以保持。

当 $S=0$ 、 $R=1$ 时， $Q=0$ 、 $QN=1$ 。在 $R=1$ 信号消失之后，电路保持 0 状态不变。

当 $S=0$ 、 $R=0$ 时，电路保持原来的状态不变。

当 $S=1$ 、 $R=1$ 时， $Q=0$ 、 $QN=0$ 。这既不是定义的 1 状态，也不是定义的 0 状态。而且在 S 和 R 同时回到 0 以后无法判断触发器将回到 1 状态还是 0 状态。因此，在正常工作时，输入信号应遵守 $SR=0$ 的约束条件，亦即不允许输入 $S=R=1$ 的信号。触发器的电路如图 1-2-3 所示。

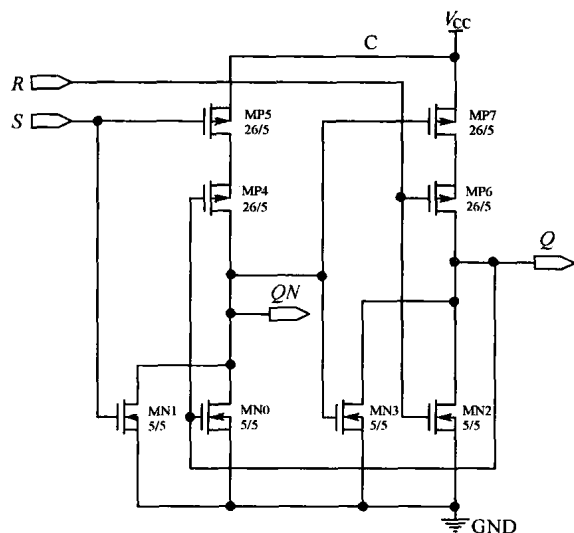
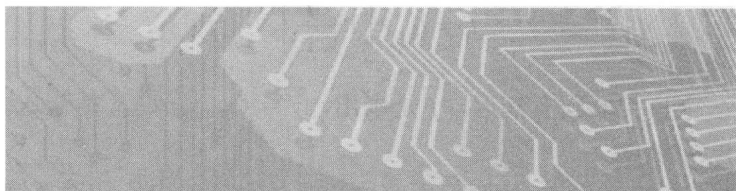


图 1-2-3 RS 触发器框图

(2) 实验内容

- ① 根据以上介绍，确定出图 1-2-3 电路中各器件的尺寸并写出该电路的网表；
- ② 调用子电路的结构，重新编写该电路网表；
- ③ 根据相关模型进行仿真模拟，熟悉各主要相关仿真语句；
- ④ 总结 HSPICE 软件的使用方法。



实验三 优化反相器扇出



实验目的

通过本实验，熟悉反相器的设计，并能测量延迟时间，对扇出进行优化设计。



实验内容

这里采用的是 $0.25\mu\text{m}$ 工艺，通过一个反相器延迟曲线进行传播延迟分析。如图 1-3-1 所示。

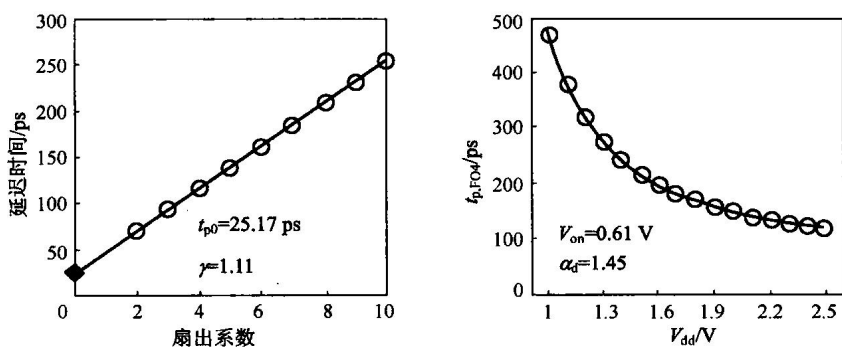


图 1-3-1 延迟参数的提取 $W_p/W_n = 2\mu\text{m}/1\mu\text{m}, L = 0.25\mu\text{m}$

在图 1-3-1 中显示 t_{p0} 和 γ 的值，在此基础上，读者需要完成延迟时间的提取。参数 t_{p0} 和 γ 将在计算该门延迟时有帮助，如下所给：

$$t_p = t_{p0} \times \left(1 + \frac{f}{\gamma}\right)$$

其中 t_{p0} 是一个反相器固有延迟, f 是扇出, $\gamma = C_{\text{intrinsic}}/C_{\text{gate}}$ 是输入固有电容与输入栅电容的比。

参数 V_{on} 和 α_d 有内在联系, 但不等同于晶体管阈值电压和速率饱和指数。它们只是拟合参数, 提供了一个延迟超过一定范围的供电电压的 FO4 反相器的最精确模型。FO4 被选作标准, 只是因为它被发现是在数字电路中最典型的扇出, 所以我们将在这个设计项目中使用相同的参数。FO4 反相器传输延迟和电源供应电压的关系, 由以下给出:

$$t_p = K_d \times \frac{V_{\text{dd}}}{(V_{\text{dd}} - V_{\text{on}})^{\alpha_d}}$$

K_d 是另一个为我们的问题设置的拟合参数, 但它并不是关键。

第 1 阶段: 电路优化

必须优化图 1-3-2 给出的电路。

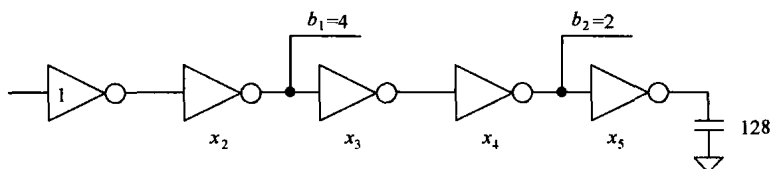


图 1-3-2 一些基于拓扑结构的特殊反相器

首先, 从输入到输出找到大小为 $x_2 \sim x_5$ 的所有门, 以实现最小延迟 D_{min} 。什么是比 t_{p0} 标准化的 D_{min} 的值? 什么是符合的最小延迟的能量 E_{ref} ? 假设在 $V_{\text{DD}} = V_{\text{DD}}^{\text{nom}} = 2.5\text{V}$ 来计算功耗。现在, 为优化得到了参考点 $(D_{\text{min}}, E_{\text{ref}})$ 。

假设现在已经节约功耗 $x\%$ (选择 -20%, -30 % 和 -40%), 按照新指定的功耗, 完成下列三个优化, 以尽量减少参考设计延迟的损失。

(1) 门尺寸 (W) 优化

确定所有门 $x_2 \sim x_5$ 的新尺寸

计算达到百分比的延误损失, $DP_W = 100(D_W/D_{\text{min}} - 1)$

(2) 供电电压 (V_{dd}) 优化

计算新的供电电压值 V_{dd}^{opt}

则达到百分比的延误损失, $DP_{V_{dd}} = 100(D_{V_{dd}}/D_{min}-1)$

(3) 综合尺寸和供电电压 ($W-V_{dd}$) 的优化

计算所有门 $x_2 \sim x_5$ 的新尺寸

计算新的供电电压值, V_{dd}^{opt}

则达到百分比的延误损失, $DP_{W-V_{dd}} = 100(D_{W-V_{dd}}/D_{min}-1)$

清楚地说明设计方法, 并将所有结果总结到下表中。

第 1 阶段汇总结果: $D_{min}(t_{p0}) = E_{ref} =$

Opt.case	DP/%	V_{dd}^{opt}	x_2	x_3	x_4	x_5
Reference	0%	2.5 V				
W		2.5 V				
V_{dd}						
$W-V_{dd}$						

第 2 阶段: HSPICE 验证

用 HSPICE 核实第一阶段的优化结果。

① 在 HSPICE 中取得参考点 (D_{min} , E_{ref})。验证它是否和预期的值相同。

提示: 在 HSPICE 中验证, 确定在驱动输入栅电容时的功耗, 你可能会使用一些来自不重要部分的结果和/或使用 HSPICE 估计这一能量。

② 利用参数(栅极尺寸, 优化的 V_{DD})完成降低功耗 ER 和取得对于所有三个情况下延迟损失 DP 的优化。把由第 2 阶段的 (1) 部分的 HSPICE 得到的和参考案例(D_{min} , E_{ref})相关的值规格化。将第 2 阶段的结果汇总到表 1-3-1 中。

表 1-3-1 第 2 阶段结果汇总

Reference	D_{min}/ps		$E_{ref}(E_{in-1st stage})$	
	HSPICE	Phase-1	HSPICE	Phase-1
Verification	$ER/\%$		$DP/\%$	
	HSPICE	Phase-1	HSPICE	Phase-1
W				$x\%$
V_{dd}				$x\%$
$W-V_{dd}$				$x\%$

第 3 阶段: 最大值布局