

# TMS320F2812

## 原理及其C语言程序开发

孙丽明 编著

- 以F2812为核心的电气平台的开发与设计
- 丰富的C语言程序开发实例
- C语言的编程基础和编程规范
- 详细介绍F2812的外设原理和编程技巧
- F2812的Boot ROM相关内容及多种启动方式介绍
- ADC外部校正原理
- 嵌入式项目流程管理知识介绍
- $\mu$  C/OS-II系统在F2812上的移植，以及实时多任务管理

TN911.72  
197

TN911.  
197

# TMS320F2812

## 原理及其C语言程序开发

孙丽明 编著

清华大学出版社  
北京

## 内 容 简 介

本书共分 12 章。第 1 章为处理器的功能以及开发环境 CCS 的介绍,用简单易懂的实例引领读者入门。第 2 章为结合工程开发的 C 语言基础介绍,重点是培养读者 C 语言开发的基本能力。第 3 章为 TMS320F2812 外设的 C 语言程序开发,重点介绍外设的 C 语言构成,使读者对 TMS320F2812 的外设编程有一个清楚的认识。第 4~10 章为 TMS320F2812 的外设介绍,重点介绍外设工作原理、寄存器位信息及功能,并且根据不同的外设提供详细的 C 语言程序开发,可以使读者对外设充分理解。第 11 章为 F2812 的 Boot ROM 介绍,重点介绍 F2812 的启动方式以及不同方式的 C 程序开发。第 12 章为以 TMS320F2812 为处理器的电气平台开发介绍,重点介绍以处理器为核心的各模块硬件设计、软件开发,更好地提升读者的开发能力。附录中还介绍  $\mu$ C/OS-II 操作系统在 TMS320F2812 上移植及实时多任务管理。

本书适合学习 DSP TMS320F2812 的初级、中级用户及有一定基础的 DSP 设计开发人员,是 DSP 方面软件和硬件工程师必备的工具书,也可以作为 TMS320F2812 DSP 爱好者的自学教材。此外,本书还可以作为高等院校相关专业的参考教材。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

## 图书在版编目(CIP)数据

TMS320F2812 原理及其 C 语言程序开发/孙丽明编著. —北京:清华大学出版社,2008.12  
ISBN 978-7-302-18963-3

I. T… II. 孙… III. ①数字信号—信息处理系统 ②C 语言—程序设计 IV. TN911.72  
TP312

中国版本图书馆 CIP 数据核字(2008)第 185594 号

责任编辑:张占奎 赵从棉

责任校对:刘玉霞

责任印制:王秀菊

出版发行:清华大学出版社

地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

印 刷 者:清华大学印刷厂

装 订 者:三河市李旗庄少明装订厂

经 销:全国新华书店

开 本:185×260 印 张:30 字 数:728 千字

版 次:2008 年 12 月第 1 版 印 次:2008 年 12 月第 1 次印刷

印 数:1~4000

定 价:48.00 元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:029590-01

# 前言

## FOREWORD

数字信号处理器(digital signal processors, DSP)自 20 世纪 80 年代诞生以来,在短短的二十几年里得到了飞速发展,在通信、航空航天、医疗、工业控制方面得到广泛应用,已经成为目前最具发展潜力的技术、产业和市场之一。美国德州仪器(Texas Instruments, TI)公司是 DSP 研发和生产的领先者,也是世界上最大的 DSP 供应商,目前 TI 推出的 TMS320F2812(以下简称“F2812”)是世界上最具有影响力定点 DSP 主流产品。

F2812 是 TI 公司的一款用于控制的高性能、多功能、高性价比的 32 位定点 DSP 芯片,最高可在 150MHz 主频下工作。F2812 片内集成众多资源:存储资源 Flash、RAM;标准通信接口,如串行通信接口(SCI)、串行外设接口(SPI)、增强型 eCAN 总线接口,方便与外设之间进行通信。在 F2812 内部还集成了一个 12 位的 ADC 转换模块,最高采样速率达 12.5 Msps; F2812 片上还包括事件管理器(EV)、定时器、看门狗以及大量的用户可开发利用的 GPIO 口等资源。众多资源可以方便用户开发利用。

本书为作者在长期的开发实践后编写的,作者总结了以前的相关书籍的优缺点,并结合自己的开发经验编写了此书。本书综合介绍了 F2812 芯片的功能特点、工作原理,重点介绍片内外设资源的应用开发及相关的寄存器配置;结合硬件原理图,以具体的 C 语言程序阐述各模块的应用;同时还结合实际应用,介绍以 F2812 为处理器的电气平台的硬件设计、软件开发。在附录中还介绍了现在应用非常广泛的  $\mu\text{C}/\text{OS-II}$  操作系统在 F2812 上的移植,详细介绍了实时多任务管理。本书为用户提供了大量的 C 语言实例程序,这些程序经过长期的测试验证,希望能够为读者提供良好的技术参考。如果有问题可以通过邮件联系,邮箱为 limingsun85@sina.com。

全书由孙丽明编写。第 8 章由孙丽明、马方编写,此外,毛福强、赵振明、黄鉴焯、宋兴武、周琦峰、丁景志、吴斐、宋明学等在素材准备、文字校对、统稿等方面做了许多不可或缺的辅助工作。本书编写中,参阅了互联网上相关的文章和杂志,由于内容比较杂且细,这里不一一列举,一并对文章的作者表示感谢。没有这些参考资料,本书的内容不会这么丰富。

由于时间仓促有限,加上水平有限,书中错误和欠妥之处在所难免,恳请各位读者和同行批评指正。

编者

2008 年 5 月于国防科技大学

<b>第 1 章 芯片功能概述、软件介绍、项目流程管理研究</b> .....	1
1.1 TMS320F2812 性能概述 .....	2
1.2 TMS320F2812 结构概述 .....	4
1.2.1 引脚分布 .....	4
1.2.2 TMS320F2812 引脚信号描述 .....	5
1.3 TMS320F2812 功能概览 .....	5
1.3.1 存储空间示意图 .....	6
1.3.2 简要描述 .....	9
1.4 DSP 集成环境 CCS 介绍 .....	13
1.4.1 CCS 安装 .....	13
1.4.2 CCS 配置软件设置 .....	15
1.4.3 CCS 软件概述 .....	17
1.4.4 File(文件)菜单介绍 .....	18
1.4.5 Edit(编辑)菜单介绍 .....	18
1.4.6 View(视图)菜单介绍 .....	19
1.4.7 Project(工程)菜单介绍 .....	19
1.4.8 Debug(调试)菜单介绍 .....	20
1.5 CCS 工程管理 .....	20
1.5.1 创建新的工程文件 .....	21
1.5.2 编译并运行程序 .....	22
1.6 一个简单的例子程序介绍 .....	22
1.6.1 基本的程序代码生成 .....	22
1.6.2 具体的程序开发介绍 .....	24
1.7 嵌入式项目开发流程管理 .....	25
1.7.1 概述 .....	25
1.7.2 项目启动 .....	27
1.7.3 项目计划 .....	29
1.7.4 项目研发 .....	33
1.7.5 项目结束 .....	34

<b>第 2 章 C 语言程序设计基础</b> .....	35
2.1 C 语言数据结构及语法.....	35
2.1.1 C 语言数据结构 .....	35
2.1.2 C 语言运算符与表达式 .....	36
2.2 程序控制结构 .....	38
2.2.1 if 语句 .....	38
2.2.2 switch 语句 .....	41
2.2.3 while 语句 .....	42
2.2.4 for 语句 .....	43
2.2.5 程序控制中的特殊运算符 .....	45
2.3 数组 .....	46
2.4 指针 .....	47
2.5 函数 .....	48
2.6 C 语言编程规范.....	51
2.6.1 环境 .....	51
2.6.2 语言规范 .....	51
2.6.3 字符类 .....	51
2.6.4 变量类型 .....	52
2.6.5 函数声明和定义 .....	53
2.6.6 变量初始化 .....	53
2.6.7 算法类型转换 .....	54
2.6.8 编程风格 .....	54
<b>第 3 章 TMS320F2812 外设的 C 语言程序设计</b> .....	55
3.1 导言 .....	55
3.2 传统的 #define 方法.....	55
3.3 位定义和寄存器结构体定义方式 .....	56
3.3.1 定义寄存器结构体 .....	57
3.3.2 使用 DATA_SECTION 将寄存器结构体映射到地址空间.....	59
3.3.3 添加位定义 .....	60
3.3.4 共同体定义 .....	61
3.4 位操作和寄存器结构体定义方式的优点 .....	62
3.5 对位或寄存器整体进行操作 .....	63
3.6 一个特殊的例子(eCAN 控制寄存器).....	64
<b>第 4 章 TMS320F2812 系统控制及中断</b> .....	66
4.1 存储空间 .....	66

4.1.1	Flash 存储器 .....	66
4.1.2	OTP 存储器 .....	66
4.1.3	Flash 和 OTP 寄存器 .....	66
4.2	时钟及系统控制 .....	68
4.2.1	时钟及系统控制概述 .....	68
4.2.2	外设时钟控制寄存器(PCLKCR) .....	70
4.2.3	系统控制和状态寄存器(SCSR) .....	71
4.2.4	高/低速外设时钟预定标寄存器(HISPCP/LOSPCP) .....	72
4.3	振荡器及锁相环模块 .....	73
4.4	低功耗模式 .....	75
4.5	F2812 外设结构 .....	77
4.5.1	外设结构寄存器 .....	77
4.5.2	受 EALLOW 保护的寄存器 .....	79
4.6	F2812 外设中断扩展模块 .....	82
4.6.1	PIE 控制器概述 .....	83
4.6.2	中断操作步骤 .....	83
4.6.3	向量表的映射 .....	85
4.6.4	中断源 .....	85
4.6.5	复用中断操作过程 .....	86
4.6.6	使能/禁止复用外设中断的程序步骤 .....	87
4.6.7	外设向 CPU 发出的复用中断请求流程 .....	88
4.6.8	PIE 向量表 .....	89
4.6.9	PIE 配置寄存器 .....	94
4.6.10	中断程序设计 .....	95
4.7	看门狗模块 .....	102
4.7.1	看门狗模块介绍 .....	102
4.7.2	看门狗计数寄存器(WDCNTR) .....	103
4.7.3	看门狗复位寄存器(WDKEY) .....	103
4.7.4	看门狗控制寄存器(WDCR) .....	103
4.7.5	看门狗模块程序设计 .....	104
4.8	32 位 CPU 定时器 .....	106
4.8.1	TIMERxTIM 寄存器 .....	108
4.8.2	TIMERxPRD 寄存器 .....	108
4.8.3	TIMERxTCR 寄存器 .....	109
4.8.4	TIMERxTPR 寄存器 .....	110
4.8.5	定时器程序设计 .....	110
4.9	通用输入输出(GPIO) .....	112

4.9.1	GPIO 介绍	112
4.9.2	输入限制	114
4.9.3	GPxMUX 寄存器(功能选择寄存器)	116
4.9.4	GPxDIR 寄存器(方向控制寄存器)	116
4.9.5	GPxDAT 寄存器(数据寄存器)	116
4.9.6	GPxSET 寄存器(置位寄存器)	117
4.9.7	GPxCLEAR 寄存器(清除寄存器)	117
4.9.8	GPxTOGGLE 寄存器(取反触发寄存器)	117
4.9.9	寄存器位与 I/O 引脚的映射	117
4.9.10	GPIO 程序设计	120
<b>第 5 章</b>	<b>TMS320F2812 外部接口(XINTF)</b>	<b>122</b>
5.1	外部接口功能概述	122
5.2	XINTF 配置概述	124
5.2.1	改变 XINTF 配置和时序寄存器的程序	125
5.2.2	XINTF 时钟	125
5.2.3	写缓冲器	126
5.2.4	XINTF 每个区域访问的引导、激活、跟踪的时序	126
5.2.5	XREADY 信号采样	127
5.2.6	区域切换	127
5.2.7	XMP/MC 信号对 XINTF 的影响	127
5.3	引导、激活、跟踪等待状态的配置	128
5.4	XINTF 寄存器	131
5.4.1	XINTF 时序寄存器(XTIMINGx)	132
5.4.2	XINTF 配置寄存器(XINTCNF <sub>x</sub> )	135
5.4.3	XBANK 寄存器	137
5.5	信号描述	137
5.6	XINTF 操作时序图	138
5.7	XINTF 应用开发及 C 语言程序设计	141
5.7.1	XINTF 应用开发概述	141
5.7.2	XINTF 模块的 C 语言程序设计	141
<b>第 6 章</b>	<b>TMS320F2812 串行通信接口(SCI)</b>	<b>149</b>
6.1	SCI 概述	149
6.1.1	增强型 SCI 模块特点概述	149
6.1.2	SCI 模块框图	151
6.1.3	SCI 模块结构	151



6.2	SCI 模块寄存器 .....	159
6.2.1	寄存器概述 .....	159
6.2.2	SCI 通信控制寄存器(SCICCR) .....	160
6.2.3	SCI 控制寄存器 1(SCICTL1) .....	162
6.2.4	SCI 波特率选择寄存器(SCIHBAUD, SCILBAUD) .....	163
6.2.5	SCI 控制寄存器 2(SCICTL2) .....	164
6.2.6	SCI 接收状态寄存器(SCIRXST) .....	165
6.2.7	SCI 接收数据缓冲寄存器(SCIRXEMU, SCIRXBUF) .....	167
6.2.8	SCI 发送数据缓冲寄存器(SCITXBUF) .....	168
6.2.9	SCI FIFO 寄存器(SCIFFTX, SCIFFRX, SCIFFCT) .....	169
6.2.10	SCI 优先级控制寄存器(SCIPRI) .....	171
6.3	C 语言程序设计 .....	172
6.3.1	SCI 接口硬件设计 .....	172
6.3.2	程序中关于 SCI 的头文件的相关定义介绍 .....	173
6.3.3	串口自测试程序 .....	177
6.3.4	串口向主机发送数据程序 .....	179
6.3.5	串口中断接收程序 .....	181
6.3.6	串口中断发送、接收 C 程序 .....	184
6.3.7	自动波特率设定程序 .....	189
6.4	心得 .....	194
<b>第 7 章 TMS320F2812 的串行外围设备接口(SPI)</b> .....		<b>195</b>
7.1	增强型 SPI 概述 .....	195
7.1.1	SPI 结构图 .....	197
7.1.2	SPI 模块信号概述 .....	197
7.2	SPI 模块寄存器概述 .....	198
7.3	SPI 操作 .....	199
7.3.1	SPI 操作介绍 .....	199
7.3.2	SPI 模块主/从操作模式 .....	200
7.4	SPI 中断 .....	201
7.4.1	SPI 中断控制位 .....	201
7.4.2	数据格式 .....	202
7.4.3	波特率和时钟配置 .....	203
7.4.4	复位后系统状态 .....	204
7.4.5	数据传输实例 .....	205
7.5	SPI FIFO 描述 .....	206

7.6	SPI 控制寄存器 .....	207
7.6.1	SPI 配置控制寄存器(SPICCR) .....	207
7.6.2	SPI 操作控制寄存器(SPICTL) .....	209
7.6.3	SPI 状态寄存器(SPISTS) .....	210
7.6.4	SPI 波特率寄存器(SPIBRR) .....	211
7.6.5	SPI 仿真缓冲寄存器(SPIRXEMU) .....	212
7.6.6	SPI 串行接收缓冲寄存器(SPIRXBUF) .....	213
7.6.7	SPI 串行发送缓冲寄存器(SPITXBUF) .....	213
7.6.8	SPI 串行数据寄存器(SPIDAT) .....	214
7.6.9	SPI FIFO 发送寄存器(SPIFFTX) .....	214
7.6.10	SPI FIFO 接收寄存器(SPIFFRX) .....	216
7.6.11	SPI FIFO 控制寄存器(SPIFFCT) .....	217
7.6.12	SPI 优先级控制寄存器(SPIPRI) .....	217
7.7	SPI 实例波形 .....	218
7.8	SPI 模块的 C 语言程序设计 .....	221
7.8.1	SPI 模块的发送接收程序设计 .....	221
7.8.2	SPI 自测程序 .....	223
7.8.3	SPI 中断发送、接收程序 .....	225
7.9	SPI 接口的应用设计(ADS1256) .....	229
<b>第 8 章</b>	<b>TMS320F2812 增强型区域控制网络(eCAN)模块 .....</b>	<b>233</b>
8.1	eCAN 模块体系结构 .....	233
8.1.1	eCAN 模块概述 .....	233
8.1.2	eCAN 网络和模块 .....	235
8.1.3	eCAN 控制器 .....	236
8.1.4	消息对象 .....	238
8.1.5	消息邮箱 .....	239
8.2	eCAN 模块的寄存器 .....	241
8.2.1	邮箱使能寄存器(CANME) .....	241
8.2.2	邮箱数据方向寄存器(CANMD) .....	241
8.2.3	发送请求置位寄存器(CANTRS) .....	242
8.2.4	发送请求复位寄存器(CANTRR) .....	242
8.2.5	发送响应寄存器(CANTA) .....	243
8.2.6	异常中断响应寄存器(CANAA) .....	244
8.2.7	接收消息挂起寄存器(CANRMP) .....	244
8.2.8	接收消息丢失寄存器(CANRML) .....	245
8.2.9	远程帧挂起寄存器(CANRFP) .....	245

8.2.10	全局接收屏蔽寄存器(CANGAM)	246
8.2.11	主控寄存器(CANMC)	247
8.2.12	位时序配置寄存器(CANBTC)	250
8.2.13	错误和状态寄存器(CANES)	251
8.2.14	错误计数寄存器(CANTEC/CANREC)	254
8.2.15	中断寄存器	254
8.2.16	覆盖保护控制寄存器(CANOPC)	259
8.2.17	eCAN I/O 控制寄存器(CANTIOC、CANRIOC)	259
8.2.18	定时器管理单元	260
8.2.19	邮箱构成	264
8.2.20	消息数据寄存器(CANMDL、CANMDH)	266
8.2.21	接收过滤器	267
8.3	eCAN 模块配置及 C 程序开发	268
<b>第 9 章</b>	<b>TMS320F2812 模/数转换(ADC)模块</b>	<b>274</b>
9.1	模拟/数字转换(ADC)模块	274
9.1.1	模块特性	274
9.1.2	自动转换排序器的工作原理	276
9.1.3	双排序模式下的同步采样设计实例	279
9.1.4	级联模式下的同步采样设计实例	279
9.1.5	ADC 时钟预定标器	280
9.1.6	低功耗模式	281
9.1.7	上电顺序	281
9.1.8	参考电压校正(通过外部提供基准)	282
9.2	ADC 模块电压基准校正	283
9.2.1	增益和偏移误差的定义	283
9.2.2	增益和偏移误差的影响	284
9.2.3	校准	285
9.2.4	硬件设计	287
9.2.5	ADC 采样技术	288
9.3	ADC 模块寄存器	290
9.3.1	ADC 控制寄存器	291
9.3.2	最大转换通道寄存器(MAXCONV)	297
9.3.3	自动排序状态寄存器(ADCASEQSR)	297
9.3.4	ADC 状态和标志寄存器(ADCST)	298
9.3.5	ADC 输入通道选择排序控制寄存器(CHSELSEQn)	300
9.3.6	ADC 转换结果缓冲寄存器(ADCRESULTn)	301

9.4	ADC 模块配置及 C 语言程序开发 .....	301
<b>第 10 章</b>	<b>TMS320F2812 事件管理器(EV)模块 .....</b>	<b>306</b>
10.1	事件管理器概述 .....	306
10.1.1	EV 功能概述 .....	306
10.1.2	增强 EV 特性 .....	311
10.1.3	EV 寄存器地址 .....	311
10.1.4	GP 定时器 .....	313
10.1.5	使用 GP 定时器产生 PWM 信号 .....	322
10.1.6	比较单元 .....	323
10.2	PWM 电路 .....	324
10.2.1	与比较单元相关联的 PWM 电路 .....	324
10.2.2	PWM 波形产生 .....	327
10.3	捕获单元 .....	330
10.3.1	捕获单元概述 .....	330
10.3.2	捕获单元操作 .....	331
10.3.3	捕获单元 FIFO 堆栈 .....	331
10.3.4	捕获中断 .....	332
10.3.5	QEP 电路 .....	332
10.4	EV 中断 .....	334
10.4.1	EV 中断概述 .....	334
10.4.2	EV 中断请求和服务子程序 .....	335
10.4.3	中断产生 .....	335
10.4.4	中断向量 .....	335
10.5	EV 寄存器 .....	336
10.5.1	定时器寄存器 .....	336
10.5.2	比较器控制寄存器 .....	342
10.5.3	比较行为控制寄存器 .....	346
10.5.4	捕获单元寄存器 .....	348
10.5.5	EV 中断标志寄存器 .....	354
10.5.6	EV 控制寄存器 .....	363
10.6	C 程序设计 .....	364
10.6.1	PWM 波形产生程序 .....	364
10.6.2	EV GP 定时器程序 .....	367
<b>第 11 章</b>	<b>Boot ROM 介绍和 F2812 程序仿真与下载 .....</b>	<b>373</b>
11.1	Boot ROM 概述 .....	373

11.1.1	XMPNMC 对 Boot ROM 的影响 .....	373
11.1.2	片内 ROM 介绍 .....	374
11.2	CPU 中断向量表 .....	375
11.3	Bootloader 的特性 .....	376
11.3.1	Bootloader 的功能操作 .....	376
11.3.2	Bootloader 的配置 .....	377
11.3.3	Bootloader 的模式 .....	378
11.3.4	Bootloader 的数据流结构 .....	380
11.3.5	基本的传输程序 .....	381
11.3.6	InitBoot 汇编程序 .....	381
11.3.7	模式选择功能 .....	382
11.3.8	串口(SCI)下载模式 .....	384
11.3.9	并行 GPIO 口下载模式 .....	385
11.3.10	SPI 下载模式 .....	387
11.3.11	ExitBoot 汇编程序 .....	390
11.4	C 语言程序设计 .....	391
11.4.1	F2812_Boot.h .....	391
11.4.2	SelectMode_Boot.c(模式选择) .....	394
11.4.3	SCI_Boot.c(SCI 下载模式) .....	395
11.4.4	Parallel_Boot.c(并行 I/O 口下载模式) .....	400
11.4.5	SPI_Boot.c(SPI 口下载模式) .....	404
11.5	F2812 程序仿真与下载 .....	409
11.5.1	从内部 Flash 运行应用程序 .....	409
11.5.2	从内部 RAM 运行应用程序 .....	412
<b>第 12 章</b>	<b>基于 TMS320F2812 的电气平台开发设计 .....</b>	<b>413</b>
12.1	核心处理系统 .....	414
12.2	数/模转换(DAC)设计 .....	416
12.2.1	硬件设计 .....	416
12.2.2	软件设计 .....	418
12.3	SRAM 设计 .....	420
12.3.1	硬件设计 .....	420
12.3.2	软件设计 .....	422
12.4	E <sup>2</sup> PROM(I <sup>2</sup> C)设计 .....	423
12.4.1	硬件设计 .....	423
12.4.2	软件设计 .....	425
12.5	RS-232(串口)设计 .....	431

12.5.1	硬件设计 .....	431
12.5.2	软件设计 .....	432
12.6	RS-485 设计 .....	433
12.6.1	硬件设计 .....	434
12.6.2	软件设计 .....	436
12.7	CAN 模块设计 .....	437
12.7.1	硬件设计 .....	437
12.7.2	软件设计 .....	439
12.8	3.3V 和 5V 数字 I/O 设计 .....	442
12.9	液晶设计 .....	446
12.10	实时时钟(DS1302)设计 .....	450
12.10.1	概述 .....	450
12.10.2	软件设计 .....	451
12.11	平台调试中的常见问题解答 .....	456
<b>附录</b>	<b><math>\mu</math>C/OS-II 操作系统在 F2812 上移植及实时多任务管理 .....</b>	<b>462</b>
<b>参考文献</b>	.....	<b>466</b>

## 第1章

# 芯片功能概述、软件介绍、项目流程管理研究

### 要点提示

本章概述了芯片功能和性能,介绍了 DSP 开发环境 CCS 的使用以及与 DSP 相关的项目开发管理知识。

### 学习重点

- (1) TMS320F2812 的性能;
- (2) 集成环境 CCS 安装及使用,以及如何生成 V1.00 版本源程序;
- (3) 了解 F2812 开发的基本过程及熟悉相关程序编写方式;
- (4) 项目开发管理各阶段任务,以及提交文档格式、内容等。

随着电子信息技术的不断发展,以 TI 公司为代表的数字信号处理器(DSP)技术得到广泛应用,在工业生产、医疗卫生、航空航天等领域发挥着重要作用。1982 年 TI 公司成功推出了第一代 DSP 芯片 TMS32010,之后很快又推出了第二代 DSP 芯片 TMS32020,20 世纪 80 年代后期,TI 公司推出了第三代 DSP 芯片 TMS32C3x,到 90 年代,TI 公司相继推出了第四代 DSP 芯片 TMS32C4x、第五代 DSP 芯片 TMS32C5x/C54x 以及集多个 DSP 核于一体的高性能 DSP 芯片 TMS32C8x 等,到最近第六代 DSP 芯片 TMS32C62x/C67x/C64x 诞生后,构成了 2000、5000、6000 系列的庞大 DSP 家族。

TI 公司推出的系列 DSP 一改传统的冯·诺依曼结构,采用了先进的哈佛总线结构。哈佛总线的主要特点是将程序和数据存放在不同的存储空间内,每个存储空间都可以独立访问,而且程序总线 and 数据总线分开,从而使数据的吞吐率提高了一倍。而冯·诺依曼结构则是将程序、数据和地址存储在同一空间中,统一编码,根据指令计数器提供的地址的不同来区分程序、数据和地址,所以程序和数据的读取不能同时进行,影响了系统的整体工作效率。

作为 TI 公司首推的 TMS320F2812 具有很高的性价比,广泛应用于工业控制,特别是应用于处理速度、处理精度方面要求较高的领域,在电子控制领域发挥着重要的作用,推动了电子信息化进程。

在工业控制方面,TMS320F2812 主要有以下显著的特点:

- (1) 处理速度快,主频 150MHz(时钟周期 6.67ns);

- (2) 片内自带 SRAM、Flash, 节省成本以及外部电路的复杂性;
- (3) 外部存储器接口, 外部最多可扩展  $1\text{M} \times 16\text{b}$  存储空间;
- (4) 众多的外部设备, 如 SCI、SPI、CAN、EV、ADC 等;
- (5) 大量的可控制的 GPIO 口, 方便控制外部设备;
- (6) 支持  $\mu\text{C}/\text{OS}$  操作系统, 提升了系统的应用效能。

## 1.1 TMS320F2812 性能概述

(1) TMS320F2812 DSP 芯片采用高性能的静态 CMOS 技术

- ① 主频高达 150MHz, 每个时钟周期为 6.67ns。
  - ② 采用低电压供电, 当主频为 135MHz 时内核电压为 1.8V, 当主频为 150MHz 时内核电压为 1.9V, I/O 引脚电压为 3.3V。
- (2) 支持 JTAG 在线仿真实接口
- (3) 32 位高性能处理器
- ① 支持  $16\text{b} \times 16\text{b}$  和  $32\text{b} \times 32\text{b}$  的乘法加法运算。
  - ② 支持  $16\text{b} \times 16\text{b}$  双乘法运算。
  - ③ 采用哈佛总线结构模式。
  - ④ 快速的中断响应和中断处理能力。
  - ⑤ 统一的存储设计模式。
  - ⑥ 兼容 C/C++ 语言以及汇编语言。
- (4) 片内存储空间
- ① 片内 Flash 空间大小为  $128\text{K} \times 16\text{b}$ , 分为 4 个  $8\text{K} \times 16\text{b}$  和 6 个  $16\text{K} \times 16\text{b}$  存储段。
  - ② ROM 空间: 片内含  $128\text{K} \times 16\text{b}$  大小的 ROM。
  - ③ OTP ROM 空间大小:  $1\text{K} \times 16\text{b}$ 。
  - ④ L0 和 L1: 两块  $4\text{K} \times 16\text{b}$  单地址寻址随机存储器(SARAM)。
  - ⑤ H0: 一块  $8\text{K} \times 16\text{b}$  随机存储器(SARAM)。
  - ⑥ M0 和 M1: 两块  $1\text{K} \times 16\text{b}$  SARAM。
- (5) Boot ROM 空间
- 空间大小为  $4\text{K} \times 16\text{b}$ , 内含软件启动模式以及标准数学函数库。
- (6) 外部接口
- ① 高达  $1\text{M} \times 16\text{b}$  的总存储空间。
  - ② 可编程的等待时间。
  - ③ 可编程的读写时序。
  - ④ 3 个独立的片选信号。
- (7) 时钟和系统控制
- ① 支持动态锁相环倍频。
  - ② 片内振荡器。



- ③ 内含看门狗定时模块。
- (8) 3 个外部中断
- (9) 外设中断模块(PIE)可以支持 45 个外设中断
- (10) 3 个 32 位 CPU 定时器
- (11) 128 位安全密钥
- ① 可以包含 Flash ROM OTP 以及 L0 L1 SARAM。
- ② 防止系统硬件、软件被修改。
- (12) 用于控制电机的外设  
两路事件管理器(EVA、EVB)。
- (13) 串行通信端口
  - ① 串行外设接口(SPI)。
  - ② 两路串行通信接口(SCI),标准 URAT 口。
  - ③ 增强型 CAN 模块(eCAN)。
  - ④ 多通道缓冲串行接口(MSBSP)。
- (14) 12 位 ADC 转换模块
  - ①  $2 \times 8$  路输入通道。
  - ② 两个采样保持模块。
  - ③ 单一或级联转换模式。
  - ④ 最高转换速率为  $80\text{ns} / 12.5\text{Msps}$ 。
- (15) 56 个通用 GPIO 口
- (16) 先进的仿真模式
  - ① 具有实时分析以及设置断点的功能。
  - ② 支持硬件仿真。
- (17) 开发工具
  - ① DSP 集成环境(Code Composer Studio, CCS)。
  - ② JTAG 仿真器。
- (18) 低电模式和电源存储
  - ① 支持 IDLE、STANDBY、HALT 模式。
  - ② 禁止/使能独立外设时钟。
- (19) 封装
  - ① 179 引脚的 BGA 封装,带有扩展存储接口。
  - ② 176 引脚的 PGF 封装,带有扩展接口。
- (20) 工作温度
  - ① A:  $-40 \sim 85^\circ\text{C}$  (GHH, ZHH, PGF, PBK)。
  - ② S:  $-40 \sim 125^\circ\text{C}$  (GHH, ZHH, PGF, PBK)。
  - ③ Q:  $-40 \sim 125^\circ\text{C}$  (PGF, PBK)。