

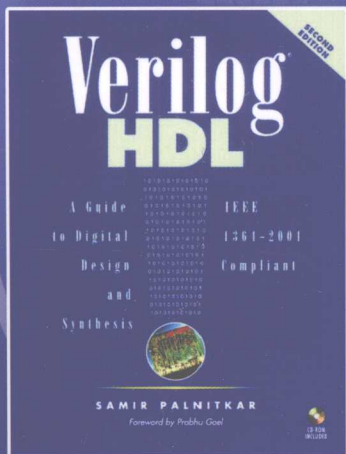
国外电子与通信教材系列

符合Verilog HDL IEEE 1364-2001标准



# Verilog HDL 数字设计与综合 (第二版)

Verilog HDL: A Guide to Digital Design and Synthesis  
Second Edition



[美] Samir Palnitkar 著

夏宇闻 胡燕祥 刁岚松 等译  
夏宇闻 审校



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>



# Verilog HDL 数字设计与综合 (第2版)

Verilog HDL: A System-Level Design Language for System Synthesis and Simulation



作者: Steven E. Steiner  
译者: 陈国良 王耀南 王健  
ISBN: 978-7-302-48000-9

国外电子与通信教材系列

# Verilog HDL

## 数字设计与综合

( 第二版 )

Verilog HDL  
A Guide to Digital Design and Synthesis  
Second Edition

[ 美 ] Samir Palnitkar 著

夏宇闻 胡燕祥 刁岚松 等译

夏宇闻 审校

电子工业出版社  
Publishing House of Electronics Industry  
北京 · BEIJING

## 内 容 简 介

本书从用户的角度全面阐述了 Verilog HDL 语言的重要细节和基本设计方法,并详细介绍了 Verilog 2001 版的主要改进部分。本书重点关注如何应用 Verilog 语言进行数字电路和系统的设计和验证,而不仅仅讲解语法。全书从基本概念讲起,并逐渐过渡到编程语言接口以及逻辑综合等高级主题。书中的内容全部符合 Verilog HDL IEEE 1364-2001 标准。

本书适合电子、计算机、自动控制等专业的学习数字电路设计的大学本科高年级学生阅读,也适合数字系统设计工程师和已具有多年 Verilog 设计工作经验的资深工程师参考。

Authorized translation from the English language edition, entitled VERILOG HDL: A GUIDE TO DIGITAL DESIGN AND SYNTHESIS, SECOND EDITION, 9780130449115 by Samir Palnitkar, published by Pearson Education, Inc, publishing as Prentice Hall PTR, Copyright © 2003 by Sun Microsystems, Inc.

All rights reserved. No part of this book may be reproduced or transmitted in any form or by any means, electronic or mechanical, including photocopying, recording or by any information storage retrieval system, without permission from Pearson Education, Inc.

CHINESE SIMPLIFIED language edition published by PEARSON EDUCATION ASIA LTD., and PUBLISHING HOUSE OF ELECTRONICS INDUSTRY Copyright © 2009.

本书中文简体字版专有出版权由 Pearson Education (培生教育出版集团)授予电子工业出版社。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书贴有 Pearson Education (培生教育出版集团)激光防伪标签,无标签者不得销售。

版权贸易合同登记号 图字:01-2003-1047

### 图书在版编目(CIP)数据

Verilog HDL 数字设计与综合:第2版 / (美)帕尔尼卡(Palnitkar, S.)著;夏宇闻等译.

北京:电子工业出版社,2009.7

(国外电子与通信教材系列)

书名原文:Verilog HDL: A Guide to Digital Design and Synthesis, Second Edition

ISBN 978-7-121-08947-3

I. V… II. ①帕… ②夏… III. 硬件描述语言, Verilog HDL-程序设计-教材 IV. TP312

中国版本图书馆CIP数据核字(2009)第089188号

责任编辑:马 岚

印 刷:北京智力达印刷有限公司

装 订:北京中新伟业印刷有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编:100036

开 本:787×1092 1/16 印张:20.25 字数:518千字

印 次:2009年7月第1次印刷

定 价:32.00元

凡所购买电子工业出版社的图书有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

## 序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。


我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授

“国外电子与通信教材系列”出版委员会主任

## 出版说明

进入21世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间,我社先后从世界著名出版公司引进出版了40余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研部门中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择和自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为作好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

## 教材出版委员会

|     |                              |   |
|-----|------------------------------|---|
| 主任  | 吴佑寿                          | 中国工程院院士、清华大学教授  |
| 副主任 | 林金桐                          | 北京邮电大学校长、教授、博士生导师   |
|     | 杨千里                          | 总参通信部副部长，中国电子学会会士、副理事长<br>中国通信学会常务理事、博士生导师                                    |
| 委员  | 林孝康                          | 清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长<br>教育部电子信息科学与工程类专业教学指导分委员会委员                 |
|     | 徐安士                          | 北京大学教授、博士生导师、电子学系主任   |
|     | 樊昌信                          | 西安电子科技大学教授、博士生导师<br>中国通信学会理事、IEEE 会士  |
|     | 程时昕                          | 东南大学教授、博士生导师  |
|     | 郁道银                          | 天津大学副校长、教授、博士生导师<br>教育部电子信息科学与工程类专业教学指导分委员会委员                                 |
|     | 阮秋琦                          | 北京交通大学教授、博士生导师<br>计算机与信息技术学院院长、信息科学研究所所长<br>国务院学位委员会学科评议组成员                   |
|     | 张晓林                          | 北京航空航天大学教授、博士生导师、电子信息工程学院院长<br>教育部电子信息科学与电气信息类基础课程教学指导分委员会副主任委员<br>中国电子学会常务理事 |
|     | 郑宝玉                          | 南京邮电大学副校长、教授、博士生导师<br>教育部电子信息与电气学科教学指导委员会委员                                   |
|     | 朱世华                          | 西安交通大学副校长、教授、博士生导师<br>教育部电子信息科学与工程类专业教学指导分委员会副主任委员                            |
|     | 彭启琮                          | 电子科技大学教授、博士生导师、通信与信息工程学院院长<br>教育部电子信息科学与电气信息类基础课程教学指导分委员会委员                   |
|     | 毛军发                          | 上海交通大学教授、博士生导师、电子信息与电气工程学院副院长<br>教育部电子信息与电气学科教学指导委员会委员                        |
|     | 赵尔沅                          | 北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任   |
|     | 钟允若                          | 原邮电科学研究院副院长、总工程师  |
|     | 刘 彩                          | 中国通信学会副理事长兼秘书长，教授级高工<br>信息产业部通信科技委副主任   |
|     | 杜振民                          | 电子工业出版社原副社长   |
|     | 王志功                          | 东南大学教授、博士生导师、射频与光电集成电路研究所所长<br>教育部高等学校电子电气基础课程教学指导分委员会主任委员                    |
| 张中兆 | 哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长 |   |
| 范平志 | 西南交通大学教授、博士生导师、信息科学与技术学院院长   |   |

# 关于作者

Samir Palnitkar 目前是美国 Jambo Systems 公司总裁。Jambo Systems 公司是一流的专用集成电路(ASIC)设计和验证服务公司,专门从事高级微处理器、网络和通信芯片的设计服务。Palnitkar 先生曾创办一系列小型的高科技公司。他是 Integrated Intellectual Property 公司的创办人。该公司是一家专用集成电路设计公司,已被 Lattice Semiconductor 公司收购。后来,他创建了电子商务软件公司 Obongo,已被 AOL Time Warner 公司收购。

Palnitkar 先生毕业于位于印度坎普尔市的印度理工学院电气工程系,获得学士学位,后来在美国西雅图的华盛顿大学电气工程系获得硕士学位,接着在美国加州圣何塞州立大学获得 MBA 学位。

Palnitkar 先生目前是数字系统设计领域 Verilog HDL 建模、逻辑综合和基于 EDA 的设计方法学等方面的公认权威。他在设计和验证方面有丰富的工作经验,成功地完成过多种微处理器、专用集成电路和系统的设计。他是第一个使用 Verilog 语言为共享内存、高速缓冲存储器组合(cache coherent)和多处理器体系结构搭建框架的人物。他领导研发了多处理器体系结构(一般称为 UltraSPARC 端口体系结构)。Sun Microsystems 公司在下一代台式机的设计中采用了他研发的这种体系结构。除了 UltraSPARC CPU 以外,他还为许多一流的公司完成过许多不同类型的设计和验证项目。

Palnitkar 先生与一些研发仿真产品的公司有合作关系,是首批试用基于周期仿真的技术的领军人物。他有使用多种 EDA 工具的经验,诸如 Verilog-NC, Synopsys VCS, Specman, Vera, System Verilog, Synopsys, SystemC, Verplex 和 Design Data Management Systems 等。

Palnitkar 先生是三项美国专利的发明人。第一项是分析有限状态机的新方法;第二项是基于周期的仿真技术;第三项是独特的电子商务技术(待批准)。他还发表了几篇技术论文。在业余时间,Palnitkar 先生喜欢板球运动、阅读书籍和环球旅行。



# 序 言

早在 1984 年, Gateway Design Automation 公司就谨慎地开始了 Verilog 硬件描述语言的研发。这种语言得到了集成电路芯片和数字系统设计工程师的广泛认可和普遍采用, 因此已经成为了一项工业标准。Verilog 最初是一种靠仿真环境支持的专利语言, 是第一种能够支持混合层次 (mixed-level) 设计表达方式的语言。这些层次包括数字电路的各种级别的抽象, 即从开关级、门级、RTL 级一直到更高级别的抽象。仿真环境提供了功能强大的统一的方法, 不但能用于数字系统的设计, 还能进行数字系统的测试, 即对正在进行的数字系统设计进行验证。

Verilog 之所以能在市场上得到认可并占据主导地位, 有三个关键的因素。第一个关键因素是, 在 Verilog 语言中引入了编程语言接口 (PLI)。利用 PLI, Verilog 用户可以扩展具有自己的特色的仿真环境。如果用户明白了如何开发 PLI, 并成功地采用 Verilog 扩展了自己的仿真环境, 那么这些用户就能成为真正的 Verilog 赢家。第二个关键因素是, Gateway 公司一直密切注意 ASIC 制造厂商的需求。从 1987 年到 1989 年期间, 公司曾努力与 Motorola, National 和 UTMC 等 ASIC 制造厂商在 Verilog 应用和开发方面加强合作, 这些工作使得 Verilog 在这一领域逐渐占据了主导地位。Gateway 公司认识到, 绝大多数的数字逻辑仿真工作是由 ASIC 芯片的设计者完成的, 这一认识增加了 Verilog 取得成功的机会。随着 ASIC 制造厂商提倡使用 Verilog, Verilog 仿真器逐渐被 ASIC 制造厂商认可, 作为接收设计制造订单时的签字认可测试工具<sup>①</sup>。工业界对 Verilog 的认可, 更进一步使得它在数字逻辑设计领域占据统治地位。最后一个关键因素是, 1987 年 Synopsys 公司引入了以 Verilog 为基础的综合技术, 从而有力地支持了 Verilog 取得成功。Gateway 公司为了让 Verilog 在综合技术方面取得优势, 把其专有的 Verilog 使用权授予了 Synopsys 公司, 仿真和综合技术的结合使得 Verilog 成为硬件设计工程师首选的硬件描述语言。

VHDL (VHSIC Hardware Description Language, 甚高速集成电路硬件描述语言) 的出现, 得到了许多其他 EDA 厂商的强力追捧, 使得 VHDL 很快成为 IEEE 标准, 并因此使 Verilog 在许多公开的场合受到过“排挤”。1995 年, Verilog 也被批准成为 IEEE 1364 标准。并且, 自从 1995 年以来, 根据 Verilog 用户提出的需求, Verilog 做了许多增补。这些增补都已经归入最新推出的 Verilog 标准, IEEE 1364-2001。今天, Verilog 已经成为数字设计的首选语言, 它是综合、验证和布局布线技术的基础。

本书是 Verilog 语言用户的最好的指南, 不但用丰富的实例解释了该语言的许多结构, 还深入到许多应用细节, 如编程语言接口 (PLI) 的开发使用和综合技术等。本书章节安排合理, 循序渐进, 从实际设计工作者的需求的角度来编写, 而不只是讲解一些语法现象。

本书第二版在两个方面具有特色。第一, 包括了 IEEE 1364-2001 标准中所有新增补的内容, 让读者有机会了解有关 Verilog 的最新信息, 提高自己的设计水平。第二, 新增加了一章, 专门介绍高级验证技术, 这些高级验证技术现在已经成为 Verilog 设计方法学整体结构的一部分。对设计

---

① 这里指的是业界认可的测试工具, 用于对设计方的投片委托进行严格的验证, 并由制造方签字认可该设计是正确无误的。如果制造出的芯片不合格, 一切损失将由制造方承担。——译者注

和验证由几百万个门构成的数字系统的 Verilog 用户来说，了解和掌握这些技术是极其关键的。

给用户讲解 Verilog 及其各种设计和验证方法学是一件相当困难并具有挑战意义的工作。手头有这本书，一定能使 Verilog 语言的初学者大大加快学习过程，也能使有经验的 Verilog 老用户很方便地获取 Verilog 新知识。这是一本每个 Verilog 用户手头必备的好书。

Prabhu Goel  
Gateway Design Automation 公司前任总裁

# 前 言

刚开始学习 Verilog HDL 时，我到处寻找能帮助我很快进入 Verilog HDL 用户角色的书。我想参考一些基础数字电路设计范例来学习必要的 Verilog HDL 结构，这样就能自己用 Verilog 语言来设计一些小规模的数字电路并运行仿真。后来，我逐渐积累了一些编写基本 Verilog 模块的经验，并想进一步学习用 Verilog HDL 来设计更复杂一些的电路。当时，我到处打听，希望能搜寻到一本好书，希望能通过阅读这本书而全面了解高级 Verilog 数字系统设计概念，并掌握实际数字电路设计方法学。但是，我一直没有找到合适的书。我是通过经常接触到的 Verilog 产品手册，慢慢地积累了数字电路设计和实际集成电路验证的经验。如果当时手头有一本好的 Verilog 参考书，可以随时翻阅，我的学习进度一定可以大大加快。这个想法促使我编写了本书的第一版。

自从本书第一版发行以来，已经过了 6 年多。在此期间，我完成了各种类型的许多 ASIC 设计和微处理器设计项目，我的设计和验证经验也随之逐渐加深和丰富。同时我也注意到，反映技术发展水平的高级验证方法学和各种设计工具也更加成熟。Verilog HDL 的新标准 IEEE 1364-2001 也已经得到批准。编写本书第二版的目的是增补有关 IEEE 1364-2001 标准的新内容，把最先进的验证方法介绍给 Verilog 用户，并希望新版本能为读者提供更加丰富的学习内容。

本书重点放在内容的宽广度而不是深度上，旨在传授给读者基于 Verilog 的广泛的实用工作知识，使读者能够对基于 Verilog HDL 的设计技术有全面的了解。本书把深入涵盖每个 Verilog 主题的任务留给 Verilog HDL 语言参考手册和各种基于 Verilog 产品的参考手册。

本书虽然应该归属于 Verilog HDL 语法类书籍，但总的来说更应该归属于数字设计类书籍。Verilog HDL 只是一种设计数字电路和系统的工具，认识到这一点是很重要的。Verilog HDL 只是实现我们的最终目的（即数字集成电路芯片）的手段，因此本书强调设计实践的全面知识，而不仅仅只介绍 Verilog HDL 语言方面的知识。基于硬件描述语言的数字电路和系统的设计方法已经逐渐成为工程师们必须掌握的方法，没人能承受无视硬件描述语言所造成的工作损失。

## 读者对象

本书面向的主要对象是 Verilog 的初学者和中级水平的读者。然而，对于 Verilog 高级用户来说，本书涵盖的知识面很广，为这些高级读者提供了一本极好的参考书，能帮助他们理解各种手册和基于 Verilog 产品的培训教材。

关于 Verilog 硬件描述语言的要点，在本书中安排合理、循序渐进。本书从最基本的概念出发，例如，从介绍基于硬件描述语言的设计方法学着手，然后逐渐过渡到高级主题，例如编程语言接口和逻辑综合等。因此本书对专业水平不同的读者都有用，具体解释如下：

- **学习数字逻辑设计的大学生**  
本书的第一部分用做 Verilog HDL 逻辑设计课程教学是很合适的。学生们受到书中层次建模的概念、基本 Verilog 结构、建模等技术的熏陶，很快就可以学会编写小型模块和运行仿真的知识。
- **业界的 Verilog 新用户**  
许多公司正在转向用 Verilog 进行设计。本书的第一部分对于想把自己的技术转向基于 HDL

设计的设计师们来说，是完美的入门课程。

- **已经具有 Verilog 基础知识并希望理解高级概念的用户**

本书的第二部分讨论了许多高级概念，诸如用户自定义原语（UDP）、时序仿真、编程语言接口（PLI）和逻辑综合等，这些知识对于正从编写小型 Verilog 模型过渡到较大型设计的研究生来说是必需的。

- **Verilog 专家**

本书涵盖了所有有关 Verilog 的主题，从基本的建模结构一直到高级主题，诸如编程语言接口（PLI）、逻辑综合和高级的验证技术等。对于 Verilog 专家来说，本书是一本唾手可得的参考书，与 IEEE Standard Verilog Hardware Description Language 参考手册相辅相成。

本书包含的材料倾向于专用集成电路（ASIC）的设计方法学，但是本书中所解释的概念完全适用于 FPGA、PAL、总线、线路板和系统的设计。本书为了简化讨论，采用中规模集成电路（MSI）作为例子，但这些概念完全适用于超大规模集成电路（VLSI）的设计。

## 组织结构

本书由三部分组成：

### 第一部分 Verilog 基础知识

这一部分涵盖了 Verilog 初学者编写小型 Verilog 模型和运行仿真所必须掌握的全部资料。注意，本书将门级建模的介绍放在行为级建模之前。之所以这样做，是因为我认为对初学者来说理解门级电路与 Verilog 行为描述之间的一一对应关系是比较容易的。一旦理解了门级建模，初学者就能很容易地理解更高层次的抽象，诸如数据流建模和行为建模，不会把 Verilog HDL 只当成普通的编程语言，而忽略了它是数字设计语言的事实。这样，初学者在一开始就可以建立起 Verilog 是数字电路设计语言的概念。初学者如果一开始就学习行为描述，往往倾向于像编写 C 程序那样来编写 Verilog，有时候看不到自己正在试图用 Verilog 语言来表示硬件电路。第一部分共有 9 章。

### 第二部分 Verilog 高级主题

这一部分包含许多高级概念，对于想从编写小型 Verilog 模型过渡到较大型设计的 Verilog 用户来说，这些概念是必须知道的。本部分覆盖的高级内容包括时序仿真、开关级建模、用户自定义原语（UDP）、编程语言接口（PLI）、逻辑综合和高级验证技术等。第二部分共有 6 章。

### 第三部分 附录

这一部分包含的内容可以作为参考资料使用，包括强度建模、编程语言接口（PLI）子程序清单、形式化语法定义、Verilog 有关问题解答和大型 Verilog 设计举例等。第三部分共有 6 个附录。

## 本书采用的约定

本书用黑体字表示属于 Verilog HDL 的一部分的关键字、系统任务和编译指令，例如 **and**、**nand**、**\$display** 和 **define**。另外，还有两个约定需要说明：

- 本书中凡是用到 Verilog 和 Verilog HDL，都指的是 Hardware Description Language，即 Verilog 硬件描述语言；凡是用到 Verilog 仿真器或仿真器产品的商标，如 Verilog-XL 或 VCS，都指的是基于 Verilog 的仿真器。
- 本书中经常提到的设计人员主要是指数字逻辑设计人员，然而更经常的情况是指 Verilog HDL 的使用者或验证工程师。

# 致 谢

本书的第一版是在许多人的帮助下完成的。为了本书的出版，他们付出了心血。下面列出了那些曾为我编写本书做出过主要贡献的人员：

John Sanguinetti, Stuart Sutherland, Clifford Cummings, Robert Emberley, Ashutosh Mauskar, Jack McKeown, Dr. Arun Somani, Dr. Michael Ciletti, Larry Ke, Sunil Sabat, Cheng-I Huang, Maqsoodul Mannan, Ashok Mehta, Dick Herlein, Rita Glover, Ming-Hwa Wang, Subramanian Ganesan, Sandeep Aggarwal, Albert Lau, Samir Sanghani, Kiran Buch, Anshuman Saha, Bill Fuchs, Babu Chilukuri, Ramana Kalapatapu, Karin Ellison 和 Rachel Borden。

作为本书第二版的致谢辞的开场白，我要再次感谢这些人！

对于本书的第二版，我要特别感谢下面这些人员，他们帮助我完成了审阅的过程，并提供了有价值的反馈意见：

|                   |                         |
|-------------------|-------------------------|
| Anders Nordstrom  | ASIC Consultant         |
| Stefen Boyd       | Boyd Technology         |
| Clifford Cummings | Sunburst Design         |
| Harry Foster      | Verplex System          |
| Yatin Trivedi     | Magma Design Automation |
| Rajeev Madhavan   | Magma Design Automation |
| John Sanguinetti  | Forte Design System     |
| Dr. Arun Somani   | Iowa State University   |
| Michael McNamara  | Verisity Design         |
| Berend Ozceri     | Cisco System            |
| Shrenik Mehta     | Sun Microsystem         |
| Mike Meredith     | Forte Design System     |

我还要感谢下面这些人：

Simucad 公司的 Richard Jones 和 John Williamson，感谢他们提供了免费的 Verilog 仿真器 SILOS 2001。本书附带了包含该仿真器软件的光盘<sup>①</sup>。

Prentice Hall 出版公司的 Greg Doench 和 Sun Microsystem 公司的 Myrna Rivera，感谢他们在本书的出版过程中所给予的帮助。

本书第二版中的有些资料得益于业界同仁的谈话、电子邮件和建议。我已经在书中提及了资料来源，但如果我万一忽略了某人，请一定要接受我的歉意。

Samir Palnikar  
写于加州硅谷

---

① 英文原书附带的光盘未包括在中译本中，而是直接以网站下载方式提供。光盘内容包括免费的 Verilog 仿真器 SILOS 2001 以及本书中所用例子的源代码。有兴趣的读者可以登录华信教育资源网 (<http://www.hxedu.com.cn>) 下载有关内容。——编者注

## 教学支持说明

电子工业出版社已请采用本书作为教材的教师制作了本书的教学用PPT文件,并整理出了习题答案。希望获得这些文档作为教学参考资料的教师请填写如下情况调查表,以确保这些教学辅导材料不被学生获得。

情况调查表如下所示:

### 证 明

兹证明\_\_\_\_\_大学(University)\_\_\_\_\_系/院(Department)\_\_\_\_\_学年/学期(term)开设的\_\_\_\_\_课程,采用\_\_\_\_\_出版社出版的\_\_\_\_\_ (英文原版,影印版或中文版)作为主要教材任课教师为\_\_\_\_\_,学生\_\_\_\_\_个班共\_\_\_\_\_人,年级/程度(Year/Level):\_\_\_\_\_。任课教师需要与本书配套的教师指导手册。

原版书信息:

书名(Title): \_\_\_\_\_

版次(Edition): \_\_\_\_\_ 作者(Author): \_\_\_\_\_ 书号(ISBN) \_\_\_\_\_

姓名(Name): \_\_\_\_\_ 性别(Gender): \_\_\_\_\_ 职称(Title): \_\_\_\_\_

电话1(TEL): \_\_\_\_\_ 电话2(TEL): \_\_\_\_\_

传真(FAX): \_\_\_\_\_ Mobile: \_\_\_\_\_

Email 1: \_\_\_\_\_ Email 2: \_\_\_\_\_

联系地址(Add): \_\_\_\_\_ (该项请用中文填写)

邮编(Zip Code): \_\_\_\_\_

系/院主任: \_\_\_\_\_ (签字)

(系/院办公室章)

\_\_\_\_年\_\_月\_\_日

### 请与我们联系

电子工业出版社高等教育分社  
<http://www.phei.com.cn>  
<http://www.hxedu.com.cn>  
<http://www.huaxin.edu.cn>

北京市万寿路173信箱(100036)  
电话: 010-8825 4555  
传真: 010-8825 4560  
E-mail: [Te\\_service@phei.com.cn](mailto:Te_service@phei.com.cn)

# 目 录

## 第一部分 Verilog 基础知识

|                                |    |
|--------------------------------|----|
| 第 1 章 Verilog HDL 数字设计综述 ..... | 2  |
| 1.1 数字电路 CAD 技术的发展历史 .....     | 2  |
| 1.2 硬件描述语言的出现 .....            | 2  |
| 1.3 典型设计流程 .....               | 3  |
| 1.4 硬件描述语言的意义 .....            | 4  |
| 1.5 Verilog HDL 的优点 .....      | 5  |
| 1.6 硬件描述语言的发展趋势 .....          | 5  |
| 第 2 章 层次建模的概念 .....            | 7  |
| 2.1 设计方法学 .....                | 7  |
| 2.2 四位脉动进位计数器 .....            | 8  |
| 2.3 模块 .....                   | 9  |
| 2.4 模块实例 .....                 | 10 |
| 2.5 逻辑仿真的构成 .....              | 12 |
| 2.6 举例 .....                   | 12 |
| 2.7 小结 .....                   | 15 |
| 2.8 习题 .....                   | 16 |
| 第 3 章 基本概念 .....               | 17 |
| 3.1 词法约定 .....                 | 17 |
| 3.2 数据类型 .....                 | 20 |
| 3.3 系统任务和编译指令 .....            | 25 |
| 3.4 小结 .....                   | 29 |
| 3.5 习题 .....                   | 30 |
| 第 4 章 模块和端口 .....              | 31 |
| 4.1 模块 .....                   | 31 |
| 4.2 端口 .....                   | 33 |
| 4.3 层次命名 .....                 | 38 |
| 4.4 小结 .....                   | 39 |
| 4.5 习题 .....                   | 39 |

|                 |     |
|-----------------|-----|
| 第 5 章 门级建模      | 40  |
| 5.1 门的类型        | 40  |
| 5.2 门延迟         | 50  |
| 5.3 小结          | 54  |
| 5.4 习题          | 55  |
| 第 6 章 数据流建模     | 57  |
| 6.1 连续赋值语句      | 57  |
| 6.2 延迟          | 59  |
| 6.3 表达式、操作符和操作数 | 60  |
| 6.4 操作符类型       | 61  |
| 6.5 举例          | 68  |
| 6.6 小结          | 75  |
| 6.7 习题          | 75  |
| 第 7 章 行为级建模     | 78  |
| 7.1 结构化过程语句     | 78  |
| 7.2 过程赋值语句      | 81  |
| 7.3 时序控制        | 85  |
| 7.4 条件语句        | 90  |
| 7.5 多路分支语句      | 91  |
| 7.6 循环语句        | 93  |
| 7.7 顺序块和并行块     | 96  |
| 7.8 生成块         | 100 |
| 7.9 举例          | 105 |
| 7.10 小结         | 110 |
| 7.11 习题         | 111 |
| 第 8 章 任务和函数     | 114 |
| 8.1 任务和函数的区别    | 114 |
| 8.2 任务          | 115 |
| 8.3 函数          | 119 |
| 8.4 小结          | 123 |
| 8.5 习题          | 124 |
| 第 9 章 实用建模技术    | 125 |
| 9.1 过程连续赋值      | 125 |
| 9.2 改写(覆盖)参数    | 127 |
| 9.3 条件编译和执行     | 129 |
| 9.4 时间尺度        | 132 |



|                   |     |
|-------------------|-----|
| 9.5 常用的系统任务 ..... | 133 |
| 9.6 小结 .....      | 139 |
| 9.7 习题 .....      | 140 |

## 第二部分 Verilog 高级主题

|   |     |
|---|-----|
| <b>第 10 章 时序和延迟</b> .....                 | 144 |
| 10.1 延迟模型的类型 .....                        | 144 |
| 10.2 路径延迟建模 .....                         | 147 |
| 10.3 时序检查 .....                           | 153 |
| 10.4 延迟反标注 .....                          | 155 |
| 10.5 小结 .....                             | 156 |
| 10.6 习题 .....                             | 156 |
| <b>第 11 章 开关级建模</b> .....                 | 158 |
| 11.1 开关级建模元件 .....                        | 158 |
| 11.2 举例 .....                             | 162 |
| 11.3 小结 .....                             | 167 |
| 11.4 习题 .....                             | 167 |
| <b>第 12 章 用户自定义原语</b> .....               | 169 |
| 12.1 UDP 的基础知识 .....                      | 169 |
| 12.2 表示组合逻辑的 UDP .....                    | 171 |
| 12.3 表示时序逻辑的 UDP .....                    | 176 |
| 12.4 UDP 表中的缩写符号 .....                    | 180 |
| 12.5 UDP 设计指南 .....                       | 181 |
| 12.6 小结 .....                             | 181 |
| 12.7 习题 .....                             | 182 |
| <b>第 13 章 编程语言接口</b> .....                | 184 |
| 13.1 PLI 的使用 .....                        | 186 |
| 13.2 PLI 任务的连接和调用 .....                   | 186 |
| 13.3 内部数据表示 .....                         | 188 |
| 13.4 PLI 库子程序 .....                       | 189 |
| 13.5 小结 .....                             | 199 |
| 13.6 习题 .....                             | 200 |
| <b>第 14 章 使用 Verilog HDL 进行逻辑综合</b> ..... | 201 |
| 14.1 什么是逻辑综合 .....                        | 201 |
| 14.2 逻辑综合对数字设计行业的影响 .....                 | 203 |