



普通高等教育“十一五”国家级规划教材



电子信息与电气学科规划教材

EDA技术与VHDL设计

徐志军 王金明 尹廷辉 等编著 王成华 主审



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

普通高等教育“十一五”国家级规划教材
电子信息与电气学科规划教材

EDA 技术与 VHDL 设计

徐志军 王金明 尹廷辉 徐光辉 苏 勇 编著
王成华 主审

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书根据电子类课程课堂教学和实验要求,以提高学生的实践动手能力和工程设计能力为目的,对 EDA 技术和 PLD 设计的相关知识进行了系统和完整的介绍。全书共 10 章,主要内容包括:EDA 技术概述、可编程逻辑器件基础、典型 FPGA/CPLD 的结构与配置、原理图与宏功能模块设计、VHDL 设计输入方式、VHDL 结构与要素、VHDL 基本语句与基本设计、VHDL 设计进阶、数字接口实例及分析、通信算法实例及分析等,附录内容为 EDA 实验系统简介,并提供电子课件和习题解答。本书内容新颖,技术先进,由浅入深,既有关于 EDA 技术、大规模可编程逻辑器件和 VHDL 硬件描述语言的系统介绍,又有丰富的设计应用实例。

本书可作为高等学校电子、通信、雷达、计算机应用、工业自动化、仪器仪表、信号与信息处理等学科本科生或研究生的 EDA 技术或数字系统设计课程的教材和实验指导书,也可作为相关科研人员的技术参考书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

EDA 技术与 VHDL 设计 / 徐志军等编著. —北京:电子工业出版社, 2009.1

(电子信息与电气学科规划教材)

ISBN 978-7-121-07755-5

I. E… II. 徐… III. ①电子电路—电路设计:计算机辅助设计—高等学校—教材②硬件描述语言, VHDL—程序设计—高等学校—教材 IV. TN702 TP312

中国版本图书馆 CIP 数据核字(2008)第 191689 号

责任编辑:王羽佳

印 刷:北京市天竺颖华印刷厂

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编:100036

开 本:787×1092 印张:23.25 字数:595.2 千字

印 次:2009 年 1 月第 1 次印刷

印 数:4 000 册 定价:35.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010) 88258888。

前 言

目前 EDA 技术已经成为电子信息类学生一门重要的专业基础课程,并且在教学、科研,以及大学生电子设计竞赛等赛事中,起着越来越重要的作用,成为电子类本科生及研究生必须掌握的专业基础知识与基本技能。随着教学改革的深入,对 EDA 课程教学的要求也在不断提高,为与 EDA 技术的发展相适应,必须对教学内容进行更新和优化,正是基于以上考虑,我们编写了本教材。

我们认为在 EDA 教学中应注意如下几点。

首先是要明确最基本的教学内容,并突出重点。EDA 技术教学的目的是使学生掌握一种通过软件的方法来高效地完成硬件设计的设计技术,应以培养学生的创新思维和设计思想为主,同时使学生掌握基本的设计工具和设计方法。

其次是要改善教学方法。EDA 教学应主要以引导性教学为主,合理安排理论教学和实验教学的学时比例,使学生能够理论联系实际,提高实践动手能力和工程设计能力。

再次就是要注重教学实效。EDA 课程具有很强的实践性,针对性强的实验应该是教学的重要环节,应格外重视 EDA 实验的质量。

基于以上的认识,我们安排了本书的章节,本书是以 PLD 器件、EDA 设计工具、VHDL 硬件描述语言三方面内容为主线展开的,贯穿其中的则是现代数字设计的新思想、新方法。

全书共 10 章。

第 1 章对 EDA 技术作了综述,解释了有关的概念。第 2 章介绍 PLD 器件的发展、分类,编程工艺及设计流程等。第 3 章具体介绍了典型 FPGA/CPLD 器件的结构与配置。第 4 章介绍集成工具 Quartus II 软件进行设计开发的过程,并介绍了宏功能模块的设计与应用。第 5 章介绍基于 VHDL 语言的设计过程及 VHDL 综合工具的使用方法。第 6 章介绍 VHDL 语言的语法、结构与要素。第 7 章介绍 VHDL 语言的语句及常用组合电路、时序电路的 VHDL 设计。第 8 章结合具体实例介绍用 VHDL 语言进行设计的方法。第 9 章是用 VHDL 语言进行数字接口开发的实例。第 10 章是数字通信用常用算法与模块的设计实例。

本书由徐志军教授主编,并编写第 1、2 章,第 3、4、5 章由王金明副教授编写,第 6、7 章由尹廷辉副教授编写,徐光辉副教授编写了第 8 章,苏勇讲师编写了第 9、10 章,全书由王金明和苏勇统稿。南京航空航天大学的王成华教授审阅了全书,并提出了修改意见和建议,杭州电子科技大学的潘松老师也给予了支持和帮助。

本书是几位老师在多年 EDA 教学经验的基础上精心编写而成的,虽经很大努力,但由于作者水平所限,加之时间仓促,书中错误与疏漏之处在所难免,希望同行和广大读者批评指正。

作 者

目 录

第 1 章 EDA 技术概述	1
1.1 EDA 技术及其发展历程	1
1.2 EDA 技术的特征和优势	3
1.2.1 EDA 技术的基本特征	3
1.2.2 EDA 技术的优势	6
1.3 EDA 设计的目标和流程	7
1.3.1 EDA 技术的实现目标	8
1.3.2 EDA 设计流程	9
1.3.3 数字集成电路的设计	9
1.3.4 模拟集成电路的设计	11
1.4 EDA 技术与 ASIC 设计	12
1.4.1 ASIC 的特点与分类	12
1.4.2 ASIC 的设计方法	13
1.4.3 SoC 设计	16
1.5 硬件描述语言	19
1.5.1 VHDL	19
1.5.2 Verilog HDL	20
1.5.3 ABEL-HDL	21
1.5.4 Verilog HDL 和 VHDL 的比较	21
1.6 EDA 设计工具	22
1.6.1 EDA 设计工具分类	23
1.6.2 EDA 公司与工具介绍	25
1.7 EDA 技术的发展趋势	28
习题 1	30
第 2 章 可编程逻辑器件基础	31
2.1 概述	31
2.1.1 可编程逻辑器件发展历程	31
2.1.2 可编程逻辑器件分类	32
2.1.3 可编程逻辑器件的优势	35
2.1.4 可编程逻辑器件的发展趋势	36
2.2 PLD 器件的基本结构	37
2.2.1 基本结构	37
2.2.2 电路符号	39
2.2.3 PROM	40

2.2.4	PLA	41
2.2.5	PAL	43
2.2.6	GAL	44
2.3	CPLD/FPGA 的结构特点	45
2.3.1	Lattice 公司的 CPLD/FPGA	46
2.3.2	Xilinx 公司的 CPLD/FPGA	48
2.3.3	Altera 和 Actel 公司的 CPLD/FPGA	51
2.3.4	CPLD 和 FPGA 的异同	52
2.4	可编程逻辑器件的基本资源	53
2.4.1	功能单元	53
2.4.2	输入-输出焊盘	54
2.4.3	布线资源	55
2.4.4	片内 RAM	56
2.5	可编程逻辑器件的编程器件	57
2.5.1	熔丝型开关	58
2.5.2	反熔丝型开关	58
2.5.3	浮栅编程器件	59
2.5.4	基于 SRAM 的编程器件	62
2.6	可编程逻辑器件的设计与开发	62
2.6.1	CPLD/FPGA 设计流程	62
2.6.2	CPLD/FPGA 开发工具	65
2.6.3	CPLD/FPGA 的应用选择	67
2.7	可编程逻辑器件的测试技术	70
2.7.1	边界扫描测试原理	71
2.7.2	IEEE 1149.1 标准	71
2.7.3	边界扫描策略及相关工具	75
	习题 2	76
第 3 章	典型 FPGA/CPLD 的结构与配置	77
3.1	Stratix 高端 FPGA 系列	77
3.1.1	Stratix 器件	77
3.1.2	Stratix II 器件	80
3.2	Cyclone 低成本 FPGA 系列	83
3.2.1	Cyclone 器件	83
3.2.2	Cyclone II 器件	88
3.3	ACEX 1K 器件	89
3.4	典型 CPLD 器件	94
3.4.1	MAX II 器件	94
3.4.2	MAX 7000 器件	95
3.5	FPGA/CPLD 的配置	99

3.5.1	CPLD 器件的配置	100
3.5.2	FPGA 器件的配置	101
习题 3		106
第 4 章	原理图与宏功能模块设计	107
4.1	Quartus II 原理图设计	107
4.1.1	半加器原理图输入	107
4.1.2	半加器编译	110
4.1.3	半加器仿真	112
4.1.4	全加器设计与仿真	114
4.2	Quartus II 的优化设置	116
4.2.1	Setting 设置	116
4.2.2	分析与综合设置	117
4.2.3	优化布局布线	118
4.2.4	使用设计助手检查设计可靠性	124
4.3	Quartus II 的时序分析	126
4.3.1	时序设置与分析	126
4.3.2	时序逼近	129
4.4	宏功能模块设计	132
4.4.1	Megafunctions 库	132
4.4.2	Maxplus2 库	142
4.4.3	Primitives 库	143
习题 4		145
第 5 章	VHDL 设计输入方式	148
5.1	Quartus II 的 VHDL 输入设计	148
5.1.1	创建工程文件	148
5.1.2	编译	150
5.1.3	仿真	152
5.2	Synplify Pro 的 VHDL 输入设计	154
5.2.1	用 Synplify Pro 综合的过程	155
5.2.2	Synplify Pro 与 Quartus II 的接口	159
5.3	Synplify 的 VHDL 输入设计	159
习题 5		163
第 6 章	VHDL 结构与要素	164
6.1	实体	165
6.1.1	类属参数说明	165
6.1.2	端口说明	166
6.1.3	实体描述举例	168
6.2	结构体	168
6.2.1	结构体的命名	169

6.2.2	结构体信号定义语句	169
6.2.3	结构体功能描述语句	170
6.2.4	结构体描述方法	170
6.3	VHDL 库	172
6.3.1	库的种类	173
6.3.2	库的用法	174
6.4	VHDL 程序包	175
6.4.1	程序包组成和格式	176
6.4.2	VHDL 标准程序包	177
6.5	配置	177
6.5.1	默认配置	178
6.5.2	结构体的配置	179
6.6	VHDL 文字规则	182
6.6.1	标识符	182
6.6.2	数字	183
6.6.3	字符串	183
6.7	VHDL 数据类型	184
6.7.1	预定义数据类型	184
6.7.2	自定义数据类型	186
6.7.3	用户自定义的子类型	189
6.7.4	数据类型的转换	189
6.8	VHDL 操作符	191
6.8.1	逻辑操作符	191
6.8.2	关系操作符	192
6.8.3	算术运算符	192
6.8.4	并置操作符	194
6.8.5	运算符重载	194
6.9	数据对象	195
6.9.1	常量	195
6.9.2	变量	196
习题 6		198
第 7 章	VHDL 基本语句与基本设计	200
7.1	顺序语句	200
7.1.1	赋值语句	200
7.1.2	IF 语句	200
7.1.3	CASE 语句	203
7.1.4	LOOP 语句	204
7.1.5	NEXT 语句	206
7.1.6	EXIT 语句	207

7.1.7	WAIT 语句	208
7.1.8	子程序调用语句	209
7.2	并行语句	211
7.2.1	并行信号赋值语句	211
7.2.2	进程语句	214
7.2.3	并行过程调用语句	215
7.2.4	元器件例化语句	216
7.2.5	生成语句	218
7.3	VHDL 组合逻辑电路设计	222
7.4	VHDL 时序逻辑电路设计	227
7.4.1	触发器	228
7.4.2	寄存器	229
7.4.3	计数器	230
7.4.4	分频器	232
习题 7		234
第 8 章	VHDL 设计进阶	236
8.1	VHDL 行为描述方式	236
8.2	VHDL 结构化描述方式	238
8.3	VHDL RTL 描述方式	241
8.4	有限状态机 (FSM) 设计	243
8.4.1	Moore 和 Mealy 状态机的选择	243
8.4.2	有限状态机的描述方式	244
8.4.3	有限状态机的同步和复位	253
8.4.4	改进的 Moore 型有限状态机	260
8.4.5	小结	265
习题 8		265
第 9 章	数字接口实例及分析	268
9.1	ST-BUS 总线接口设计	268
9.1.1	ST-BUS 总线时序关系	268
9.1.2	ST-BUS 总线接口实例	270
9.2	数字复接分接接口技术及设计	274
9.2.1	数字复接分接接口技术原理	276
9.2.2	同步数字复接分接接口设计实例	277
9.3	I ² C 接口设计	284
9.3.1	I ² C 总线工作原理	284
9.3.2	I ² C 总线接口设计实例	287
9.4	Uart 控制器设计	293
9.4.1	Uart 控制器原理	294
9.4.2	Uart 控制器部分模块代码	297

习题 9	307
第 10 章 通信算法实例及分析	308
10.1 伪随机序列的产生、检测设计	308
10.1.1 m 序列的产生	308
10.1.2 m 序列的性质	309
10.1.3 m 序列发生器的 VHDL 设计	309
10.1.4 m 序列检测电路的 VHDL 设计	311
10.2 比特同步设计	316
10.2.1 锁相功能的自同步法原理	316
10.2.2 锁相比特同步的 EDA 实现方法	317
10.3 基带差分编码设计	326
10.3.1 PSK 调制和差分编码原理	327
10.3.2 PSK 差分编码设计	330
10.4 FIR 滤波器设计	337
10.4.1 FIR 滤波器简介	337
10.4.2 使用 MATLAB 设计 FIR 滤波器	338
10.4.3 FIR 滤波器的 FPGA 普通设计	340
10.4.4 FIR 滤波器的并行 FPGA 优化设计	342
习题 10	349
附录 A EDA 实验系统简介	350
参考文献	359

第1章 EDA 技术概述

信息社会的发展离不开集成电路，现代电子产品在性能提高、复杂度增大的同时，价格却一直呈下降趋势，而且产品更新换代的速度也越来越快。当前集成电路正朝着速度快、容量大、体积小、功耗低的方向发展，实现这种进步的主要原因就是生产制造技术和电子设计技术的发展。前者以微细加工技术为代表，目前已进展到超深亚微米阶段，可以在几平方厘米的芯片上集成上亿个晶体管；后者的核心就是 EDA 技术，目前已经渗透到电子产品设计的各个环节，成为电子学领域的重要学科，形成了一个独立的产业。

没有 EDA 技术的支持，想要完成上述超大规模集成电路的设计制造是不可想象的，反过来，生产制造技术的不断进步又必将对 EDA 技术提出新的要求。本章将简要回顾电子设计技术的发展历程，主要介绍 EDA 基本概念、EDA 技术的实现目标、EDA 设计流程和设计工具、EDA 技术的发展趋势和所面临的挑战。

1.1 EDA 技术及其发展历程

EDA 是电子设计自动化（Electronic Design Automation）的英文缩写，是随着集成电路和计算机技术飞速发展应运而生的一种快速、有效、高级的电子设计自动化工具。换句话说，EDA 就是立足于计算机工作平台而开发出来的一整套先进的电子设计软件工具。EDA 工具融合了应用电子技术、计算机技术和智能化技术的最新成果，主要进行三方面的辅助设计工作：集成电路（IC）设计、电子电路设计及印制电路板（PCB）设计。采用 EDA 技术，用计算机进行模拟、检验、布图和测试，不但能大大减轻人工劳动强度，缩短设计周期，提高设计的可靠性，而且可以在产品生产之前进行各种设计方案的比较、参数的优选，从而提高设计的质量。

EDA 技术的发展历程同大规模集成电路技术、计算机技术、可编程逻辑器件，以及电子设计技术和工艺技术的发展是同步的。回顾 30 多年来电子技术的发展历程，可以将电子设计自动化技术大致分为三个发展阶段，如图 1.1 所示。

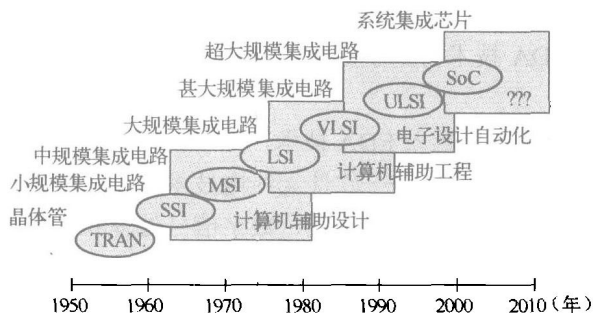


图 1.1 EDA 技术的不同发展阶段

20 世纪 70 年代到 80 年代初为 CAD 阶段,也是 EDA 技术发展的初级阶段。这一阶段由于受到计算机的运行速度、存储量和图形功能等方面的限制,电子 CAD 和 EDA 技术没有形成系统,仅是一些孤立的软件程序。这些软件程序在逻辑仿真、印制电路板(PCB)布局布线和 IC 版图编辑等方面取代了设计人员烦琐的手工计算和操作,大大提高了电子系统和集成电路设计的效率和可靠性,从而产生了计算机辅助设计的概念。但这些软件一般只有简单的人机交互能力,能处理的电路规模不是很大,计算和绘图的速度都受到限制,而且由于没有采用统一的数据库管理技术,程序之间的数据传输和交换也不方便。

20 世纪 80 年代中后期为 CAE 阶段,也是 EDA 技术发展的中级阶段。这一阶段计算机与集成电路技术得到了高速发展,CAD 软件主要用来实现模拟与数字电路仿真、集成电路的布局布线、IC 版图参数提取与验证、印制电路板的布图与检验、设计文档制作等各设计阶段的自动设计。将这些工具软件集成为一个有机的 EDA 系统,在工作站或超级微机上运行,它具有直观、友好的图形界面,可以用电原理图的形式输入,以图形菜单的方式选择各种仿真工具和不同的模拟功能。每个工具软件都有自己的元器件库,工具之间有统一的数据库进行数据存放、传输和管理。与初期的 CAD 相比,这一阶段的软件除了能进行纯粹的图形绘制功能外,又增加了电路功能设计和结构设计,并且通过电气连接网络表将两者结合在一起,以实现工程设计,这就是计算机辅助工程(CAE, Computer Aided Engineering)的概念。

20 世纪 90 年代以后是设计自动化阶段,也是 EDA 技术发展的高级阶段。这个时期微电子技术以惊人的速度发展,一个芯片上可以集成几千万只晶体管,超高速数字集成电路的工作速率已经达到 10Gb/s,射频集成电路的最高工作频率已超过 6GHz,电子系统朝着多功能、高速度、智能化的趋势发展。例如,数字声广播(DAB)与音响系统、高清晰度电视(HDTV)、多媒体信息处理与传播、光通信等电子系统,它们对集成电路和专用集成电路(ASIC)的容量、速度、频带等都提出了更高的要求,这种高难度的 IC 要在短时间内正确的设计成功,必须将 EDA 技术提高到一个更高的水平。另一方面,随着集成度的提高,一个复杂的电子系统可以在一个集成电路芯片上实现,这就要求 EDA 系统能够从电子系统的功能和行为描述开始,综合设计出逻辑电路,并自动地映射到可供生产的 IC 版图,这一过程称为集成电路的高级设计。因此 20 世纪 90 年代后的 EDA 系统真正具有了自动化设计能力,EDA 技术被推向成熟和实用,用户只要给出电路的性能指标要求,EDA 系统就能对电路结构和参数进行自动化处理和综合,寻找最佳设计方案,通过自动布局布线功能将电路直接形成集成电路的版图,并对版图的面积及电路延时特性进行优化处理。

进入 21 世纪以后,EDA 技术得到了更大的发展,开始步入了一个崭新的时期,突出地表现在以下几个方面。

① 电子技术各个领域全方位融入 EDA 技术,除了日益成熟的数字技术外,传统的电路系统设计建模理念发生了重大的变化——软件无线电技术崛起、模拟电路硬件描述语言的表达和设计标准化、在系统可编程模拟器件出现、数字信号处理和图像处理的全硬件实现方案推出、软硬件技术进一步融合等。

② IP (Intellectual Property, 知识产权)核在电子产业的产业领域、技术领域和设计领域得到了广泛应用,基于 IP 核的 SoC (System on a Chip, 片上系统)高效低成本设计技术趋向成熟,使电子设计成果以自主知识产权的方式得以明确表达和确认成为可能。

③ 在 FPGA (Field Programmable Gate Array, 现场可编程门阵列) 实现 DSP (数字信号处理) 应用成为可能, 用纯数字逻辑进行 DSP 模块的设计, 使得高速 DSP 实现成为现实, 并有力地推动了软件无线电技术的实用化。基于 FPGA 的 DSP 技术为高速数字信号处理算法提供了实现途径。

④ 嵌入式微处理器软核的出现, 更大规模的 FPGA/CPLD 器件的不断推出, 使得 SoPC (System on a Programmable Chip, 可编程片上系统) 步入了大规模应用阶段, 在一片 FPGA 芯片中实现一个完备的数字信号处理系统成为可能。

⑤ 在仿真和设计两方面支持标准硬件描述语言的 EDA 软件不断推出, 系统级、行为验证级硬件描述语言的出现 (如 System C) 使得复杂电子系统的设计和验证趋于简单。

⑥ EDA 技术使得电子领域各学科的界限更加模糊、更加相互包容和渗透, 如模拟与数字、软件与硬件、系统与器件、ASIC 与 FPGA、行为与结构等的基于 EDA 工具的 ASIC 设计标准单元已涵盖大规模电子系统及 IP 核模块。

EDA 技术为现代电子学理论和设计理念的表达与实现提供了可能性。在硬件实现方面, EDA 技术融合了大规模集成电路制造技术、IC 版图设计技术、ASIC 测试和封装技术、FPGA/CPLD 编程下载技术、自动测试技术等; 在工程实现方面, EDA 技术融合了计算机辅助设计 (CAD)、计算机辅助制造 (CAM)、计算机辅助测试 (CAT)、计算机辅助工程 (CAE) 技术及多种计算机语言的设计概念; 而在现代电子学方面, EDA 技术则容纳了更多的内容, 如电路基础理论、数字信号处理技术、数字系统建模、优化设计技术等。因此, 现代 EDA 技术已经不是某一学科的分支或某种新的技能技术, 而应该是一门综合性学科。它融合多学科于一体, 又渗透于各学科之中, 打破了软件与硬件间的壁垒, 使计算机的软件技术与硬件实现、设计效率和产品性能合二为一, 它代表了现代电子设计技术和应用技术的发展方向。

1.2 EDA 技术的特征和优势

在现代电子设计领域, EDA 技术已经成为电子系统设计的重要手段。无论是设计数字系统还是集成电路芯片, 其设计作业的复杂程度都在不断增加, 仅仅依靠手工进行设计已经不能满足要求, 所有的设计工作都需要在计算机上借助于 EDA 软件工具进行。在 EDA 软件的支持下, 设计者只需完成对系统功能的描述, 就可以由计算机软件进行处理, 得到设计结果, 修改设计如同修改软件一样方便。利用 EDA 设计工具, 设计者可以预知设计结果, 减少设计的盲目性, 极大地提高了设计的效率。

1.2.1 EDA 技术的基本特征

现代 EDA 技术的基本特征是采用高级语言描述, 具有系统级仿真和综合能力, 具有开放式的设计环境, 具有丰富的元器件模型库等。EDA 技术就是依赖功能强大的计算机, 在 EDA 工具软件的平台上, 对以硬件描述语言 HDL (Hardware Description Language) 为系统逻辑描述手段完成的设计文件, 自动完成逻辑编译、逻辑化简、逻辑分割、逻辑综合、布局布线和仿真测试, 直至实现既定的电子线路系统功能。EDA 技术使得设计者的工作仅限于利用软件的方式, 即利用硬件描述语言和 EDA 软件来完成对系统硬件功能的实现。

1. 硬件描述语言设计输入

用硬件描述语言进行电路与系统的设计是当前 EDA 技术的一个重要特征, 硬件描述语言输入是现代 EDA 系统的主要输入方式。统计资料表明, 在硬件描述语言和原理图两种输入方式中, 前者约占 70% 以上, 并且这个趋势还在继续增长。与传统的原理图输入设计方法相比, 硬件描述语言更适合于规模日益增大的电子系统, 它还是进行逻辑综合优化的重要工具。硬件描述语言使得设计者在比较抽象的层次上描述设计的结构和内部特征, 其突出优点是: 语言的公开可利用性, 设计与工艺的无关性, 宽范围的描述能力, 便于组织大规模系统的设计, 便于设计的复用和继承等。

2. “自顶向下”设计方法

近 10 年来, 电子系统的设计方法发生了很大的变化。过去, 电子产品设计的基本思路一直是先选用标准通用集成电路芯片, 再由这些芯片和其他元器件自下而上地构成电路、子系统和系统。这样设计出的电子系统所用元器件的种类和数量均较多、体积功耗大、可靠性差。随着集成电路技术的不断进步, 半导体集成电路也由早期的单元集成、部件电路集成, 发展到整机电路集成和系统电路集成。电子系统的设计方法也由过去的集成电路厂家提供通用芯片, 整机系统用户采用这些芯片组成电子系统的 Bottom-up (自底向上) 设计方法改变为一种新的 Top-down (自顶向下) 设计方法。在这种新的设计方法中, 由整机系统用户对整个系统进行方案设计和功能划分, 系统的关键电路用一片或几片专用集成电路 ASIC 来实现, 而且这些专用集成电路是由系统和电路设计师亲自参与设计的, 直至完成电路到芯片版图的设计, 再交由 IC 工厂投片加工, 或者用可编程 ASIC (CPLD 和 FPGA) 现场编程实现。图 1.2 所示为电子系统的两种不同的设计步骤。

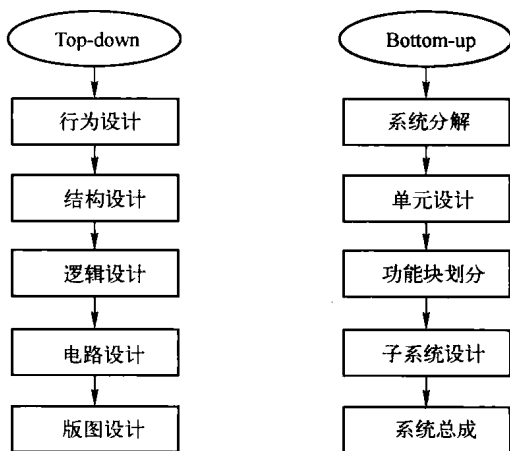


图 1.2 “自顶向下”与“自底向上”设计

“自顶向下”法是一种概念驱动的设计方法。该方法要求在整个设计过程中尽量运用概念（即抽象）去描述和分析设计对象, 而不要过早地考虑实现该设计的具体电路、元器件和工艺, 以便抓住主要矛盾, 避免纠缠在具体细节上, 这样才能控制住设计的复杂性。整个设计在概念上的演化从顶层到底层应当逐步由概括到展开、由粗略到精细。只有当整个设计在

概念上得到验证与优化后,才能考虑“采用什么电路、元器件和工艺去实现该设计”这类具体问题。

在进行“自顶向下”的设计时,首先从系统级设计入手,在顶层进行功能方框图的划分和结构设计;在方框图一级进行仿真、纠错,并用硬件描述语言对高层次的系统行为进行描述;在功能一级进行验证,然后用逻辑综合优化工具生成具体的门级逻辑电路的网表,其对应的物理实现级可以是印制电路板或专用集成电路。而“自底向上”的设计方法一般是在系统划分和分解的基础上先进行单元设计,在单元的精心设计后逐步向上进行功能块设计,然后再进行子系统的设计,最后完成系统的总成设计。“自顶向下”的设计方法有利于在早期发现结构设计中的错误,提高设计的一次成功率,因而在现代 EDA 系统中被广泛采用。

3. 逻辑综合与优化

逻辑综合是 20 世纪 90 年代电子学领域兴起的一种新的设计方法,是以系统级设计为核心的高层次设计。逻辑综合是将最新的算法与工程界多年积累的设计经验结合起来,自动地将用真值表、状态图或 VHDL 硬件描述语言等所描述的数字系统转化为满足设计性能指标要求的逻辑电路,并对电路进行速度、面积等方面的优化。

逻辑综合的特点是将高层次的系统行为设计自动翻译成门级逻辑的电路描述,做到了设计与工艺的相互独立。逻辑综合的作用是根据一个系统的逻辑功能与性能的要求,在一个包含众多结构、功能和性能均已知的逻辑元器件的逻辑单元库的支持下,寻找出一个逻辑网络结构的最佳(至少是较佳的)实现方案。

逻辑综合的过程主要包含以下两个方面。

① 逻辑结构的生成与优化:主要是进行逻辑化简与优化,达到尽可能地用较少的元器件和连线形成一个逻辑网络结构(逻辑图),满足系统逻辑功能的要求。

② 逻辑网络的性能优化:利用给定的逻辑单元库,对已生成的逻辑网络进行元器件配置,进而估算实现该逻辑网络的芯片的性能与成本。性能主要指芯片的速度,成本主要指芯片的面积与功耗。速度与面积或速度与功耗是矛盾的。这里有一步,允许使用者对速度与面积或速度与功耗相矛盾的指标进行性能与成本的折中,以确定合适的元器件配置,完成最终的、符合要求的逻辑网络结构。

4. 开放性和标准化

开放式的设计环境也称为框架结构(Framework)。框架是一种软件平台结构,它在 EDA 系统中负责协调设计过程和管理设计数据,实现数据与工具的双向流动,为 EDA 工具提供合适的操作环境。框架结构的核心是可以提供与硬件平台无关的图形用户界面,工具之间的通信、设计数据和设计流程的管理等,以及各种与数据库相关的服务项目。

任何一个 EDA 系统只要建立了一个符合标准的开放式框架结构,就可以接纳其他厂商的 EDA 工具一起进行设计工作。框架结构的出现,使国际上许多优秀的 EDA 工具可以合并到一个统一的计算机平台上,成为一个完整的 EDA 系统,充分发挥每个设计工具的技术优势,实现资源共享。在这种环境下,设计者可以更有效地运用各种工具,提高设计质量和效率。

近年来,随着硬件描述语言等设计数据格式的逐步标准化,不同设计风格和应用的要求

导致各具特色的 EDA 工具被集成在同一个工作站上,从而使 EDA 框架标准化。新的 EDA 系统不仅能够实现高层次的自动逻辑综合、版图综合和测试码生成,而且可以使各个仿真器对同一个设计进行协同仿真,从而进一步提高了 EDA 系统的工作效率和设计的正确性。

5. 库

EDA 工具必须配有丰富的库 (Library),包括元器件图形符号库、元器件模型库、工艺参数库、标准单元库、可复用的电路模块库、IP 库等,才能够具有强大的设计能力和较高的设计效率。

在电路设计的每个阶段,EDA 系统需要各种不同层次、不同种类的元器件模型库的支持。例如,原理图输入时需要元器件外形库,逻辑仿真时需要逻辑单元的功能模型库,电路仿真时需要模拟单元和器件的模型库,版图生成时需要需要适应不同层次和不同工艺的底层版图库,测试综合时需要各种测试向量库,等等。每一种库又按其层次分为不同层次的单元或元素库,例如,逻辑仿真的库又按照行为级、寄存器级和门级分别设库。而 VHDL 语言输入所需的库则更为庞大和齐全,几乎包括了上述所有库的内容。各种模型库的规模和功能是衡量 EDA 工具优劣的一个重要标志。

1.2.2 EDA 技术的优势

传统的数字系统设计一般是采用搭“积木块”的手工设计方式,即由元器件搭成电路板,由电路板搭成电子系统。数字系统最初的“积木块”是标准的集成电路,如 74/54 系列 (TTL)、4000/4500 系列 (CMOS) 芯片和一些固定功能的大规模集成电路。在设计数字电路时,一般先按照数字系统的具体功能要求进行功能划分,然后对每个子模块画出逻辑真值表和状态转换真值表,用卡诺图进行手工逻辑化简和状态化简,写出布尔表达式,画出相应的逻辑线路图,再据此选择合适的器件,并按照器件推荐的电路设计电路板,最后进行实测与调试。

手工设计方法有很多缺点:如对于复杂电路的设计,调试十分困难;对设计过程中出现的错误,查找和修改十分不便;设计过程中产生大量文档,不易管理;只有在设计出样机或生产出芯片后才能进行实测;等等。

相比之下,采用 EDA 技术进行电子系统的设计有着很大的优势。

(1) 采用硬件描述语言,便于复杂系统的设计

从电子设计方法学来看,EDA 技术的最大优势是能够将所有的设计环节纳入统一的自顶向下的设计方案中。用 HDL 对数字电子系统进行结构描述、功能描述和行为描述,从而可以在电子设计的各个阶段和各个层进行计算机模拟验证,保证了设计过程的正确性,降低了设计成本,缩短了设计周期。此外,某些硬件描述语言(如 VHDL)也是文档型的语言,可以极大地简化设计文档的管理。

(2) 强大的系统建模和电路仿真功能

EDA 技术中最为瞩目的功能是日益强大的仿真测试技术。EDA 仿真测试技术只需通过计算机就能对所设计的电子系统进行各种不同层次的性能测试和逻辑仿真,在实际系统完成后,还能对系统上的目标器件进行边界扫描测试,极大地提高了大规模电子系统的设计自动化程度。

(3) 具有自主知识产权

无论传统的应用电子系统设计得如何完美,使用了多么先进的功能部件,都掩盖不了一个无情的事实,即该系统对于设计者来说,没有任何的知识产权可言。因为系统中的关键器件往往并非出自设计者之手,这将导致该系统在许多情况下的应用直接受到限制,而且这种情况有时是致命的(如系统中某些关键器件失去供货来源、应用于军事电子装备中的关键器件等)。基于 EDA 技术的设计则不同,由于用 HDL 表达的设计在实现目标方面有很大的可选性,它既可以用不同来源的 FPGA 器件实现,也可以直接以 ASIC 来实现,设计者拥有完全的自主权,再也不用受制于人。

(4) 开发技术的标准化和规范化

传统的电子设计方法至今没有任何标准规范加以约束,设计效率低,系统性能差,开发成本高,市场竞争能力弱。EDA 技术的设计语言是标准化的,不会由于设计对象的不同而改变;EDA 开发工具是规范化的,它支持任何标准化的设计语言;EDA 技术的设计成果是通用性的,IP 核具有规范的接口协议;良好的可移植性与可测试性,为系统开发提供了可靠的保证。

(5) 全方位地利用计算机的自动设计、仿真和测试技术

EDA 不但在整个设计流程上充分利用了计算机的自动设计能力,在各个设计层次上利用计算机完成不同内容的仿真模拟,而且在系统板设计结束后仍可利用计算机对硬件系统进行完整的测试。对于传统的设计方法,如单片机仿真器的使用,仅仅只能在最后完成的系统上进行局部的软件仿真调试,在整个设计的中间过程中则是无能为力的。至于硬件系统测试,由于现在的许多系统主板不但层数多,而且许多器件都是 BGA (Ball-Grid Array) 封装,所有引脚都在芯片的底面,焊接后普通的仪器仪表无法接触到所需要的信号点,因此无法测试。

(6) 对设计者的硬件知识和硬件经验要求低

传统的电子设计对于电子工程师的要求似乎很高:在电子技术理论和设计实际方面必须是行家;不但应该是软件高手,同时还是经验丰富的硬件设计能工巧匠;必须熟悉针对不同单片机或 DSP 器件开发系统的使用方法和性能,还必须知道许多器件的封装形式和电气特性,知道不同的在线测试仪表的使用方法和性能指标;要熟练掌握大量的与设计理论和优化技术毫无关系的技能技巧,不得不事无巨细,事必躬亲。

所有这一切显然不符合现代电子技术的发展需求,首先不符合快速换代的产品的市场要求,不符合需求巨大的人才市场的要求。EDA 技术的标准化和 HDL 设计语言与设计平台对具体硬件的无关性,使设计者能更大程度地将自己的才能和创造力集中在设计项目性能的提高和成本的降低上,而将更具体的硬件实现工作交给专业部门来完成。显然,高技术人才比经验性人才的培养效率要高得多。

1.3 EDA 设计的目标和流程

EDA 技术的范畴应包括电子工程师进行产品开发的全过程,以及电子产品生产的全过程。从期望由计算机提供的各种辅助工作。从一个角度来看,EDA 技术可粗略分为系统级、电路级和物理实现级三个层次的辅助设计过程;从另一个角度来看,EDA 技术应包括电子电路设计的各个领域,即从低频电路到高频电路、从线性电路到非线性电路、从模拟电路到数字电路、从分立电路到集成电路的全部设计过程。EDA 技术的范畴如图 1.3 所示。