

TURING

高等院校计算机教材系列

数字逻辑

吴继娟 编著



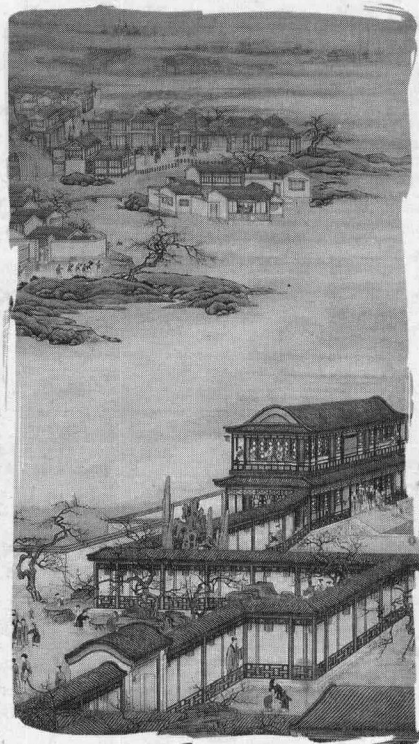
人民邮电出版社
POSTS & TELECOM PRESS

TURING

高等院校计算机教材系列

数字逻辑

吴继娟 编著



人民邮电出版社
北京

人民邮电出版社

计算机专业

图书在版编目(CIP)数据

数字逻辑/吴继娟编著;—北京:人民邮电出版社,
2008.12

(高等院校计算机教材系列)

ISBN 978-7-115-18695-9

I. 数… II. 吴… III. 数字逻辑—高等学校—教材
IV. TP302.2

中国版本图书馆CIP数据核字(2008)第128080号

内 容 提 要

本书系统地讲述了数字逻辑电路的基本概念、分析方法和设计原理。全书共分7章,重点讨论了组合逻辑电路和各类时序逻辑电路的分析与设计方法,特别注重中规模器件(如全加器、译码器、编码器、数据选择器、数据比较器、存储器、计数器和寄存器等)的应用问题。此外还对可编程逻辑器件PAL、GAL和FPGA做了简单的介绍。

本书可作为高等院校计算机、通信、电子工程和自动化等相关专业的教材,也可作为相关专业工程技术人员参考书。

高等院校计算机教材系列

数字逻辑

◆ 编 著 吴继娟

责任编辑 杨海玲

◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街14号

邮编 100061 电子函件 315@ptpress.com.cn

网址 <http://www.ptpress.com.cn>

北京顺义振华印刷厂印刷

◆ 开本: 800×1000 1/16

印张: 16.5

字数: 396千字

2008年12月第1版

印数: 1-4 000册

2008年12月北京第1次印刷

ISBN 978-7-115-18695-9/TP

定价: 29.00元

读者服务热线: (010) 88593802 印装质量热线: (010) 67129223

反盗版热线: (010) 67171154

前 言

“数字逻辑”是计算机以及相关专业本科生的一门重要的硬件基础课程，理论性和实践性都很强，尤其强调工程应用。它是“计算机组成原理”课的主要先导课程，是计算机及其应用专业关于计算机体系结构方面4门主干课程（数字逻辑、计算机组成原理、微机与接口技术、计算机系统结构）的第一门课程。

现代科学技术的发展速度真可谓一日千里，电子器件每5年淘汰40%，新理论、新发现从提出到实际应用的周期大大缩短。就数字逻辑器件的功能和使用方法来说，20世纪60年代末期出现标准通用芯片，70年代中后期出现现场芯片，80年代初期出现半用户芯片，80年代中期出现现场可修改的门阵列芯片，90年代初期又出现在系统编程的用户芯片。在这样的发展历程中，用户逐步由被动地选择厂商提供的标准芯片，发展到半主动甚至全主动地投入对芯片的设计和选择中。数字器件以这种速度迅速地发展，一方面使数字电路的设计方法发生了重大变化，另一方面也对传统的数字逻辑课程的教学体系、教学内容和人才培养模式提出了挑战。

本书在讲清基本概念、基本原理的基础上，突出了分析方法和工程设计应用。根据数字电子技术的发展，加强了中大规模集成电路的内容，并对可编程逻辑器件（PLD）进行了较全面地介绍。数字逻辑课程的主要目标是使学生了解和掌握从对数字系统提出要求开始，直到用集成电路实现所需逻辑功能为止的整个过程的完整知识体系。课程的基本要求是系统掌握逻辑电路（组合逻辑电路和时序逻辑电路）的分析、设计与应用。

本书是作者依据数字器件飞速发展的背景，总结多年从事理论与实验教学的经验，从传授知识和培养能力的目标出发，结合本课程教学的特点、难点和要点编写而成的。教学参考学时数为60~80学时。

由于作者水平有限，时间仓促，书稿虽经多次修改，但难免存在疏漏，恳请读者批评指正。

吴继娟

2008年9月于北京

目 录

第1章 数字电子技术概述	1
1.1 数字电子技术和模拟电子技术的区别	1
1.1.1 模拟量与数字量	1
1.1.2 数字信号与数字系统	1
1.2 半导体器件的开关特性	3
1.2.1 二极管开关特性	3
1.2.2 三极管开关特性	6
1.2.3 MOS场效应管开关特性	7
1.3 数制	9
1.3.1 十进制数	10
1.3.2 二进制数	10
1.3.3 十六进制数	11
1.3.4 不同数制之间的转换	12
1.4 码制	15
1.4.1 十进制的代码 (BCD码)	15
1.4.2 可靠性编码	17
习题	19
第2章 逻辑代数基础及基本逻辑门电路	21
2.1 “与”、“或”、“非”基本逻辑运算的定义	21
2.1.1 “与”运算及“与”门	22
2.1.2 “或”运算及“或”门	23
2.1.3 “非”运算及“非”门	24
2.2 几种常用的逻辑门电路	26
2.2.1 TTL与非门	27
2.2.2 几种常用的TTL门电路芯片	28
2.2.3 两种特殊的门电路	29
2.2.4 CMOS传输门	34
2.3 逻辑代数的基本定律及规则	34
2.3.1 逻辑函数间的相等	35
2.3.2 逻辑代数的基本定律	35
2.3.3 逻辑代数的三个规则	36
2.3.4 几个附加公式	38
2.4 逻辑函数的代数化简法	39
2.4.1 “与或”式及“或与”式	39
2.4.2 最小项及最大项	40
2.4.3 代数化简法	44
2.5 逻辑函数的卡诺图化简法	46
2.5.1 卡诺图	46
2.5.2 卡诺图化简法	48
2.5.3 包含无关最小项的逻辑函数的化简	54
习题	55
第3章 组合逻辑电路	59
3.1 组合逻辑电路的分析	59
3.1.1 组合逻辑电路分析的含义及步骤	59
3.1.2 组合逻辑电路分析举例	60
3.2 组合逻辑电路的设计	62
3.2.1 组合逻辑电路设计的含义及步骤	62
3.2.2 组合逻辑电路设计举例	63
3.3 组合逻辑电路中的竞争冒险	66
3.3.1 竞争冒险现象及其产生的原因	66
3.3.2 消除竞争冒险的措施	66
3.4 中规模逻辑器件的功能	67
3.4.1 中规模数字集成电路芯片的特点	67

3.4.2 用中规模集成电路构成的数字系统的特点	68
3.4.3 全加器	68
3.4.4 译码器	71
3.4.5 编码器	81
3.4.6 数据分配器与数据选择器	86
3.4.7 数据比较器	94
3.4.8 奇偶发生器/校验器	97
3.5 用中规模集成电路构成的组合电路的分析与设计	101
3.5.1 分析举例	101
3.5.2 设计举例	106
习题	110
第4章 触发器	114
4.1 触发器的性质与分类	114
4.1.1 触发器的基本性质	114
4.1.2 基本触发器	115
4.1.3 基本触发器应用电路	116
4.2 时钟触发器的逻辑功能	118
4.2.1 SR触发器	119
4.2.2 D触发器	121
4.2.3 JK触发器	122
4.2.4 T触发器	123
4.3 时钟触发器的结构形式及触发方式	124
4.3.1 同步式触发器	124
4.3.2 维持阻塞触发器	125
4.3.3 边沿触发器	127
4.3.4 主从触发器	128
4.3.5 时钟触发器的直接置位和直接复位	130
4.3.6 触发器的逻辑符号	132
4.4 触发器逻辑功能的转换	134
4.4.1 JK触发器和D触发器的相互转换	135
4.4.2 JK触发器、D触发器与T触发器的相互转换	135
4.5 触发器的时间参数	137
习题	138
第5章 时序逻辑电路	142
5.1 时序逻辑电路概述	142
5.1.1 时序逻辑电路的定义和一般结构	142
5.1.2 时序逻辑电路的分类	143
5.2 时序逻辑电路的分析	144
5.2.1 时序电路分析的步骤	144
5.2.2 同步时序电路分析举例	145
5.2.3 异步时序电路分析举例	148
5.3 时序逻辑电路的设计	150
5.3.1 时序电路设计的步骤	150
5.3.2 Mealy型同步时序电路设计举例	151
5.3.3 Moore型同步时序电路设计举例	155
5.4 计数器	157
5.4.1 计数器的分类	157
5.4.2 二进制计数器	158
5.4.3 中规模集成计数器	164
5.5 寄存器和移位寄存器	176
5.5.1 寄存器	176
5.5.2 移位寄存器	178
5.6 顺序脉冲发生器	188
习题	191
第6章 存储器	195
6.1 只读存储器 (ROM)	196
6.1.1 功能与结构	196
6.1.2 ROM应用举例	199
6.1.3 PROM和EPROM	201
6.2 可编程逻辑阵列 (PLA)	203
6.2.1 PLA的基本概念	203
6.2.2 PLA的应用	204
6.3 随机存储器 (RAM)	207
6.3.1 功能与结构	207
6.3.2 RAM的存储单元电路	208
6.3.3 典型RAM集成芯片介绍	211

6.4 可编程逻辑器件 (PLD) 和现场可编程门阵列器件 (FPGA)	212
6.4.1 PLD的逻辑表示	212
6.4.2 逻辑阵列的PLD表示法应用举例	217
6.4.3 PAL、GAL和FPGA的简单说明	218
习题	221
第7章 脉冲的产生与变换	223
7.1 555定时器电路及其功能	223
7.1.1 电路的组成	223
7.1.2 电路的功能	224
7.2 施密特触发器	224
7.2.1 由555定时器构成的施密特触发器	225
7.2.2 施密特触发器的应用	227
7.3 单稳态触发器	229
7.3.1 由555定时器构成的单稳态触发器	229
7.3.2 单稳态触发器的应用	233
7.4 多谐振荡器	233
7.4.1 由555定时器构成的多谐振荡器	234
7.4.2 555定时器构成的振荡器应用举例	235
习题	236
部分习题参考答案及提示	237
参考文献	256

第1章

数字电子技术概述

在数字电子技术中，主要处理的是数字信号。本章首先阐述数字信号与模拟信号的区别，然后介绍半导体器件（二极管、三极管和MOS管）在数字电路中的开关特性；以常用的十进制为基础，分析推导出一般的进位计数规则，并依此引入了各种不同的进位计数制和数制转换方法；对于在数字计算机及其他数字设备中广泛使用的二进制进行重点阐述；最后介绍几种常见的十进制代码表示法和可靠性编码。

1.1 数字电子技术和模拟电子技术的区别

1.1.1 模拟量与数字量

在我们的周围存在着许许多多的物理量，我们把表征它们数值特征的量称为信息（information）。人类在生活和生产活动中要大量地传递、加工和处理这些信息。这些物理量常常具有连续变化的特点，例如，气温、水位的变化，可以表现为任意连续变化的实数。在工程应用中，我们可以用一种易于传递或处理的物理量（如电压或电流）来代表温度或水位，这就是比拟或者模拟的概念。我们将在时间上和数值上均做连续变化的物理量，称为模拟量（analogue value）。

目前大多数指示仪表用的是模拟量显示（如钟表指针、压力表、温度计和电压表等），这类仪表难以得到较高的精度，在传递过程中也容易产生误差。另一类指示仪表的显示方法是把这些物理量的连续值在一定的精度要求下以数字值来表示。我们将在时间上和数值上均做断续变化的量，称为数字量（digital value）。

1.1.2 数字信号与数字系统

使用数字量来传递和加工处理信息的实际工程系统称为数字系统（digital system）。在数字系统中，为了提高可靠性，数值常用二进制数来表示。二进制数只有0和1两个符号，在传递和处理时不易出错，这就大大提高了系统的可靠性和准确性。

数字信号 (digital signal) 是表示数字量的信号, 一般来说, 数字信号是在两个稳定状态之间做阶跃式变化的信号, 它有电位型和脉冲型两种表示形式: 用高低不同的电位信号表示数字“1”和“0”是电位型表示法, 如图1-1a所示; 用有无脉冲表示数字“1”和“0”是脉冲型表示法, 如图1-1b所示。

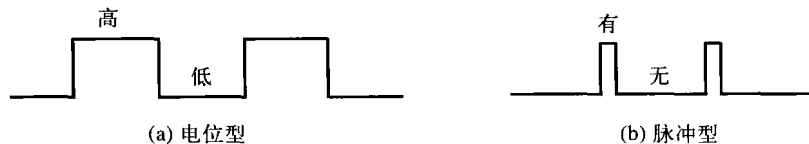


图1-1 数字信号的表示

1. 为什么要用数字系统

近年来, 数字电子器件的飞速发展使数字信息传递和加工的速度达到很高水平, 例如传送的延迟可短到 1ns (10^{-9}s) 以内。这样, 即使采用串行的办法, 传送或加工一组信息所需的时间也是很短的, 而且数字系统完全可以承担起传统的模拟系统在工程技术中所做的每一项工作, 并且做得更好。只不过在经济和性能的综合考虑上, 我们要恰当地解决下列的一些矛盾, 如速度和器件的成本, 速度和设备的复杂程度, 精度和系统的复杂程度等。

随着大规模、超大规模集成电路工艺的成熟, 新型电子器件不断出现, 成本日益降低, 这使数字系统对传统的模拟系统的竞争能力愈来愈强。数字系统所特有的标准化、通用性和灵活性 (即使在设备制成后也很容易做适应生产变化的修改和改进) 也是数字系统日益被人们广泛采用的原因。

除了可以对信息进行数值的运算加工外, 数字系统还可以方便地进行各种逻辑加工。这些逻辑加工在控制、决策等应用中是很重要的。在传统的模拟系统中, 准确地进行运算和逻辑判断要用较为复杂的设备才能办到, 而数字系统在这点上有一定的优势。因此, 数字系统也常习惯地称为“数字逻辑系统” (digital logic system), 或称为“数字逻辑电路” (digital logic circuit)。这个名称从字面上似乎有点令人费解, 实质上就是研究数值的逻辑加工和运算的电路。

数字逻辑系统中最有代表性的设备就是计算机, 它在社会经济的各个领域中得到广泛应用。例如, 工业和其他领域中的数字控制系统, 可以直接对各种生产对象进行控制, 目前已发展到具有一定智能的机器人的程度。在通信领域中, 所谓按时间划分的多路通信制是数字技术的一类典型应用。

2. 数字电路的分类

按电路组成的结构来分, 数字电路可分为分立元件电路和集成电路。分立元件电路, 是将元件和器件用导线连接起来的电路; 而集成电路是将元件、器件和导线均用半导体工艺集成制作在同一块硅片上构成的电路。

按电路集成度的大小来分, 数字电路可分为小规模 (Small Scale Integrated Circuits, SSI)、

中规模（Medium Scale Integrated Circuits, MSI）、大规模（Large Scale Integrated Circuits, LSI）和超大规模（Very Large Scale Integrated Circuits, VLSI）集成电路。所谓集成度的大小是指在同一块集成芯片上制作的逻辑门电路或元器件数量的多少。数字电路按集成度分类的情况如表1-1所示。

本书中主要讨论中、小规模集成电路，并适当介绍一些大规模集成电路。

按构成电路的半导体器件来分，数字电路可分为双极型电路和单极型电路。以双极型晶体管(二极管、三极管)为基本器件的集成电路称为双极型集成电路，属于这一类的有TTL、ECL、I²L电路等；以MOS单极型晶体管为基本器件的集成电路称为单极型集成电路，属于这一类的有NMOS、PMOS、CMOS电路等。

按电路有无记忆功能来分，数字电路可分为组合逻辑电路和时序逻辑电路。组合逻辑电路是一种在任何时刻的输出仅取决于该时刻电路的输入，与电路过去的输入情况无关的逻辑电路。例如，全加器、译码器、数据选择器等均属于组合逻辑电路，它们不能“记忆”过去的输入情况。

表1-1 数字电路按集成度分类

类 别	集 成 度	电路规模与范围
小规模集成电路 (SSI)	1~10门/片或 10~100元件/片	通常为逻辑单元电路 (如各种逻辑门电路、集成触发器等)
中规模集成电路 (MSI)	10~100门/片或 100~1000元件/片	通常为逻辑功能部件 (如译码器、编码器、数据选择器、计数器、寄存器等)
大规模集成电路 (LSI)	100~1000门/片或 1000~10000元件/片	通常可构成一个小的数字逻辑系统 (如微处理器、中央控制器、存储器、串并行接口电路等)
超大规模集成电路 (VLSI)	1000门以上/片或 10000元件以上/片	可构成一个完整的数字系统 (如在一块硅片上集成一个完整的微处理器)

时序逻辑电路是一种在任何时刻的输出不仅取决于该时刻电路的输入，还与过去的输入情况有关的逻辑电路。例如，计数器、寄存器等均属于时序逻辑电路，它们能用触发器等存储元件“记忆”过去的输入情况。

数字电路的工作信号是不连续变化的数字信号，因此在数字电路中工作的半导体器件多数工作在开关状态，因此有必要讨论它们的开关特性。

1.2 半导体器件的开关特性

1.2.1 二极管开关特性

1. 二极管的静态特性

用实验的方法，在二极管的阳极和阴极两端加上不同极性和不同数值的电压，同时测量流过二极管的电流值，可以绘制出二极管的伏安特性曲线，也就是二极管的静态特性曲线。

典型的锗二极管和硅二极管的伏安特性曲线如图1-2所示。

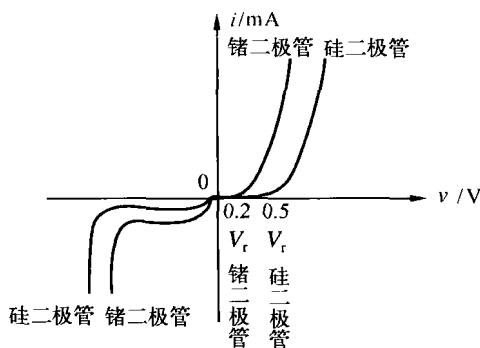


图1-2 二极管的伏安特性曲线

从特性曲线可知,二极管的电压电流关系是非线性的,其正向特性和反向特性具有如下特点。

(1) 实际二极管的正向特性存在一个死区电压 V_r ,当二极管加上正向电压(即PN结两端加上正向电压),但此电压小于死区电压 V_r 时,几乎无电流通过PN结,因此正向电流 i 基本上为零;当二极管加上的正向电压大于死区电压 V_r 时,二极管上才流过较大的正向电流。但 i 和 v 的关系是非线性的。硅二极管的死区电压 V_r 约为0.5 V,锗二极管的死区电压 V_r 约为0.2 V。

(2) 实际的二极管加上反向电压时,有一个很小的反向电流,为微安数量级。硅二极管的反向电流一般比锗二极管小,在温度不高时,一般可以忽略不计。

(3) 实际的二极管有一个反向击穿电压,当在二极管上加的反向电压大于此值时,反向电流会急剧增长,因此一般不允许加在二极管上的反向电压超过此值。

2. 二极管的等效电路

由于实际的二极管P区和N区存在体电阻,在正向电压较大的情况下,电流 i 也较大,体电阻的影响较显著,此时的体电阻 $R_F = \frac{\Delta v}{\Delta i}$,近似于一个常数。因此,二极管的伏安特性曲线可简化成图1-3a所示折线,简化后的二极管伏安特性曲线可用图1-3b所示等效电路来代替,也就是将非线性的二极管静态特性线性化,就可以近似地计算电路中的电流和电压。

等效电路中的二极管D是理想二极管,即加上正向电压时,PN结相当于短路;加上反向电压时,相当于断路。

等效电路中的 R_F 为二极管正向体电阻, V_r 为折线化后的死区电压,又称为钳位电压。硅二极管的钳位电压一般取0.7 V,锗二极管的钳位电压则取0.3 V。

在数字电路中,多数情况下,负载电阻 $R_L \gg R_F$,因此为了分析方便,常可将 R_F 忽略不计,二极管的进一步简化的特性曲线和等效电路如图1-4所示。

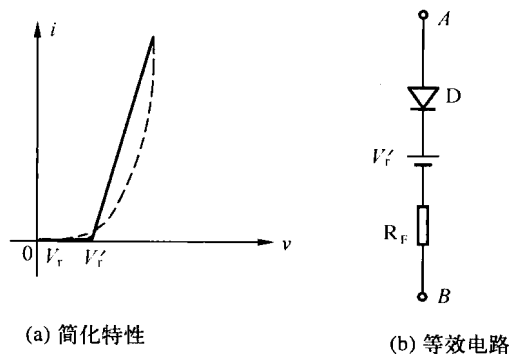


图1-3 二极管的简化伏安特性曲线和等效电路

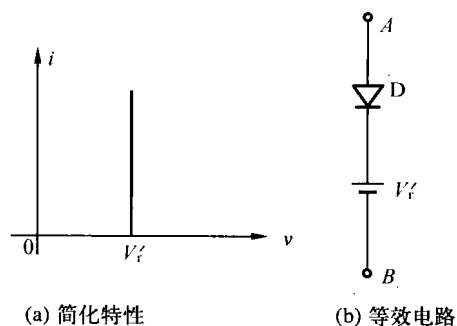


图1-4 二极管进一步简化的特性曲线和等效电路

3. 二极管的动态特性

由二极管静态特性的分析可知，二极管具有单向导电性。

在数字电路中，二极管一般按图1-4所示的特性曲线和等效电路分析，即二极管加上正向且超过钳位电压 V_T 的电压时，二极管导通且钳位（即二极管的PN结有固定的正向压降 V_T ），这称为二极管的“开”态，可用图1-5a表示；二极管加上正向电压但小于 V_T 或加上反向电压且小于反向击穿电压时，二极管截止，这称为二极管的“关”态，可用图1-5b表示。

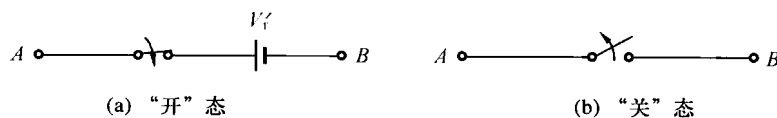


图1-5 二极管开关等效电路

在脉冲信号的作用下，二极管可在“开”态和“关”态两种工作状态间转换。当脉冲频

率高时,其变化速率就很快,可能会达到每秒100万次以上。在高速开关状态下,就必须考虑二极管状态转换过渡过程时间。

1.2.2 三极管开关特性

三极管是一种具有三极(发射极E、基极B、集电极C)二结(发射结、集电结)的半导体器件,它有NPN型和PNP型两种,可工作在截止、放大、饱和3种工作状态。

通常在数字电路中,三极管作为开关元件主要工作在饱和状态(“开”态)和截止状态(“关”态),并经常在饱和区和截止区之间,通过放大区快速转换,这就是“三极管的开关特性”。

因此,在模拟电子技术基础上,有必要对三极管3种状态的条件和特点做进一步的归纳与分析。现以图1-6a所示的NPN硅三极管共射极电路为例来分析其静态特性。

1. 截止状态

由于发射极接地,因此 $V_E = 0$,当输入电压 $V_I < 0$ 时,发射结电压 $V_{BE} < 0$,因此发射结处于反偏状态,发射极电流 i_E 、基极电流 i_B 、集电极电流 i_C 基本上为零(最多只有很小的反向漏电流)。此时集电极电阻 R_C 上无压降,集电极电位 $v_C = V_{CC}$,集电结电压 $V_{BC} < 0$,自然处于反偏状态。B、E、C 3极如同断开一样,这个状态称为三极管的截止状态,也就是三极管的“关”态。

若 $V_I > 0$,但小于钳位电压(折线化后的死区电压) V_r (0.7 V),发射结虽正偏,但由于未超过钳位电压 V_r 而无发射极电流 i_E ,因此三极管仍处于截止状态,基极电流 i_B 及集电极电流 i_C 也均为零,输出电压 $v_{CE} \approx V_{CC}$ 。

在截止状态下,硅三极管的等效电路如图1-6b所示。

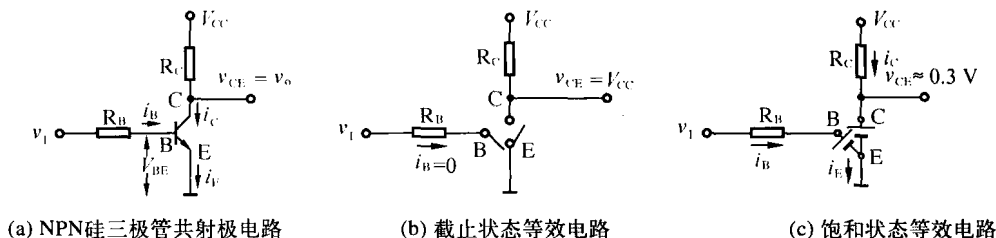


图1-6 三极管开关等效电路

2. 放大状态

若 V_I 上升,且超过死区电压(0.7 V),发射结正偏,发射区发射出的电子注入基区,形成发射极电流 i_E 。在放大状态下,集电极电流 i_C 与基极电流 i_B 的关系为

$$i_C = \beta i_B$$

这是电流的放大作用,式中系数 β 为电流放大系数。由于流入节点电流的总和等于流出节点

电流的总和, 因此把NPN硅三极管看作一个节点, 流入节点的电流 i_B 和 i_C 之和, 等于流出节点的电流 i_E 。因此, i_C 、 i_B 、 i_E 的关系为

$$i_E = i_C + i_B$$

因此, $i_E = \beta i_B + i_B = (1 + \beta)i_B$ 。

在放大状态下, 输出电压 $v_{CE} = V_{CC} - i_C R_C$, 它在数值上大于 V_{BE} , 因此放大状态下的集电结始终处于反偏状态。

若发射结压降 $V_{BE} = 0.7 \text{ V}$, 三极管处于截止和放大状态的边缘, 称为临界导通点。经验证明: 硅三极管导通后, 即使基极电流 i_B 在一个相当宽广的范围内变化, 发射结正向压降 V_{BE} 也只能在 0.7 V 左右微小变化, 因此可认为硅三极管导通时, 发射结正向压降为 0.7 V , 若发射极接地, 则基极电位 v_B 就钳位在 0.7 V 左右 (导通的锗三极管发射结的正向压降一般取 0.3 V)。

3. 饱和状态

三极管导通后, 随着输入电压 V_i 增大, i_B 、 i_C 、 i_E 均增大, $v_{CE} = V_{CC} - i_C R_C$ 不断地下降, 当 v_{CE} 降到 0.7 V 以下时, 三极管集电结由反偏转向正偏, 这个状态称为三极管的饱和状态, 也就是三极管的“开”态。

在饱和状态下, 发射结和集电结都正偏, 集电极电流不再服从放大状态下 $i_C = \beta i_B$ 这一规律。饱和也是一种导通状态, 它与放大状态有如下共性: I_E 、 I_B 、 I_C 均不为零, 都服从 $I_E = I_C + I_B$ 这一规律; 发射结正偏, 且超出死区电压。硅三极管发射结压降 V_{BE} 为 0.7 V , 锗三极管为 0.3 V 。

饱和状态与放大状态的不同之处为: 放大时集电结反偏, 饱和时集电结正偏; 放大时电流 $i_C = \beta i_B$, $i_E = (1 + \beta)i_B$, 它们之间具有线性关系, 饱和时, $i_C < \beta i_B$, $i_E < (1 + \beta)i_B$, i_C 不会随 i_B 的增加而增加, $i_C \approx V_{CC}/R_C$ 。

三极管3种状态的条件和特点如表1-2所示。

表1-2 NPN硅三极管共射极电路3种状态的条件和特点

状 态	条 件		特 点				
	v_{BE}/V	i_B	i_B	i_C	i_E	v_{CE}/V	发射结偏置
截止	< 0.7	0	0	0	0	V_{CC}	反偏或正偏小于 V_T
放大	≈ 0.7	$< i_{BS}$	$i_B : i_C : i_E = 1 : \beta : (1 + \beta)$			$V_{CC} \sim 0.7$	正偏
饱和	≈ 0.7	$> i_{BS}$	$> i_{BS}$	$< \beta i_B$	$< (1 + \beta)i_B$	≈ 0.3	正偏

注: i_{BS} 为临界饱和基极电流, 当 $v_B = v_C$ 时, 三极管处于临界饱和。

1.2.3 MOS场效应管开关特性

MOS场效应管 (一般简称为MOS管) 是由金属 (metal)、氧化物 (oxide)、半导体 (semiconductor) 3种材料构成的半导体器件, 具有集成度高、功耗低、工艺简单等特点。

1. MOS管的结构

图1-7a是MOS管的结构图, 在P型硅衬底上扩散两个高浓度的N区, 两个N区之间的半导体

表面上覆盖一层二氧化硅 (SiO_2) 绝缘层, 再在其上沉积一层金属铝作为栅极G。两个高浓度的N区中, 一个称为源区, 其引出线称为源极S; 另一个称为漏区, 其引出线称为漏极D。源极和漏极具有对称性, 可以调换使用。衬底又称基片, 引出线称为基极B。

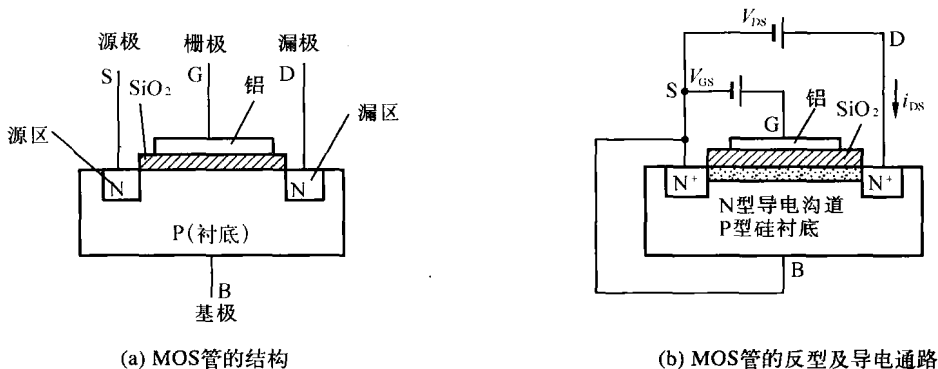


图1-7 MOS管

在栅极不加电压的情况下, 源极和漏极之间不存在导电沟道。这时, 在源极和漏极之间相当于有两个串联的背靠背PN结, 无论在源极和漏极间加什么极性的电压, 总有一个PN结处于反向偏置, 也就是说MOS器件处于高阻的截止状态。

若如图1-7b所示, 将源极S和基极B连接在一起, 在栅极和源极之间加上正向电压 V_{GS} , 则在 SiO_2 绝缘层中产生一个指向半导体表面的电场, 由于绝缘层很薄 ($0.1\mu\text{m}$ 左右), 因此数伏电压就能产生很强的电场 (约 $10^5 \text{ V/cm} \sim 10^6 \text{ V/cm}$)。这个强电场会将电子拉到P型半导体表面, 形成一条N型导电沟道, 这叫表面场效应。表面场效应引起半导体表面反型, 形成的N沟道将两个 N^+ 区连成一个整体, 这时无无论在源极和漏极间加什么极性的电压, 都能借助于沟道来导电, 器件处于低阻导通状态。此时, 如图1-7b所示, 在漏极D和源极S间加上正向电压 V_{DS} , 就会有一个如图所示方向的漏源电流 i_{DS} 。这个电流由 V_{DS} 正端到漏极经导电沟道流向源极, 然后流回 V_{DS} 负端, 形成电流通路。

2. MOS管的特性曲线和参数

图1-8为MOS管的输入特性曲线, 它描述了在漏源电压 V_{DS} 一定的条件下, 漏源电流 i_{DS} 随栅源电压 v_{GS} 变化的关系。当 v_{GS} 较小时, 静电场较小, 导电沟道未形成, i_{DS} 为零, MOS管处于截止状态。随着 v_{GS} 增大, 电场强度增大到足以形成导电沟道, 并开始出现漏源电流 i_{DS} , 此时的栅源电压 v_{GS} 称为开启电压, 可用 V_T 表示。

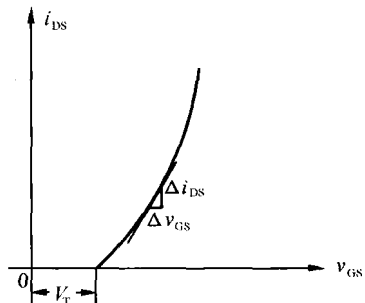


图1-8 MOS管输入特性曲线

当 v_{GS} 大于这个开启电压 V_T 后, 沟道电阻随 V_{GS} 增加而减小, i_{DS} 随 v_{GS} 增加而增大, MOS管进入导通状态。开启电压 V_T 是MOS管的一个重要参数。

MOS管的输入特性曲线也可称为转移特性曲线, 在漏源电压 v_{DS} 一定的条件下, 曲线的斜率 $\Delta i_{DS}/\Delta v_{GS}$ 反映了输入电压变化 Δv_{GS} 引起输出电流变化 Δi_{DS} 的能力。曲线的斜率称为跨导, 可用 g_m 表示:

$$g_m = \left. \frac{\Delta i_{DS}}{\Delta v_{GS}} \right|_{v_{DS}=\text{常数}} = \left. \frac{di_{DS}}{dv_{GS}} \right|_{v_{DS}=\text{常数}}$$

跨导 g_m 是MOS管的另一重要参数, 它表明了场效应管控制作用的强弱。 g_m 与 SiO_2 氧化层的厚度 d_r 有关, d_r 越小, g_m 越大。 g_m 还与MOS管导电沟道的宽长比(W/L)有关, 沟道宽度 W 越大, 沟道长度 L 越小, 导通后的漏源电阻很小, i_{DS} 越大, 跨导 g_m 也就越大。

一般MOS管的跨导在 $100 \mu\text{A/V} \sim 200 \mu\text{A/V}$, 在不同场合使用的场效应管往往根据对跨导的要求来设计其宽长比, 而 d_r 基本上是不变的。

3. MOS管的开关作用与等效电路

MOS管作为开关元件, 它工作在截止和导通两种状态。

在图1-9a所示的MOS管电路中, 若 v_{GS} 小于MOS管的开启电压 V_T , 则MOS管工作在截止区, i_{DS} 基本为零, 输出电压 $v_{DS} \approx V_{DD}$, 这是MOS管的“关”态, 其等效电路如图1-9b所示; 若 v_{GS} 大于开启电压 V_T , 则MOS管工作在导通状态, 此时漏源电流 $i_{DS} = \frac{V_{DD}}{R_D + r_{DS}}$ (其中 r_{DS} 为MOS管导通时的漏源电阻), 输出电压 $v_{DS} = \frac{V_{DD}}{R_D + r_{DS}} \cdot r_{DS}$, 若 $r_{DS} \ll R_D$, 则 $v_{DS} \approx 0\text{V}$, 这是MOS管的“开”态, 其等效电路如图1-9c所示。

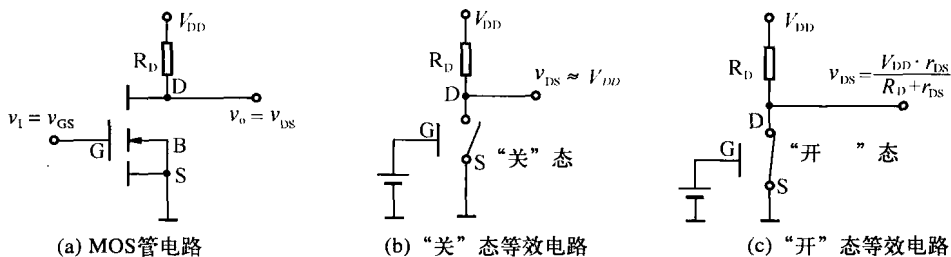


图1-9 MOS管开关等效电路

1.3 数制

在日常生活中人们习惯于使用十进制数, 而在数字系统中常采用二进制数。本节首先从

人们最熟悉的十进制数开始分析,进而引出各种不同的进位计数制。

1.3.1 十进制数

十进制数早已为我们所熟悉。在十进制数中,有10个有序数字符号0, 1, 2, 3, 4, 5, 6, 7, 8, 9和一个小数点符号“.”,并且是“逢十进一”,这样的若干符号并列在一起可以表示一个十进制数。

例如,135.5共有4位,最左面的位为百位(1代表100),第二位为十位(3代表30),第三位为个位(5代表5),小数点右边的一位为十分位(5代表5/10)。可以看出,处于不同位置的数字符号有着不同的意义,或者说有着不同的权(weight)。135.5实质上可以表示为

$$135.5 = 1 \times 10^2 + 3 \times 10^1 + 5 \times 10^0 + 5 \times 10^{-1}$$

上式左侧的形式称为十进制数的位置记数法,或称并列表示法。上式右侧的形式称为十进制数的多项式表示法,或称按权展开式。

一般来说,任何一个十进制数 N 都可用位置记数法表示为

$$(N)_{10} = (k_{n-1}k_{n-2} \cdots k_1k_0.k_{-1} \cdots k_{-m})_{10}$$

这里 n 代表整数位数, m 代表小数位数, k_i 是十进制中10个数字0, 1, 2, 3, 4, 5, 6, 7, 8, 9中的任何一个,记作 $0 \leq k_i \leq 9$ 。

括号外下标为进位制的基数,本例为10代表十进制数。

数 N 也可以用多项式表示法写成

$$(N)_{10} = k_{n-1}(10)^{n-1} + k_{n-2}(10)^{n-2} + \cdots + k_1(10)^1 + k_0(10)^0 + k_{-1}(10)^{-1} + \cdots + k_{-m}(10)^{-m}$$

或写成和式

$$(N)_R = \sum_{i=-m}^{n-1} k_i \cdot 10^i$$

数字设备中使用的记数制并不限于十进制,对于任意的 R 进制来说,可将十进制的位置记数法推广为

$$(N)_R = (k_{n-1}k_{n-2} \cdots k_1k_0.k_{-1} \cdots k_{-m})_R$$

也可以用多项式表示法写成

$$(N)_R = (k_{n-1}R^{n-1} + k_{n-2}R^{n-2} + \cdots + k_1R^1 + k_0R^0 + k_{-1}R^{-1} + \cdots + k_{-m}R^{-m})_R$$

或写成和式

$$(N)_R = \sum_{i=-m}^{n-1} k_i \cdot R^i$$

式中, n 代表整数位数, m 代表小数位数, k_i 是 R 进制中 R 个数字符号中的任何一个,即

$$0 \leq k_i \leq R-1$$

计数时每一位都是“逢 R 进一”,也就是基数是 R 。 R 进制也可称为以 R 为基数的计数制。

1.3.2 二进制数

与十进制数类似,二进制数也有两个主要特点:一是用两个不同的数字符号0和1来表